



COPPE/UFRJ

CONTRIBUIÇÕES PARA OTIMIZAÇÃO DO DESEMPENHO DO
CONDICIONADOR UPQC (UNIFIED POWER QUALITY CONDITIONER)

Luís Fernando Corrêa Monteiro

Tese de Doutorado apresentada ao Programa de Pós-graduação em Engenharia Elétrica, COPPE, da Universidade Federal do Rio de Janeiro, como parte dos requisitos necessários à obtenção do título de Doutor em Engenharia Elétrica.

Orientador(es): Maurício Aredes,
João Luiz Afonso

Rio de Janeiro
Dezembro de 2008

CONTRIBUIÇÕES PARA OTIMIZAÇÃO DO DESEMPENHO DO
CONDICIONADOR UPQC (UNIFIED POWER QUALITY CONDITIONER)

Luís Fernando Corrêa Monteiro

TESE SUBMETIDA AO CORPO DOCENTE DO INSTITUTO ALBERTO LUIZ
COIMBRA DE PÓS-GRADUAÇÃO E PESQUISA DE ENGENHARIA (COPPE)
DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE DOS
REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE DOUTOR
EM CIÊNCIAS EM ENGENHARIA ELÉTRICA.

Aprovada por:

Prof. Maurício Aredes, Dr.-Ing.

Prof. João Luiz Afonso, Dr.

Prof. Carlos Alberto Caridade Monteiro e Couto, Ph.D.

Prof. Luís Guilherme Barbosa Rolim, Dr.-Ing.

Prof. Edson Hirokazu Watanabe, D. Eng.

Prof. Marcelo Cabral Cavalcanti, D.Sc.

RIO DE JANEIRO, RJ-BRASIL

DEZEMBRO DE 2008

Monteiro, Luís Fernando Corrêa

Contribuições para Otimização do Desempenho DO Condicionador UPQC (Unified Power Quality Conditioner) / Luís Fernando Corrêa Monteiro. – Rio de Janeiro: UFRJ / COPPE, 2008.

XV, 180 p.: il.; 29,7 cm.

Orientadores: Maurício Aredes,

João Luiz Afonso.

Tese (doutorado) – UFRJ/ COPPE/ Programa de Engenharia Elétrica, 2008.

Referencias Bibliográficas: p. 175-180.

1. Qualidade de Energia. 2. Condicionadores Ativos. 3. UPQC (Unified Power Quality Conditioner). I. Aredes, Maurício, *et al.* II. Universidade Federal do Rio de Janeiro, COPPE, Programa de Engenharia Elétrica. III. Título.

Agradecimentos

Aos professores, colegas de trabalho, amigos e familiares, que me apoiaram e ajudaram ao longo deste trabalho de quase 5 anos, gostaria de mencionar umas palavras de agradecimento.

Ao mestre e amigo **Prof. Maurício Aredes**, o meu agradecimento por seu incentivo e orientação desde 2001, quando comecei os trabalhos no Laboratório de Eletrônica de Potência, ainda como graduando.

Ao mestre e amigo **Prof. João Luiz Afonso**, o meu agradecimento também pelo seu apoio e orientação ao longo dos 2 anos em que realizei trabalhos da pesquisa da tese de doutorado no Departamento de Eletrônica Industrial da Universidade do Minho (DEI/UMINHO) em Portugal.

Aos professores de Eletrônica de Potência da COPPE / UFRJ **Watanabe, Richard, Rolim e Walter**, por suas contribuições para a minha formação em Eletrônica de Potência.

Ao **Prof. Carlos Couto** pelas discussões que tivemos durante o período de trabalhos na Universidade do Minho, contribuindo para o bom andamento da tese. Enfatizo inclusive que o **Prof. Couto** foi também meu orientador nos trabalhos realizados na Universidade do Minho.

Ao amigo **João Moor** pelos trabalhos que realizamos em conjunto desde a época do mestrado.

Ao amigo **Ricardo Pregitzer** pelas proveitosas discussões que tivemos, além da sua ajuda na implementação dos protótipos laboratoriais realizados na Universidade do Minho.

Aos colegas do Laboratório de Eletrônica de Potência da COPPE/UFRJ por essa convivência agradável que venho tendo desde o retorno ao Brasil. Desculpas por não mencionar os nomes, pois são quase 40 pessoas trabalhando no laboratório. Mas tenham a certeza do carinho e agradecimento que tenho por vocês é enorme.

Agradeço em especial à turma do Laboratório de Eletrônica de Potência da Universidade do Minho **Domingos Horácio, Pedro Neves, Renato Alves, Gabriel Pinto, Renato Almeida, Filipe Ferreira e Hélder Carneiro**, pela valiosa troca de experiências, pela ajuda na implementação dos protótipos laboratoriais, além da agradável convivência que tivemos durante a minha estadia em Portugal.

Agradeço também ao amigo **José Carlos da Cunha Costa** bem como os respectivos familiares por toda a ajuda prestada durante o período em que estive em Portugal, principalmente no período inicial de adaptação.

Aos familiares e amigos não mencionados e não esquecidos, contribuindo para a minha formação como pessoa. Em especial aos meus pais e ao meu irmão pelo incentivo e apoio prestados em todos os momentos da minha vida.

Ao **Programa CAPES** pela bolsa de doutorado oferecida durante os dois primeiros anos de trabalhos que realizei na Universidade Federal do Rio de Janeiro.

Ao Departamento de Eletrônica Industrial da Universidade do Minho por me aceitar como aluno de doutoramento durante os dois anos de atividades direcionadas para a realização da pesquisa de tese.

Por fim agradeço ao **programa Alþan** (Programa para bolsas de nível da União Européia para a América Latina), bolsa nº E06D103177BR, pela bolsa de estudos oferecida para a realização das atividades de doutoramento na Universidade do Minho.

Dedicatória

Eu dedico este trabalho à minha amada esposa Camila pelo amor, apoio, carinho e compreensão ao longo dos quase 10 anos que estamos juntos e pelos muitos outros que virão. Todo este esforço e trabalho não teriam sentido se eu não a tivesse ao meu lado.

Resumo da Tese apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Doutor em Ciências (D.Sc.)

CONTRIBUIÇÕES PARA OTIMIZAÇÃO DO DESEMPENHO DO
CONDICIONADOR UPQC (UNIFIED POWER QUALITY CONDITIONER)

Luís Fernando Corrêa Monteiro

Dezembro / 2008

Orientadores: Maurício Aredes

João Luiz Afonso

Programa: Engenharia Elétrica

A realização deste trabalho resultou em 4,5 anos de atividades e pesquisas, sendo que as atividades relacionadas aos primeiros 2,5 foram feitas na Universidade Federal do Rio de Janeiro, e as atividades dos 2 anos restantes foram feitas na Universidade do Minho. Basicamente, este trabalho teve como objetivo analisar alternativas que permitam otimizar o desempenho do condicionador UPQC (*Unified Power Quality Conditioner*). O UPQC é um condicionador composto por conversores conectados em “*Back-to-Back*”, que apresenta conexões série e paralelo com a rede elétrica. O conversor conectado em série com o sistema produz tensões controladas, com o objetivo de entregar à carga tensões equilibradas, reguladas e com baixa distorção harmônica. O conversor conectado em paralelo produz correntes controladas, de tal forma que as correntes da rede elétrica apresentem baixo conteúdo harmônico, equilibradas e em fase com a componente fundamental de seqüência positiva das tensões. Dessa forma, a utilização desse equipamento propicia melhorias na qualidade da energia do sistema elétrico. Contudo este equipamento apresenta restrições em sua utilização, principalmente pelo fato do condicionador série ser conectado no sistema por meio de transformadores. Neste sentido o objetivo maior deste trabalho reside em analisar uma topologia alternativa que permita remover o uso dos transformadores para a conexão do condicionador série com o sistema elétrico. Resultados de simulação e experimentais são apresentados com o objetivo de analisar a topologia proposta neste trabalho.

Abstract of Thesis presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Doctor of Science (D.Sc.)

CONTRIBUTIONS TO IMPROVE THE PERFORMANCE OF THE UNIFIED
POWER QUALITY CONDITIONER

Luís Fernando Corrêa Monteiro

December / 2008

Advisors: Maurício Aredes
 João Luiz Afonso

Department: Electrical Engineering

The accomplishment of this work resulted in 4,5 years of activities and researches. The first 2,5 years had been done at Federal University of Rio de Janeiro, and the activities of the 2 remaining years had been done at University of Minho (Portugal). The purpose of this work consists in analyzing alternatives to improve the performance of the Unified Power Quality Conditioner (UPQC). Basically the UPQC is a Back-to-Back conditioner composed of two power-electronics converters, connected in a common DC-Link, where one of these converters is connected in series with the power grid (series converter), and the other one is connected in parallel (shunt converter). The series converter generates controlled voltages, such that the compensated load voltages become balanced, regulated, and with low harmonic distortion. In other hand, the shunt converter generates controlled currents, such that the compensated system currents become balanced, regulated, with low harmonic distortion, and in phase with the fundamental positive-sequence component of the system voltages. Therefore the UPQC is able to improve the power quality of the electrical system. However, the use of transformers to connect the series conditioner to the power grid consists in a serious drawback, since they have to be over-dimensioned in order to deal with distorted controlled-voltages. Therefore this work is focused to analyze a topology that allows removing the power transformers and to connect the series conditioner directly to the electrical system. Simulation and Experimental results are presented.

Índice

CAPÍTULO 1 - INTRODUÇÃO	1
1.1 IDENTIFICAÇÃO DO PROBLEMA	2
1.2 MOTIVAÇÕES PARA O TRABALHO.....	5
1.3 OBJETIVOS E CONTRIBUIÇÕES DO TRABALHO.....	6
1.4 ORGANIZAÇÃO E ESTRUTURA DA TESE.....	8
CAPÍTULO 2 - ALGORITMOS DE CONTROLE PARA CONDICIONADORES DE POTÊNCIA DO TIPO PARALELO	10
2.1 DETERMINAÇÃO DAS CORRENTES ATIVA E NÃO-ATIVA.....	11
2.2 CIRCUITOS DE SINCRONISMO	15
2.2.1. MODELO LINEAR DO PLL	16
2.3 ALGORITMOS DE CONTROLE PARA O FILTRO ATIVO PARALELO CONECTADOS EM SISTEMAS TRIFÁSICOS A TRÊS FIOS	25
2.3.1. ESTRATÉGIA DE CONTROLE “CORRENTES GENERALIZADAS DE FRYZE”	26
2.3.2. ESTRATÉGIA DE CONTROLE “CORRENTES SENOIDAIS DE FRYZE”	31
2.3.3. ESTRATÉGIA DE CONTROLE “CORRENTES SENOIDAIS DE FRYZE SIMPLIFICADA”	35
2.4 ALGORITMOS DE CONTROLE PARA O FILTRO ATIVO PARALELO CONECTADO À SISTEMAS TRIFÁSICOS A QUATRO FIOS.....	40
2.5 ALGORITMOS DE CONTROLE PARA O FILTRO ATIVO PARALELO CONECTADO À SISTEMAS MONOFÁSICOS.....	47
2.6 CONCLUSÕES PARCIAIS.....	51
CAPÍTULO 3 - CONDICIONADORES ATIVOS DE POTÊNCIA DO TIPO SÉRIE E ALGORITMOS DE CONTROLE	53
3.1 FILTRO ATIVO SÉRIE.....	54
3.2 DVR (<i>DYNAMIC VOLTAGE RESTORER</i>).....	61
3.3 CONCLUSÕES PARCIAIS.....	71
CAPÍTULO 4 - ALGUMAS TOPOLOGIAS E ALGORITMOS DE CONTROLE PARA O CONDICIONADOR UPQC	73
4.1 UPQC COMPOSTO POR CONVERSORES CONVENCIONAIS DE 2 NÍVEIS	75
4.2 UPQC COMPOSTO POR CONVERSORES DE 3 NÍVEIS (NPC).....	89
4.3 UPQC COMPOSTO POR CONVERSORES MONOFÁSICOS DE 2 NÍVEIS EM PONTE COMPLETA.....	99
4.4 ANÁLISE COMPARATIVA DO DESEMPENHO DO UPQC COMPOSTO POR DIFERENTES TOPOLOGIAS E CONCLUSÕES PARCIAIS	106
CAPÍTULO 5 - PROTÓTIPO LABORATORIAL DO UPQC IMPLEMENTADO PARA SISTEMAS ELÉTRICOS MONOFÁSICOS	111
5.1 CONFIGURAÇÕES DO CIRCUITO DE POTÊNCIA E DO SISTEMA DE CONTROLE.....	112

5.1.1	SISTEMA DE CONTROLE DO UPQC MONOFÁSICO	113
5.1.2	TÉCNICAS PARA COMANDO DOS CONVERSORES PARALELO E SÉRIE.....	118
5.2	RESULTADOS DE SIMULAÇÃO DO UPQC MONOFÁSICO	119
5.3	IMPLEMENTAÇÃO DO PROTÓTIPO LABORATORIAL DO UPQC MONOFÁSICO.....	125
5.4	RESULTADOS EXPERIMENTAIS DO UPQC MONOFÁSICO.....	129
5.5	CONCLUSÕES PARCIAIS.....	138
CAPÍTULO 6 - PROTÓTIPO LABORATORIAL DO UPQC IMPLEMENTADO PARA SISTEMAS ELÉTRICOS TRIFÁSICOS A TRÊS FIOS.....		140
6.1	CONFIGURAÇÕES DO CIRCUITO DE POTÊNCIA E DO SISTEMA DE CONTROLE PARA O UPQC TRIFÁSICO	141
6.2	SISTEMA DE CONTROLE DO UPQC TRIFÁSICO	143
6.3	RESULTADOS DE SIMULAÇÃO DO UPQC TRIFÁSICO	148
6.4	IMPLEMENTAÇÃO DO PROTÓTIPO LABORATORIAL DO UPQC TRIFÁSICO	157
6.5	RESULTADOS EXPERIMENTAIS DO UPQC TRIFÁSICO.....	160
6.6	CONCLUSÕES PARCIAIS.....	169
CAPÍTULO 7 - CONCLUSÕES		172

Lista de Símbolos

- i_L Corrente da carga (Capítulo 1).
- i_C Corrente produzida pelo condicionador conectado ao sistema em paralelo (Capítulo 1).
- i_S Corrente do sistema.
- v_S Tensão do sistema (Capítulo 1).
- v_C Tensão produzida pelo condicionador conectado ao sistema em série (Capítulo 1).
- v_L Tensão da carga (Capítulo 1).
- C Capacitor utilizado no lado CC do conversor de potência (Capítulo 1).
- L_{fp}, R_{fp}, C_{fp} Componentes passivos utilizados no condicionador conectado ao sistema em paralelo (Capítulo 1).
- L_{fs}, R_{fs}, C_{fs} Componentes passivos utilizados no condicionador conectado ao sistema em série (Capítulo 1).
- L_S Indutância do sistema (Capítulo 1).
- i_{wk} Componente ativa da corrente i_k para $k = (a, b, c)$ (Capítulo 2).
- i_{qk} Componente não-ativa da corrente i_k para $k = (a, b, c)$ (Capítulo 2).
- v_{sk} Tensão do sistema para $k = (a, b, c)$ (Capítulo 2).
- λ_1 Multiplicador de Lagrange para determinação dos pontos críticos da função L_1 , com a condição de restrição g_1 (Capítulo 2).
- p Potência ativa utilizada no cálculo da componente ativa da corrente i_k para $k = (a, b, c)$ (Capítulo 2).
- q Potência não-ativa utilizada no cálculo da componente não-ativa da corrente i_k para $k = (a, b, c)$ (Capítulo 2).
- $v_{Sab}(t), v_{Sbc}(t), v_{Sca}(t)$, Tensões compostas determinadas a partir das tensões do sistema ($v_{Sa}(t), v_{Sb}(t), v_{Sc}(t)$) (Capítulo 2).
- $q(t)$ Potência reativa fictícia determinada pelo circuito PLL (Capítulo 2).
- $p_{ll_a}(t), p_{ll_b}(t), p_{ll_c}(t)$, Sinais gerados pelo circuito PLL (Capítulo 2).
- $\omega(t)$ Frequência angular determinada pelo circuito PLL (Capítulo 2).
- θ Ângulo de fase das tensões do sistema (Capítulo 2).

$\phi(t)$ sinal de controle gerado pelo circuito PLL (Capítulo 2).

φ Frequência angular do sinal de controle $\phi(t)$ (Capítulo 2).

δ Ângulo de fase do sinal de controle $\phi(t)$ (Capítulo 2).

k_p Ganho proporcional do controlador PI utilizado no modelo linear do circuito PLL (Capítulo 2).

K_i Ganho do integrador do controlador PI utilizado no modelo linear do circuito PLL (Capítulo 2).

ω_n Frequência natural utilizada no modelo linear do circuito PLL (Capítulo 2).

ξ Coeficiente de amortecimento utilizado no modelo linear do circuito PLL (Capítulo 2).

ω_f Frequência angular de corte utilizada no filtro passa-baixas que está inserido no modelo linear do circuito PLL (Capítulo 2).

ω_{fund} Frequência angular da componente fundamental das tensões do sistema (Capítulo 2).

i_F Corrente produzida pelo conversor paralelo (Capítulo 2).

V_{CC} Tensão do lado CC do conversor de potência (Capítulo 2).

$V_{Sa_f}, V_{Sb_f}, V_{Sc_f}$ Tensões do sistema filtradas por meio de filtros passa-baixas (Capítulo 2).

G Condutância de controle utilizada no algoritmo para determinar as correntes de referência (Capítulo 2).

\bar{G} Componente média da condutância de controle utilizada no algoritmo para determinar as correntes de referência (Capítulo 2).

V_{CC_ref} Tensão de referência utilizada no controlador para regular a tensão do lado CC (Capítulo 2).

G_{loss} Saída do controlador para regular a tensão do lado CC (Capítulo 2).

Geq Sinal de controle utilizado no algoritmo para determinar as correntes de referência (Capítulo 2).

i_{La}, i_{Lb}, i_{Lc} Correntes da carga (Capítulo 2).

i_{Sa}, i_{Sb}, i_{Sc} Correntes do sistema (Capítulo 2).

i_{Fa}, i_{Fb}, i_{Fc} Correntes produzidas pelos conversores de potência (Capítulo 2).

$i_{Ref_a}, i_{Ref_b}, i_{Ref_c}$ Correntes “fictícias” produzidas pelo algoritmo que determina as correntes de referência (Capítulo 2).

p_{carga} Potência ativa na carga (Capítulo 2).

$p_{sistema}$ Potência ativa no sistema (Capítulo 2).

q_{carga} Potência não-ativa na carga (Capítulo 2).

$q_{sistema}$ Potência não-ativa no sistema (Capítulo 2).

$pll_a^*, pll_b^*, pll_c^*$ Sinais produzidos pelo circuito de sincronismo a partir das correntes da carga (Capítulo 2).

S_{k+} IGBT superior para $k = (a, b, c)$ (Capítulo 2).

S_{k-} IGBT inferior para $k = (a, b, c)$ (Capítulo 2).

V_{k_conv} Tensão produzida no conversor para $k = (a, b, c)$ (Capítulo 2).

d_k Parâmetro que indica o estado do IGBT (aberto ou fechado) para $k = (a, b, c)$ (Capítulo 2).

V_{CC1} Tensão sobre o capacitor C_1 do lado CC do conversor de potência (Capítulo 2).

V_{CC2} Tensão sobre o capacitor C_2 do lado CC do conversor de potência (Capítulo 2).

i_{CC1} Corrente que flui pelo capacitor C_1 do lado CC do conversor de potência (Capítulo 2).

i_{CC2} Corrente que flui pelo capacitor C_2 do lado CC do conversor de potência (Capítulo 2).

i_{Fn} Corrente de neutro que flui pelo fio que liga o ponto médio dos capacitores do lado CC ao fio de neutro do sistema (Capítulo 2).

i_{Ln} Corrente de neutro da carga (Capítulo 2).

i_{Sn} Corrente de neutro do sistema (Capítulo 2).

$erro_{CC1}, erro_{CC2}$ Sinais utilizados no controlador para regular as tensões do lado CC para o conversor trifásico de 4 ramos, com o fio de neutro conectado no ponto médio dos capacitores do lado CC (Capítulo 2).

$G_{loss_a}, G_{loss_b}, G_{loss_c}$ Sinais de controle produzidos pelo algoritmo para determinar as correntes de referência do conversor trifásico de 4 ramos, com o fio de neutro conectado ao ponto médio dos capacitores do lado CC (Capítulo 2).

Geq_a, Geq_b, Geq_c Sinais de controle utilizado no algoritmo para determinar as correntes de referência para o conversor trifásico de 4 ramos, com o fio de neutro conectado ao ponto médio dos capacitores do lado CC (Capítulo 2).

γ_1, γ_2 Parâmetros relacionados com o incremento das correntes que fluem pelos capacitores do lado CC (i_{CC1} e i_{CC2}) (Capítulo 2).

m_a Índice de modulação de um conversor de potência (Capítulo 2).

V_Z Tensão sobre a impedância de curto-circuito do sistema (Capítulo 3).

Z_{sist} Impedância de curto-circuito do sistema (Capítulo 3).

i_{L1} Corrente consumida pela Carga 1 (Capítulo 3).

i_{L2} Corrente consumida pela Carga 2 (Capítulo 3).

V_F Tensão produzida pelo conversor série (Capítulo 3).

R Resistência de controle utilizada no algoritmo para determinar as tensões de referência (Capítulo 3).

\bar{R} Componente média da resistência de controle utilizada no algoritmo para determinar as tensões de referência (Capítulo 3).

V_{wa}, V_{wb}, V_{wc} Sinais de controle que representam a componente fundamental de seqüência positiva das tensões do sistema (Capítulo 3).

$V_{ref_a}, V_{ref_b}, V_{ref_c}$ Tensões “fictícias” produzidas pelo algoritmo que determina as tensões de referência (Capítulo 3).

$V_{m\acute{a}x}, V_{m\acute{i}n}$ Valores máximo e mínimo dentre as tensões compostas utilizadas para determinar o desequilíbrio das tensões (Capítulo 3).

$V_{refer\acute{e}ncia}$ Valor de referência utilizado no algoritmo utilizado para regular as tensões da carga (Capítulo 3).

$V_{coletivo}$ Valor coletivo das tensões da carga (Capítulo 3).

k_{reg} Variável de controle utilizada no algoritmo utilizado para regular as tensões da carga (Capítulo 3).

$V_{afund_a}, V_{afund_b}, V_{afund_c}$ Sinais de controle produzidos do algoritmo utilizado para regular as tensões de referência (Capítulo 3).

CB_1, CB_2, CB_3 Disjuntores utilizados para conectar/remover os condicionadores série e paralelo do UPQC (Capítulo 4).

$V_{Sha}, V_{Shb}, V_{Shc}$ Sinais de saída do algoritmo utilizado para regular as tensões de referência (Capítulo 4).

$V_{CC1}, V_{CC2}, V_{CC3}$ Tensões do lado CC do condicionador UPQC composto por conversores monofásicos em ponte completa (Capítulo 4).

$erro_{CC1}, erro_{CC2}, erro_{CC3}$ Sinais utilizados no controlador para regular as tensões do lado CC do condicionador UPQC composto por conversores monofásicos em ponte completa (Capítulo 4).

V_{CE} Tensão coletor-emissor do IGBT (Capítulo 4).

i_C Corrente no coletor do IGBT (Capítulo 5).

D_{1s}, D_{2s}, D_{3s} Disjuntores utilizados para conectar/remover o condicionador série do UPQC monofásico (Capítulo 5).

D_{1p}, D_{2p} Disjuntores utilizados para conectar/remover o condicionador paralelo do UPQC monofásico (Capítulo 5).

R_{pc} Resistência de pré-carga utilizada para limitar a corrente de carregamento da tensão do lado CC (Capítulo 5).

D_{cm2} Disjuntor para conexão do retificador monofásico a diodos utilizado para distorcer as tensões do sistema (Capítulo 5).

R_{cm2} Resistor da carga do retificador monofásico a diodos utilizado para distorcer as tensões do sistema (Capítulo 5).

C_{cm2} Capacitor da carga do retificador monofásico a diodos utilizado para distorcer as tensões do sistema (Capítulo 5).

R_{cm1} Resistor da carga do retificador monofásico a diodos utilizado como carga para o UPQC monofásico (Capítulo 5).

L_{cm1} Indutor da carga do retificador monofásico a diodos utilizado como carga para o UPQC monofásico (Capítulo 5).

C_{cm1} Capacitor da carga do retificador monofásico a diodos utilizado como carga para o UPQC monofásico (Capítulo 5).

Capítulo 1

Introdução

Conversores de potência consistem em equipamentos de eletrônica de potência utilizados no acionamento de máquinas elétricas, na transmissão de energia elétrica em corrente contínua, no condicionamento da energia elétrica transmitida em corrente alternada, na conexão de fontes de energia renováveis com o sistema elétrico, na melhoria da qualidade de energia elétrica nos sistemas de distribuição, entre outras aplicações.

Este trabalho descreve os progressos obtidos com a utilização de conversores conectados em série e em paralelo no sistema elétrico para melhorar a qualidade de energia. O uso destes conversores em conjunto resulta no condicionador de qualidade de energia unificado UPQC (*Unified Power Quality Conditioner*). Estes progressos direcionam para a utilização de uma topologia alternativa para o condicionador UPQC, conectado em sistemas elétricos trifásicos a três fios, cuja topologia é composta por conversores monofásicos em ponte completa. Com esta topologia é possível remover os transformadores de potência utilizados na conexão do conversor série com a rede elétrica.

Em seguida a esta breve introdução, segue uma explanação sucinta sobre os problemas da utilização do condicionador UPQC composto por conversores convencionais de 2 níveis. Posteriormente, estão descritas as principais motivações para a realização deste trabalho e, na sequência, seguem os objetivos e contribuições do trabalho. Por fim, a última seção deste capítulo descreve a estrutura e organização da tese.

1.1 Identificação do Problema

Diante dos problemas relacionados com a qualidade de energia, diversos estudos têm sido realizados para definir e caracterizar os fenômenos que deterioram a qualidade de energia [1]-[5], para desenvolver equipamentos com capacidade de monitorar e identificar, em tempo real, os distúrbios e anomalias que venham a ocorrer na rede elétrica [6] [7], e para a concepção e desenvolvimento de condicionadores ativos com capacidade de compensar esses efeitos indesejáveis [8]. Um destes condicionadores corresponde ao UPQC (*Unified Power Quality Conditioner*) [9]. O UPQC consiste em uma combinação de dois conversores de potência conectados em série e em paralelo à rede elétrica, com a capacidade de compensar praticamente todos os problemas relacionados à qualidade de energia presentes no sistema elétrico, em particular nos sistemas de distribuição [10]-[14]. Na literatura o UPQC também apresenta outras denominações como UPQS (*Universal Power Quality Conditioning System*) [15] e UPC (*Universal Power Converter*) [16].

Na Fig. 1.1 é ilustrado o princípio básico de funcionamento do condicionador UPQC. No exemplo apresentado nesta figura os conversores série e paralelo produzem, em tempo real, tensões e correntes que compensam o conteúdo harmônico presente tanto na tensão do sistema (v_s) quanto na corrente da carga (i_L). Com isso, a tensão da carga (v_L) e a corrente do sistema (i_s) apresentam formas de onda com baixa distorção harmônica, de preferência com o THD (*Total Harmonic Distortion*) abaixo dos 5%, e equilibradas. Além disso, o fator de potência é compensado, com a corrente i_s em fase com a tensão do sistema (v_s).

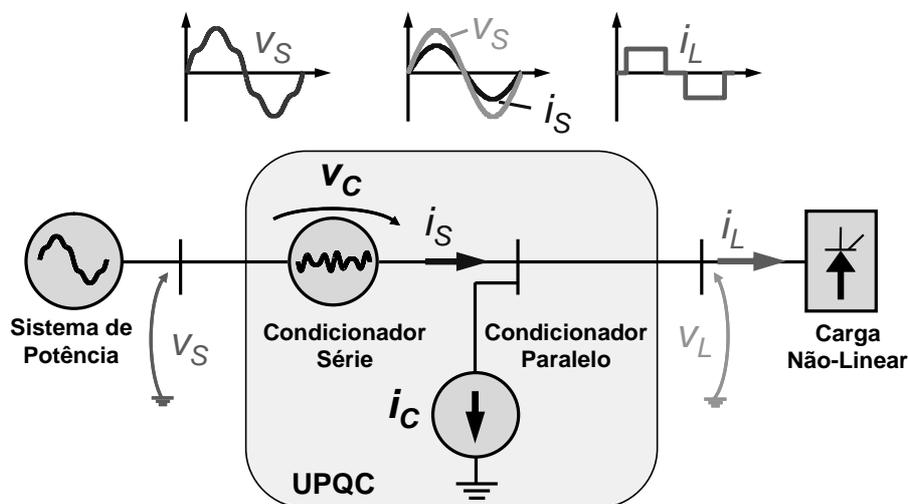


Fig. 1.1 Princípio de compensação série e paralela de forma combinada – o UPQC (*Unified Power Quality Conditioner*).

A Tabela 1.1 descreve as funcionalidades que o condicionador UPQC pode apresentar. Conforme descrito nesta tabela, o UPQC também tem a capacidade de compensar variações momentâneas de tensão, além de prover estabilidade ao sistema elétrico ao evitar uma possível ressonância entre a impedância da rede elétrica com os filtros passivos do UPQC. Estes filtros passivos, que correspondem a circuitos RLC, são utilizados para atenuar as componentes de alta frequência produzidas pelos conversores de potência.

Tabela 1.1 Possíveis Funcionalidades do UPQC

Conversor	Atuação
Série	<ul style="list-style-type: none"> • Filtragem ativa da tensão • Compensação de desequilíbrios na tensão • Regulação da Tensão • Atenuação das correntes harmônicas drenadas da rede elétrica • Prover estabilidade ao sistema
Paralelo	<ul style="list-style-type: none"> • Filtragem ativa da corrente • Compensação de desequilíbrios da corrente • Correção do fator de potência • (Interface para conexão de Energias Renováveis)

* Funcionalidade não prevista no escopo deste trabalho

A Fig. 1.2 mostra o circuito de potência do UPQC. O circuito de potência é composto, basicamente, pelos conversores de potência, componentes passivos e pelos transformadores de potência.

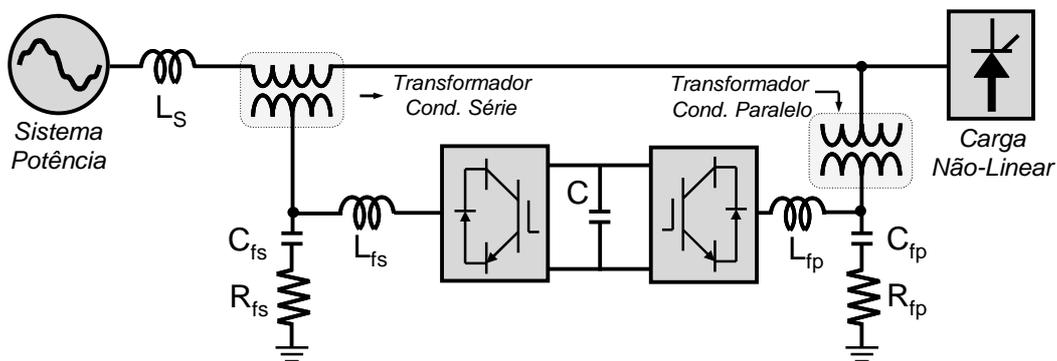


Fig. 1.2 Circuito de potência do UPQC.

A indutância L_s , apesar de não fazer parte do circuito de potência do UPQC, permite caracterizar o quanto as tensões nos receptores do sistema elétrico são afetadas quando o mesmo apresenta cargas não-lineares. Nos sistemas de distribuição, o valor de L_s é

grande o suficiente de modo a deteriorar a tensão devido à presença de cargas não-lineares.

Conforme já mencionado neste Capítulo, os filtros passivos são utilizados para atenuar as componentes de alta frequência contidas nas tensões e correntes produzidas pelos conversores de potência. Estes filtros devem ser projetados de modo que as componentes de alta frequência sejam atenuadas sem comprometer, contudo, o desempenho dos conversores série e paralelo. Os componentes passivos do condicionador série estão representados na Fig. 1.2 por L_{fs} , C_{fs} , R_{fs} , e os do condicionador paralelo por L_{fp} , C_{fp} , R_{fp} .

Os transformadores utilizados para a conexão dos conversores série e paralelo no sistema elétrico provêm isolamento galvânico, redução da tensão do lado CC, dependendo das relações de tensão entre os enrolamentos dos transformadores, e, proporcionam um melhor desempenho do conversor série elevando o seu índice de modulação.

Contudo o UPQC apresenta restrições que acabam por comprometer o seu desempenho. Uma destas restrições reside na utilização de conversores convencionais de 2 níveis. Entendendo melhor o problema, para que o conversor paralelo tenha controlabilidade, ou seja, opere com índice de modulação menor do que 1, a tensão do lado CC do conversor tem de ser maior do que o valor de pico da tensão alternada do sistema. Além disso, há a queda de tensão da corrente produzida pelo conversor paralelo sobre a indutância de acoplamento (representado na Fig. 1.2 por L_{fp}). Com isso, em um sistema que tenha tensões fase-neutro com valor eficaz de 127 V por exemplo, o conversor de potência, dependendo da indutância de acoplamento e da corrente produzida, pode apresentar tensões do lado CC de até 450 V.

Outro aspecto negativo consiste no fato dos condicionadores do UPQC estarem conectados em *Back-to-Back*. Nessa configuração, a tensão do lado CC dos conversores série e paralelo é a mesma. Com isso, tomando como exemplo a situação descrita acima, para operar com um índice de modulação de 0,5 com a tensão do lado CC de 450 V, o conversor série teria que produzir tensões com valor eficaz de 79,5 V, o que corresponde a 62% da tensão fase-neutro de 127 V. Este problema pode ser minimizado pela relação entre os enrolamentos dos transformadores de acoplamento dos conversores série e paralelo para que o mesmo opere com índice de modulação elevado.

Ainda em relação ao uso dos conversores convencionais de 2 níveis, as componentes de alta frequência presentes nas tensões e correntes produzidas pelos conversores série e paralelo, respectivamente, fazem com que os componentes passivos tenham de ser sobredimensionados. Este aspecto tem a sua importância, uma vez que dependendo do tamanho dos componentes passivos, em particular dos capacitores, pode resultar em ressonâncias com a indutância da rede elétrica.

Por fim há também o problema dos transformadores utilizados na conexão do conversor série ao sistema elétrico, uma vez que estes têm que operar em conjunto com fontes de tensão controladas, contendo componentes harmônicas produzidas pelo conversor série, o que resulta em sobre aquecimento, ruídos de alta frequência, e redução da vida útil dos transformadores.

Os problemas relacionados com os componentes passivos e os transformadores podem ser atenuados por meio de projetos que dêem aos mesmos a capacidade de operar nas condições citadas. Uma alternativa consiste também no uso de conversores com topologia multinível, possibilitando a redução do tamanho dos componentes passivos. Contudo ainda persiste o problema de submeter os transformadores do conversor série a tensões controladas, podendo conter componentes harmônicas de magnitude considerável, forçando os mesmos a serem sobredimensionados. Dessa forma há a necessidade de encontrar estruturas alternativas que permitam eliminar os transformadores utilizados na conexão série do UPQC, além de reduzir o tamanho dos componentes passivos utilizados.

1.2 Motivações Para o Trabalho

A motivação deste trabalho reside em conceber e implementar um UPQC com uma topologia alternativa, que permita eliminar os transformadores utilizados para conectar o conversor série à rede elétrica, e, que tenha a capacidade de produzir tensões e correntes com um menor conteúdo harmônico. Desse modo, além da remover os transformadores do conversor série, é possível também utilizar filtros passivos menores. Como consequência é minimizada a possibilidade de ocorrer ressonâncias na rede elétrica com o UPQC em operação.

O uso de conversores 2 níveis em ponte completa permite a remoção dos transformadores na conexão do conversor série com o sistema. Além disso estes conversores apresentam uma maior flexibilidade na implementação da técnica de

chaveamento a ser utilizada, tendo os mesmos a capacidade de produzir tensões com resolução de 3 níveis ($+v_{cc}$, 0 , $-v_{cc}$). Como consequência os componentes passivos são reduzidos, o que minimiza a possibilidade de uma ressonância destes componentes passivos com a impedância do sistema elétrico.

Contudo os transformadores do conversor paralelo não podem ser removidos. Estes transformadores permitem que os conversores série e paralelo operem sem que ocorram curto-circuitos na rede elétrica com o UPQC em funcionamento. Entretanto não há a necessidade de sobre dimensionar os transformadores uma vez que, com o UPQC em operação, estes são submetidos a tensões reguladas com baixo conteúdo harmônico (abaixo dos 5%).

Outro aspecto consiste no fato do UPQC proposto apresentar estruturas monofásicas, uma vez que as tensões do lado CC têm de ser independentes por fase. Outros detalhes sobre a topologia proposta para o UPQC estão descritos no Capítulo 4. A Fig. 1.3 mostra o diagrama unifilar do UPQC com a topologia proposta.

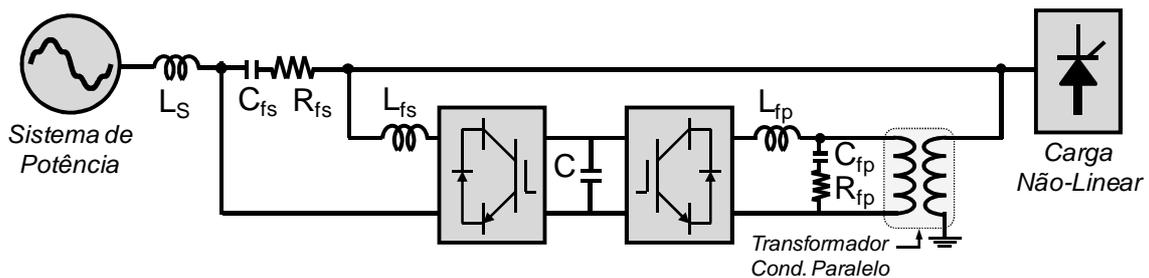


Fig. 1.3 Diagrama unifilar do circuito de potência do UPQC composto por conversores monofásicos em ponte completa.

1.3 Objetivos e Contribuições do Trabalho

Conversores conectados em série com a rede elétrica sem a utilização de transformadores de acoplamento são muito atrativos sob uma série de aspectos conforme já mencionados na seção anterior. Na literatura inclusive há trabalhos propondo a utilização destes conversores para a compensação de variações momentâneas de tensão tanto em sistemas monofásicos [17] quanto em sistemas trifásicos a três fios [18]. Além disso, há também trabalhos propondo a utilização do UPQC, com uma topologia similar, para sistemas de média tensão [19] – [21]. Contudo estas propostas foram feitas para a utilização destes conversores em redes elétricas sem que as tensões do sistema e as correntes da carga contenham desequilíbrios. Nesse sentido, este trabalho tem como maior objetivo analisar o desempenho do condicionador UPQC, sem os transformadores para acoplamento dos conversores série, numa rede

elétrica em que as tensões do sistema ou as correntes da carga possam conter desequilíbrios. Esta análise consiste na maior contriuição deste trabalho. Na sequência estão descritas as etapas realizadas ao longo deste trabalho.

Inicialmente foi concebida e analisada uma estratégia de controle para condicionadores de potência, de um modo genérico, a partir das definições das correntes ativa e não-ativa em conjunto com um circuito de sincronismo. Esta etapa teve a sua importância uma vez que os sistemas de controle de todos os condicionadores de potência, implementados tanto em simulação quanto em protótipos laboratoriais, foram elaborados a partir da estratégia de controle previamente concebida e analisada.

Em seguida, foram realizadas simulações preliminares com o filtro ativo paralelo conectado a sistemas trifásicos a três e a quatro fios e, conectado em sistemas monofásicos. Esta atividade resultou em contribuições, em particular para o regulador da tensão do lado CC do filtro ativo paralelo conectado a sistemas elétricos trifásicos a quatro fios. Além disso foram realizadas também simulações preliminares com o filtro ativo série e com o condicionador DVR (*Dynamic Voltage Restorer*) conectado a sistemas trifásicos a três fios.

Posteriormente foram feitas comparações entre três diferentes topologias para o condicionador UPQC, com a realização de simulações. Com esta comparação foi realizada a primeira análise do condicionador UPQC, com a topologia proposta, além de analisar as suas vantagens e desvantagens em relação as outras duas topologias também descritas. Esta análise e comparação também consiste em uma das contribuições originais deste trabalho.

A última etapa consistiu na implementação do protótipo laboratorial do UPQC com a topologia proposta. Para tal, foi feita inicialmente, a implementação de um protótipo laboratorial para o sistema elétrico monofásico. Com a realização desta montagem foi adquirido um aprendizado que consistiu na base para a implementação do protótipo laboratorial trifásico. Por fim, foi implementado o protótipo laboratorial do condicionador UPQC conectado a um sistema elétrico trifásico a três fios. A partir dos resultados obtidos experimentalmente foi possível comprovar as vantagens e desvantagens desta topologia, que já tinham sido observadas previamente a partir dos resultados obtidos em simulação.

1.4 Organização e Estrutura da Tese

O Capítulo 2 descreve alguns dos condicionadores conectados em paralelo ao sistema elétrico trifásico a três e a quatro fios, e ao sistema elétrico monofásico. Os condicionadores ativos abordados neste capítulo correspondem aos Filtros Ativos de Potência do tipo Paralelo. Inicialmente é apresentada a teoria que descreve o princípio das correntes ativa e não-ativa. Em seguida é mostrado o circuito de sincronismo utilizado nos algoritmos de controle destes condicionadores. O uso das correntes ativa e não-ativa em conjunto com o circuito de sincronismo constituem a base dos algoritmos de controle destes condicionadores ativos.

O Capítulo 3 descreve os condicionadores ativos conectados em série ao sistema elétrico trifásico a três fios. Basicamente são apresentados o filtro ativo de potência série, e o Restaurador Dinâmico de Tensão (RDT) ou DVR (*Dynamic Voltage Restorer*). Resultados de simulação de cada um destes condicionadores são apresentados.

O Capítulo 4 aborda os condicionadores que apresentam conexão simulatânea em série e em paralelo ao sistema elétrico, que são denominados por UPQC (*Unified Power Quality Conditioner*). Neste capítulo são mostrados o UPQC convencional com os conversores apresentando topologia de 2 níveis, o UPQC composto por conversores de três níveis do tipo NPC (*Neutral-Point-Clamped*), e o UPQC com uma topologia composta por conversores monofásicos de 2 níveis em ponte completa. Neste capítulo são apresentados os circuitos de potência e o sistema de controle de cada topologia, além de resultados de simulação que constituem a base da análise comparativa entre estas topologias.

O Capítulo 5 mostra o UPQC implementado para sistemas monofásicos. Este capítulo trata do funcionamento do condicionador UPQC operando em sistemas monofásicos, sustentado por implementações em simulação e em laboratório. Os resultados experimentais são compostos pelos ensaios preliminares e da análise do comportamento do UPQC em regime transitório e permanente. Estes resultados experimentais são comparados com os obtidos por meio de simulações.

O Capítulo 6 descreve a montagem em bancada do condicionador UPQC para sistemas trifásicos a três fios. Primeiramente são abordadas as considerações que levaram à escolha das plataformas adaptadas para a implementação tanto do sistema de controle quanto dos circuitos de potência. Em seguida são detalhados os circuitos de

potência e o sistema de controle utilizados, e apresentados os resultados experimentais do UPQC proposto, de forma a verificar-se o seu comportamento em regime transitório e permanente.

Por fim, o Capítulo 7 descreve as conclusões obtidas ao longo do trabalho realizado, realçando as principais contribuições deste trabalho.

Capítulo 2

Algoritmos de Controle para Condicionadores de Potência do Tipo Paralelo

Condicionadores de potência do tipo paralelo correspondem a conversores eletrônicos do tipo fonte de tensão ou fonte de corrente controlados para a compensação, em tempo real, de harmônicos e desequilíbrios de corrente, correção do fator de potência.

Um dos aspectos a ser considerado na implementação destes condicionadores refere-se ao seu sistema de controle, que deve dar capacidade ao conversor de compensar tanto fenômenos que ocorrem em regime permanente quanto possíveis transitórios que ocorrem nos sistemas elétricos. Com isso, para que o conversor seja capaz de compensar fenômenos transitórios, o sistema de controle deve ser composto por algoritmos definidos no domínio do tempo.

Na literatura podem ser observadas muitas contribuições envolvendo a implementação de algoritmos de controle para condicionadores de potência. Estes algoritmos são implementados com base na teoria da potência instantânea (Teoria p-q) [22], Teoria p-q-r [23], sistema de referência síncrona [24], e nas correntes ativas e não-ativas [25] [26], entre outros métodos [27] – [29]. Contudo, é importante comentar que estes algoritmos apresentam comportamentos similares quando utilizam circuitos de sincronismo [30] – [35].

Neste trabalho é tomado como base o conjunto de definições no domínio do tempo para as correntes ativa e não-ativa, propostas por Fryze em 1932 [36]. A partir destas definições, diversos estudos foram feitos com o objetivo de realizar uma melhor análise envolvendo as relações entre as potências [37] – [39] e o uso destas definições no controle de condicionadores ativos [40] – [46].

Este Capítulo descreve inicialmente as definições para as correntes ativa e não-ativa. Em seguida, é apresentado o circuito de sincronismo. O uso das correntes ativa e não-ativa, em conjunto com o circuito de sincronismo, constitui a base dos algoritmos de controle implementados neste trabalho. Posteriormente, são descritos os filtros ativos do tipo paralelo para sistemas trifásicos a três e a quatro fios e para sistemas monofásicos, com a apresentação de resultados obtidos com recurso de simulações computacionais.

2.1 Determinação das Correntes Ativa e Não-Ativa

Nesta seção é apresentada um conjunto de definições para as correntes ativa e não-ativa, definidas no domínio do tempo. É importante enfatizar que estas correntes foram determinadas a partir das potências instantâneas real e imaginária, definidas na Teoria p-q, para sistemas elétricos trifásicos a três fios nas coordenadas a - b - c . De fato, originalmente, as correntes ativas definidas em [36] derivam da componente média da potência real. Nesse sentido, é importante ficar claro que a corrente ativa apresentada neste trabalho deriva de uma potência que efetivamente produz trabalho, mas que pode apresentar componentes média e oscilante. Do mesmo modo as correntes não-ativa derivam somente da potência imaginária, a qual foi definida também na Teoria p-q. Em seguida estão os procedimentos utilizados para a determinação destas correntes.

Basicamente, tomando como exemplo uma corrente hipotética i_k , para $k = (a, b, c)$, é assumido que esta corrente é composta por uma componente ativa, i_{wk} , e por uma componente não-ativa, i_{qk} , isto é:

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} i_{wa} \\ i_{wb} \\ i_{wc} \end{bmatrix} + \begin{bmatrix} i_{qa} \\ i_{qb} \\ i_{qc} \end{bmatrix} \quad . \quad (2.1)$$

A componente ativa da corrente, i_{wk} , pode ser entendida como a componente da corrente i_k que efetivamente produz potência real instantânea. Já a componente não-ativa, i_{qk} , não produz potência real, contribuindo somente para o aumento da magnitude da corrente i_k , elevando as perdas. A determinação destas componentes é feita com uso de métodos de minimização. Em particular neste trabalho é utilizado o método de minimização dos multiplicadores de Lagrange, conforme apresentado em [41]-[43].

Em problemas de otimização, a função objeto minimizada (ou maximizada) deve ser submetida a uma ou mais condições. Dessa forma, a condição de restrição para a determinação da corrente não-ativa será que o produto direto envolvendo as correntes

não-ativas (i_{qa}, i_{qb}, i_{qc}) com as tensões do sistema (v_{Sa}, v_{Sb}, v_{Sc}) não produza potência real. Esta condição esta expressa em (2.2) pela função objeto, representada por $L_1(i_{qa}, i_{qb}, i_{qc})$,

$$L_1(i_{qa}, i_{qb}, i_{qc}) = (i_a - i_{qa})^2 + (i_b - i_{qb})^2 + (i_c - i_{qc})^2 \quad , \quad (2.2)$$

e pela condição de restrição, expressa em (2.3), representada por $g_1(i_{qa}, i_{qb}, i_{qc})$,

$$g_1(i_{qa}, i_{qb}, i_{qc}) = v_{Sa} \cdot i_{qa} + v_{Sb} \cdot i_{qb} + v_{Sc} \cdot i_{qc} = 0 \quad , \quad (2.3)$$

O método dos multiplicadores de Lagrange é empregado na resolução de problemas desse tipo e dado por:

$$\begin{cases} \frac{\partial}{\partial i_{qa}} [L_1 + \lambda_1 g_1] = 0 \\ \frac{\partial}{\partial i_{qb}} [L_1 + \lambda_1 g_1] = 0 \\ \frac{\partial}{\partial i_{qc}} [L_1 + \lambda_1 g_1] = 0 \\ \frac{\partial}{\partial \lambda_1} [L_1 + \lambda_1 g_1] = 0 \end{cases} \quad . \quad (2.4)$$

A solução matricial para o sistema de equações descrito em (2.4) é dada por:

$$\begin{bmatrix} 2 & 0 & 0 & v_{Sa} \\ 0 & 2 & 0 & v_{Sb} \\ 0 & 0 & 2 & v_{Sc} \\ v_{Sa} & v_{Sb} & v_{Sc} & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{qa} \\ i_{qb} \\ i_{qc} \\ \lambda_1 \end{bmatrix} = \begin{bmatrix} 2i_a \\ 2i_b \\ 2i_c \\ 0 \end{bmatrix} \quad , \quad (2.5)$$

onde λ_1 é determinado por:

$$\lambda_1 = \frac{2(v_{Sa} \cdot i_a + v_{Sb} \cdot i_b + v_{Sc} \cdot i_c)}{v_{Sa}^2 + v_{Sb}^2 + v_{Sc}^2} = \frac{2 \cdot p}{v_{Sa}^2 + v_{Sb}^2 + v_{Sc}^2} \quad . \quad (2.6)$$

Substituindo λ_1 em (2.5), as correntes não-ativas, i_{qa}, i_{qb}, i_{qc} , são determinadas por,

$$\begin{bmatrix} i_{qa} \\ i_{qb} \\ i_{qc} \end{bmatrix} = \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} - \frac{p}{v_{Sa}^2 + v_{Sb}^2 + v_{Sc}^2} \begin{bmatrix} v_{Sa} \\ v_{Sb} \\ v_{Sc} \end{bmatrix} \quad . \quad (2.7)$$

As correntes ativas, i_{wa}, i_{wb}, i_{wc} , são calculadas combinando as equações (2.1) e (2.7), conforme descrito em (2.8).

$$\begin{bmatrix} i_{wa} \\ i_{wb} \\ i_{wc} \end{bmatrix} = \frac{\rho}{V_{Sa}^2 + V_{Sb}^2 + V_{Sc}^2} \begin{bmatrix} V_{Sa} \\ V_{Sb} \\ V_{Sc} \end{bmatrix} \quad . \quad (2.8)$$

A restrição imposta pelo método de minimização faz com que a potência real instantânea, calculada pelo produto direto envolvendo as correntes ativas, i_{wa} , i_{wb} , i_{wc} , pelas tensões V_{Sa} , V_{Sb} , V_{Sc} , seja igual à calculada pelo produto direto envolvendo as correntes, i_a , i_b , i_c , pelas tensões V_{Sa} , V_{Sb} , V_{Sc} , dado por:

$$\rho = V_{Sa} \cdot i_a + V_{Sb} \cdot i_b + V_{Sc} \cdot i_c = V_{Sa} \cdot i_{wa} + V_{Sb} \cdot i_{wb} + V_{Sc} \cdot i_{wc} \quad . \quad (2.9)$$

É importante comentar que a potência real calculada em (2.9) pode conter uma componente de sequência zero, devido à possível presença de componentes de sequência zero tanto nas tensões quanto nas correntes. Componentes de sequência zero podem estar presentes nas correntes ativas calculadas em (2.8). Dessa forma, um algoritmo de controle para condicionadores de potência baseado nestas definições deve tratar de forma adequada a possível presença de componentes de sequência zero quando estes condicionadores forem aplicados a sistemas trifásicos a quatro fios.

A equação (2.7) mostra que as correntes não-ativas são calculadas de forma indireta. Contudo, uma formulação dual utilizada para a determinação das correntes ativas, pode ser elaborada permitindo que as correntes não-ativas sejam calculadas diretamente. Dessa forma, é aplicado novamente o método dos mínimos multiplicadores de Lagrange no cálculo das correntes ativas. Para tal, o objetivo é minimizar as correntes da carga, sob a restrição de que o produto direto envolvendo as correntes ativas (i_{wa} , i_{wb} , i_{wc}) com as tensões compostas do sistema (V_{Sbc} , V_{Sca} , V_{Sab}) não produza potência não-ativa. Nesta formulação, a potência não-ativa corresponde à potência imaginária, a qual está definida na teoria da potência instantânea (Teoria p-q). Esta idéia é formulada a seguir, onde $L_2(i_{wa}, i_{wb}, i_{wc})$ representa a função objeto dada por:

$$L_2(i_{wa}, i_{wb}, i_{wc}) = (i_a - i_{wa})^2 + (i_b - i_{wb})^2 + (i_c - i_{wc})^2 \quad , \quad (2.10)$$

e, $g_2(i_{wa}, i_{wb}, i_{wc})$ corresponde à função de restrição dada por:

$$g_2(i_{wa}, i_{wb}, i_{wc}) = \frac{1}{\sqrt{3}} \cdot (V_{Sbc} \cdot i_{wa} + V_{Sca} \cdot i_{wb} + V_{Sab} \cdot i_{wc}) = 0 \quad . \quad (2.11)$$

A potência imaginária q definida na Teoria pq, para o sistema de coordenadas a - b - c , é dada por:

$$q = v_{Sbc} \cdot i_a + v_{Sca} \cdot i_b + v_{Sab} \cdot i_c \quad . \quad (2.12)$$

Do mesmo modo que foi feito anteriormente, este conjunto de equações pode ser resolvido aplicando o método dos mínimos multiplicadores de Lagrange, o que leva à seguinte solução matricial que está apresentada em (2.13):

$$\begin{cases} \frac{\partial}{\partial i_{wa}} [L_2 + \lambda_2 g_2] = 0 \\ \frac{\partial}{\partial i_{wb}} [L_2 + \lambda_2 g_2] = 0 \\ \frac{\partial}{\partial i_{wc}} [L_2 + \lambda_2 g_2] = 0 \\ \frac{\partial}{\partial \lambda_2} [L_2 + \lambda_2 g_2] = 0 \end{cases} \quad . \quad (2.13)$$

A solução matricial para o sistema de equações apresentado em (2.13) é dada por:

$$\begin{bmatrix} 2 & 0 & 0 & v_{Sbc}/\sqrt{3} \\ 0 & 2 & 0 & v_{Sca}/\sqrt{3} \\ 0 & 0 & 2 & v_{Sab}/\sqrt{3} \\ v_{Sbc} & v_{Sca} & v_{Sab} & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{wa} \\ i_{wb} \\ i_{wc} \\ \lambda_2 \end{bmatrix} = \begin{bmatrix} 2i_a \\ 2i_b \\ 2i_c \\ 0 \end{bmatrix} \quad , \quad (2.14)$$

onde λ_2 é calculado conforme mostra (2.15). A variável q corresponde à potência imaginária definida em (2.12).

$$\lambda_2 = \frac{2\sqrt{3} \cdot (v_{Sbc} \cdot i_a + v_{Sca} \cdot i_b + v_{Sab} \cdot i_c)}{v_{Sab}^2 + v_{Sbc}^2 + v_{Sca}^2} = \frac{6 \cdot q}{v_{Sab}^2 + v_{Sbc}^2 + v_{Sca}^2} \quad . \quad (2.15)$$

Substituindo λ_2 em (2.14), são determinadas as correntes ativas, i_{wa} , i_{wb} , i_{wc} , de acordo com (2.16):

$$\begin{bmatrix} i_{wa} \\ i_{wb} \\ i_{wc} \end{bmatrix} = \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} - \frac{v_{Sbc} \cdot i_a + v_{Sca} \cdot i_b + v_{Sab} \cdot i_c}{v_{Sab}^2 + v_{Sbc}^2 + v_{Sca}^2} \begin{bmatrix} v_{Sbc} \\ v_{Sca} \\ v_{Sab} \end{bmatrix} \quad . \quad (2.16)$$

As correntes não-ativas (i_{qa} , i_{qb} , i_{qc}) são calculadas combinando (2.1) e (2.15).

$$\begin{bmatrix} i_{qa} \\ i_{qb} \\ i_{qc} \end{bmatrix} = \frac{\sqrt{3} \cdot q}{v_{Sab}^2 + v_{Sbc}^2 + v_{Sca}^2} \begin{bmatrix} v_{Sbc} \\ v_{Sca} \\ v_{Sab} \end{bmatrix} \quad . \quad (2.17)$$

Como consequência do método aplicado, as correntes ativas (i_{wa} , i_{wb} , i_{wc}) calculadas de acordo com a equação (2.15), quando submetidas ao produto direto com as tensões compostas do sistema (v_{Sbc} , v_{Sca} , v_{Sab}) não produzem potência imaginária.

É importante comentar que as correntes ativas obtidas a partir de (2.8) e (2.15) podem produzir resultados diferentes dependendo da presença da componente de sequência zero nas tensões v_{Sa} , v_{Sb} , v_{Sc} e nas correntes i_a , i_b , i_c . Dessa forma, para que as correntes ativas determinadas por (2.8) e (2.15) apresentem o mesmo resultado, há a necessidade de implementar um algoritmo que extraia a componente fundamental de sequência positiva das tensões v_{Sa} , v_{Sb} , v_{Sc} , conforme apresentado em [42].

2.2 Circuitos de Sincronismo

Os circuitos de sincronismo têm a capacidade de detectar, de forma contínua, a frequência e o ângulo de fase da componente fundamental de sequência positiva das tensões de um sistema trifásico. O projeto deste circuito deve garantir uma boa operação mesmo em situações nas quais as tensões contenham um alto conteúdo harmônico ou desequilíbrios.

Para os condicionadores ativos, o uso de circuitos de sincronismo é de grande importância, uma vez que os sistemas de controle destes condicionadores utilizam sinais que estão sincronizados com a componente fundamental de sequência positiva das tensões do sistema.

O objetivo desta seção é analisar o desempenho do circuito de sincronismo PLL (*Phase-Locked-Loop*). Este circuito vem sendo utilizado nos sistemas de controle de diversos condicionadores ativos com uma resposta satisfatória. Neste trabalho é analisado o desempenho do PLL frente a um sistema com as tensões apresentando distorções e desequilíbrios.

Na literatura podem ser observadas diversas propostas para implementação de circuitos de sincronismo com diferentes estruturas de controle, tanto para sistemas monofásicos [31][32] quanto trifásicos [33]-[35], e há trabalhos em que análises comparativas entre diferentes circuitos de sincronismo são feitas para avaliar o desempenho dos mesmos [34]. Existem estudos também nos quais são introduzidas estruturas alternativas para o circuito de sincronismo que apresentam ótimo desempenho em sistemas compostos por tensões desequilibradas [8]. Contudo, estas estruturas mais sofisticadas demandam um maior esforço computacional, e, dependendo do desempenho do microcontrolador utilizado, o sistema de controle pode não ter a capacidade de executar todos os algoritmos dentro do período estipulado. Isto faz com

que se use uma menor frequência de amostragem, o que piora o desempenho do sistema de controle.

A Fig. 2.1 exibe a estrutura do circuito PLL utilizado para sistemas trifásicos. Este circuito é similar ao apresentado em [30]. As entradas deste circuito são as tensões compostas do sistema $v_{Sab}(t) = v_{Sa}(t) - v_{Sb}(t)$, $v_{Sbc}(t) = v_{Sb}(t) - v_{Sc}(t)$ e $v_{Sca}(t) = v_{Sc}(t) - v_{Sa}(t)$, com as tensões do sistema denominadas por $v_{Sa}(t)$, $v_{Sb}(t)$, $v_{Sc}(t)$. O algoritmo é baseado na expressão da potência fictícia $q'(t)$ conforme mostra a equação (2.18). É importante comentar que a variável $q'(t)$ não é uma grandeza elétrica. Conforme descrito em [35], o uso da variável com essa denominação se justifica por esta apresentar uma forma de onda similar à forma de onda da potência imaginária.

$$q'(t) = v_{Sab}(t) \cdot pll_c(t) + v_{Sbc}(t) \cdot pll_a(t) + v_{Sca}(t) \cdot pll_b(t) \quad (2.18)$$

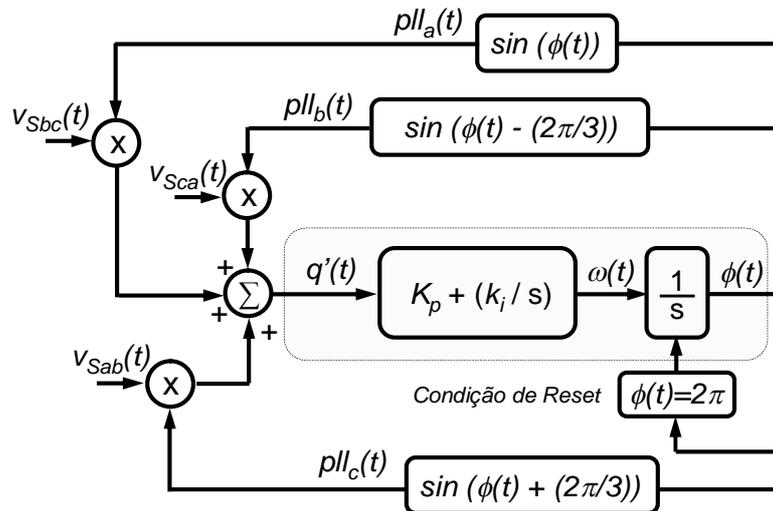


Fig. 2.1 Diagrama de blocos do circuito de sincronismo PLL.

Os sinais de realimentação produzidos pelo circuito PLL $pll_a(t) = \sin(\phi(t))$, $pll_b(t) = \sin(\phi(t) - 2\pi/3)$ e $pll_c(t) = \sin(\phi(t) + 2\pi/3)$ são obtidos a partir do sinal $\phi(t)$. Com o circuito PLL estabilizado, os sinais $pll_a(t)$, $pll_b(t)$ e $pll_c(t)$ encontram-se sincronizados com a componente fundamental de sequência positiva das tensões e, como consequência, o valor médio do sinal $q'(t)$ tende a ser igual a zero.

2.2.1. Modelo Linear do PLL

Em [8] e [35] são introduzidos possíveis modelos lineares para o circuito PLL. Em [8] os modelos são feitos com base no sistema de referência síncrona (d-q) e em [35] com base na referência estacionária (α - β). Neste trabalho, o circuito de sincronismo é implementado diretamente no sistema de fases a - b - c . Com isso há a necessidade de

representar o modelo linear de acordo com a referência adotada neste trabalho. Desse modo, é apresentada em seguida a metodologia aplicada para determinar o modelo linear do circuito de sincronismo. A Fig. 2.2 mostra o diagrama de blocos do circuito de sincronismo de forma simplificada.

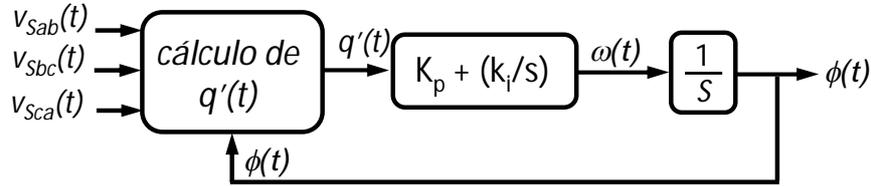


Fig. 2.2 Diagrama de blocos simplificado do circuito de sincronismo.

Este modelo é feito assumindo que as tensões do sistema ($v_{Sa}(t)$, $v_{Sb}(t)$, $v_{Sc}(t)$) e os sinais de realimentação do circuito de sincronismo ($pll_a(t)$, $pll_b(t)$, $pll_c(t)$), determinados a partir de $\phi(t)$, são representados a partir do conjunto de equações descritas em (2.19). Nestes equacionamentos, o sinal $\phi(t)$ é decomposto em $\varphi(t) + \delta$.

$$\begin{aligned}
 v_{Sa}(t) &= \sin(\omega t + \theta); & v_{Sab}(t) &= \sin(\omega t + \theta + (\pi / 6)); \\
 v_{Sb}(t) &= \sin(\omega t + \theta - (2\pi / 3)); & v_{Sbc}(t) &= \sin(\omega t + \theta - (\pi / 2)); \\
 v_{Sc}(t) &= \sin(\omega t + \theta + (2\pi / 3)); & v_{Sca}(t) &= \sin(\omega t + \theta + (5\pi / 6));
 \end{aligned} \tag{2.19}$$

$$\begin{aligned}
 pll_a(t) &= \sin(\phi(t)) = \sin(\varphi(t) + \delta) \\
 pll_b(t) &= \sin(\phi(t) - (2\pi/3)) = \sin(\varphi(t) + \delta - 2\pi/3) \\
 pll_c(t) &= \sin(\phi(t) + (2\pi/3)) = \sin(\varphi(t) + \delta + 2\pi/3)
 \end{aligned}$$

O cálculo da variável $q'(t)$ feito a partir do produto entre as tensões compostas da rede elétrica ($v_{Sab}(t)$, $v_{Sbc}(t)$, $v_{Sca}(t)$) com os sinais de realimentação do circuito de sincronismo ($pll_a(t)$, $pll_b(t)$, $pll_c(t)$), com a representação exibida na equação (2.19), é dado por:

$$\begin{aligned}
 q(t) &= \frac{1}{2} \{ \cos[(\omega t + \theta - (\pi / 6)) - (\varphi t + \delta + (2\pi / 3))] - \cos[(\omega t + \theta - (\pi / 6)) + (\varphi t + \delta + (2\pi / 3))] \} + \\
 &+ \frac{1}{2} \{ \cos[(\omega t + \theta - (\pi / 2)) - (\varphi t + \delta)] - \cos[(\omega t + \theta - (\pi / 2)) + (\varphi t + \delta)] \} + \\
 &+ \frac{1}{2} \{ \cos[(\omega t + \theta - (5\pi / 6)) - (\varphi t + \delta - (2\pi / 3))] - \cos[(\omega t + \theta - (5\pi / 6)) + (\varphi t + \delta - (2\pi / 3))] \}
 \end{aligned} \tag{2.20}$$

Considerando que o PLL está próximo de estar centrado na frequência fundamental do sistema, ou seja, $\omega \approx \varphi$, (2.20) apresenta simplificações, conforme é mostrado em (2.21):

$$\begin{aligned}
q(t) = & \frac{1}{2} \{ \cos[(\theta - \delta) - \pi/2] - \cos[(2\omega t + (\theta + \delta) + 5\pi/6)] \} + \\
& + \frac{1}{2} \{ \cos[(\theta - \delta) - \pi/2] - \cos[(2\omega t + (\theta + \delta) - \pi/2)] \} + \\
& + \frac{1}{2} \{ \cos[(\theta - \delta) - \pi/2] - \cos[(2\omega t + (\theta + \delta) + \pi/6)] \}
\end{aligned} \tag{2.21}$$

$$q(t) = \frac{3}{2} \sin(\theta - \delta)$$

Admitindo que o erro entre as variáveis θ e δ é pequeno o suficiente para assumir que $\frac{3}{2} \sin(\theta - \delta) = \frac{3}{2}(\theta - \delta)$, o modelo linear do PLL é estruturado conforme mostra a Fig. 2.3. A partir do modelo linear do PLL apresentado na Fig. 2.3, os parâmetros do controlador proporcional-integral podem ser ajustados. Em (2.22) são mostradas a função de transferência e o modelo de um sistema de 2ª ordem.

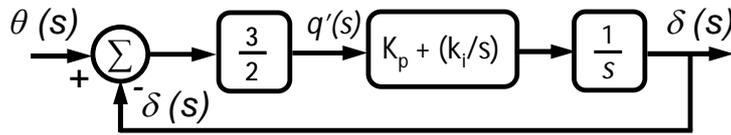


Fig. 2.3 Diagrama de blocos do modelo linear do PLL.

$$\frac{\delta(s)}{\theta(s)} = \frac{3(k_p s + k_i)}{2s^2 + 3(k_p s + k_i)} = \frac{2(2\xi\omega_n s + \omega_n^2)}{2(s^2 + 2\xi\omega_n s + \omega_n^2)} \tag{2.22}$$

Combinando a função de transferência com o sistema de 2ª ordem, a frequência natural é determinada por $\omega_n = \sqrt{(3/2) \cdot k_i}$ e o coeficiente de amortecimento por $\xi = (\sqrt{6}/4) \cdot (k_p / \sqrt{k_i})$. Conforme descrito em [35] a estimativa para a determinação destes ganhos deve respeitar as seguintes diretrizes:

- O coeficiente de amortecimento (ξ) deve apresentar um valor aproximado a 0,7 para uma ótima resposta transitória (critério *ITAE*);
- Largura de banda deve ser estreita de modo a melhorar a rejeição ao ruído, com o objetivo de produzir sinais com um conteúdo harmônico muito baixo (de preferência abaixo de 1%), mesmo que os sinais de entrada apresentem elevado conteúdo harmônico.

Contudo, conforme descrito em [8], o PLL com essa estrutura tem limitações na sua utilização em caso das tensões do sistema conterem harmônicos ou desequilíbrios. De fato, a presença de componentes harmônicas nas tensões do sistema resulta na geração

do sinal $q'(t)$ também com componentes harmônicas, e como consequência, os sinais produzidos pelo circuito de sincronismo ficam distorcidos. Este problema é mais evidente com as tensões do sistema contendo desequilíbrios, uma vez que o sinal $q(t)$ contém componentes harmônicas na dupla frequência do sistema.

Uma alternativa para minimizar este efeito consiste em ajustar os parâmetros do controlador PI para atenuar a componente oscilante no sinal $q'(t)$. Entretanto, este ajuste consiste em reduzir os valores de k_p e k_i , o que resulta em uma dinâmica mais lenta do PLL. A alternativa utilizada neste trabalho reside em adicionar um filtro passa-baixas no modelo linear, conforme mostra a Fig. 2.4. A equação (2.23) apresenta a função de transferência com o filtro passa-baixas inserido.

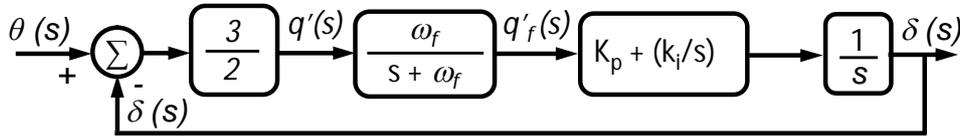


Fig. 2.4 Modelo linear do circuito PLL, com o filtro passa-baixas inserido.

$$\frac{\delta(s)}{\theta(s)} = \frac{3\omega_f(k_p s + k_i)}{2s^3 + 2s^2\omega_f + 3\omega_f(k_p s + k_i)} \quad (2.23)$$

Assumindo a condição de que $\omega_f = (k_i / k_p)$, a função tem como soluções (pólos e zeros):

$$\begin{aligned} \text{pólo} &\Rightarrow p = - (k_i / k_p); \\ \text{zeros} &\Rightarrow z = - (k_i / k_p) \text{ e } z = \pm j\sqrt{(3/2)k_i} \end{aligned} \quad (2.24)$$

Pode ser observado que para a condição assumida, um dos zeros apresenta o mesmo valor que o do pólo, e os outros dois zeros são complexos compostos somente pela parcela imaginária. Com isso o valor assumido para $\omega_f = (k_i / k_p)$ constitui a condição para que a função não tenha zeros no semi-plano positivo, ou seja, o sistema torna-se instável para valores de ω_f menores do que k_i / k_p .

Em seguida, são apresentados resultados de simulação do circuito PLL com base nas estruturas apresentadas. Inicialmente as tensões do sistema contêm somente componentes harmônicas. Posteriormente, é adicionado um desequilíbrio de sequência negativa.

Na primeira análise as tensões da rede contêm harmônicos de 5ª ordem (sequência negativa) e 7ª ordem (sequência positiva), o que resulta em tensões com THD de

aproximadamente 15%. Os parâmetros do controlador PI correspondem a $k_p = 115,5$ e $k_i = 6672$. Estes ganhos foram ajustados por meio das simulações realizadas.

A Fig. 2.5 mostra a resposta ao degrau do modelo linear do PLL para diferentes valores de ω_f , com os parâmetros do controlador PI iguais a $k_p = 115,5$ e $k_i = 6672$. A escolha do valor de ω_f deve ser feita de tal modo que as componentes harmônicas presentes na variável $q(t)$ estejam atenuadas, mas sem comprometer a estabilidade do PLL. Nesta escolha, deve-se levar em consideração, também, que para valores de ω_f menores do que 57,76 rad/s (9,2 Hz) o sistema torna-se instável. Com base nos testes preliminares do PLL em simulação, o valor de ω_f escolhido foi de 400 rad/s (63,6 Hz).

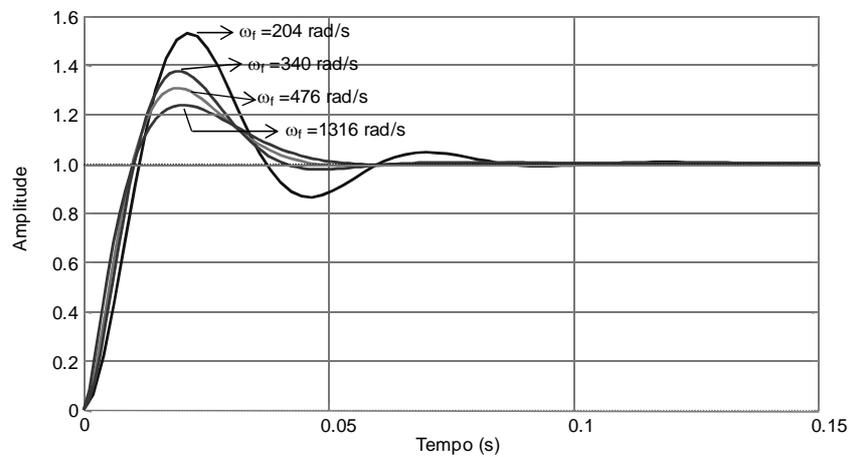


Fig. 2.5 Resposta ao degrau de $\theta(s)$ para diferentes valores de ω_f .

Na Fig. 2.6 são ilustradas as tensões do sistema e os sinais produzidos pelo circuito de sincronismo sem o uso do filtro passa-baixas. Na Fig. 2.7 é exibida a frequência ω (rad/s) obtida pelo PLL. Devido ao elevado conteúdo harmônico presente nas tensões, a frequência ω contém uma componente oscilante com variações entre 280 rad/s a 350 rad/s, em torno da componente média (314 rad/s). Esta componente oscilante em ω resultou numa distorção harmônica total (THD) de 1,12% nos sinais gerados pelo PLL. A componente média de ω , representada na Fig. 2.7 por ω_{fund} , foi obtida a partir da componente fundamental de sequência positiva das tensões da rede elétrica.

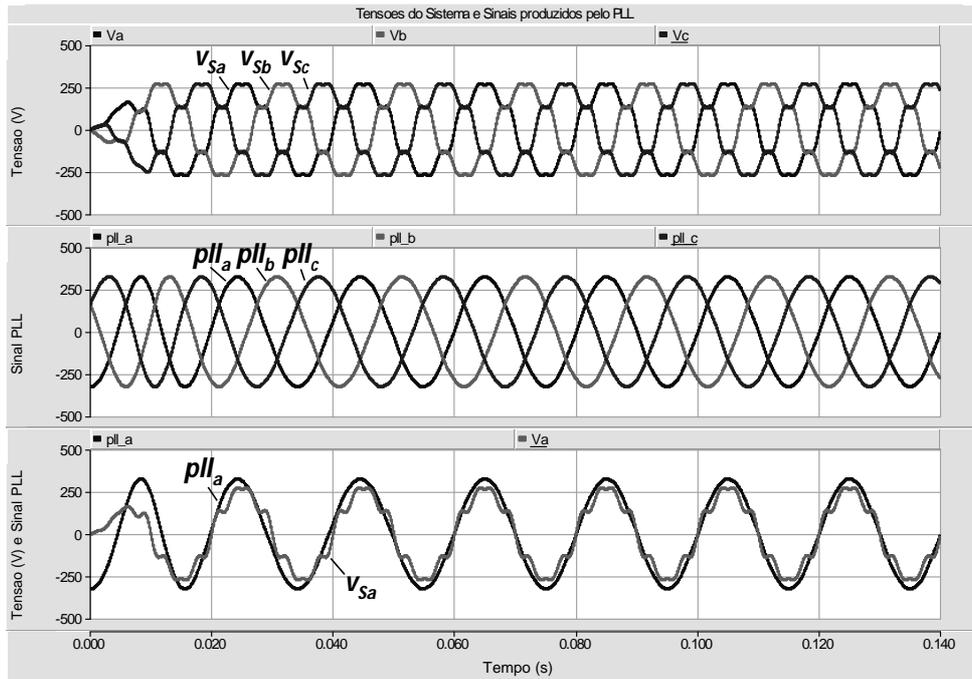


Fig. 2.6 Tensões da rede e os sinais gerados pelo circuito de sincronismo.

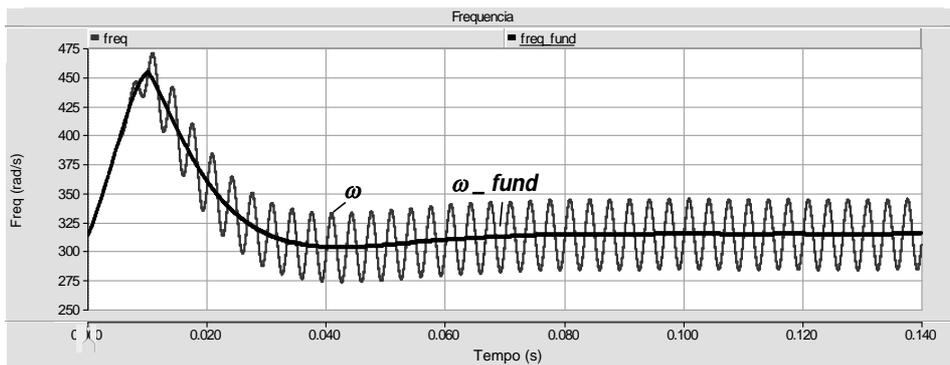


Fig. 2.7 Frequência angular obtida com o circuito de sincronismo, sem o uso do filtro passa-baixas.

A Fig. 2.8 mostra as tensões da rede e os sinais produzidos pelo circuito de sincronismo, e a Fig. 2.9, a frequência obtida pelo PLL com uso do filtro passa-baixas. A frequência ω contém uma componente oscilante com uma variação entre 305 rad/s e 325 rad/s, em torno da componente média de 314 rad/s. Os sinais produzidos pelo circuito de sincronismo contêm uma distorção harmônica (THD) de 0,25%. Pode ser observado que o uso do filtro passa-baixas contribuiu para atenuar a componente oscilante contida na frequência ω e, como consequência, o THD dos sinais gerados pelo PLL foi reduzido de 1,12% para 0,25%.

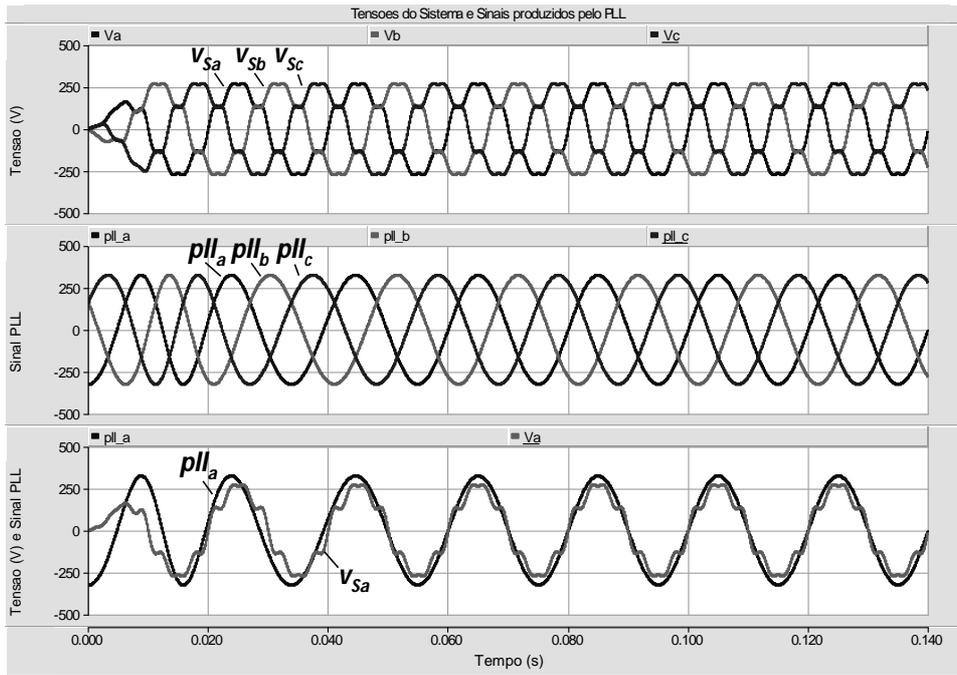


Fig. 2.8 Tensões da rede e os sinais gerados pelo circuito de sincronismo, com uso de um filtro passa-baixas na entrada do controlador PI.

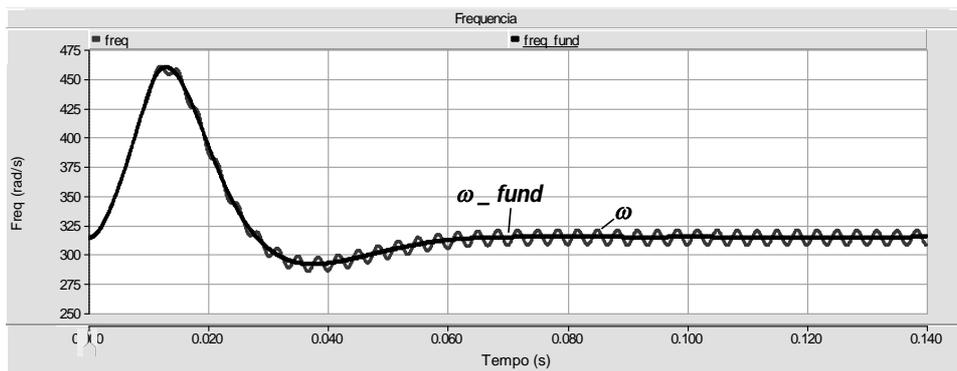


Fig. 2.9 Frequência angular obtida pelo circuito de sincronismo, com o uso do filtro passa-baixas na entrada do controlador PI.

Em seguida, são apresentados os resultados obtidos em simulação com as tensões da rede distorcidas e com um desequilíbrio de 20% (sequência negativa). A tensão do sistema v_{Sa} apresenta um THD de 20% e as demais fases apresentam THD de 15%. A Fig. 2.10 ilustra as tensões da rede e os sinais produzidos pelo PLL, e a Fig. 2.11, a frequência obtida pelo PLL. A frequência ω (Fig. 2.11) contém uma componente oscilante com uma variação entre 260 rad/s e 370 rad/s, em torno da componente média de 314 rad/s. Os sinais produzidos pelo circuito de sincronismo contêm uma distorção harmônica (THD) de 2,1%, em função da componente oscilante contida na frequência ω .

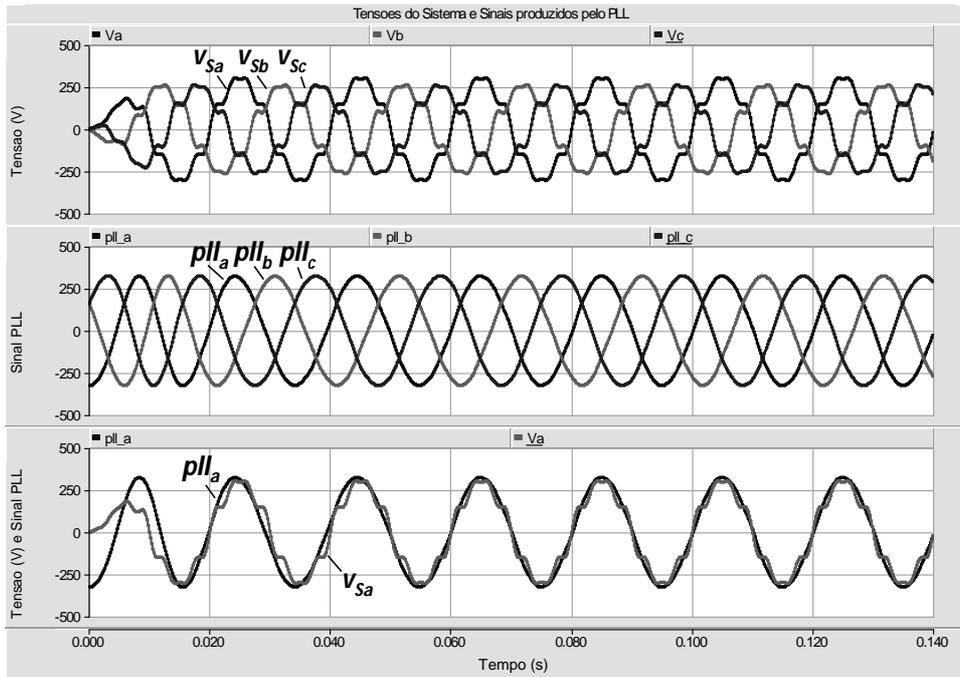


Fig. 2.10 Tensões do sistema distorcidas e desequilibradas e os sinais produzidos pelo circuito de sincronismo.

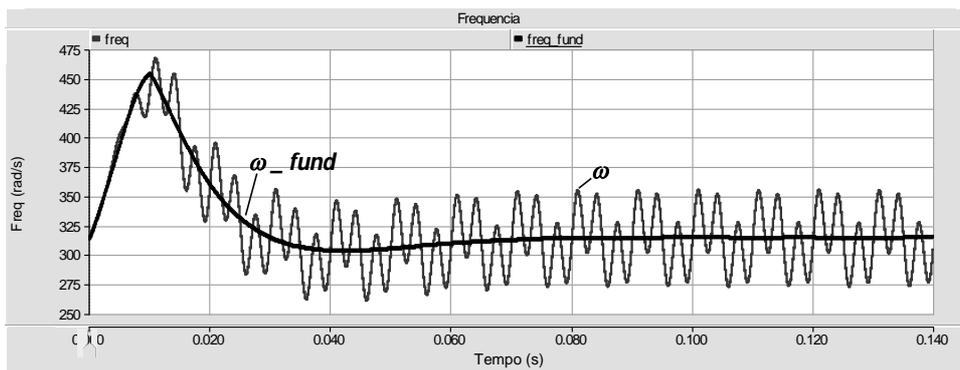


Fig. 2.11 Frequência angular obtida pelo circuito de sincronismo (ω) com as tensões do sistema distorcidas e desequilibradas.

Por fim, a Fig. 2.12 mostra as tensões da rede e os sinais produzidos pelo circuito de sincronismo, e a Fig. 2.13, a frequência angular obtida pelo PLL com o uso do filtro passa-baixas. A frequência ω contém uma componente oscilante com uma variação entre 295 rad/s e 335 rad/s, em torno da componente média de 314 rad/s. Os sinais produzidos pelo circuito de sincronismo contêm uma distorção harmônica (THD) de 0,85%. Novamente observa-se que a utilização do filtro passa-baixas contribuiu para a redução da componente oscilante da frequência ω e, como consequência, o THD dos sinais produzidos pelo PLL foi reduzido de 2,1% para 0,85%.

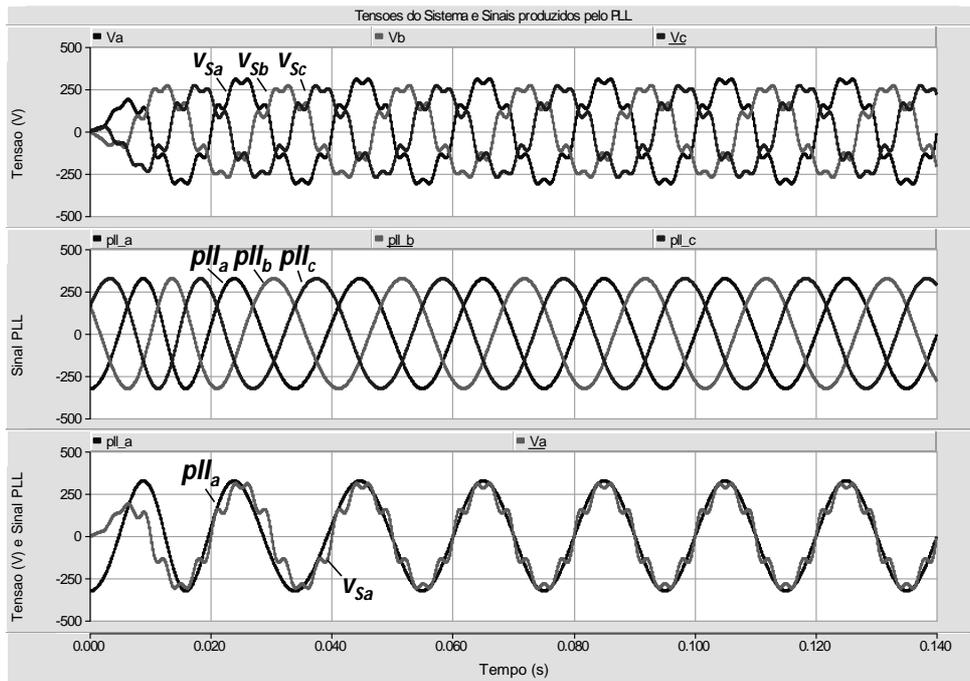


Fig. 2.12 Tensões do sistema distorcidas e desequilibradas e os sinais produzidos pelo PLL, com uso do filtro passa-baixas na entrada no controlador PI.

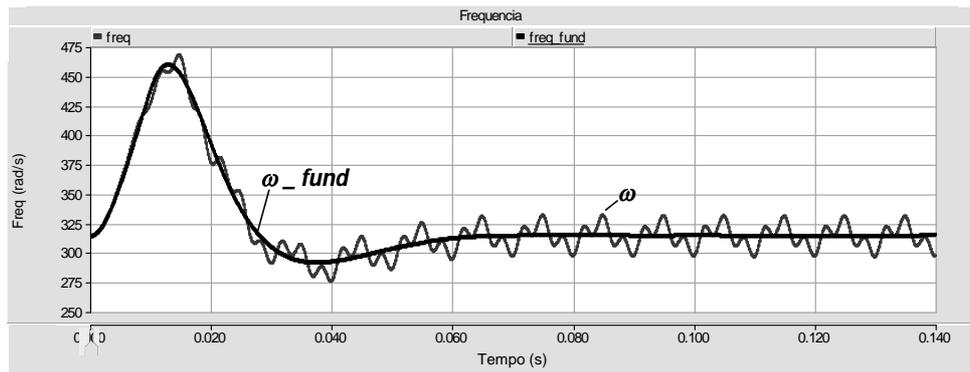


Fig. 2.13 Frequência angular obtida pelo PLL, com uso do filtro passa-baixas na entrada do controlador PI, e com as tensões do sistema distorcidas e desequilibradas.

Com base nos resultados preliminares obtidos, pode ser verificado como o desempenho do PLL fica comprometido diante da presença de desequilíbrios nas tensões. O uso do filtro passa-baixas, além de atenuar o suficiente para que os sinais produzidos pelo PLL tenham uma distorção harmônica abaixo de 1%, reduziu o THD em, aproximadamente, 60%, quando comparado com os sinais produzidos pelo PLL sem o uso deste filtro.

Nas próximas seções deste Capítulo são apresentados algoritmos de controle para o Filtro Ativo Paralelo conectado a sistemas elétricos trifásicos a três e a quatro fios, bem como conectado a sistemas elétricos monofásicos. O circuito de sincronismo é empregado em alguns destes algoritmos de controle do Filtro Ativo Paralelo, motivo pelo qual foi apresentado antes dos algoritmos de controle.

2.3 Algoritmos de Controle para o Filtro Ativo Paralelo Conectados em Sistemas Trifásicos a Três Fios

O Filtro Ativo Paralelo [38]-[44] pode ser considerado, teoricamente, como uma fonte de corrente controlada com o objetivo de compensar as distorções presentes nas correntes de cargas não-lineares. A Fig. 2.14 ilustra o princípio de funcionamento do Filtro Ativo Paralelo. A partir da corrente da carga, i_L , o sistema de controle do filtro ativo calcula, em tempo real, a corrente a ser produzida pelo conversor de potência, i_F , de modo que a corrente do sistema, i_S , apresente uma forma de onda com baixo conteúdo harmônico, além de estar em fase com a tensão do sistema.

Ainda de acordo com a Fig. 2.14, pode ser observado que o Filtro Ativo Paralelo é constituído por um circuito de potência e por um sistema de controle. O circuito de potência é composto por um conversor de potência e por circuitos passivos (L_{fp} , R_{fp} , C_{fp}) para a filtragem das componentes de alta frequência contidas na corrente produzida pelo conversor (i_F). O sistema de controle contém circuitos para medição e condicionamento das tensões do sistema (v_S) e do lado CC do conversor de potência (V_{CC}), das correntes da carga (i_L) e do conversor (i_F) e um microcontrolador do tipo DSP (*Digital Signal Controller*), programado para determinar a corrente de referência i_{Ref} , e comandar os impulsos enviados aos IGBTs do conversor.

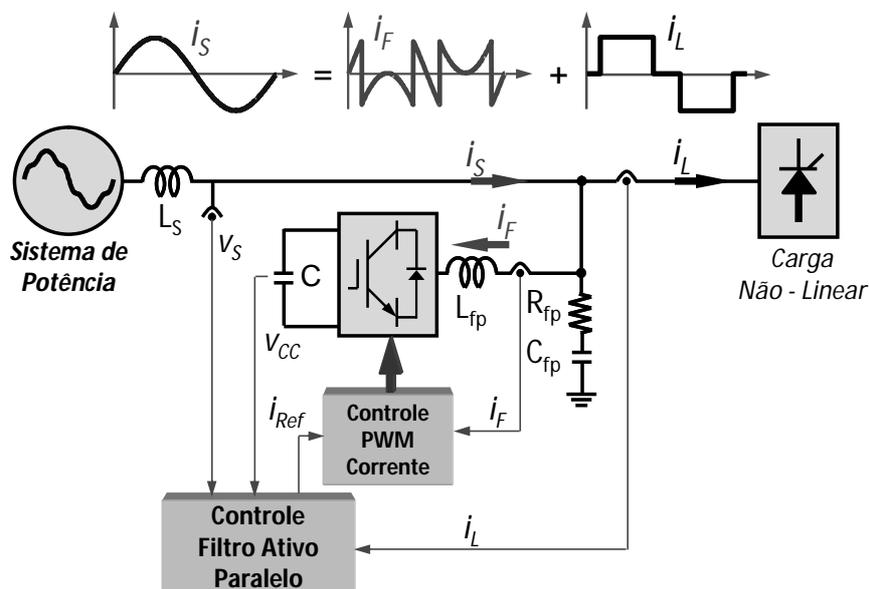


Fig. 2.14 Diagrama unifilar com o princípio de funcionamento do Filtro Ativo Paralelo.

O sistema de controle do filtro ativo tem como objetivo calcular, em tempo real, as componentes distorcidas presentes nas correntes da carga não-linear. Nesta seção são apresentadas três estratégias para o sistema de controle do filtro ativo, sendo

denominadas “Correntes Generalizadas de Fryze”, “Correntes Senoidais de Fryze” e “Correntes Senoidais de Fryze Simplificada”. Uma melhor análise envolvendo o desempenho do filtro ativo com cada uma destas estratégias é feita com base em resultados de simulações preliminares.

2.3.1. Estratégia de Controle “Correntes Generalizadas de Fryze”

A estratégia de controle “Correntes Generalizadas de Fryze”, cujo diagrama de blocos é ilustrado na Fig. 2.15, faz com que as correntes compensadas tenham formas de onda similares às das tensões do sistema [40]-[43]. A partir das tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}) e das correntes da carga (i_{La} , i_{Lb} , i_{Lc}), é determinada, por meio do método dos mínimos multiplicadores de Lagrange, a condutância de controle G . As tensões do sistema são filtradas por meio de filtros passa-baixas (FPB) para evitar problemas relacionados à instabilidade do sistema de controle. As tensões filtradas são denominadas por v_{Sa_f} , v_{Sb_f} , v_{Sc_f} . Em função das distorções presentes tanto nas tensões do sistema quanto nas correntes da carga, um filtro passa-baixas é utilizado para extrair o valor médio desta condutância. O valor médio da condutância de controle G é denominado na Fig. 2.15 como \bar{G} .

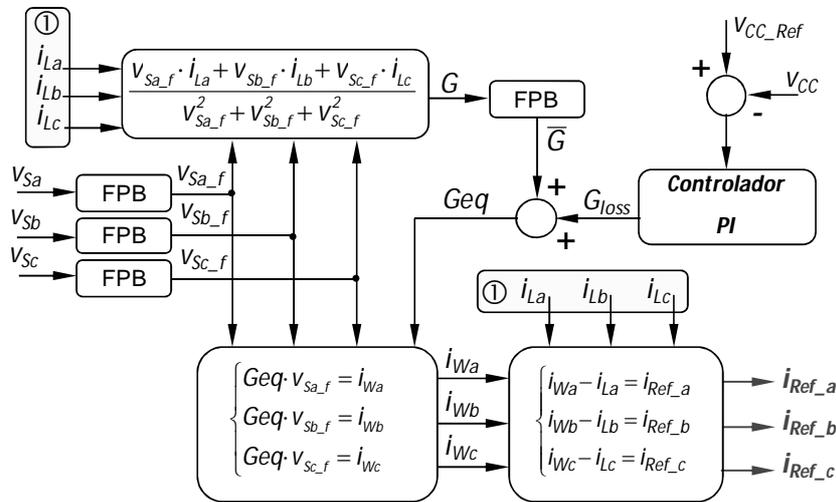


Fig. 2.15 Diagrama de blocos do algoritmo “Correntes Generalizadas de Fryze”.

O sinal de controle G_{loss} força uma troca de energia entre o conversor e o sistema elétrico, de modo que a tensão do lado CC fique regulada no valor desejado. Este sinal está diretamente relacionado ao quanto da potência real é consumida pelo conversor de forma a suprir as perdas devido ao chaveamento e às perdas dos circuitos passivos, utilizados na filtragem das correntes produzidas pelo conversor de potência. O sinal de controle resultante, Geq , corresponde à soma dos sinais \bar{G} e G_{loss} .

As correntes de controle (i_{Wa} , i_{Wb} , i_{Wc}) apresentam suas formas de onda similares às das tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}), já que são o resultado do produto entre estas tensões e o sinal de controle Geq , onde Geq é composto somente por um valor médio. As correntes de controle (i_{Wa} , i_{Wb} , i_{Wc}) podem, efetivamente, serem consideradas como as correntes ativas definidas por Fryz, e uma vez que são derivadas da componente média da potência real instantânea. As correntes de referência (i_{Ref_a} , i_{Ref_b} , i_{Ref_c}) são obtidas a partir das correntes de controle (i_{Wa} , i_{Wb} , i_{Wc}) e das correntes da carga (i_{La} , i_{Lb} , i_{Lc}), de acordo com o princípio de funcionamento do Filtro Ativo Paralelo apresentado na Fig. 2.14.

A seguir são mostrados os resultados de simulação com o sistema de controle do filtro ativo baseado na estratégia de controle “Correntes Generalizadas de Fryze”. Esta simulação ilustra o comportamento do sistema em dois transitórios. A Fig. 2.16 mostra o esquema elétrico implementado em simulação.

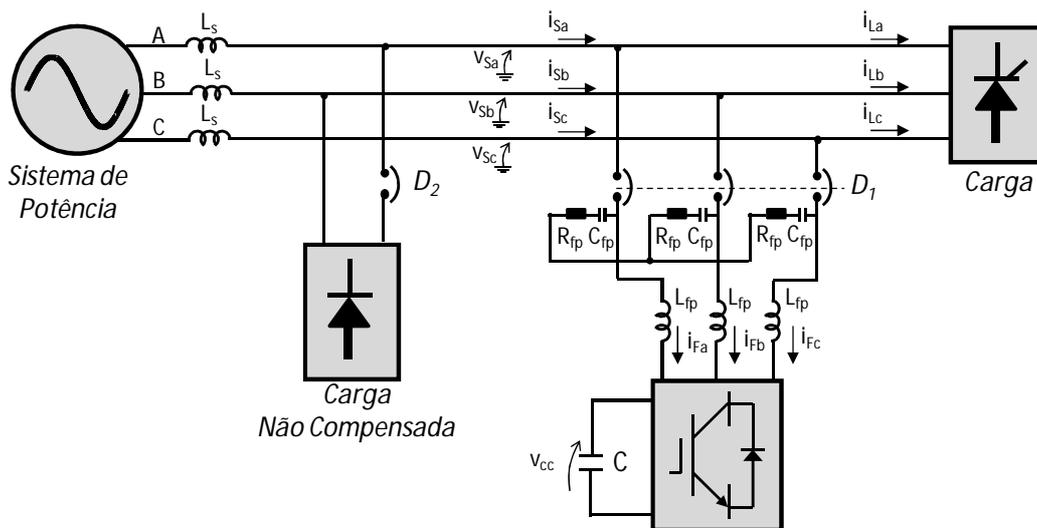


Fig. 2.16 Esquema elétrico implementado em simulação.

A carga a ser compensada corresponde a uma ponte retificadora de seis pulsos a tiristores, com ângulo de disparo de 30° . As tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}) apresentam valor eficaz de 230 V (fase-neutro). O indutor L_s corresponde à impedância de curto-circuito do sistema. Entre L_s e o filtro ativo há uma ponte retificadora a diodos, conectada entre fases, para distorcer e desequilibrar as tensões do sistema. O circuito passivo é composto pelos elementos L_{fp} , C_{fp} , R_{fp} , cujos valores correspondem a $L_{fp} = 1$ mH, $C_{fp} = 2$ μ F, $R_{fp} = 2$ Ω . No lado CC do conversor é utilizado um capacitor de 4700 μ F. Os valores destes componentes foram ajustados por meio de simulações.

O primeiro transitório corresponde ao período em que o filtro ativo é ligado, o que ocorre em $t = 0,2$ s. No transitório em que o filtro ativo é ligado as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) não apresentam desequilíbrios ou distorções. O segundo transitório ilustra o comportamento das correntes do sistema, com o filtro ativo ligado, quando a carga não compensada é conectada no sistema, o que ocorre em $t = 0,86$ s. Com a conexão desta carga, as tensões do sistema ficam desequilibradas e distorcidas.

A Fig. 2.17 exibe as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}), as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) e a tensão do lado CC (V_{CC}) no transitório em que o filtro ativo é ligado. Com o filtro ativo desligado, as correntes do sistema apresentam uma distorção harmônica de 27%. Com o filtro ativo ligado, o THD das correntes do sistema é reduzido para 1,5%. Com a compensação dos harmônicos das correntes, o conteúdo harmônico presente nas tensões também é reduzido.

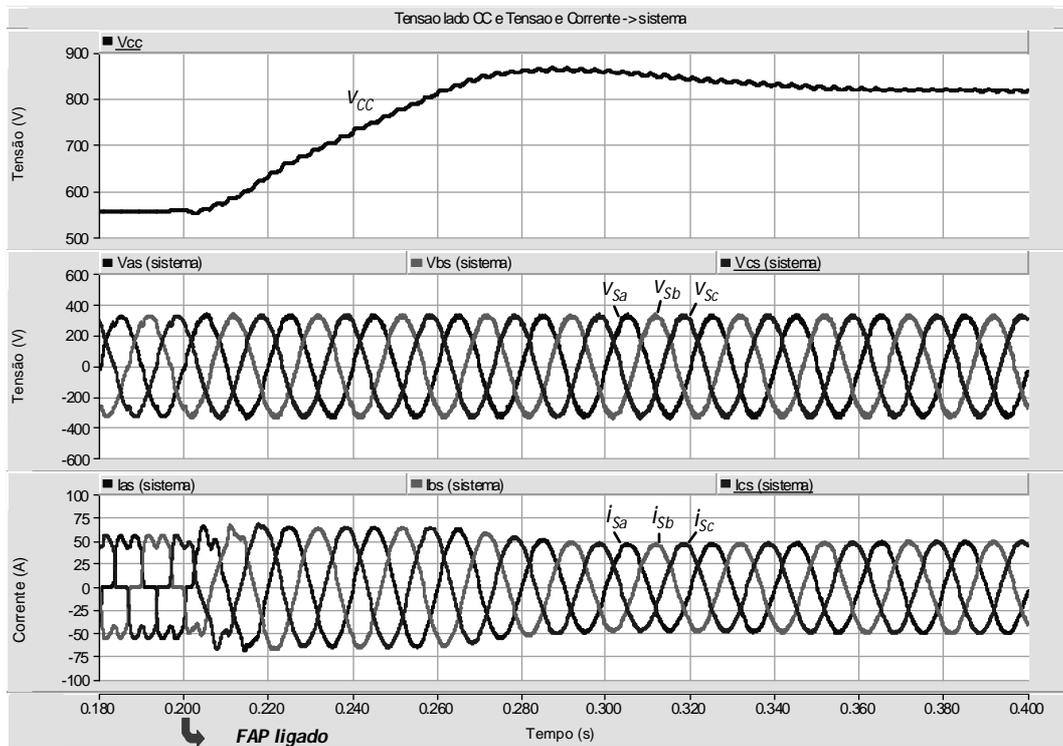


Fig. 2.17 Resultados de simulação com uso da estratégia de controle “Correntes Generalizadas de Fryze” no transitório em que o filtro ativo é ligado.

A tensão do lado CC (V_{CC}), com o filtro ativo desligado, apresenta valor de 580 V devido à pré-carga feita pelos diodos do conversor de potência. No transitório em que o filtro ativo é ligado, há um aumento momentâneo da amplitude da corrente do sistema. Este aumento corresponde à corrente consumida pelo filtro ativo para elevar a tensão do lado CC no seu valor de referência de 800 V. A amplitude da corrente consumida pelo filtro ativo varia de acordo com o valor da tensão do lado CC. Se a tensão do lado CC

apresentar um valor menor do que o de referência, o filtro ativo produz uma corrente em fase com a tensão do sistema, elevando a tensão do lado CC. Do contrário, se a tensão do lado CC estiver com um valor maior que o de referência, o filtro ativo produz uma corrente em contra-fase com a tensão do sistema.

A Fig. 2.18 mostra as potências real e imaginária na carga e no sistema no transitório em que o filtro ativo é ligado. Inicialmente, com o filtro ativo desligado, a potência real na carga (p_{carga}) e no sistema ($p_{sistema}$) tem suas formas de onda sobrepostas. O mesmo ocorre com a potência imaginária na carga (q_{carga}) e no sistema ($q_{sistema}$). Idealmente, com o filtro ativo ligado, o sistema deveria conter somente a componente média da potência real. Contudo, conforme mostra a Fig. 2.18, há uma componente média da potência imaginária no sistema ($q_{sistema}$) devido à potência imaginária contida no circuito passivo localizado na saída do conversor paralelo (ver Fig. 2.16), que não é compensada pelo filtro ativo.

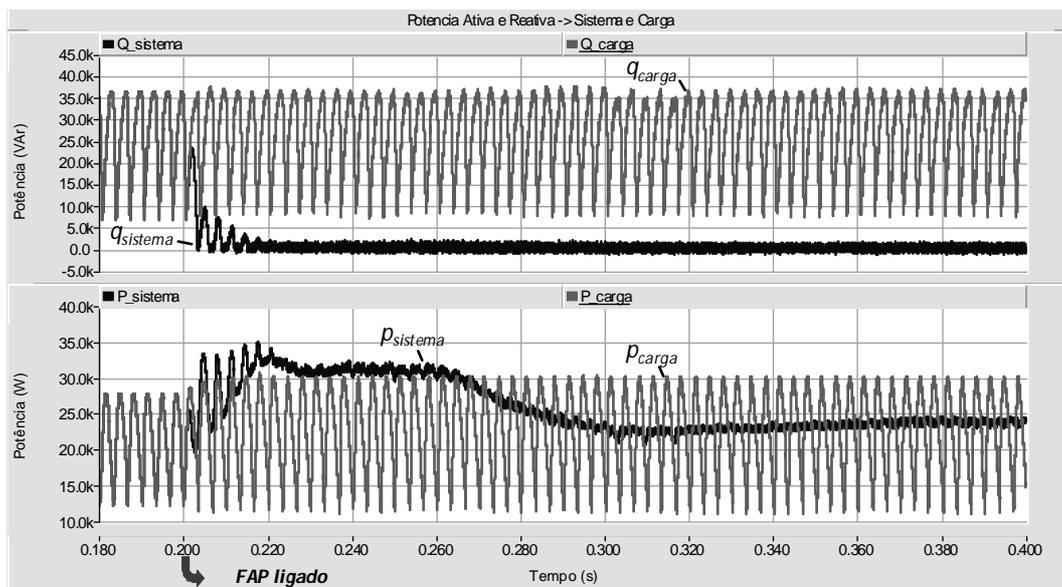


Fig. 2.18 Resultados de Simulação das potências real e imaginária na carga e no sistema, no transitório em que o filtro ativo é ligado, com uso da estratégia de controle “Correntes Generalizadas de Fryze”.

A Fig. 2.19 exhibe as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}), a tensão do lado CC (V_{CC}) e as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que as tensões do sistema ficam distorcidas e desequilibradas. Devido ao uso dessa estratégia de controle, que faz com que as tensões e correntes do sistema tenham a mesma forma de onda, as correntes do sistema também ficam distorcidas e desequilibradas.

A Fig. 2.20 apresenta as potências real e imaginária na carga (p_{carga} , q_{carga}) e no sistema ($p_{sistema}$, $q_{sistema}$) no transitório em que as tensões do sistema ficam distorcidas e desequilibradas. Com a alteração na forma de onda das tensões e correntes do sistema, a potência real do sistema ($p_{sistema}$) passa a conter uma componente oscilante e as potências real e imaginária na carga têm as suas componentes oscilantes amplificadas.

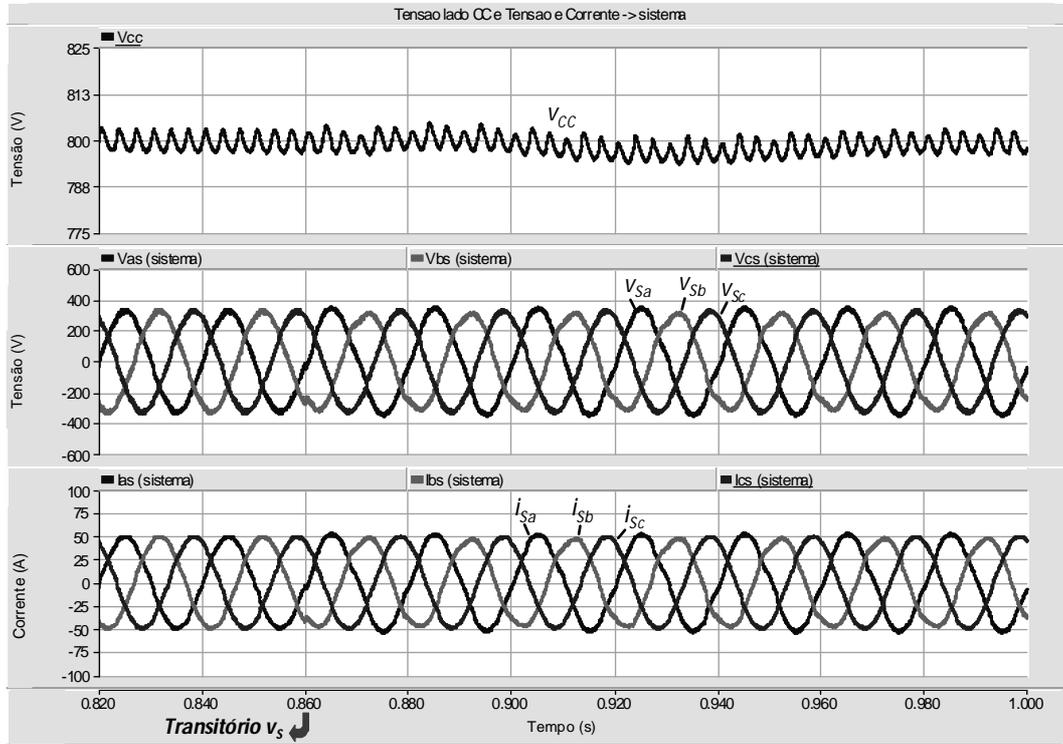


Fig. 2.19 Resultados de simulação, com uso da estratégia de controle “Correntes Generalizadas de Fryze”, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas.

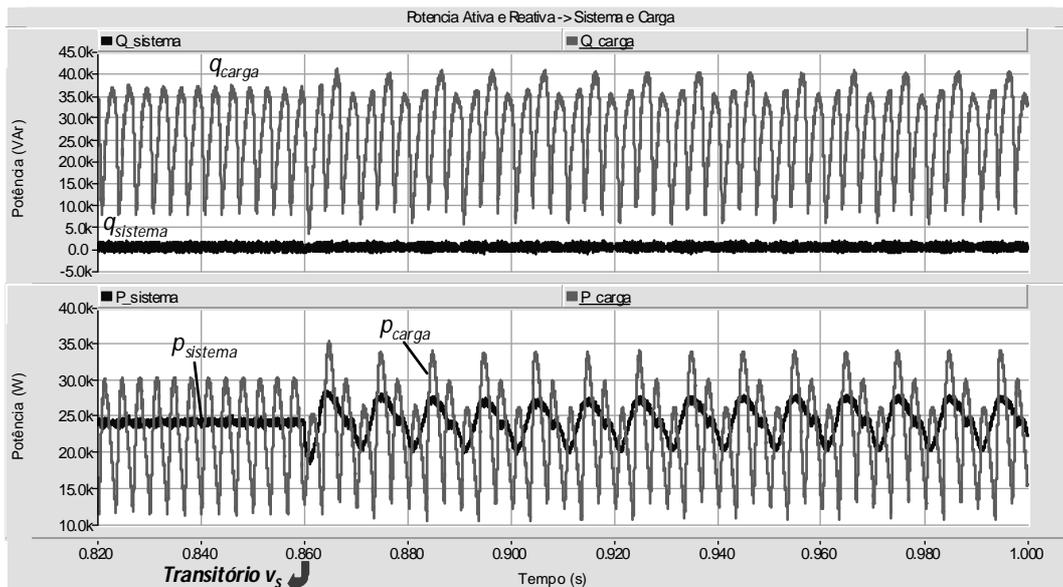


Fig. 2.20 Resultados de Simulação das potências real e imaginária na carga e no sistema, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas, com uso da estratégia de controle “Correntes Generalizadas de Fryze”.

Um aspecto importante pode ser observado no uso da estratégia de controle “Correntes Generalizadas de Fryze” no sistema de controle do filtro ativo, uma vez que a potência ativa do sistema passa a conter uma componente oscilante quando as tensões do sistema estão distorcidas ou desequilibradas. Conforme mostrado no algoritmo de controle desta estratégia (Fig. 2.15), as correntes de referência (i_{Ref_a} , i_{Ref_b} , i_{Ref_c}) são determinadas de modo que as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) tenham a mesma forma de onda das correntes de controle (i_{Wa} , i_{Wb} , i_{Wc}). Estas correntes de controle correspondem ao produto entre a condutância equivalente de controle (Geq) pelas tensões do sistema filtradas (v_{Sa_f} , v_{Sb_f} , v_{Sc_f}). Sendo o sinal Geq composto, basicamente, por um valor médio, a forma de onda das correntes de controle, i_{Wa} , i_{Wb} , i_{Wc} , é proporcional a forma de onda das tensões, v_{Sa_f} , v_{Sb_f} , v_{Sc_f} . Deste modo, com as correntes e tensões do sistema contendo formas de onda proporcionais entre si, o conjunto composto pela carga compensada com o filtro ativo resulta, para o sistema, em uma carga puramente resistiva.

Com o sistema contendo uma carga puramente resistiva, as potências ativa e não-ativa apresentam somente valores médios se as tensões do sistema não estiverem distorcidas ou desequilibradas. Este aspecto pode ser observado na Fig. 2.19 e na Fig. 2.20, que mostram as correntes do sistema e as potência ativa e não-ativa na carga e no sistema, no transitório em que as tensões do sistema passam a conter distorções e desequilíbrios.

2.3.2. Estratégia de Controle “Correntes Senoidais de Fryze”

A estratégia de controle “Correntes Senoidais de Fryze” tem como função fazer com que as correntes compensadas sejam senóides com um pequeno conteúdo harmônico (abaixo de 5%) e equilibradas, independentemente das distorções presentes nas tensões do sistema [41]-[43]. A Fig. 2.21 ilustra o diagrama de blocos deste algoritmo.

O sinal de controle G é determinado por meio do método dos mínimos multiplicadores de Lagrange, tendo como entradas as correntes da carga (i_{La} , i_{Lb} , i_{Lc}) com os sinais de sincronismo (p_{ll_a} , p_{ll_b} , p_{ll_c}). Conforme visto na seção 2.2 deste Capítulo, os sinais, p_{ll_a} , p_{ll_b} , p_{ll_c} , são senóides de amplitude unitária que estão sincronizados com a componente fundamental de sequência positiva das tensões do sistema. Desse modo, o sinal de controle \bar{G} corresponde à amplitude da componente fundamental das correntes

da carga, que está em fase com a componente fundamental de sequência positiva das tensões do sistema.

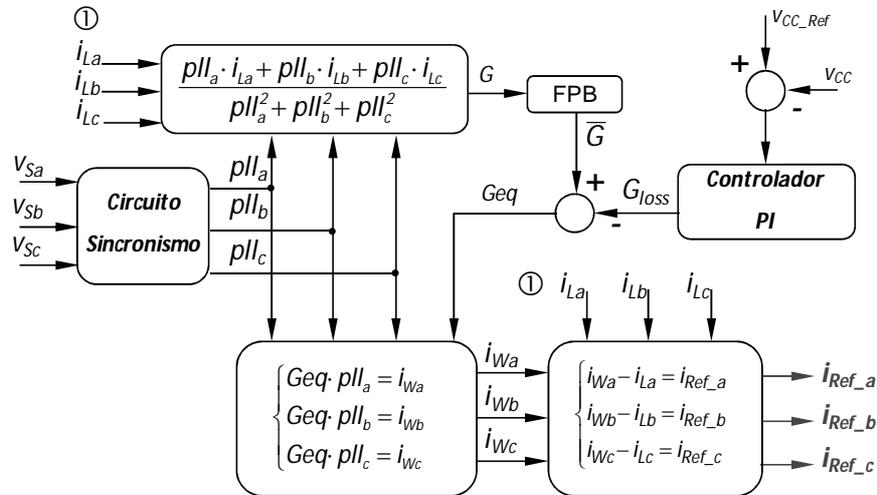


Fig. 2.21 Diagrama de blocos da estratégia de controle “Correntes Senoidais de Fryze”.

As correntes de controle (i_{Wa} , i_{Wb} , i_{Wc}) são determinadas pelo produto entre a condutância equivalente de controle (Geq) pelos sinais gerados pelo circuito de sincronismo. O uso do circuito de sincronismo neste algoritmo propicia que estas correntes de controle sejam senóides, sem distorções harmônicas, e equilibradas, mesmo que as tensões do sistema contenham distorções e desequilíbrios.

A seguir são mostrados os resultados de simulação, com o sistema de controle do filtro ativo baseado na estratégia de controle “Correntes Senoidais de Fryze”. O sistema implementado em simulação é o mesmo do apresentado na Fig. 2.16, assim como os transitórios que ocorrem ao longo da simulação. Desse modo, em $t = 0,2$ s o filtro ativo é ligado com as tensões do sistema não contendo distorções ou desequilíbrios. O segundo transitório ocorre em $t = 0,86$ s com a conexão da ponte retificadora a diodos entre a impedância de curto-circuito do sistema (L_s) e o filtro ativo. Com a conexão desta ponte retificadora, as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) ficam distorcidas e desequilibradas.

A Fig. 2.22 ilustra o comportamento das tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}), da tensão do lado CC (V_{CC}) e das correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que o filtro ativo é ligado. Com as tensões do sistema sem distorções ou desequilíbrios, o filtro ativo tem comportamento similar ao apresentado na Fig. 2.22, com as correntes compensadas, sem distorções harmônicas e equilibradas. Com o filtro ativo ligado há uma variação momentânea da amplitude da corrente do sistema, até o instante em que a

tensão do lado CC estabiliza no seu valor de referência de 800 V. Nesta simulação, assim como ocorreu na anterior, a distorção harmônica da corrente do sistema, com o filtro ativo ligado, teve uma redução de 27% para 1,5%.

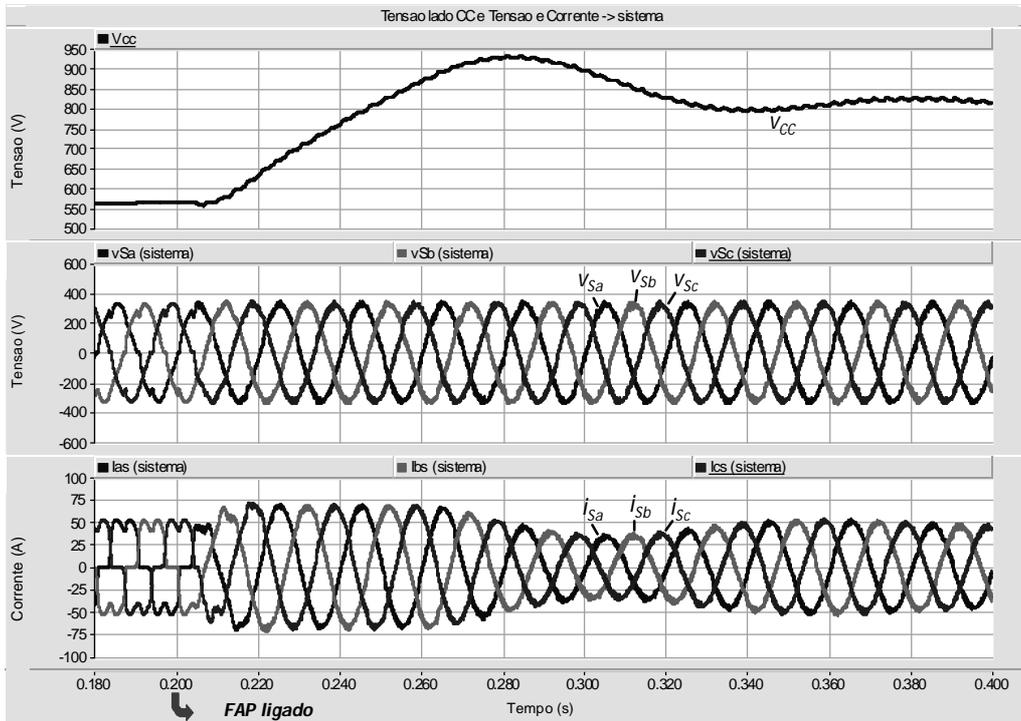


Fig. 2.22 Resultados de simulação com uso da estratégia de controle “Correntes Senoidais de Fryze” no transitório em que o filtro ativo é ligado.

As potências real e imaginária na carga (p_{carga} , q_{carga}) e no sistema ($p_{sistema}$, $q_{sistema}$) no transitório em que o filtro ativo é ligado são mostradas na Fig. 2.23. No transitório em que o filtro ativo é ligado, ocorre uma variação momentânea no valor médio da potência real no sistema ($p_{sistema}$) enquanto a tensão do lado CC não se encontra estabilizada no valor de referência (ver Fig. 2.22). Além disso, há um pequeno valor médio da potência imaginária no sistema ($q_{sistema}$), uma vez que a potência imaginária consumida pelos filtros passivos não é compensada pelo filtro ativo.

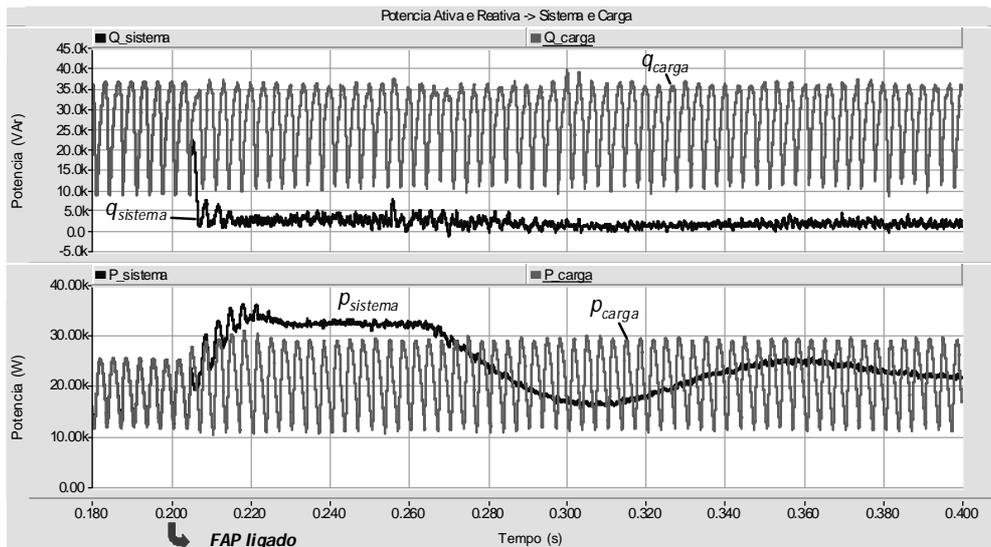


Fig. 2.23 Resultados de simulação das potências real e imaginária na carga e no sistema, no transitório em que o filtro ativo é ligado, com uso da estratégia de controle “Correntes Senoidais de Fryze”.

A Fig. 2.24 exibe as tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}), a tensão do lado CC (v_{CC}) e as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que as tensões do sistema ficam distorcidas e desequilibradas. Com a conexão desta carga, as tensões do sistema ficam distorcidas e desequilibradas. Contudo, as correntes compensadas permanecem sem distorções e equilibradas. Deste modo, observa-se a capacidade do filtro ativo, com esta estratégia de controle, de manter as correntes compensadas sem distorções e equilibradas, mesmo que as tensões do sistema contenham desequilíbrios ou distorções.

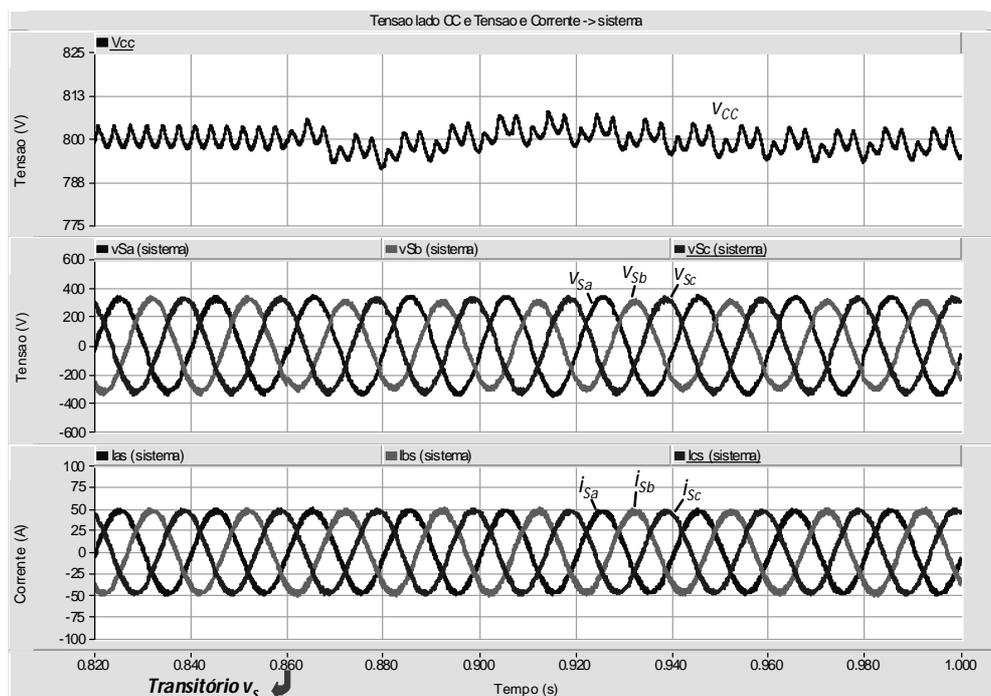


Fig. 2.24 Resultados de simulação, com uso da estratégia de controle “Correntes Senoidais de Fryze”, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas.

As potências real e imaginária na carga (p_{carga} , q_{carga}) e no sistema ($p_{sistema}$, $q_{sistema}$), no transitório em que as tensões do sistema ficam distorcidas e desequilibradas, são apresentadas na Fig. 2.25. Com a alteração na forma de onda das tensões do sistema, as potências real e imaginária do sistema ($p_{sistema}$, $q_{sistema}$) passam a conter componentes oscilantes e as potências real e imaginária na carga (p_{carga} , q_{carga}) têm as suas componentes oscilantes amplificadas.

Conforme o esperado, o sistema de controle com base na estratégia “Correntes Senoidais de Fryze” faz com que as correntes compensadas tenham formas de onda sem distorções ou desequilíbrios, independentemente da forma de onda das tensões do sistema. Este aspecto pode ser observado na Fig. 2.25, no momento em que as tensões do sistema ficam distorcidas e desequilibradas, já que o filtro ativo faz com que as potências real e imaginária do sistema contenham componentes oscilantes, de modo a que as correntes do sistema permaneçam sem distorções ou desequilíbrios.

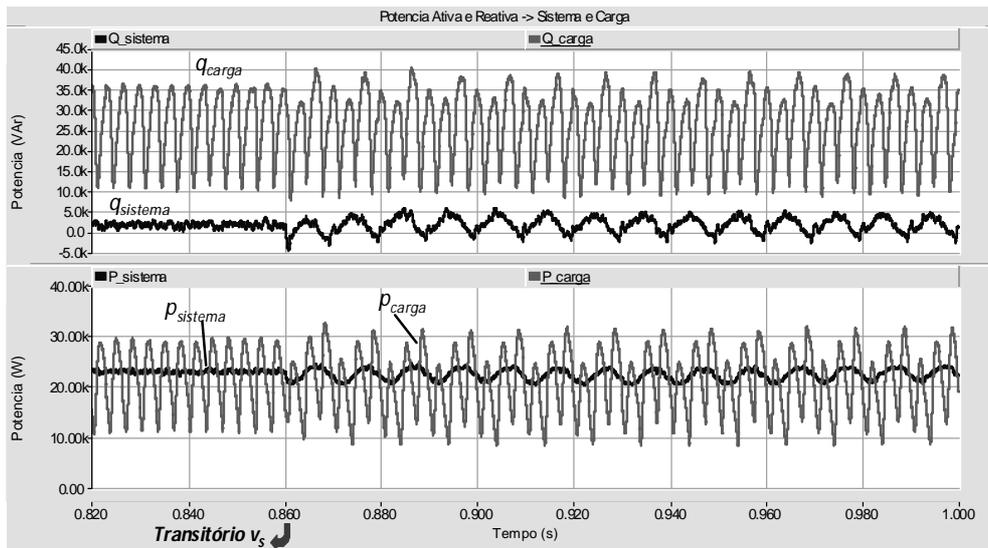


Fig. 2.25 Resultados de Simulação das potências real e imaginária na carga e no sistema, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas, com uso da estratégia de controle “Correntes Senoidais de Fryze”.

2.3.3. Estratégia de Controle “Correntes Senoidais de Fryze Simplificada”

Uma simplificação da estratégia de controle “Correntes Senoidais de Fryze” foi proposta em [44], cujo diagrama de blocos é apresentado na Fig. 2.26. A simplificação consiste na implementação do sistema de controle ilustrado na Fig. 2.21 sem o uso das tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}). As correntes da carga (i_{La} , i_{Lb} , i_{Lc}) são usadas também como entrada no circuito de sincronismo, resultando nos sinais de controle (pll_a^* , pll_b^* , pll_c^*). Neste algoritmo o sinal \bar{G} pode ser entendido como a magnitude da componente fundamental de sequência positiva das correntes da carga. Contudo, as

correntes compensadas (i_{Sa} , i_{Sb} , i_{Sc}) não podem ser consideradas como a componente fundamental de sequência positiva das correntes da carga, uma vez que ao sinal \bar{G} é acrescido o sinal G_{loss} .

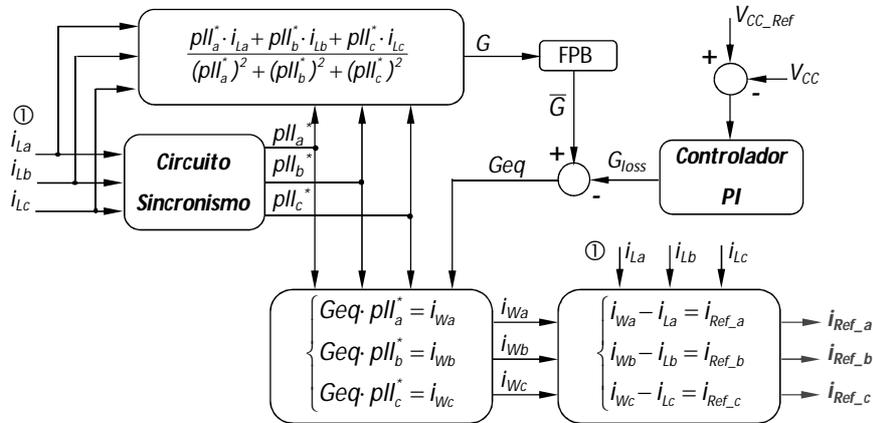


Fig. 2.26 Diagrama de blocos da estratégia de controle “Correntes Senoidais de Fryze Simplificada”.

A seguir são mostrados os resultados de simulação, com o sistema de controle do filtro ativo composto pela estratégia de controle “Correntes Senoidais de Fryze Simplificada”. As condições em que esta simulação é realizada são as mesmas das apresentadas nas seções anteriores (seção 2.3.1 e seção 2.3.2).

A Fig. 2.27 mostra o comportamento das tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}), da tensão do lado CC (V_{CC}) e das correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que o filtro ativo é ligado. Ao contrário do observado na Fig. 2.17 e na Fig. 2.22, as correntes do sistema ficam sem distorções ou desequilíbrios, mas o fator de potência não é compensado. Isto ocorre pelo fato do filtro ativo, com esta estratégia de controle, não ter a capacidade de compensar o valor médio da potência não-ativa presente no sistema. Do mesmo modo que ocorreu nas simulações anteriores, a compensação do conteúdo harmônico contido nas correntes do sistema de 27% para 1,5%, resultou na compensação, de forma indireta, das tensões do sistema.

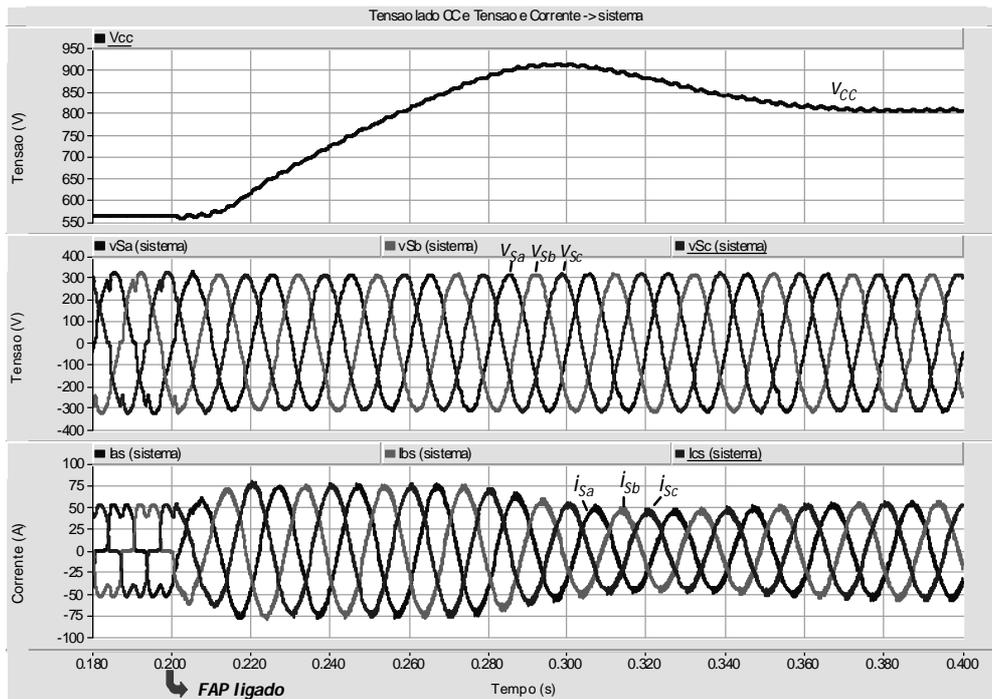


Fig. 2.27 Resultados de simulação com uso da estratégia de controle “Correntes Senoidais de Fryze Simplificada” no transitório em que o filtro ativo é ligado.

A Fig. 2.28 mostra as potências real e imaginária na carga (p_{carga} , q_{carga}) e no sistema ($p_{sistema}$, $q_{sistema}$) no transitório em que o filtro ativo é ligado. Com uso desta estratégia de controle, o filtro ativo compensa somente as componentes oscilantes das potência real e imaginária da carga. Desta forma, considerando que as tensões do sistema não contêm harmônicos ou desequilíbrios, as potências real e imaginária no sistema, com o filtro ativo ligado, apresentam somente componentes médias.

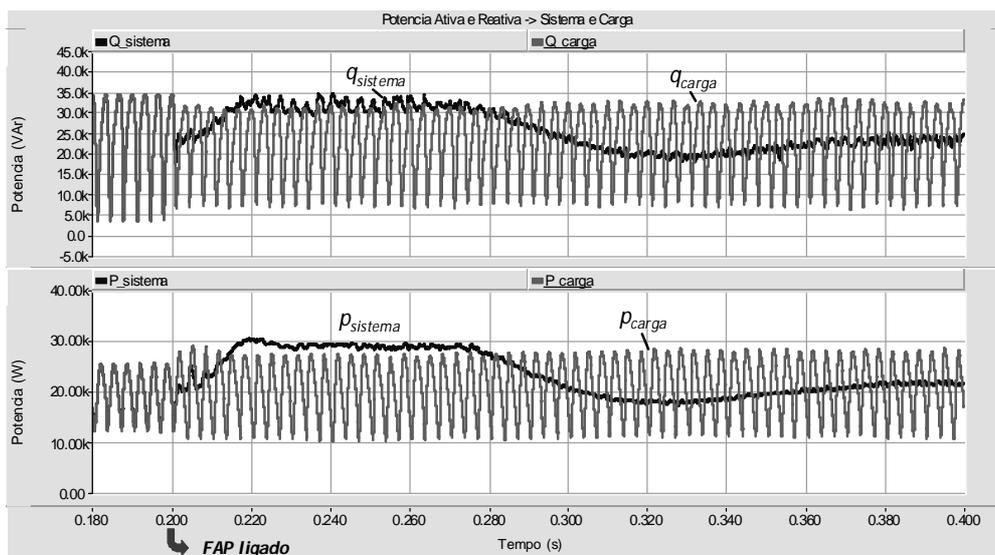


Fig. 2.28 Resultados de simulação das potências real e imaginária na carga e no sistema, no transitório em que o filtro ativo é ligado, com uso da estratégia de controle “Correntes Senoidais de Fryze Simplificada”.

A Fig. 2.29 ilustra as tensões do sistema (v_{Sa} , v_{Sb} , v_{Sc}), a tensão do lado CC (v_{CC}) e as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}), no transitório em que a ponte retificadora, entre a impedância de curto-circuito e o filtro ativo, é conectada. Assim como observado nos resultados de simulação nas seções 2.3.1 e 2.3.2, a conexão desta ponte faz com que as tensões do sistema tornem-se desequilibradas e distorcidas.

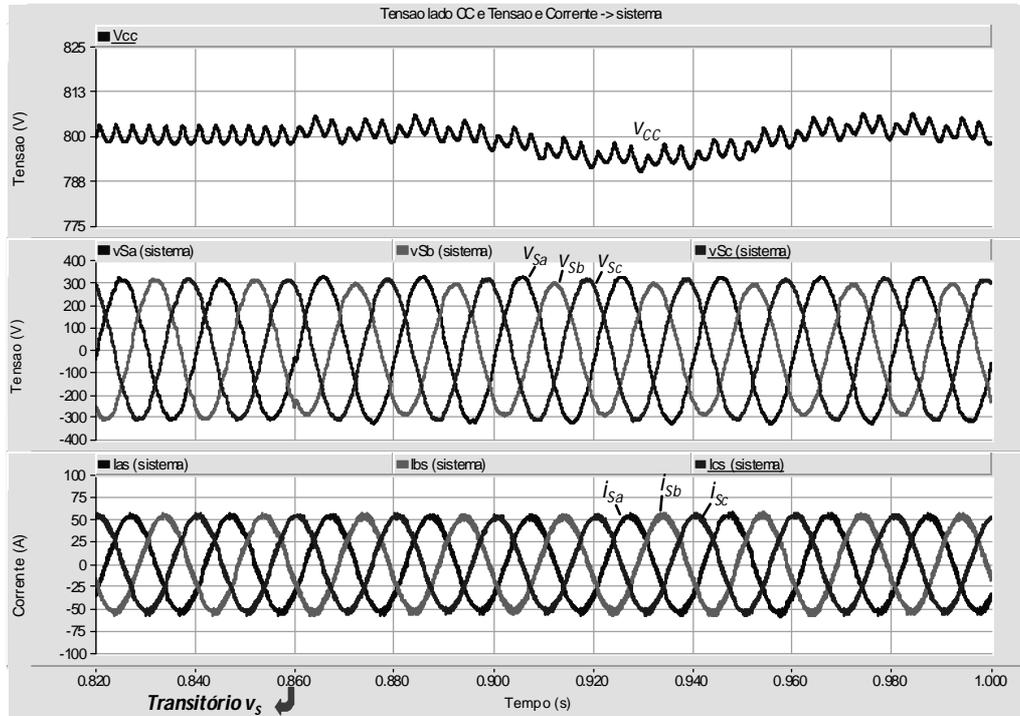


Fig. 2.29 Resultados de simulação, com uso da estratégia de controle “Correntes Senoidais de Fryze Simplificada”, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas.

Com a utilização desta estratégia de controle, as correntes do sistema mantêm-se sem distorções ou desequilíbrios, mesmo com as tensões do sistema estando distorcidas e desequilibradas. A componente oscilante da tensão do lado CC é amplificada, além de apresentar componentes harmônicas acrescidas ao sexto harmônico já contido. 100 ms após a ocorrência do distúrbio, a tensão v_{CC} estabiliza no valor de referência.

A Fig. 2.30 apresenta as potências real e imaginária na carga (p_{carga} , q_{carga}) e no sistema ($p_{sistema}$, $q_{sistema}$) no transitório em que é conectada a ponte retificadora utilizada para distorcer e desequilibrar as tensões do sistema. Com a alteração na forma de onda das tensões do sistema, as potências real e imaginária do sistema ($p_{sistema}$, $q_{sistema}$) passam a conter componentes oscilantes e as potências real e imaginária na carga (p_{carga} , q_{carga}) têm as suas componentes oscilantes amplificadas.

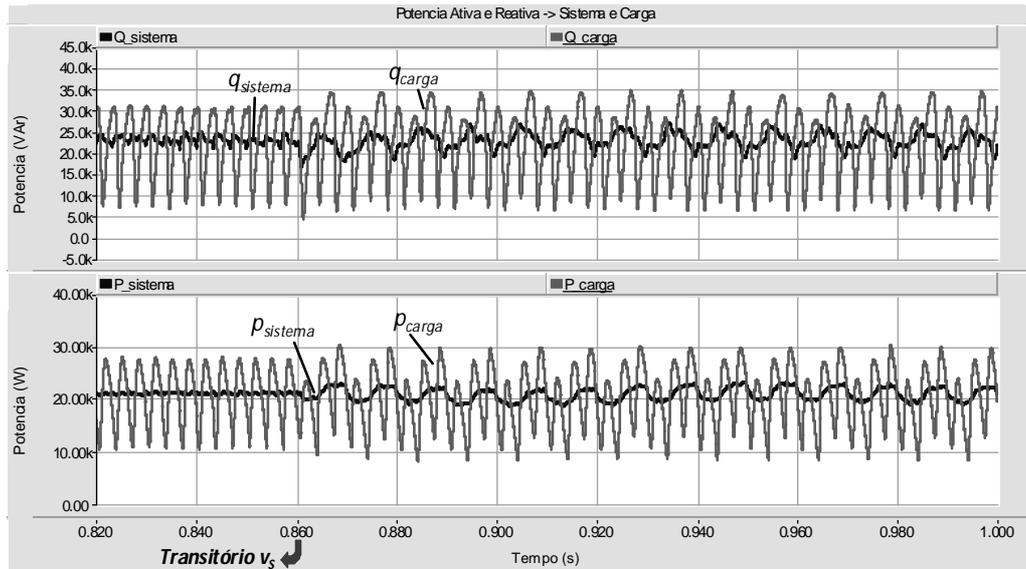


Fig. 2.30 Resultados de simulação das potências real e imaginária na carga e no sistema, no transitório em que as tensões do sistema ficam distorcidas e desequilibradas, com uso da estratégia de controle “Correntes Senoidais de Fryze Simplificada”.

Com base nos resultados de simulação observa-se que o uso da estratégia “Correntes Senoidais de Fryze Simplificada” resulta em um menor número de medições, o que simplifica o sistema de controle do filtro ativo. Contudo, como foi verificado, esta simplificação resulta na perda da capacidade do filtro ativo em compensar o fator de potência.

Outro aspecto que limita o uso desta estratégia de controle consiste no fato de que a regulação do elo de tensão CC se dará com um incremento de corrente na fonte, com o mesmo fator de potência da carga. Conforme foi mostrado o diagrama de blocos do algoritmo de controle (ver Fig. 2.26), as correntes de controle, i_{Wa} , i_{Wb} , i_{Wc} , são determinadas conforme mostra a equação (2.25).

$$\begin{cases} i_{Wa} = Geq \cdot pII_a^* = \bar{G} \cdot pII_a^* + G_{loss} \cdot pII_a^* \\ i_{Wb} = Geq \cdot pII_b^* = \bar{G} \cdot pII_b^* + G_{loss} \cdot pII_b^* \\ i_{Wc} = Geq \cdot pII_c^* = \bar{G} \cdot pII_c^* + G_{loss} \cdot pII_c^* \end{cases} \quad (2.25)$$

A corrente produzida pelo filtro ativo para manter a tensão do lado CC regulada resulta do produto entre o sinal de controle G_{loss} pelos sinais gerados pelo circuito de sincronismo. Contudo, conforme já mencionado neste Capítulo, os sinais de controle obtidos pelo circuito de sincronismo estão em fase com a componente fundamental de sequência positiva das correntes da carga. Com isso, para regular a tensão do lado CC, a amplitude do sinal G_{loss} aumenta à medida que aumenta a defasagem entre a tensão do sistema e da corrente da carga. Desse modo, para a compensação de correntes que

apresentam fator de potência muito baixo, o filtro ativo pode não ter capacidade de drenar energia o suficiente para manter as tensões do lado CC reguladas, uma vez que teria de produzir correntes com amplitude muito elevada.

Neste tópico, foram apresentados algoritmos de controle para filtros ativos conectados em sistemas trifásicos a três fios. É importante comentar que o algoritmo das “Correntes Senoidais de Fryze” pode ser adaptado para sistemas trifásicos a quatro fios e até mesmo para sistemas monofásicos. Neste sentido, estão descritos nas seções 2.4 e 2.5 os algoritmos utilizados para os sistemas de controle dos filtros ativos conectados a sistemas trifásicos a quatro fios e a sistemas monofásicos.

2.4 Algoritmos de Controle para o Filtro Ativo Paralelo Conectado à Sistemas Trifásicos a Quatro Fios

Filtros ativos para sistemas trifásicos a quatro fios têm como objetivos compensar os harmônicos e desequilíbrios presentes nas correntes do sistema, compensar a corrente do neutro e corrigir o fator de potência [47]. Com isso, os algoritmos de controle que conseguem extrair as componentes de sequência zero presentes nas tensões e correntes acabam por prover ao filtro ativo uma maior flexibilidade na escolha da estratégia de controle a ser utilizada. Isto ocorre com algoritmos de controle com base no sistema de coordenadas α - β -0 [48] e no sistema de referência síncrona (d - q -0) [49].

O uso de algoritmos com base no princípio das correntes ativa e não-ativa apresenta restrições, pois não é possível extrair a componente de sequência zero da corrente ativa pela metodologia apresentada na seção 2.1 deste Capítulo. A alternativa reside no uso de um algoritmo de controle que separe indiretamente a componente de sequência zero da corrente ativa, ou seja, se as correntes compensadas pelo filtro ativo corresponderem à componente fundamental de sequência positiva das correntes da carga, indica que a corrente do neutro foi, de forma indireta, compensada.

A Fig. 2.31 mostra o sistema implementado em simulação composto pelo Filtro Ativo Paralelo conectado a um sistema trifásico a quatro fios. Conforme mencionado no parágrafo anterior, as correntes produzidas pelo filtro ativo (i_{Fa} , i_{Fb} , i_{Fc}) devem fazer com que a corrente do ponto médio entre os capacitores do lado CC (i_{Fn}) seja igual a corrente de neutro da carga (i_{Ln}).

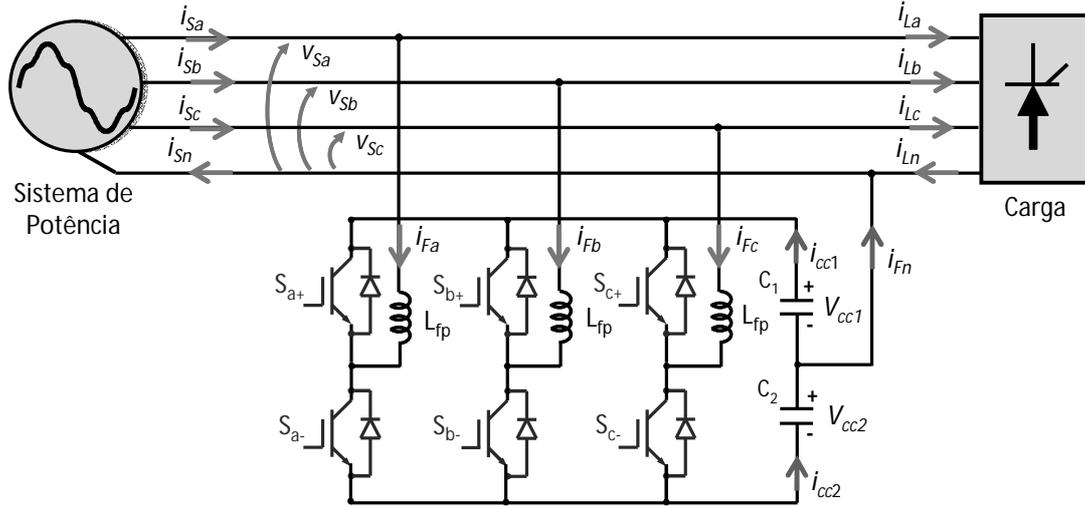


Fig. 2.31 Filtro Ativo Paralelo conectado a um sistema trifásico a quatro fios.

Em seguida é feita uma análise do funcionamento do conversor com o ponto médio das tensões do lado CC conectado no neutro do sistema [47] – [52]. Esta análise serve de base para conceber o algoritmo para regular as tensões do lado CC.

A topologia do conversor fonte de tensão VSC (*Voltage Source Converter*) trifásico a quatro fios com o ponto médio do lado CC conectado ao neutro do sistema é ilustrada na Fig. 2.32. As equações básicas deste conversor são dadas por:

$$v_{Sk} = L_{fp} \frac{di_{Fk}}{dt} + v_{k_{conv}} \Rightarrow v_{k_{conv}} = d_k \cdot v_{CC1} + (d_k - 1) \cdot v_{CC2}$$

$$i_{Fa} + i_{Fb} + i_{Fc} = i_{Fn} \quad \therefore \quad i_{CC2} - i_{CC1} = i_{Fn} \quad (2.26)$$

$$i_{CC1} = -C_1 \frac{dv_{CC1}}{dt} \quad \therefore \quad i_{CC2} = -C_2 \frac{dv_{CC2}}{dt} \quad ;$$

onde, o parâmetro d_k , para $k = (a, b, c)$, representa o estado do IGBT. O valor de d_k pode ser 0 ou 1. Se d_k for igual a 1 significa que o IGBT superior (S_{k+}) conduz corrente, enquanto o IGBT inferior (S_{k-}) encontra-se aberto. Do contrário, se d_k for igual a 0 significa que o IGBT inferior (S_{k-}) conduz corrente, enquanto o IGBT superior (S_{k+}) encontra-se aberto. Os demais parâmetros estão representados na Fig. 2.32.

Assumindo a condição que a carga seja equilibrada e sem harmônicos de sequência zero, pode-se então afirmar que a corrente i_{Fn} é igual a zero se as tensões do lado CC apresentarem a mesma derivada, seja positiva ou negativa. Do contrário, a corrente i_{Fn} é diferente de zero. Por exemplo, considera-se que as tensões v_{CC2} e v_{CC1} apresentam derivadas positivas mas com amplitudes diferentes. Neste caso, se o valor da derivada da tensão v_{CC2} for menor do que v_{CC1} a corrente i_{Fn} apresenta um valor positivo ($i_{CC2} > i_{CC1}$) e, caso contrário, a corrente i_{Fn} apresenta um valor negativo ($i_{CC2} < i_{CC1}$).

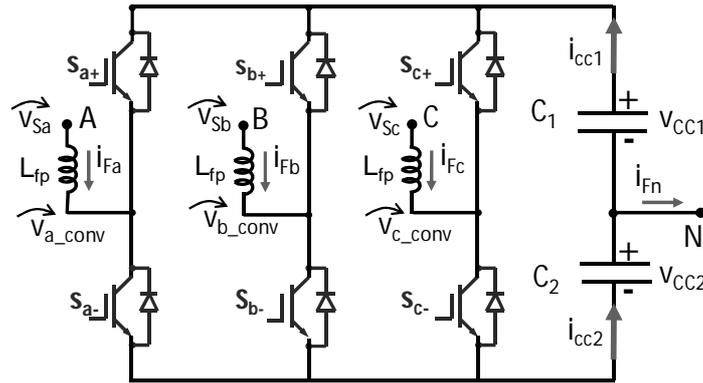


Fig. 2.32 Topologia do conversor VSC trifásico a quatro fios com o ponto médio do lado CC conectado no neutro.

Uma outra condição que pode também ocorrer reside no fato da corrente i_{Fn} ser igual a zero, mesmo com as tensões do lado CC desequilibradas. De fato, se as derivadas das tensões do lado CC forem iguais, a corrente i_{Fn} é igual a zero mesmo que estas tensões tenham valores instantâneos diferentes.

Com a carga desequilibrada ou contendo harmônicos de sequência zero, as correntes produzidas pelo filtro ativo devem fazer com que a corrente i_{Fn} seja igual à corrente de neutro da carga i_{Ln} . Porém, conforme indicado em (2.26), o fato da corrente i_{Fn} ser diferente de zero faz com que as correntes i_{cc1} e i_{cc2} também sejam diferentes de zero e, como consequência, as tensões do lado CC (V_{CC1} e V_{CC2}) apresentam variações. Este aspecto consiste em uma limitação no uso do conversor com o ponto médio do lado CC conectado ao neutro, já que as variações nas tensões do lado CC acabam por comprometer o desempenho do filtro ativo.

Outro aspecto importante no uso desse conversor corresponde ao fato de que a presença de desequilíbrios nas tensões do lado CC resulta na produção de correntes com componente contínua, além de submeter os IGBTs do mesmo ramo a valores diferentes de tensão.

Entretanto, estas restrições não tornam impraticável a implementação do filtro ativo com esta topologia. Conforme descrito em [8], há fabricantes que produzem filtros ativos com esta topologia para sistemas com tensões compostas de 400 V com capacidade de produzir correntes de até 120 A (valor eficaz). Em [52] é feita uma análise comparativa entre conversores de potência para filtros ativos conectados a sistemas trifásicos a quatro fios. Um dos conversores é o ilustrado na Fig. 2.32, e o outro corresponde ao conversor de 4 ramos, onde cada ramo contém 2 IGBTs. Um destes ramos é conectado ao neutro do sistema.

Com base nos aspectos preliminares envolvendo o funcionamento do conversor de potência a ser utilizado, é apresentado o algoritmo de controle para o filtro ativo, como mostra a Fig. 2.33. Este algoritmo é similar ao das “Correntes Senoidais de Fryze” (apresentado na seção 2.3.2 deste Capítulo) acrescido do algoritmo para regular as tensões do lado CC, que está ilustrado na Fig. 2.34.

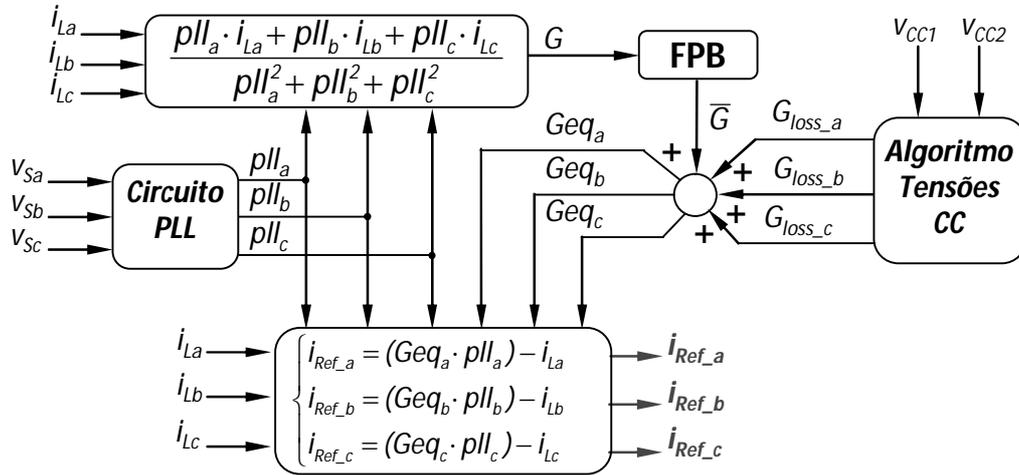


Fig. 2.33 Algoritmo de controle para o filtro ativo paralelo conectado em um sistema trifásico a quatro fios.

Os sinais de controle Geq_a , Geq_b , Geq_c são obtidos a partir da componente média da condutância de controle (\bar{G}) em conjunto com os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} , que são produzidos pelo algoritmo para regular as tensões do lado CC.

$$\begin{cases} Geq_a = \bar{G} + G_{loss_a} \\ Geq_b = \bar{G} + G_{loss_b} \\ Geq_c = \bar{G} + G_{loss_c} \end{cases} \quad (2.27)$$

A Fig. 2.34 mostra o algoritmo para regular as tensões do lado CC, conforme introduzido em [53]. Este algoritmo é composto por controladores sobre cada uma destas tensões (V_{CC1} e V_{CC2}). Como exemplo, é ilustrado o algoritmo para determinar o sinal G_{loss_a} . Os demais sinais (G_{loss_b} e G_{loss_c}) são obtidos pelo mesmo procedimento.

Além dos controladores, o algoritmo faz uso de um comparador para determinar sobre qual dos erros o regulador deve atuar, ou seja, se o sinal de controle pll_a for positivo, o sinal G_{loss_a} corresponde ao sinal produzido pelo controlador que atua sobre a tensão do capacitor C_1 (V_{CC1}). Do contrário, o sinal G_{loss_a} equivale ao sinal produzido pelo controlador que atua sobre a tensão do capacitor C_2 (V_{CC2}).

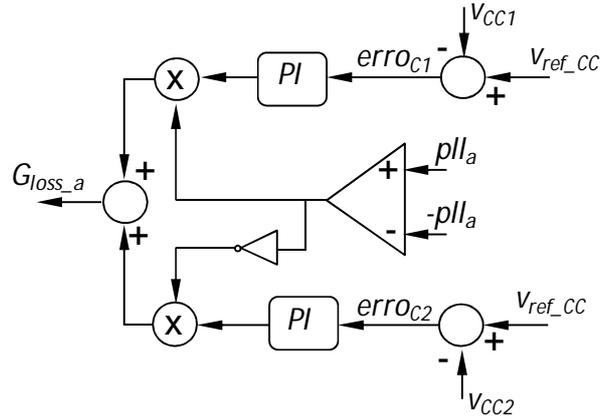


Fig. 2.34 Algoritmo de controle para determinar o sinal G_{loss_a} a partir das tensões do lado CC.

A partir das convenções adotadas, se, por exemplo, a tensão V_{CC1} for menor do que a tensão de referência, isto resulta em um erro ($erro_{C1}$) positivo. Este erro positivo eleva a corrente produzida pelo filtro ativo durante o semi-ciclo positivo do sinal pll_a . Assim, a corrente sobre o capacitor C_1 apresenta um sentido oposto ao da corrente i_{CC1} , elevando a tensão do capacitor C_1 .

Quando houver um desequilíbrio entre as tensões V_{CC1} e V_{CC2} o sinal de controle G_{loss_a} apresentará valores diferentes nos semi-ciclos positivo e negativo do sinal pll_a . Por exemplo, se o sinal $erro_{C1}$ for positivo e o sinal $erro_{C2}$ for negativo, o sinal G_{loss_a} terá valor positivo no semi-ciclo positivo e valor negativo no semi-ciclo negativo. Com isso, a corrente produzida pelo filtro ativo faz com que a corrente sobre o capacitor C_1 tenha um sentido oposto ao da corrente i_{CC1} , durante o semi-ciclo positivo e, durante o semi-ciclo negativo, a corrente sobre o capacitor C_2 tenha o mesmo sentido da corrente i_{CC2} , regulando desse modo as tensões do lado CC. Durante este período, a corrente i_{Fn} apresenta um valor acrescido ao da corrente de neutro da carga i_{Ln} , de acordo com o descrito nas equações em (2.28). Os parâmetros γ_1 e γ_2 correspondem a valores que resultam do incremento nas correntes i_{CC1} e i_{CC2} .

$$\begin{aligned} i_{Fn} &= (1 + \gamma_2) \cdot i_{CC2} + (1 - \gamma_1) \cdot i_{CC1} \\ i_{CC2} - i_{CC1} &= i_{Ln} \end{aligned} \quad (2.28)$$

Os resultados de simulação são apresentados a seguir. Inicialmente a carga não apresenta desequilíbrios, correspondendo somente à ponte retificadora. Em $t = 0,55$ s é conectada a carga desequilibrada. As tensões do lado CC estão inicialmente desequilibradas e com valor de referência abaixo do valor da tensão de referência

(200 V). Além disso, é provocado um transitório em 1,0 s, alterando o valor de referência das tensões do lado CC para 250 V. O tempo de simulação corresponde a 1,5 s.

A Fig. 2.35 mostra as correntes do sistema no transitório em que o filtro ativo é ligado. Inicialmente, com o filtro ativo ligado, a corrente compensada apresenta um pequeno desequilíbrio devido ao fato das tensões do lado CC estarem desequilibradas e com valor abaixo da referência. Em, aproximadamente, 100 ms as correntes do sistema estão estabilizadas com a corrente de neutro do sistema (i_{Sn}) com valor médio igual a zero.

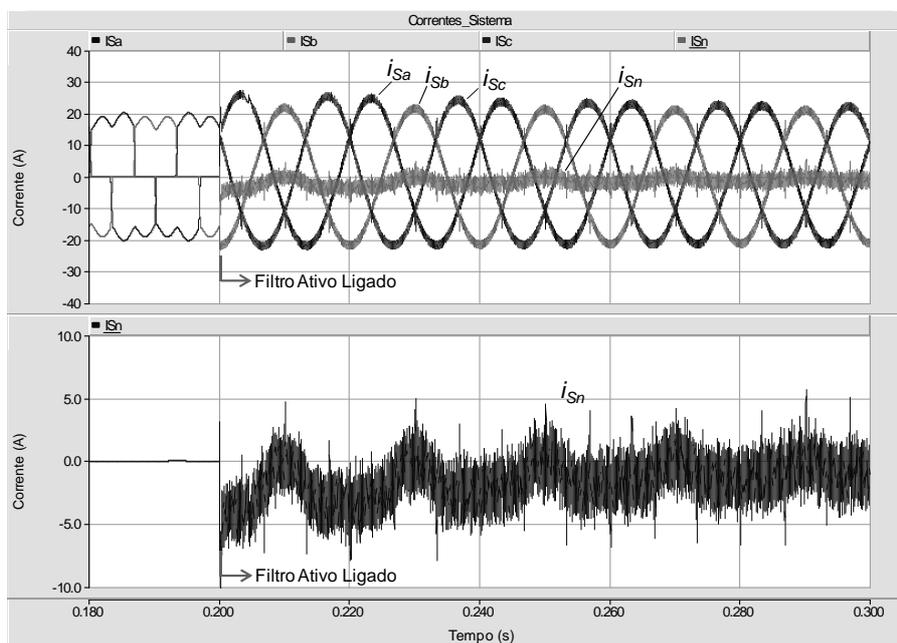


Fig. 2.35 Correntes do sistema no transitório em que o filtro ativo é ligado.

As correntes da carga e do sistema, no transitório em que a carga desequilibrada é ligada, são ilustradas na Fig. 2.36. Após o transitório, as correntes do sistema apresentam um desequilíbrio devido ao fato das tensões do lado CC também ficarem desequilibradas. A Fig. 2.37 exhibe as correntes do sistema e a corrente de neutro da carga com o filtro ativo operando em regime permanente. Nesta condição, as correntes do sistema estão equilibradas, com a corrente de neutro do sistema apresentando valor médio igual a zero.

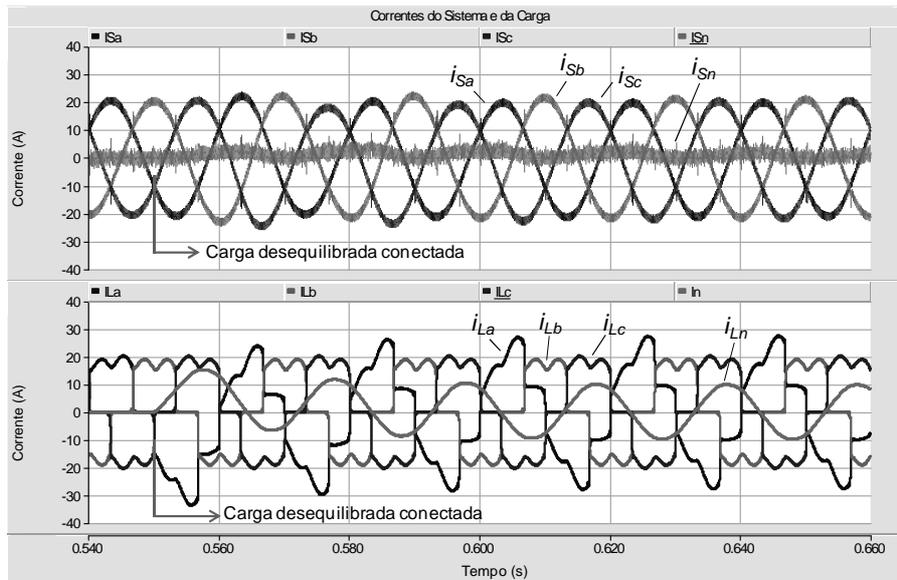


Fig. 2.36 Correntes do sistema e da carga no transitório em que a carga desequilibrada é conectada.

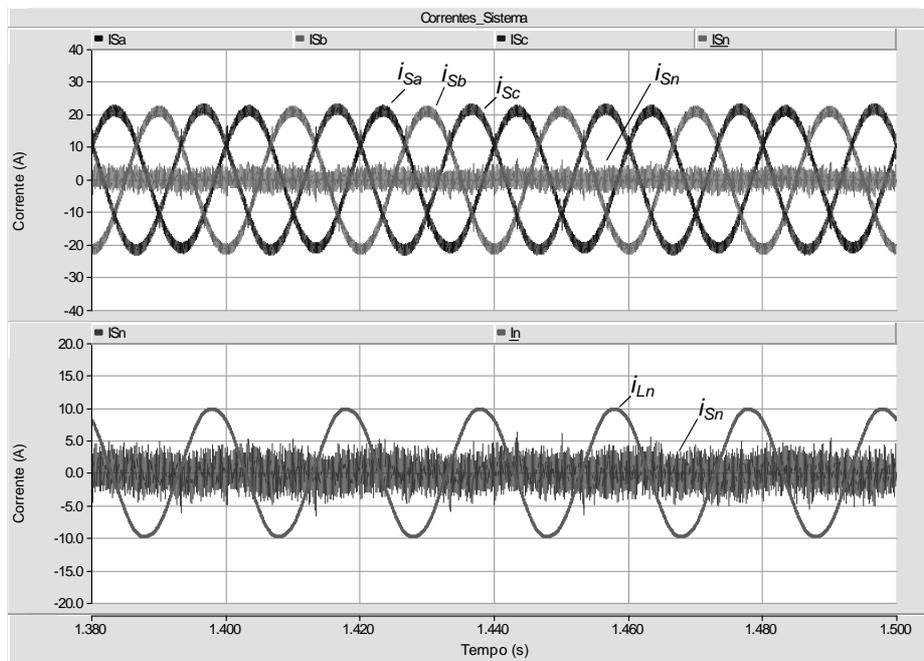


Fig. 2.37 Correntes do sistema e a corrente de neutro da carga com o filtro ativo operando em regime permanente.

A Fig. 2.38 apresenta as tensões do lado CC. Conforme já mencionado, inicialmente as tensões do lado CC estão desequilibradas e com seus valores abaixo do valor da tensão de referência, que corresponde a 200 V. Estas tensões ficam equilibradas e reguladas 250 ms após o transitório em que o filtro ativo é ligado.

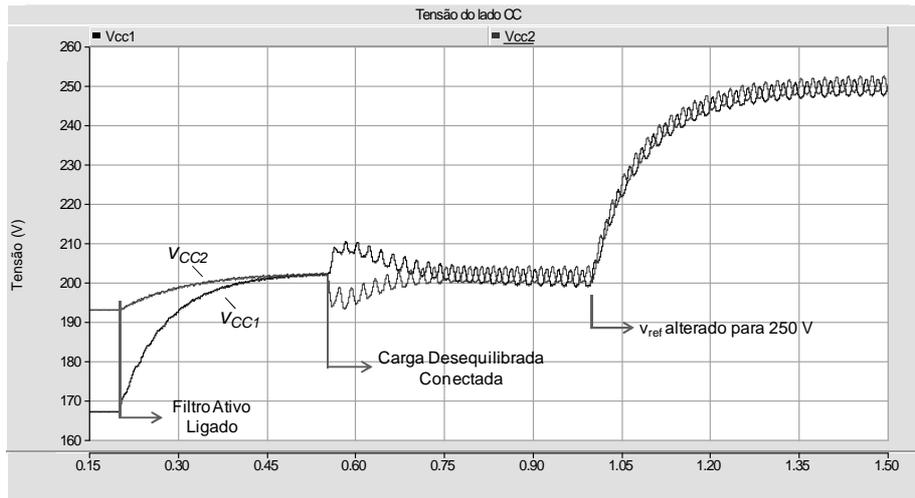


Fig. 2.38 Tensões do lado CC no transitório em que o filtro ativo é ligado, na conexão da carga desequilibrada e no transitório em que a tensão de referência é alterada para 250 V.

Em $t = 550$ ms, a carga desequilibrada é conectada, o que resulta em uma nova perturbação para as tensões do lado CC, que voltam a ficar reguladas e equilibradas em $t = 850$ ms (300 ms após a corrente da carga estar desequilibrada). Por fim, em $t = 1,0$ s o valor da tensão de referência é alterado para 250 V. Em $t = 1,4$ s as tensões ficam reguladas no novo valor de referência. Esta dinâmica lenta observada na Fig. 2.38 resulta do fato das capacitâncias serem elevadas (capacitância de 9,4 mF), uma vez que a topologia utilizada necessita de capacitores com valores elevados para não comprometer o desempenho do filtro ativo.

2.5 Algoritmos de Controle para o Filtro Ativo Paralelo Conectado à Sistemas Monofásicos

Filtros ativos para sistemas monofásicos têm como objetivos compensar os harmônicos presentes na corrente da carga e corrigir o fator de potência. Os algoritmos de controle apresentados até o momento neste trabalho foram concebidos para sistemas trifásicos. A Fig. 2.39 mostra o circuito de potência do filtro ativo paralelo conectado em um sistema monofásico.

O conversor VSC (*Voltage-Source-Converter*) monofásico pode ser do tipo “meia-ponte” ou “ponte completa”. O conversor em “meia ponte” é composto somente por 2 IGBTs. A estrutura do lado CC do conversor em “meia-ponte” é igual à mostrada para o filtro ativo paralelo para sistemas trifásicos a quatro fios na Fig. 2.31, que é composta por dois capacitores com o ponto médio entre estes capacitores conectado ao neutro do sistema. Em (2.29) são mostrados os cálculos para determinar o índice de modulação do

conversor em “meia-ponte” e do conversor em “ponte completa” [54]. Nestas equações o parâmetro v_{CA} corresponde ao valor de pico da tensão fase-neutro do sistema.

$$\begin{aligned} m_a &= 2 \cdot v_{CA} / v_{CC} \Rightarrow \text{Conversor em "meia-ponte"} \\ m_a &= v_{CA} / v_{CC} \Rightarrow \text{Conversor em "ponte-completa"} \end{aligned} \quad (2.29)$$

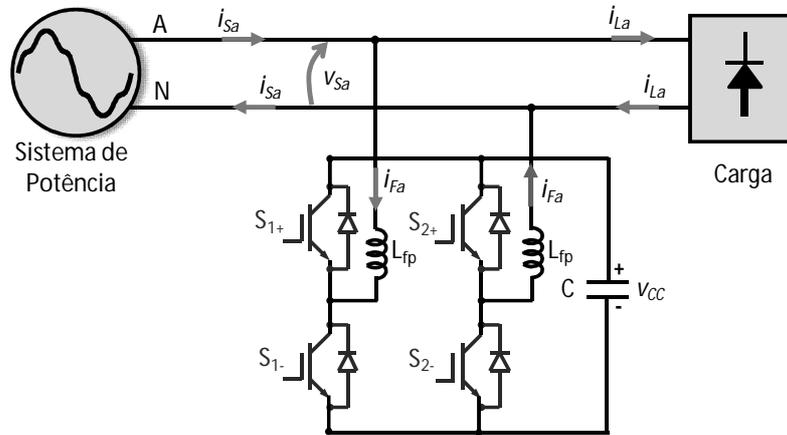


Fig. 2.39 Circuito de potência do filtro ativo, com um conversor em “ponte completa”, conectado a um sistema monofásico.

Conforme observado nos cálculos apresentados em (2.29), considerando o mesmo índice de modulação nos dois casos, o conversor em ponte-completa tem a capacidade de produzir uma tensão CA com uma amplitude que corresponde ao dobro da tensão CA produzida pelo conversor em “meia-ponte”. Além disso, a utilização de conversores em “ponte-completa” propicia o uso da técnica de chaveamento PWM unipolar [54] que resulta como vantagens:

- Produção de tensões com três níveis;
- Frequência de chaveamento equivalente ao dobro da frequência de chaveamento real.

Com base nessa análise preliminar, pode-se constatar que o uso do conversor em “ponte-completa”, com a técnica de chaveamento PWM unipolar, resulta na produção de tensões com um menor conteúdo harmônico e com menor frequência de chaveamento, em comparação ao conversor em “meia-ponte”. Estas vantagens levam ao uso de indutores de acoplamento (representado na Fig. 2.39 por L_{fp}) e filtros passivos (caso sejam necessários) de menor tamanho, além de reduzir as perdas no conversor devido ao chaveamento, o que se traduz em um melhor desempenho do filtro ativo. Em [55] é feita uma análise comparativa do Filtro Ativo Paralelo para sistemas monofásicos com o conversor de potência submetido a diferentes técnicas de chaveamento, entre estas, a técnica de chaveamento PWM unipolar.

O algoritmo de controle corresponde ao das “Correntes Senoidais de Fryze” (introduzido na seção 2.3.2) com uma adaptação para sistemas monofásicos. Esta adaptação consiste em gerar correntes e tensões “fictícias” a partir da corrente da carga (i_{La}) e da tensão do sistema (v_{Sa}). Desse modo as correntes “fictícias”, i_{Lb} , i_{Lc} , são obtidas a partir da corrente i_{La} e, do mesmo modo, as tensões “fictícias”, v_{Sb} , v_{Sc} , são determinadas a partir da tensão v_{Sa} . A Fig. 2.40 mostra o diagrama de blocos deste algoritmo.

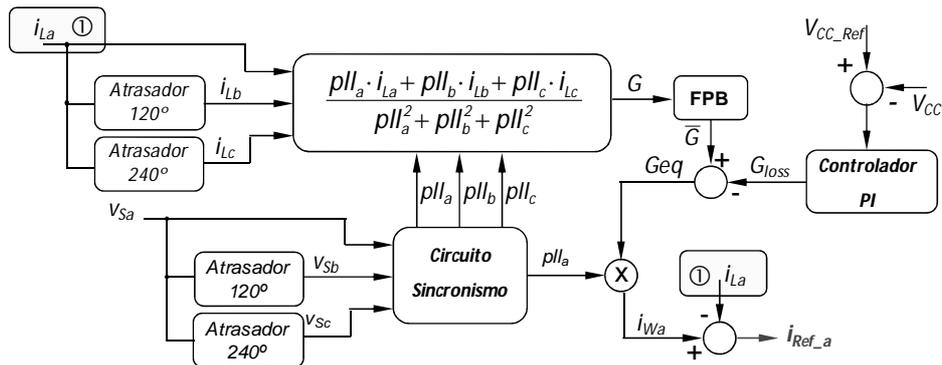


Fig. 2.40 Algoritmo de controle “Correntes Senoidais de Fryze” adaptado para sistemas monofásicos.

A seguir são mostrados resultados de simulação para o filtro ativo monofásico. Os resultados correspondem ao filtro ativo submetido a sistemas com diferentes cargas. No primeiro teste a carga corresponde a um circuito RL (resistência de 7 Ω e indutância de 31 mH). No segundo, a carga é representada por um retificador a diodos com o lado CC composto por um circuito RL série (resistência de 10 Ω e indutância de 50 mH), e no terceiro caso a carga consiste por uma ponte retificadora com lado CC composto por um circuito RC paralelo (resistência de 30 Ω e capacitância de 470 μ F). Nestes três casos, a tensão do sistema (v_{Sa}) apresenta valor eficaz de 230 V e a tensão do lado CC é controlada pelo filtro ativo de modo a manter-se regulada em, aproximadamente, 450 V. Estes resultados correspondem aos apresentados em [56].

Na Fig. 2.41 são representadas a tensão e a corrente do sistema no transitório em que o filtro ativo é ligado. Com o filtro ativo ligado, a corrente do sistema corresponde à componente ativa da corrente da carga acrescida da corrente consumida pelo filtro ativo para manter a tensão do lado CC do conversor regulada. Neste caso exemplo a corrente da carga está defasada da tensão do sistema, porém não apresenta componentes harmônicas. Desse modo, o filtro ativo atua somente na compensação do fator de potência.

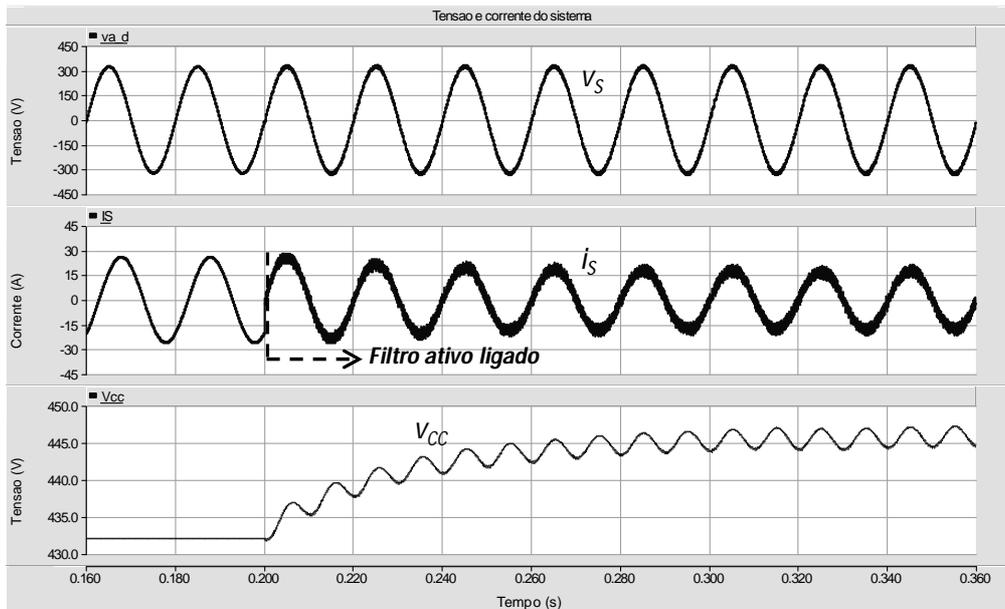


Fig. 2.41 Tensão e corrente do sistema e tensão do lado CC no transitório em que o filtro ativo é ligado – Carga: Circuito RL Série.

Na Fig. 2.42 são ilustradas a tensão e a corrente do sistema, e a tensão do lado CC, no transitório em que o filtro ativo é ligado. Neste caso o filtro ativo atua somente na compensação das componentes harmônicas consumidas pela carga, uma vez que a corrente da carga está em fase com a tensão do sistema. O filtro ativo leva 120 ms, aproximadamente, para atingir o regime permanente.

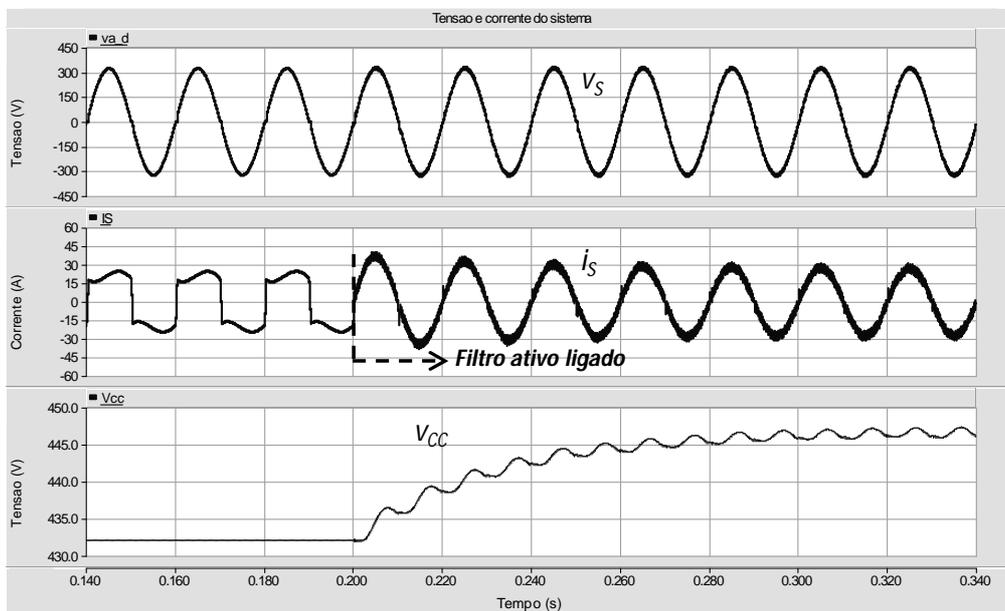


Fig. 2.42 Tensão e corrente do sistema e tensão do lado CC no transitório em que o filtro ativo é ligado – Carga: Ponte retificadora a diodos com o lado CC composto por circuito RL série.

Por fim, na Fig. 2.43 são ilustradas a tensão e a corrente do sistema, e a tensão do lado CC, no transitório em que o filtro ativo é ligado. Assim como ocorreu na simulação anterior, o filtro ativo atua basicamente na compensação de harmônicos, já que a corrente da carga está praticamente em fase com a tensão do sistema. O filtro ativo leva 120 ms, aproximadamente, para atingir o regime permanente.

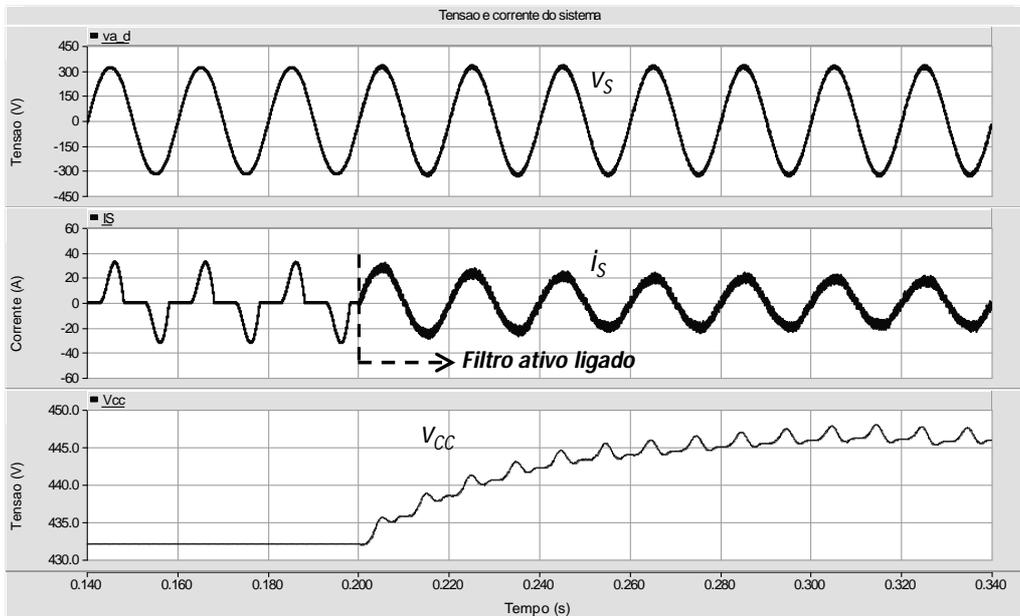


Fig. 2.43 Tensão e corrente do sistema e tensão do lado CC no transitório em que o filtro ativo é ligado – Carga: Ponte retificadora a diodos com o lado CC composto por um circuito RC paralelo.

2.6 Conclusões Parciais

Neste Capítulo foram apresentadas estratégias de controle para o Filtro Ativo Paralelo para sistemas trifásicos a três e a quatro fios e para sistemas monofásicos. O uso do princípio das correntes ativa e não-ativa resultou na implementação de algoritmos de controle simplificados, quando comparado aos desenvolvidos com base no sistema de referência síncrona ou na teoria da potência instantânea (Teoria pq). A desvantagem reside na perda da capacidade em extrair a componente de sequência zero da componente ativa. Contudo, este aspecto não implica na sua inviabilidade para filtros ativos conectados em sistemas trifásicos a quatro fios, conforme foi mostrado na seção 2.4 deste Capítulo.

Apesar de não ser apresentado neste Capítulo, existem topologias alternativas aos Filtros Ativos Paralelos para filtragem das correntes. São topologias denominadas por filtros híbridos, que combinam filtros ativos com filtros passivos. Nesta topologia, com o filtro ativo e o filtro passivo conectados em paralelo, o filtro ativo é projetado para compensar algumas das componentes harmônicas presentes na corrente da carga,

normalmente as componentes de baixa frequência (geralmente até o 7º harmônico) [57] – [62]. O filtro passivo, por sua vez, atua sobre as componentes harmônicas de ordem elevada. Uma outra alternativa reside na conexão do filtro ativo em série com o filtro passivo. Neste caso, o filtro ativo tem objetivo de melhorar o desempenho do filtro passivo para a compensação de uma determinada componente harmônica presente na corrente do sistema.

Ainda com relação ao filtro ativo mostrado na seção 2.4, foi apresentado um algoritmo alternativo para o uso de conversores trifásicos a quatro fios, com o ponto médio dos capacitores do lado CC conectado ao neutro do sistema. O algoritmo de controle tem como principais vantagens a sua estrutura simples, além de poder ser utilizado com qualquer técnica de chaveamento.

O circuito de sincronismo (PLL) foi visto à parte devido à sua importância para os algoritmos de controle do filtro ativo. O uso do filtro passa-baixas de 1ª ordem na malha de controle do PLL permitiu um melhor desempenho do mesmo, principalmente, caso as tensões do sistema estejam com elevado grau de desequilíbrio.

No próximo Capítulo são introduzidos algoritmos de controle para condicionadores conectados ao sistema em série, com a apresentação de resultados obtidos em simulação. Estes algoritmos consistem em adaptações aos mostrados neste Capítulo.

Capítulo 3

Condicionadores Ativos de Potência do Tipo Série e Algoritmos de Controle

O consumo de correntes com componentes harmônicas pelas cargas não-lineares acaba por alterar, ainda que de forma indireta, a forma de onda das tensões do sistema. De fato, dependendo da potência de curto-circuito que o sistema apresenta, o consumo de correntes com conteúdo harmônico resulta em tensões distorcidas sobre a impedância do sistema. Com isso, a tensão entregue ao cliente corresponde à fornecida pela concessionária com a presença desta parcela distorcida. A Fig. 3.1 mostra este problema, onde as correntes consumidas pelas cargas são representadas por i_{L1} , i_{L2} , a tensão sobre a impedância de curto-circuito do sistema por v_Z , a tensão entregue às cargas por v_L e a tensão do sistema por v_S . Neste caso, a distorção sobre a tensão v_L resulta da queda de tensão provocada pela corrente consumida pela carga não linear (i_{L1}) sobre a impedância de curto-circuito do sistema (Z_{sist}).

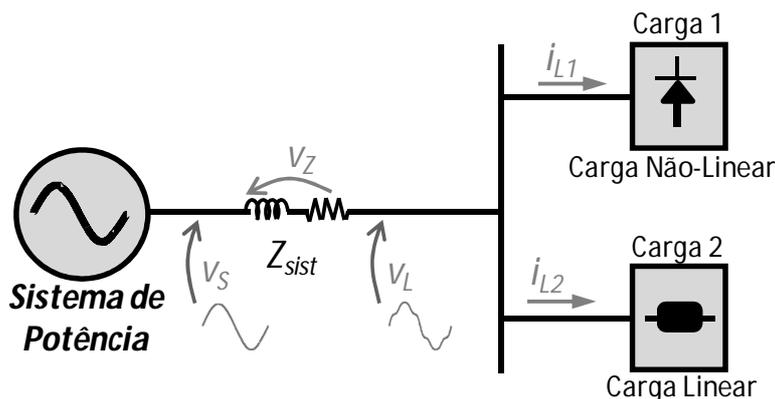


Fig. 3.1 Distorção na tensão v_L devido ao consumo de correntes com harmônicos pela carga não linear.

Além de distorções na forma de onda, podem ocorrer também variações momentâneas da tensão (subtensões ou sobretensões), desequilíbrios e flutuações em baixa frequência (*flicker*), entre outras possíveis perturbações. Estes problemas podem acarretar em interrupção do funcionamento ou em redução do desempenho e da vida útil de equipamentos sensíveis à tensão, estando os mesmos ainda sujeitos a danos parciais ou permanentes. Em particular nas indústrias, estas perturbações podem causar danos ainda maiores como a interrupção de toda uma linha de produção. Neste sentido, o uso de condicionadores ativos de potência que compensem problemas relacionados com a tensão constitui em uma alternativa para minimizar estes efeitos indesejáveis.

Neste Capítulo, são apresentados alguns condicionadores direcionados para compensar os problemas existentes nas tensões do sistema como o Filtro Ativo Série e o Restaurador Dinâmico de Tensão, que é denominado por DVR (*Dynamic Voltage Restorer*). Em conjunto com a explicação destes condicionadores segue a descrição dos respectivos sistemas de controle, cujos algoritmos são adaptações dos algoritmos apresentados no Capítulo 2. Os algoritmos de controle para o comando dos IGBTs não são mostrados neste Capítulo, sendo descritos somente os algoritmos para determinar as tensões de referência para o Filtro Ativo Série e para o DVR. Os algoritmos para comando dos IGBTs são explicados no Capítulo 5 e no Capítulo 6.

3.1 Filtro Ativo Série

De forma dual ao Filtro Ativo Paralelo, que atua como uma fonte de corrente controlada, o Filtro Ativo Série (Fig. 3.2) atua como uma fonte de tensão controlada, de modo que a tensão entregue à carga, v_L , não apresente as mesmas distorções harmônicas e/ou desequilíbrios presentes na tensão do sistema v_S . Do mesmo modo que o Filtro Ativo Paralelo, o Filtro Ativo Série também é constituído por circuitos de potência e controle. O circuito de potência é composto por um conversor de potência, por circuitos passivos (L_{fs} , R_{fs} , C_{fs}) para filtragem das componentes de alta frequência contidas na tensão produzida pelo conversor (v_F) e por transformadores para a sua conexão ao sistema. O sistema de controle é composto por circuitos para medição e condicionamento da tensão do sistema (v_S) e da tensão produzida pelo conversor de potência (v_F), e um microcontrolador do tipo (DSP) para determinar, em tempo real, a tensão de controle (v_{Ref}) a ser produzida pelo conversor de potência.

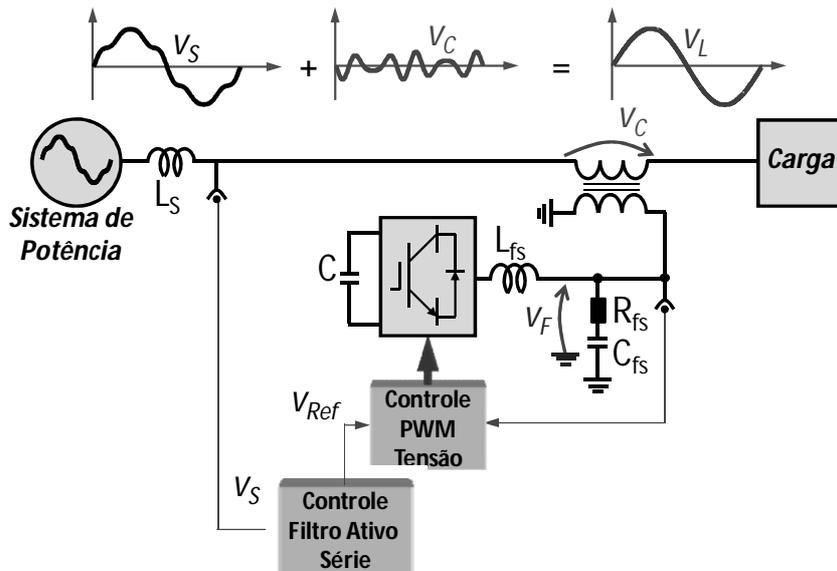


Fig. 3.2 Diagrama unifilar com o princípio de funcionamento do Filtro Ativo Série.

Em seguida é descrito o sistema de controle para o Filtro Ativo Série. A Fig. 3.3 mostra o diagrama de blocos do algoritmo para a determinação das tensões de referência (V_{Ref_a} , V_{Ref_b} , V_{Ref_c}). Este algoritmo, que possui como entradas as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}), tem como objetivo calcular as componentes distorcidas (harmônicos e/ou desequilíbrios) presentes nas tensões do sistema. Este algoritmo de controle corresponde ao apresentado em [45], denominado como “Tensões Senoidais de Fryze”. Assim como os algoritmos de controle apresentados no Capítulo 2, este algoritmo também está embasado em um método de minimização com o uso de um circuito de sincronismo.

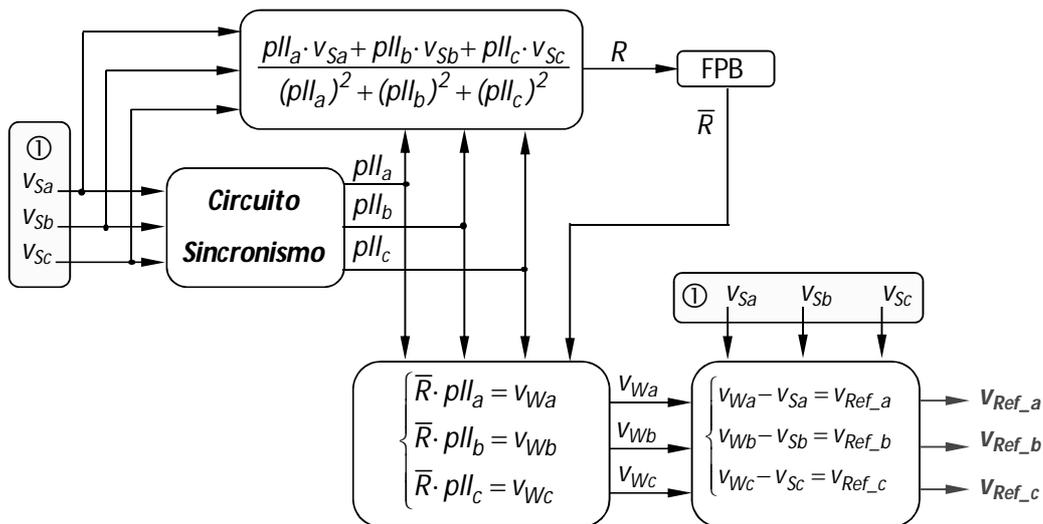


Fig. 3.3 Algoritmo de controle para a determinação das tensões de referência.

A resistência de controle R é determinada por meio do método dos Mínimos Multiplicadores de Lagrange, com uso das tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) em conjunto com os sinais de controle pll_a , pll_b , pll_c . Devido à presença de harmônicos e/ou desequilíbrios nas tensões do sistema, a resistência de controle R contém valores médio e oscilante. O Filtro Passa-Baixas (FPB) tem, então, como objetivo, extrair o valor médio de R (\bar{R}). É importante comentar que a dinâmica do algoritmo está relacionada diretamente com o desempenho deste filtro. Com isso, o projeto do filtro passa-baixas deve ser feito de tal modo que as componentes oscilantes presentes em R não se propaguem para o resto do algoritmo sem resultar em atrasos na estabilização do sinal \bar{R} . O sinal de controle \bar{R} corresponde à magnitude das tensões do sistema que estão em fase com os sinais pll_a , pll_b , pll_c , ou seja, equivale ao valor de pico da componente fundamental de sequência positiva das tensões do sistema.

Os sinais de controle V_{Wa} , V_{Wb} , V_{Wc} , que constituem a componente fundamental de sequência positiva das tensões do sistema, resultam do produto entre o sinal \bar{R} e os sinais gerados pelo circuito de sincronismo, pll_a , pll_b , pll_c . Por fim, as tensões de referência a serem produzidas pelo conversor de potência são determinadas pela diferença entre os sinais V_{Wa} , V_{Wb} , V_{Wc} e as tensões do sistema, V_{Sa} , V_{Sb} , V_{Sc} , conforme está ilustrado na Fig. 3.3.

Em seguida, é apresentado um caso exemplo implementado em simulação. Neste exemplo, o filtro ativo série compensa desequilíbrios e distorções contidos nas tensões do sistema. A Fig. 3.4 mostra o esquema elétrico do sistema implementado em simulação. Entre a impedância do sistema e o Filtro Ativo Série há cargas para provocar distúrbios nas tensões do sistema. Estes distúrbios caracterizam-se por distorções, desequilíbrios e subtensões momentâneas.

As tensões da rede elétrica (V_{Sa} , V_{Sb} , V_{Sc}) apresentam valor eficaz de 230 V. O lado CC do conversor de potência é composto por um capacitor de 4700 μF . O circuito passivo utilizado para filtrar as componentes de alta frequência contidas nas tensões produzidas pelo conversor (V_{Fa} , V_{Fb} , V_{Fc}) é composto por indutâncias (L_{fs}) de 250 μH , resistências (R_{fs}) de 5 Ω e capacitâncias (C_{fs}) de 4,7 μF . O acoplamento do filtro ativo com a rede elétrica é feito por meio de transformadores, conforme é mostrado na Fig. 3.4.

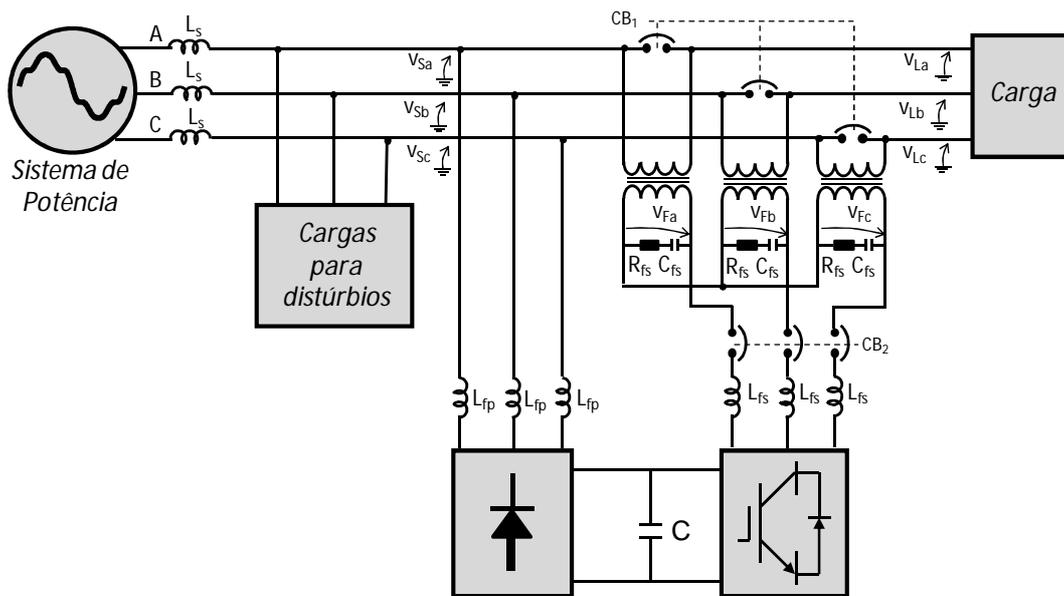


Fig. 3.4 Esquema elétrico do sistema implementado em simulação.

Ainda em relação à Fig. 3.4 foi utilizada uma ponte retificadora trifásica a diodos com o objetivo de drenar energia para o filtro ativo. Apesar de ser teoricamente possível fazer com que o Filtro Ativo Série drene energia diretamente do sistema, há algumas condições que restringem esta forma de drenar energia. Para realizar uma troca de energia com o sistema, o conversor tem de produzir uma tensão em fase ou em contra-fase com a corrente consumida pela carga. Contudo, à medida que o consumo de corrente pela carga diminui, o conversor série é obrigado a produzir tensões com magnitudes cada vez maiores para manter a tensão do lado CC regulada. Desse modo, em condições em que a corrente consumida pela carga for muito pequena, ou mesmo quando não há cargas conectadas no sistema, fica inviável para o conversor série drenar energia diretamente do sistema.

A Fig. 3.5 ilustra as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e as do sistema (V_{Sa} , V_{Sb} , V_{Sc}) no transitório em que o Filtro Ativo Série (FAS) é ligado, o que ocorre em $t = 0,22$ s. Neste transitório as tensões do sistema estão equilibradas, reguladas e sem distorções. Com isso, as tensões do sistema e da carga apresentam as mesmas formas de onda.

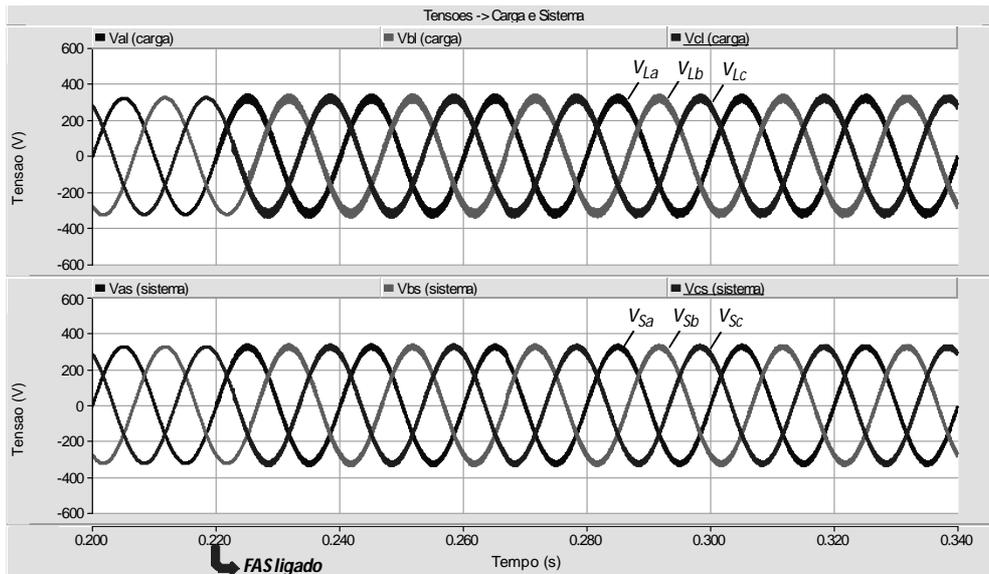


Fig. 3.5 Tensões do sistema e da carga no transitório que o Filtro Ativo Série é ligado.

A Fig. 3.6 mostra as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e as do sistema (V_{Sa} , V_{Sb} , V_{Sc}) no transitório em que as tensões do sistema ficam distorcidas e desequilibradas, o que ocorre em $t = 0,46$ s. A partir deste transitório, as tensões do sistema apresentam um THD de 7,58%, um desequilíbrio de 11,28% e uma subtensão de 3%. Com o filtro ativo ligado, as tensões da carga apresentam uma distorção harmônica de 1,4%, um pequeno desequilíbrio de 0,6% (sequência negativa) e uma subtensão de 5,4%. A subtensão observada nas tensões da carga tende a ser maior do que nas tensões do sistema, já que o filtro ativo precisa drenar energia para suprir as perdas no conversor de potência e nos filtros passivos.

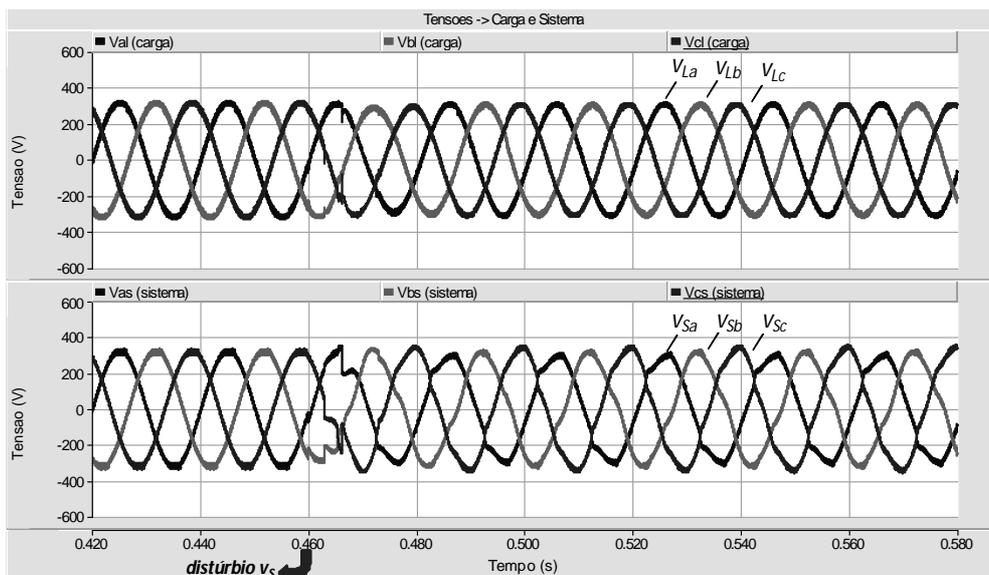


Fig. 3.6 Tensões do sistema e da carga no transitório em que as tensões do sistema ficam distorcidas e desequilibradas.

O desequilíbrio foi calculado conforme a recomendação da norma IEEE 512 [4], cujo cálculo é representado na equação (3.1). Nesta equação, as variáveis $V_{m\acute{a}x}$ e $V_{m\acute{i}n}$ correspondem aos valores máximo e mínimo dentre as tensões de linha. Outras metodologias para determinar o desequilíbrio das tensões são mostradas em [63].

$$k\% = \frac{3 \cdot (V_{m\acute{a}x} - V_{m\acute{i}n})}{V_{S_{ab}} + V_{S_{bc}} + V_{S_{ca}}} \quad (3.1)$$

A Fig. 3.7 mostra a tensão do lado CC no transitório em que as tensões ficam distorcidas e desequilibradas. Antes de ocorrer este transitório, o *ripple* na tensão do lado CC era de 1 V. A presença de harmônicos e desequilíbrios nas tensões resultou no aumento do *ripple* para, aproximadamente, 10 V. Neste *ripple* predomina a componente oscilante na dupla frequência do sistema em função das tensões do sistema estarem desequilibradas. Além disso, houve uma redução do valor médio na tensão do lado CC de 623 V para 610 V. Isto ocorreu devido à subtensão ocorrida nas tensões compensadas, uma vez que o filtro ativo precisa drenar energia da rede elétrica para suprir as perdas no conversor de potência e nos filtros passivos.

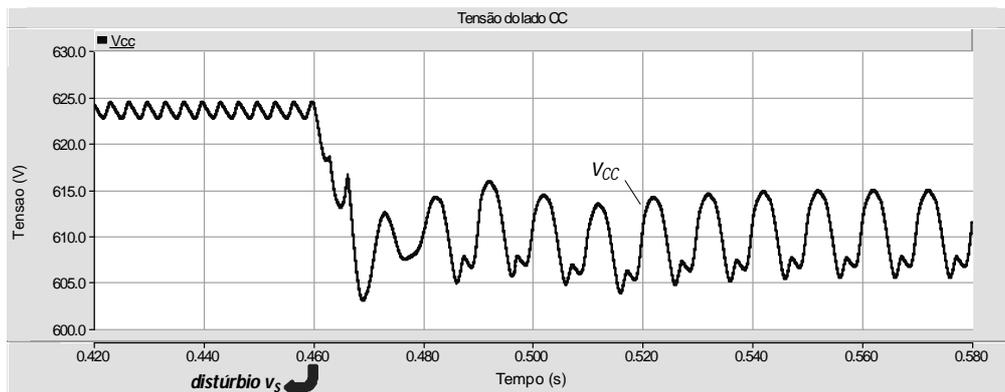


Fig. 3.7 Tensão do lado CC no transitório em que as tensões do sistema estão distorcidas e desequilibradas.

A Fig. 3.8 exibe as tensões da carga (V_{L_a} , V_{L_b} , V_{L_c}) e as do sistema (V_{S_a} , V_{S_b} , V_{S_c}) durante o período em que uma das tensões do sistema apresenta uma redução de amplitude de 16,5%, o que ocorre $0,65\text{ s} < t < 0,8\text{ s}$. Além da subtensão, as tensões do sistema contêm um desequilíbrio de 10,5% (sequência negativa) e um THD de 4,5%. Com o filtro ativo ligado, as tensões da carga têm um desequilíbrio de 0,8% (sequência negativa), subtensão de 18,4% e distorção harmônica (THD) de 0,8%. Devido ao algoritmo de controle para calcular as tensões de referências não ter a capacidade em detectar variações momentâneas na tensão, a subtensão na carga não é compensada pelo filtro ativo.

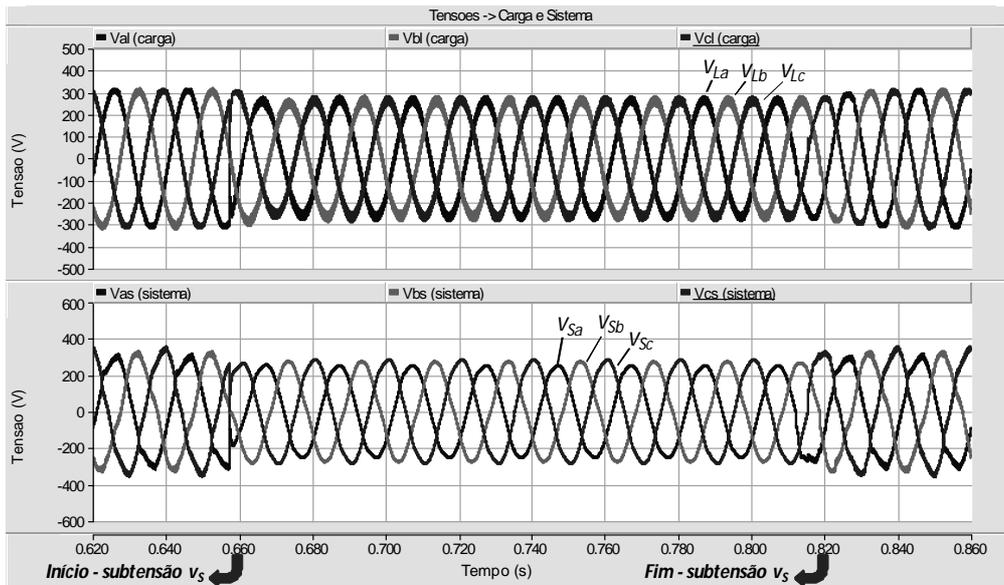


Fig. 3.8 Tensões da carga compensadas pelo Filtro Ativo Série e as tensões do sistema distorcidas, desequilibradas e com suas amplitudes reduzidas.

A Fig. 3.9 mostra a tensão do lado CC durante o período em que as tensões do sistema estão distorcidas, desequilibradas e com uma subtensão momentânea no período entre $0,66 \text{ s} < t < 0,82 \text{ s}$. Neste período, a tensão do lado CC tem uma redução do valor médio de 610 V para 520 V, com o *ripple* mantido em 10 V. Esta redução de amplitude da tensão do lado CC se deve à subtensão ocorrida nas tensões do sistema. A partir do instante em que as tensões do sistema têm suas amplitudes reguladas, a amplitude da tensão do lado CC eleva-se novamente para 610 V. Como o filtro ativo não foi projetado para compensar variações momentâneas de tensão, as tensões da carga também apresentam uma redução de amplitude ao longo deste distúrbio. Contudo, apesar da redução de amplitude das tensões da carga, estas permanecem equilibradas e com baixo conteúdo harmônico, conforme mostrado na Fig. 3.8.

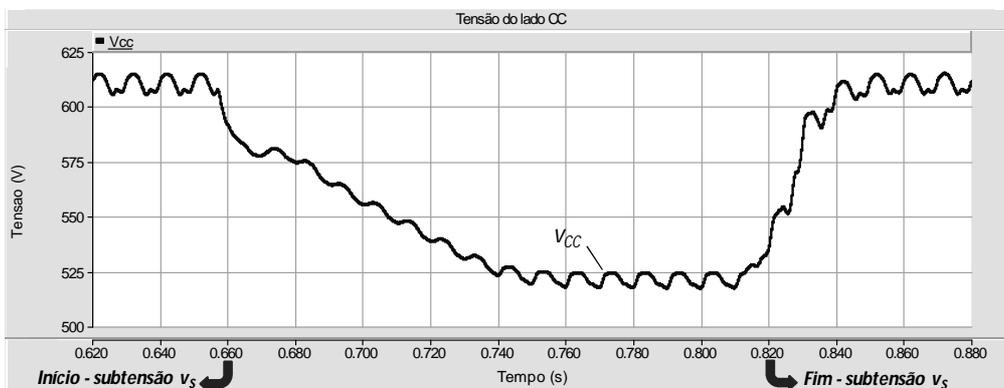


Fig. 3.9 Tensão do lado CC no transitório em que as tensões do sistema estão distorcidas, desequilibradas e com as suas amplitudes reduzidas.

Nesta seção foi mostrado o comportamento do Filtro Ativo Série para a compensação de harmônicos e desequilíbrios presentes nas tensões do sistema. Como foi observado com base nos resultados de simulação, o filtro ativo não tem a capacidade de manter as tensões da carga reguladas em caso de variações momentâneas de amplitude nas tensões do sistema. Com base no algoritmo para determinar as tensões de referência, quando há uma variação momentânea na tensão o sinal de controle \bar{R} tem o seu valor reduzido. Como consequência, os sinais de controle que representam a componente fundamental de sequência positiva das tensões do sistema (V_{Wa} , V_{Wb} , V_{Wc}) também tem as suas magnitudes reduzidas, o que inviabiliza o uso deste algoritmo para regular as tensões do sistema. Para dar possibilidade ao condicionador de regular as tensões da carga, tem de ser inserido no sistema de controle um algoritmo capaz de detectar a ocorrência de variações de amplitude nas tensões do sistema. Este algoritmo é introduzido na seção 3.2, que descreve o funcionamento do DVR (*Dynamic Voltage Restorer*).

3.2 DVR (*Dynamic Voltage Restorer*)

O DVR é um condicionador conectado em série com a rede elétrica com o objetivo de manter a tensão regulada diante de possíveis variações de magnitude da tensão entregue ao consumidor [64] [65]. A Fig. 3.10 mostra o diagrama elétrico unifilar do DVR. Há trabalhos nos quais o controle do DVR é expandido de modo que a atuação deste equipamento consista em injetar no sistema uma tensão controlada, v_c , capaz de compensar os afundamentos, harmônicos e desequilíbrios presentes na tensão do sistema (v_s) [66] – [68].

Uma parte importante no projeto e implementação do DVR consiste na escolha do elemento armazenador de energia a ser utilizado no lado CC do conversor. Quando ocorre uma subtensão o DVR é forçado a demandar energia do conversor para a carga, o que reduz a tensão do lado CC. Na medida em que a subtensão persiste, a tensão no lado CC vai decaindo gradativamente, de tal modo que esta tensão pode alcançar uma magnitude baixa suficiente para comprometer o desempenho do conversor.

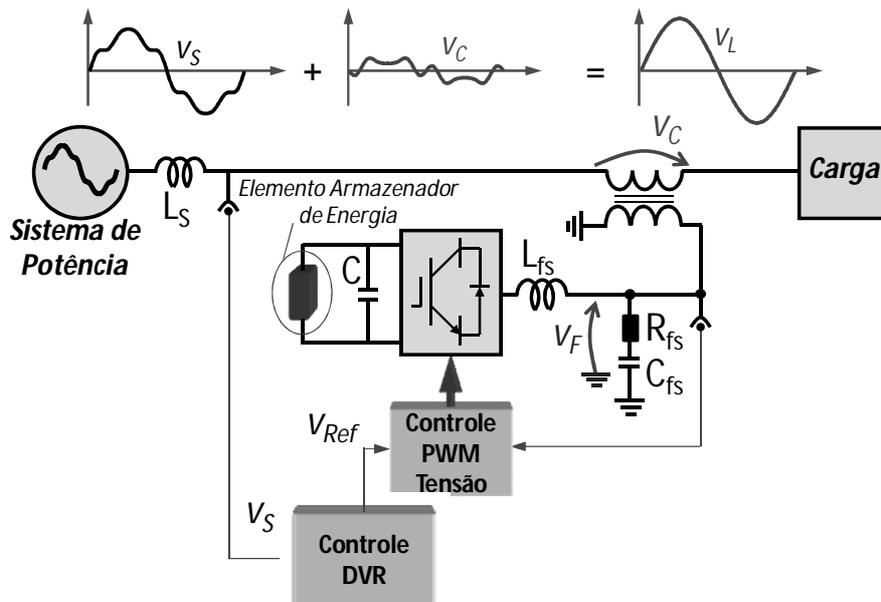


Fig. 3.10 Diagrama elétrico unifilar do DVR com o sistema de controle.

Com isso, há a necessidade do uso de elementos com grande capacidade de armazenamento de energia, que permitam uma rápida resposta do DVR na eliminação ou atenuação do afundamento presente no sistema, com uma redução lenta da tensão do lado CC, de modo que o conversor fique controlável por um maior intervalo de tempo. Dentre os elementos armazenadores de energia que podem ser utilizados estão os circuitos LC, bancos de baterias, supercapacitores [69], SMES (*Superconducting Magnetic Energy Storer*) [70] [71], e os volantes armazenadores de energia (*flywheels*) [72]. Apesar de não estar inserido na Fig. 3.10, entre o lado de tensão CC e o elemento armazenador de energia a ser utilizado há a necessidade do uso de um conversor bidirecional que permita uma troca de energia entre o sistema elétrico e o elemento armazenador de energia.

Uma desvantagem do DVR, com a topologia apresentada na Fig. 3.10, reside em não ter capacidade de regular as tensões entregues ao cliente, caso as tensões do sistema estejam com as suas magnitudes elevadas (*swell*). No momento em que as tensões do sistema encontram-se elevadas, o DVR é forçado a consumir energia do sistema e, com isso, a amplitude da tensão do lado CC aumenta. Para reduzir a tensão do elo CC do conversor, sem transferir energia para o sistema, os elementos armazenadores de energia teriam de suportar esta demanda de energia e armazená-la.

Uma outra topologia para o DVR consiste no uso de conversores *Back-To-Back* conectados em série e paralelo com o sistema, conforme foi mostrado na Fig. 3.4. Conforme explicado no seção 3.1, o retificador conectado em paralelo tem a função de

drenar energia do sistema para o conversor série. Como vantagem, pode ser mencionado o fato do condicionador, utilizando esta configuração, poder manter a tensão entregue à carga regulada por um maior período de tempo, além de prover capacidade ao DVR em regular as tensões da carga em caso de sobretensões momentâneas (*voltage swell*). Uma desvantagem no uso desta topologia reside em drenar energia do sistema por meio de retificadores os quais consomem correntes com elevado conteúdo harmônico, o que resulta no aumento do conteúdo harmônico da corrente do sistema. Além disso, dependendo da impedância do sistema, representado na Fig. 3.10 por L_s , a tensão do sistema v_s apresentará também uma maior distorção harmônica e variações de magnitude.

A topologia dos conversores série e paralelo apresentada na Fig. 3.4 pode ainda ser alterada, conforme está ilustrado na Fig. 3.11. A troca de posições dos conversores série e paralelo resulta em uma outra topologia para o DVR, sendo denominada por DVR invertido. Na literatura [73] [74] há estudos envolvendo uma comparação no desempenho das duas topologias. A vantagem no uso do DVR invertido consiste no fato da drenagem da energia ser feita a partir de tensões com baixo índice de distorção, equilibradas e reguladas, permitindo que o capacitor no lado CC dos conversores série e paralelo possa ter o seu tamanho reduzido. Estes aspectos envolvendo o comportamento das duas topologias são abordados por meio de resultados de simulação que estão ilustrados no final desta seção.

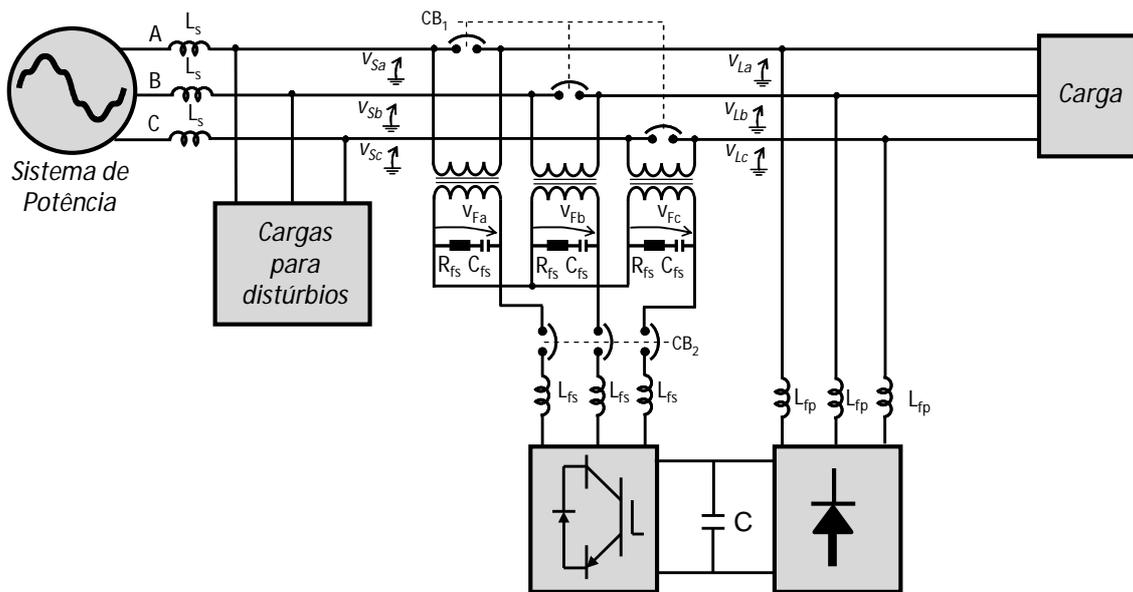


Fig. 3.11 Esquema elétrico do DVR, com a topologia invertida, implementado em simulação.

A Fig. 3.12 mostra o sistema de controle do DVR. Este sistema de controle vale as topologias apresentadas tanto na Fig. 3.4 quanto na Fig. 3.11. O controle é composto pelo algoritmo que determina a componente fundamental das tensões do sistema, denominado “*Detector de V_{+1}* ”, e pelo algoritmo para compensar variações momentâneas de amplitude, denominado por “*Regulador de V_L* ”. Com isso, o algoritmo “*Detector de V_{+1}* ” atua de modo a compensar harmônicos e desequilíbrios e o algoritmo “*Regulador de V_L* ”, de forma a compensar subtensões ou sobretensões. O algoritmo denominado “*Detector de V_{+1}* ” calcula a componente fundamental de sequência positiva das tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}), que estão denominadas na Fig. 3.12 por V_{Wa} , V_{Wb} , V_{Wc} .

Em relação ao controle para regulação da magnitude das tensões do sistema, a variável k_{reg} corresponde ao erro entre o valor da magnitude do valor de referência ($v_{referência}$) e o valor da magnitude do valor coletivo ($v_{coletivo}$). Com a utilização da variável k_{reg} em conjunto com os sinais pll_a , pll_b , pll_c , são determinados os sinais de controle v_{afund_a} , v_{afund_b} , v_{afund_c} . Estas tensões de controle têm como objetivo manter reguladas as tensões compensadas, diante de possíveis variações momentâneas que as tensões do sistema venham a apresentar. As tensões de referência a serem produzidas pelo conversor de potência (V_{Ref_a} , V_{Ref_b} , V_{Ref_c}) são calculadas por meio do uso das tensões de controle determinadas pelo algoritmo “*Detector de V_{+1}* ” (V_{Wa} , V_{Wb} , V_{Wc}), das tensões de controle obtidas pelo algoritmo “*Regulador de V_L* ” (v_{afund_a} , v_{afund_b} , v_{afund_c}) e pelas tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}).

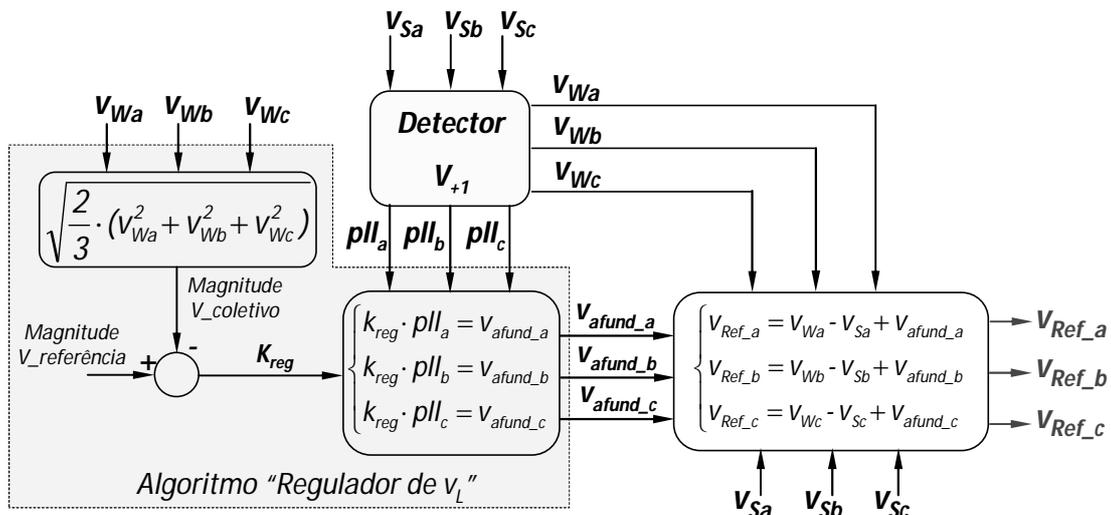


Fig. 3.12 Diagrama de blocos do algoritmo de controle para o DVR.

A seguir são mostrados os resultados obtidos em simulação. As topologias analisadas correspondem às exibidas na Fig. 3.4 e na Fig. 3.11. Para efeitos de ilustrar os resultados de simulação, o DVR mostrado na Fig. 3.4 é denominado por DVR 1 e a topologia apresentada na Fig. 3.11, por DVR 2. Desse modo, o primeiro conjunto de resultados corresponde à topologia DVR 1 e, em sequência, são mostrados os resultados obtidos com a topologia DVR 2. Em ambos os casos, o condicionador é ligado com as tensões do sistema não apresentando distorções, desequilíbrios ou variações momentâneas na tensão.

A Fig. 3.13 ilustra as tensões da carga (V_{La} , V_{Lb} , V_{Lc}), compensadas pelo DVR, e as da fonte (V_{Sa} , V_{Sb} , V_{Sc}) no transitório em que o DVR 1 é ligado, o que ocorre em $t = 0,22$ s. Como as tensões do sistema estão equilibradas, reguladas e sem distorções, as tensões na carga apresentam a mesma forma de onda das tensões da fonte.

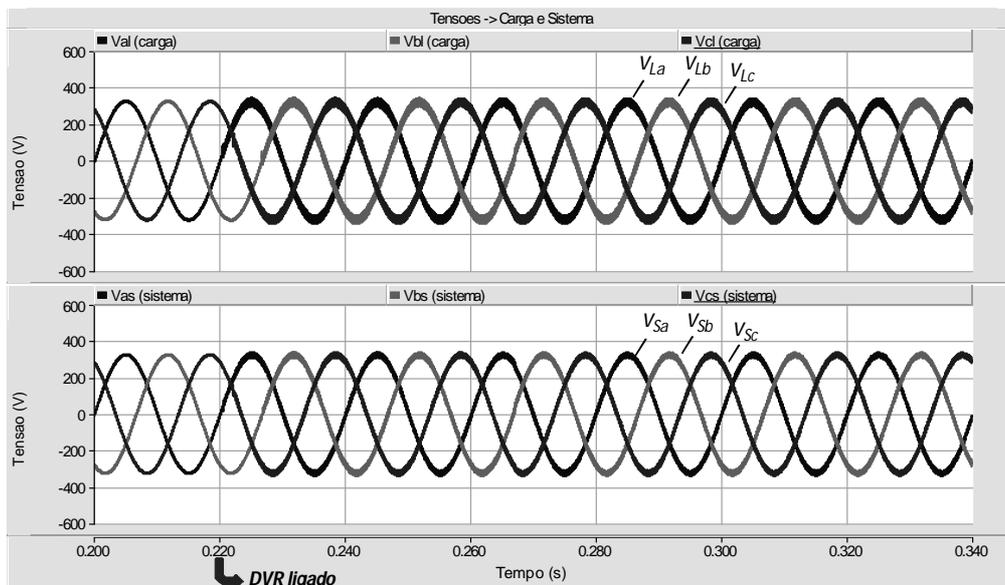


Fig. 3.13 Tensões da carga e da fonte no transitório que o DVR é ligado - topologia DVR 1.

A Fig. 3.14 apresenta as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e as da fonte (V_{Sa} , V_{Sb} , V_{Sc}) no transitório em que (V_{Sa} , V_{Sb} , V_{Sc}) ficam distorcidas e desequilibradas, o que ocorre em $t = 0,45$ s. A partir deste transitório as tensões da fonte ficam com distorção de 7,8%, desequilíbrio de 11,15% (sequência negativa) e com uma subtensão de 3,1%. As tensões da carga, compensadas pelo DVR, contêm uma distorção harmônica de 1,2%, um desequilíbrio de 0,6% e uma subtensão inferior a 0,4%.

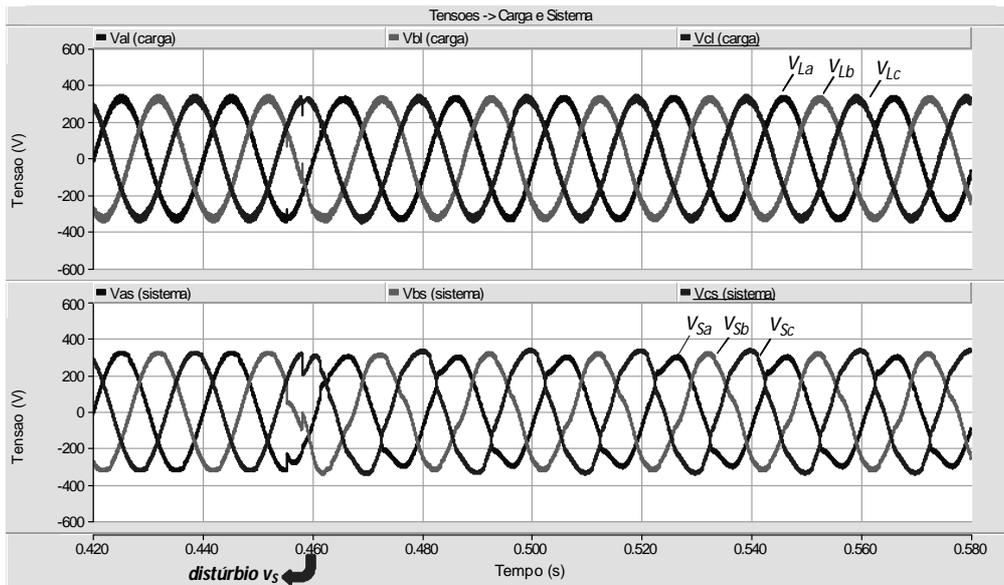


Fig. 3.14 Tensões da carga e da fonte no transitório em que as tensões da fonte apresentam distorções e desequilíbrios – topologia DVR 1.

A Fig. 3.15 mostra a tensão do lado CC no transitório em que as tensões do sistema apresentam distorções e desequilíbrios. Antes da ocorrência deste distúrbio nas tensões do sistema, o *ripple* na tensão do lado CC era inferior a 1 V. A conexão destas cargas resulta em um *ripple* superior a 15 V. Assim como observado nos resultados de simulação relativos ao filtro ativo série, há uma predominância da componente oscilante na dupla frequência devido ao fato das tensões do sistema estarem desequilibradas. Além disso há um aumento da componente média da tensão do lado CC de 634 V para 650 V.

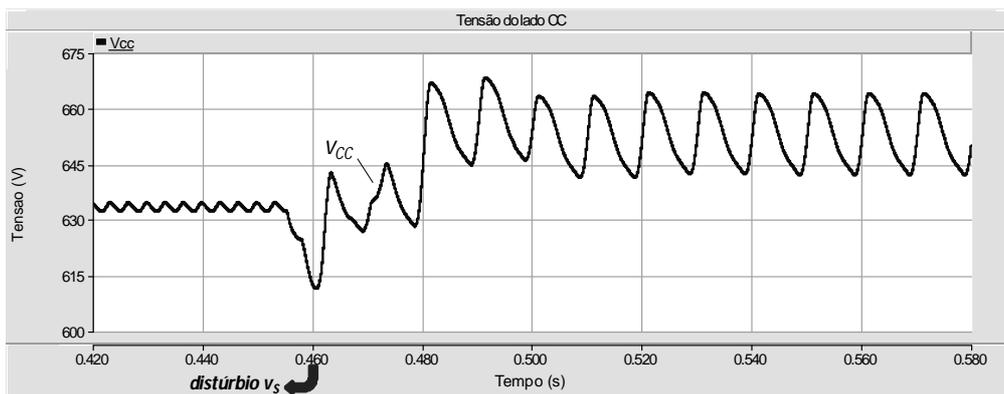


Fig. 3.15 Tensão do lado CC no transitório em que as tensões do sistema apresentam distorções e desequilíbrios – topologia DVR 1.

A Fig. 3.16 mostra as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e da fonte (V_{Sa} , V_{Sb} , V_{Sc}) durante o período em que ocorre uma subtensão nas tensões da fonte ($0,65 \text{ s} < t < 0,81 \text{ s}$). Neste período, as tensões da fonte têm as suas amplitudes reduzidas em 16,5%, e além disso, contém um desequilíbrio de 10,2% (sequência negativa) e uma distorção harmônica de

3,8%. As tensões da carga, compensadas pelo DVR, apresentam uma subtensão de 2,1%, um desequilíbrio de 0,8%, e uma distorção harmônica de 0,8%.

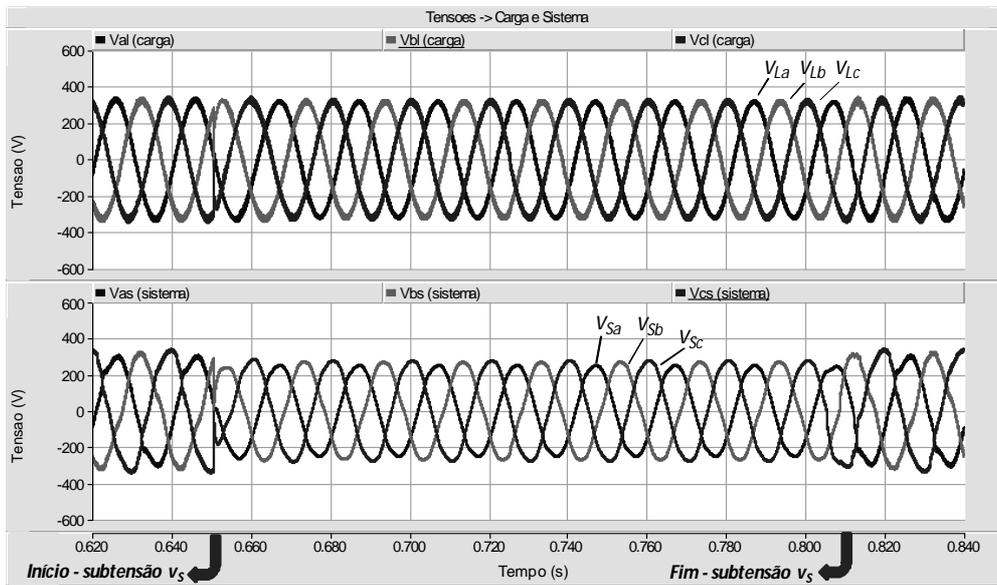


Fig. 3.16 Tensões da fonte e da carga durante o período em que as tensões da fonte apresentam distorções, desequilíbrios e variação momentânea da amplitude – topologia DVR 1.

A Fig. 3.17 mostra a tensão do lado CC no transitório em que ocorre uma variação momentânea das tensões da fonte. Durante o este período ($0,65 \text{ s} < t < 0,81 \text{ s}$) a tensão do lado CC tem o seu valor médio reduzido de 660 V para 535 V e um aumento no ripple de 15 V para, aproximadamente, 25 V. A redução da componente média da tensão do lado CC se deve ao fato da ponte retificadora em estar conectada no ponto onde as tensões não estão compensadas.

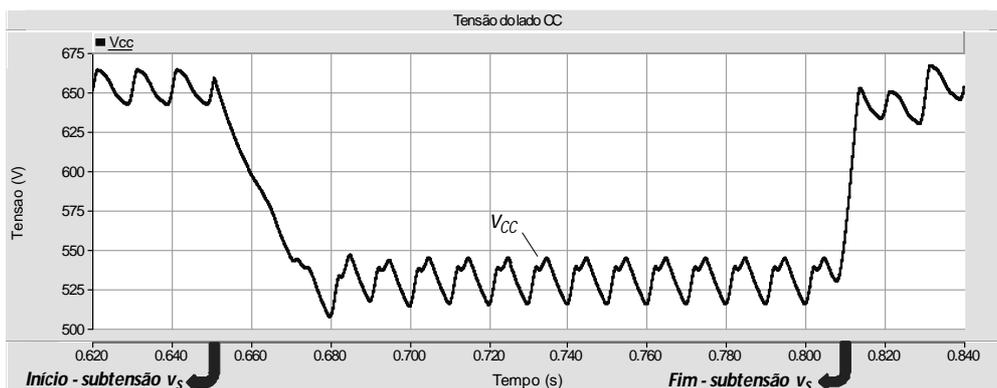


Fig. 3.17 Tensão do lado CC no período em que ocorre uma variação momentânea das tensões da fonte – topologia DVR 1.

Assim como foi observado nos resultados de simulação do Filtro Ativo Série, a subtensão nas tensões do sistema resultou na redução da energia drenada pelo retificador. Isto ocorre uma vez que as tensões na ponte retificadora, correspondem às tensões da fonte, as quais apresentam uma subtensão momentânea. Após a ocorrência

desta subtensão, as tensões da fonte elevam-se para o seu valor nominal e, conseqüentemente, a tensão CC também aumenta para o valor de antes da ocorrência desta subtensão.

Em seguida são exibidos os resultados de simulação obtidos com a topologia DVR 2. Adotando a mesma seqüência de resultados mostrados para a topologia DVR 1, a Fig. 3.18 mostra as tensões do sistema e da carga no transitório em que o DVR é ligado. Assim como foi observado nas simulações anteriores, as tensões da carga e da fonte mostradas na Fig. 3.18 apresentam a mesma forma de onda, uma vez que as tensões da fonte encontram-se equilibradas, reguladas e sem distorções harmônicas.

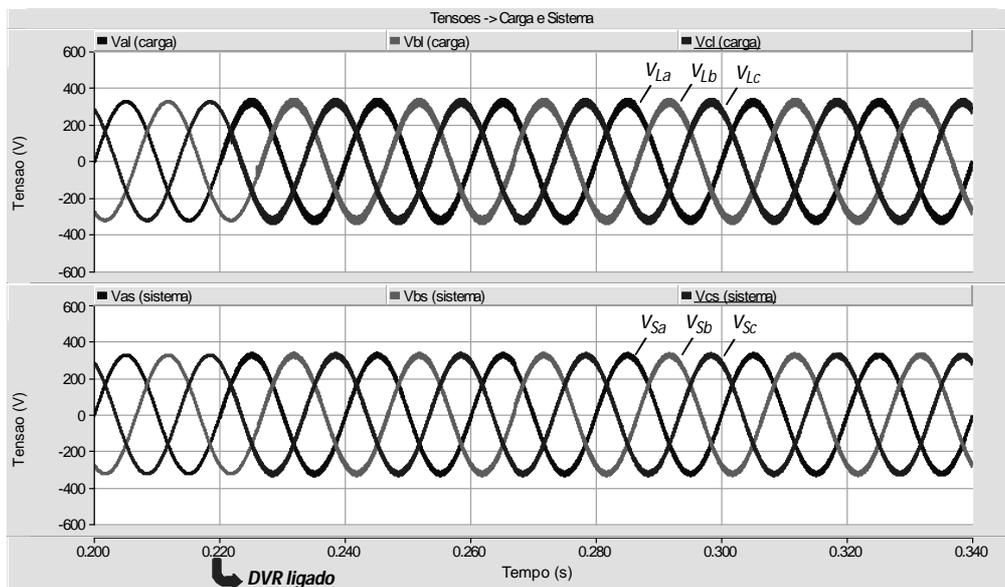


Fig. 3.18 Tensões da carga e da fonte no transitório que o DVR é ligado – topologia DVR 2.

A Fig. 3.19 ilustra as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e da fonte (V_{Sa} , V_{Sb} , V_{Sc}) no transitório em que as tensões da fonte ficam distorcidas e desequilibradas, o que ocorre em $t = 0,45$ s. Assim como ocorreu nos resultados de simulação referentes à topologia DVR 1, as tensões fonte apresentam um THD de 7,7%, desequilíbrio de 11,2% (seqüência negativa) e uma subtensão de 3,1%. As tensões da carga, compensadas pelo DVR, contêm uma pequena distorção harmônica (pior THD registrado na fase *b*) de 1,5%, um desequilíbrio de 0,6% e uma subtensão inferior a 0,7%.

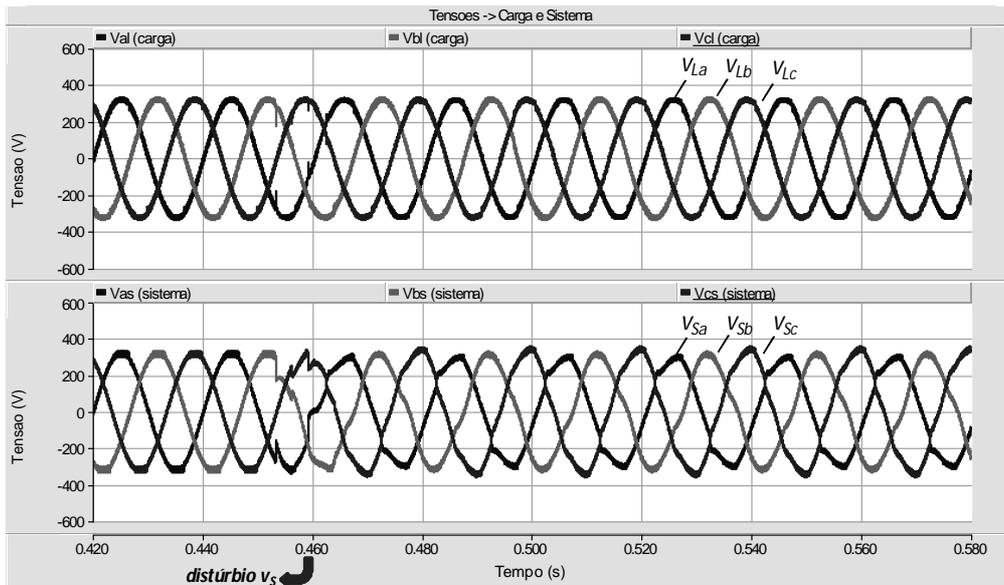


Fig. 3.19 Tensões da carga e da fonte no transitório em que as tensões da fonte apresentam distorções e desequilíbrios – topologia DVR 2.

A Fig. 3.20 mostra a tensão do lado CC no transitório em que as tensões do sistema apresentam distorções e desequilíbrios. Antes de ocorrer este transitório o *ripple* na tensão do lado CC era de 2,5 V. O distúrbio causado nas tensões do sistema resultou no aumento do *ripple* para, aproximadamente, 12,5 V. A componente média da tensão do lado CC teve um decaimento de 634 V para 632 V.

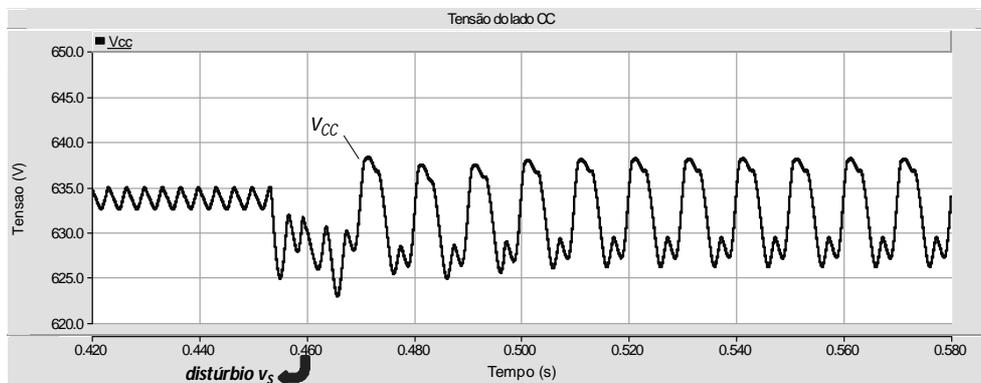


Fig. 3.20 Tensão do lado CC no transitório em que as tensões do sistema apresentam distorções e desequilíbrios – topologia DVR 2.

A Fig. 3.21 exibe as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) e da fonte (V_{Sa} , V_{Sb} , V_{Sc}) durante o período em que ocorre subtensão nas tensões do sistema ($0,65 \text{ s} < t < 0,8 \text{ s}$). Neste período as tensões do sistema contêm uma subtensão de 17,0%, um desequilíbrio de 10,5% (sequência negativa) e uma distorção harmônica de 3,8%. Com o DVR em operação as tensões da carga apresentam uma subtensão de 1,2%, um desequilíbrio de 0,5%, e uma distorção harmônica de 1,8%.

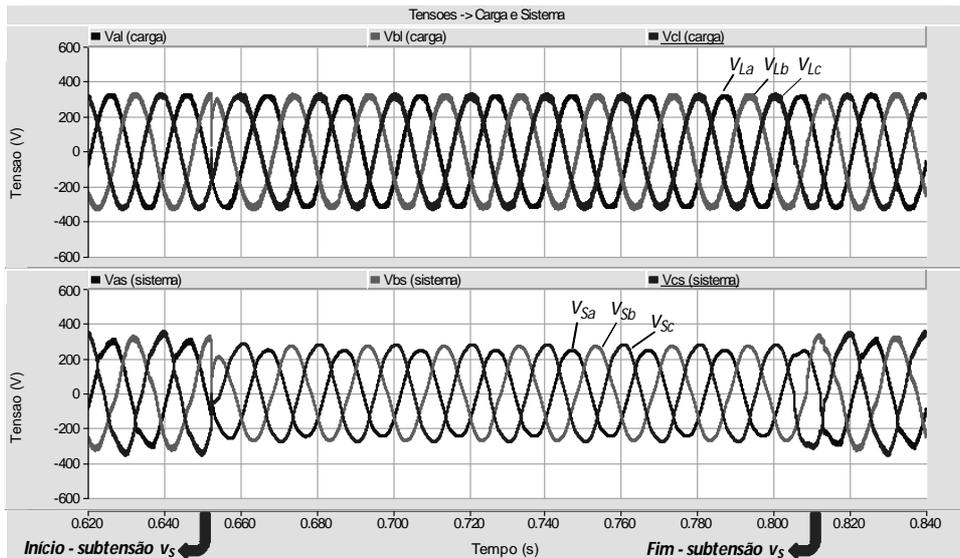


Fig. 3.21 Tensões do sistema e da carga durante o período em que as tensões do sistema apresentam distorções, desequilíbrios e variação momentânea da amplitude – topologia DVR 2.

A tensão do lado CC, durante o período em que ocorre uma variação momentânea das tensões do sistema, é ilustrada na Fig. 3.22. Durante este período a tensão do lado CC manteve o *ripple* de 12,5 V, com um decaimento do valor médio de 632 V para 610 V. A partir dos resultados obtidos com o uso das duas topologias, observa-se um desempenho similar das mesmas, que compensam, quase que na totalidade, os distúrbios, desequilíbrios e variações momentâneas contidas nas tensões do sistema. Contudo, com a conexão da ponte retificadora no ponto onde as tensões são compensadas pelo DVR (topologia DVR 2) resulta em uma menor variação da tensão do lado CC, conforme observado nos resultados de simulação (Fig. 3.15, Fig. 3.17, Fig. 3.20 e Fig. 3.22). Desse modo, o tamanho dos capacitores utilizados no lado CC da topologia DVR 2 pode ser menor em relação aos utilizados na topologia DVR 1.

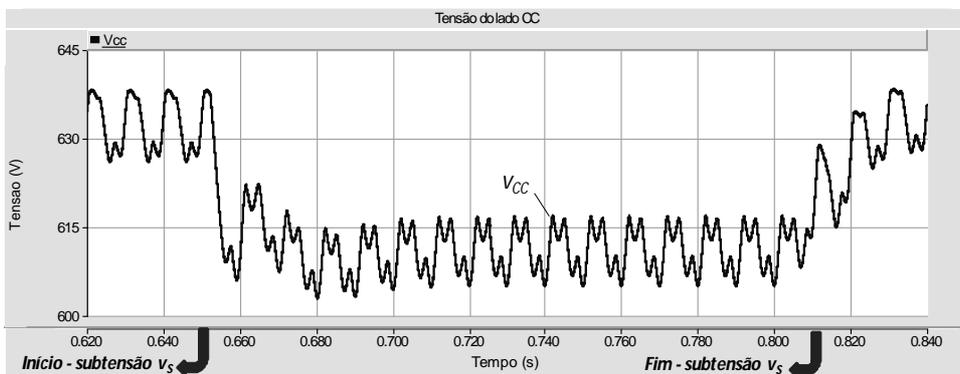


Fig. 3.22 Tensão do lado CC durante o período em que as tensões do sistema apresentam distorções, desequilíbrios e variação momentânea da amplitude – topologia DVR 2.

3.3 Conclusões Parciais

Neste Capítulo foram mostrados condicionadores conectados ao sistema elétrico em série, apresentando diferentes funcionalidades. O uso destes condicionadores incrementa a qualidade de energia do sistema ao compensar, em tempo real, os distúrbios observados nas tensões do sistema. Conforme visto neste Capítulo, o filtro ativo série atua como uma fonte de tensão controlada, com o objetivo de compensar, em tempo real, as distorções harmônicas e desequilíbrios existentes nas tensões do sistema.

A limitação no uso do filtro ativo consiste na compensação de variações momentâneas de tensão, uma vez que o seu sistema de controle não tem a capacidade de detectar estas perturbações e, conseqüentemente, não consegue fazer com que o condicionador atue sobre este distúrbio. Por outro lado, o fato de não compensar variações momentâneas de tensão permite uma redução do nível de potência do condicionador, o que implica em um menor investimento. Com isso, dependendo da característica do sistema no qual é pretendido fazer uso de um condicionador série, o uso do filtro ativo pode representar a alternativa mais atrativa.

O DVR (*Dynamic Voltage Restorer*), por sua vez, consegue atuar sobre a grande maioria dos distúrbios presentes nas tensões do sistema, incluindo variações momentâneas de tensão. A princípio, o DVR tem o objetivo de atuar somente sobre variações momentâneas que ocorrem nas tensões do sistema. Contudo, o incremento, a nível de potência, do condicionador para a compensação dos demais distúrbios é muito pequeno, o que compensa dar uma maior capacidade ao DVR, de modo que atue não somente sobre subtensões ou sobretensões, mas também sobre todos os distúrbios que tiver condições de compensar.

Com base nos resultados de simulação apresentados para o DVR, foi constatado o melhor desempenho do mesmo com a troca de posição dos conversores série e paralelo, cujo diagrama unifilar foi ilustrado na Fig. 3.11. O fato da ponte retificadora estar conectada no ponto onde as tensões estão compensadas resulta em uma menor variação de transferência de energia para conversor série, o que permite uma redução do tamanho dos capacitores utilizados no lado CC do conversor.

Outro aspecto importante consiste no bom desempenho destes conversores com uso dos algoritmos de controle apresentados neste Capítulo. Com o filtro ativo ligado as tensões entregues à carga não contêm os distúrbios presentes nas tensões do sistema, o

que ficou evidenciado a partir dos resultados de simulação exibidos ao longo do Capítulo.

Na literatura podem ser observadas propostas interessantes para o DVR, tanto na estrutura quanto na concepção do sistema de controle. Em [75] é proposta a produção de tensões em quadratura à componente fundamental de sequência positiva das tensões do sistema para regular as tensões da carga. Em [76] - [77] são propostas estruturas para o DVR sem o uso de transformadores para conexão do conversor de potência ao sistema elétrico, sendo esta estrutura denominada por “*transformerless DVR*”. A principal vantagem nesta topologia está, obviamente, na remoção destes transformadores que precisam ser sobredimensionados, uma vez que são submetidos a tensões controladas, com componentes de frequência elevada. Contudo, ao eliminar esses transformadores de conexão, a topologia do conversor de potência tem que ser alterada. A alternativa reside na utilização de conversores monofásicos operando de modo independente, com cada conversor tendo o seu próprio elemento armazenador de energia conectado ao lado CC.

No próximo Capítulo são apresentados condicionadores unificados para a compensação simultânea tanto das correntes do sistema quanto das correntes da carga. Os algoritmos de controle destes condicionadores consistem em estruturas similares as dos apresentados no Capítulo 2 e no Capítulo 3. O objetivo principal do próximo Capítulo reside em mostrar os condicionadores unificados com diferentes topologias, na qual cada uma é analisada com recurso de simulações computacionais. A partir da análise e comparação de rendimento destas topologias foi escolhida a topologia implementada em bancada.

Capítulo 4

Algumas Topologias e Algoritmos de Controle para o Condicionador UPQC

Conforme mencionado no Capítulo 1, o UPQC (*Unified Power Quality Conditioner*) é um condicionador composto por dois conversores de potência com conexões em série e em paralelo com a rede elétrica. O conversor conectado ao sistema em série produz tensões controladas, com o objetivo de entregar à carga tensões equilibradas, reguladas e com baixa distorção harmônica. O conversor conectado ao sistema em paralelo produz correntes controladas, de tal forma que as correntes do sistema apresentam-se com baixo conteúdo harmônico, equilibradas e em fase com a componente fundamental de sequência positiva das tensões. Dessa forma, este condicionador é capaz de compensar, dinamicamente, os distúrbios observados tanto nas correntes da carga quanto nas tensões do sistema [10] - [13] [45]. A Fig. 4.1 mostra o diagrama unifilar do UPQC, composto por conversores convencionais de 2 níveis conectado ao sistema elétrico.

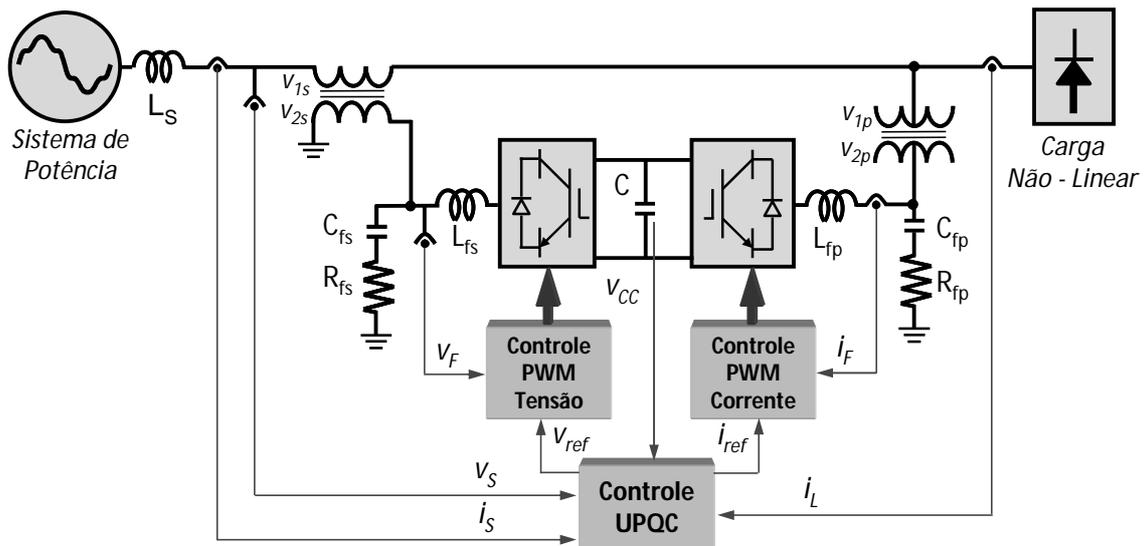


Fig. 4.1 Diagrama unifilar do UPQC conectado à rede elétrica.

Contudo, há algumas limitações que comprometem o desempenho do UPQC. Por exemplo, como os conversores série e paralelo estão conectados em *Back-to-Back*, estes operam com o mesmo nível de tensão do lado CC. Com isso, o conversor série é forçado a operar com índices de modulação baixos, uma vez que o conversor paralelo, por ser um conversor fonte de tensão controlado por corrente, necessita operar com tensões do lado CC elevadas para não “perder” a controlabilidade.

Outro problema reside na produção de tensões e correntes com componentes harmônicas de alta frequência, que são produzidas pelos conversores de potência. O conteúdo harmônico contido nas tensões e correntes produzidas está relacionado, entre outros aspectos, com a topologia do conversor. Desse modo, a utilização de conversores convencionais de 2 níveis resulta na presença destas componentes harmônicas, nas tensões e correntes produzidas, com amplitudes elevadas. Isto faz com que os filtros passivos projetados para atenuar estas componentes harmônicas sejam sobredimensionados, o que pode comprometer a estabilidade do sistema elétrico.

Além destes problemas, há também o fato relativo a utilização de transformadores para a conexão do conversor série ao sistema elétrico. Apesar destes transformadores proverem um isolamento galvânico, além de possibilitarem a operação do conversor série com índice de modulação elevado, estes transformadores têm que ser sobredimensionados, já que a tensão produzida pelo conversor série contém elevado conteúdo harmônico. Além disso, os transformadores apresentam problemas desde ressonância até saturação.

A utilização de transformadores para a conexão do conversor paralelo ao sistema, apesar de não ser necessária, traz a vantagem de prover isolamento galvânico, além da possibilidade de fazer com que o conversor opere com tensões do lado CC mais baixas, de acordo com as relações das tensões que os transformadores apresentam. Outro aspecto consiste no fato destes transformadores serem submetidos a tensões com baixa distorção harmônica. Com o UPQC ligado, a tensão do lado primário do transformador do conversor paralelo (referenciado na Fig. 4.1 por v_{1p}) corresponde à tensão compensada pelo conversor série, a qual portanto está regulada, equilibrada e com um baixo conteúdo harmônico. Por outro lado, a tensão do lado secundário desse transformador (referenciado na Fig. 4.1 por v_{2p}) corresponde à tensão produzida pelo conversor paralelo, tensão esta que também apresenta baixo conteúdo harmônico. Com

isso, o uso de transformadores do lado paralelo não apresenta os problemas observados nos transformadores utilizados para conectar o conversor série no sistema.

Este Capítulo tem como objetivo mostrar e comparar o desempenho do UPQC composto por topologias diferentes. A primeira topologia reside na estrutura convencional já descrita neste Capítulo, com os conversores de potência trifásicos de 2 níveis. A segunda topologia consiste no uso de conversores trifásicos NPC (*Neutral Point Clamped*) de 3 níveis. A terceira topologia do UPQC é composta por conversores monofásicos de 2 níveis em ponte completa. Por fim é feita uma análise comparativa entre estas topologias, com descrição das vantagens e desvantagens observadas. Esta análise orientou a escolha do protótipo laboratorial do condicionador UPQC implementado neste trabalho.

4.1 UPQC Composto por Conversores Convencionais de 2 Níveis

Nesta seção são mostrados os circuitos de potência e o sistema de controle do condicionador UPQC composto por conversores trifásicos de 2 níveis. O desempenho desta topologia é analisado por meio de resultados de simulação, sendo esta topologia identificada neste Capítulo por UPQC I. A Fig. 4.2 mostra o circuito de potência implementado em simulação.

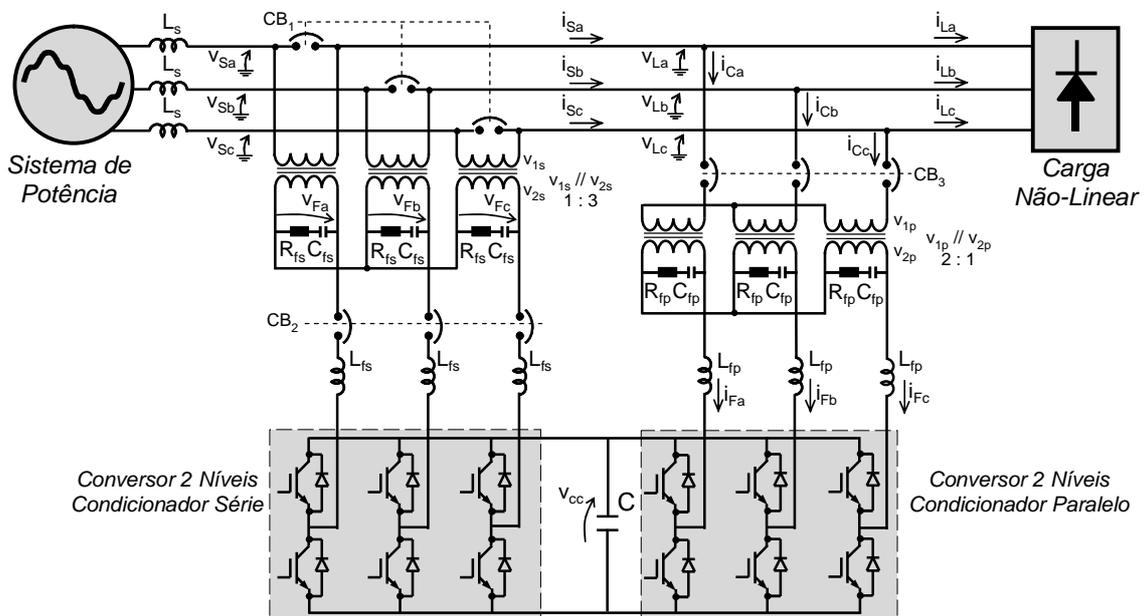


Fig. 4.2 Esquema elétrico do UPQC composto por conversores trifásicos de 2 níveis, conectado à rede elétrica – topologia UPQC I.

O circuito de potência do UPQC é composto pelos conversores de potência, pelos transformadores monofásicos, utilizados na conexão dos conversores série e paralelo ao sistema e pelos filtros passivos para atenuar as componentes de alta frequência presentes nas tensões e correntes produzidas pelos conversores. Os transformadores monofásicos utilizados para a conexão do conversor paralelo ao sistema apresentam ligação em Y-Y com relação de transformação entre os lados primário (V_{1p}) e secundário (V_{2p}) de 2:1, onde a tensão do sistema apresenta valor eficaz de 230 V (fase-neutro). Os transformadores monofásicos para a conexão do conversor série ao sistema apresentam relação de transformação entre os lados primário (V_{1s}) e secundário (V_{2s}) de 1:3, com o lado secundário destes conectados em estrela (Y). Os filtros passivos utilizados na saída do conversor paralelo estão representados por (L_{fp}, C_{fp}, R_{fp}) e os filtros passivos utilizados na saída do conversor série por (L_{fs}, C_{fs}, R_{fs}). Os disjuntores CB_1, CB_2, CB_3 são utilizados para conectar ou remover os conversores série e paralelo do sistema.

Em seguida são descritos os algoritmos que constituem o sistema de controle do UPQC, no qual a Fig. 4.3 ilustra o diagrama de blocos dos algoritmos para a determinação das tensões e correntes a serem produzidas pelos conversores série e paralelo para a topologia UPQC I, respectivamente. Os algoritmos de controle do UPQC determinam, em tempo real, as tensões de referência ($V_{Ref_a}, V_{Ref_b}, V_{Ref_c}$) e as correntes de referência ($i_{Ref_a}, i_{Ref_b}, i_{Ref_c}$) a serem produzidas pelos conversores série e paralelo, respectivamente.

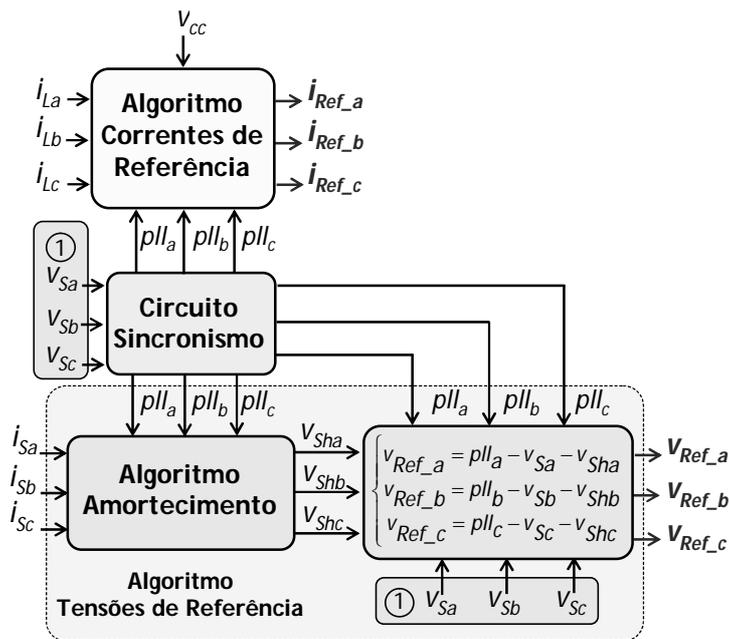


Fig. 4.3 Diagrama de blocos dos algoritmos de controle do UPQC composto por conversores trifásicos de 2 níveis – topologia UPQC I.

As tensões de referência são calculadas a partir das tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) e das correntes do sistema (I_{Sa} , I_{Sb} , I_{Sc}). Por outro lado, as correntes de referência são obtidas com base nas correntes da carga (I_{La} , I_{Lb} , I_{Lc}), nos sinais produzidos pelo circuito de sincronismo (p_{lla} , p_{llb} , p_{llc}) e na tensão do lado CC (V_{CC}). As correntes produzidas pelo conversor paralelo (I_{Fa} , I_{Fb} , I_{Fc}) e as tensões produzidas pelo conversor série (V_{Fa} , V_{Fb} , V_{Fc}) são utilizadas nas técnicas para comando destes conversores. Detalhes sobre as técnicas de chaveamento dos conversores série e paralelo estão descritas no Capítulo 5 e no Capítulo 6 deste trabalho.

O sistema de controle implementado faz com que o UPQC tenha capacidade de compensar harmônicos e desequilíbrios presentes nas tensões do sistema e nas correntes de carga, corrigir o fator de potência, regular as tensões da carga em caso de variações momentâneas de amplitude (subtensão ou sobretensão) e prover estabilidade ao sistema elétrico diante de possíveis ressonâncias entre os filtros passivos do UPQC com a impedância do sistema (representada na Fig. 4.2 por L_S).

A partir do diagrama de blocos mostrado na Fig. 4.3, pode-se notar que o sistema de controle do UPQC, apesar de proporcionar ao conversor série a capacidade de compensar variações momentâneas de amplitude das tensões do sistema, não contém o algoritmo para regular as tensões da carga, que é apresentado no sistema de controle do DVR (Fig. 3.12). No sistema de controle do UPQC, as tensões do sistema (V_{Sa} , V_{Sb} , V_{Sc}) e os sinais de controle p_{lla} , p_{llb} , p_{llc} apresentam as suas amplitudes normalizadas. Desse modo, quando ocorre uma variação momentânea de amplitude das tensões do sistema, há uma diferença de magnitude entre os sinais p_{lla} , p_{llb} , p_{llc} e as tensões V_{Sa} , V_{Sb} , V_{Sc} . Esta diferença resulta na produção de tensões pelo conversor série de modo a manter as tensões da carga (V_{La} , V_{Lb} , V_{Lc}) reguladas no valor em que os sinais p_{lla} , p_{llb} , p_{llc} se encontram normalizados.

O algoritmo de amortecimento (Fig. 4.4) se faz necessário devido a possíveis ressonâncias envolvendo os circuitos passivos dos conversores de potência com a impedância de curto-circuito do sistema (L_S) [14] [46] [78]. As tensões de amortecimento geradas por este algoritmo (V_{Sha} , V_{Shb} , V_{Shc}) podem ser entendidas como tensões em contra-fase às componentes harmônicas das correntes do sistema. Em outras palavras, o conversor série atua como uma resistência para possíveis componentes harmônicas contidas nas correntes do sistema.

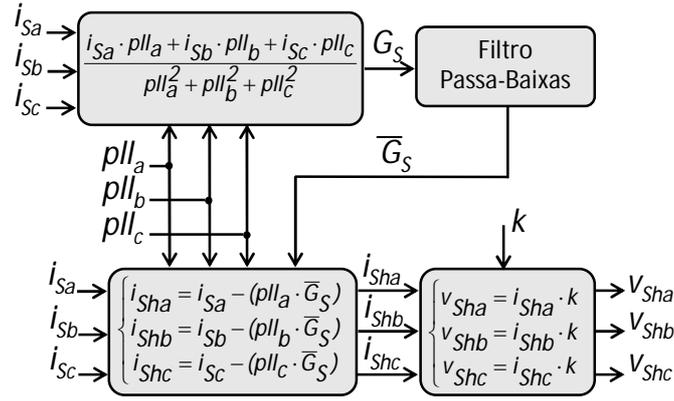


Fig. 4.4 Diagrama de blocos do algoritmo de amortecimento com uma estrutura simplificada.

Os sinais de controle i_{Sha} , i_{Shb} , i_{Shc} correspondem às componentes harmônicas das correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}). Como é esperado que o conversor paralelo compense os harmônicos e desequilíbrios presentes nas correntes da carga, as componentes harmônicas que possam aparecer nas correntes do sistema surgem devido à ressonância existente entre a impedância do sistema e o circuito de potência do UPQC. As tensões harmônicas (v_{Sha} , v_{Shb} , v_{Shc}) são calculadas por meio do produto entre i_{Sha} , i_{Shb} , i_{Shc} por um ganho k . Este ganho pode ser considerado como a resistência deste algoritmo de amortecimento. Em [9] [10] são apresentadas alternativas para a determinação do ganho k . É importante comentar que este ganho faz com que o conversor série atue como uma resistência harmônica entre o sistema e a carga, provendo assim estabilidade ao sistema [12] [14] [46] [78].

O algoritmo de amortecimento, ilustrado na Fig.4.4, apresenta uma estrutura simplificada em relação ao algoritmo apresentado em [46], que foi implementado a partir do sistema de coordenadas a - b - c . Na estrutura original deste algoritmo as componentes harmônicas eram determinadas de forma direta, a partir das componentes oscilantes das potências real e imaginária produzidas pelas tensões e correntes do sistema. No algoritmo simplificado as componentes harmônicas das correntes do sistema são determinadas pela diferença entre as correntes do sistema e da sua componente fundamental de seqüência positiva. Como o conversor paralelo atua na filtragem das componentes harmônicas contidas nas correntes da carga e na correção do fator de potência, é esperado que as correntes do sistema correspondam somente à componente fundamental da carga que está em fase com a componente fundamental de seqüência positiva das tensões do sistema. Logo, qualquer componente adicional contida nas correntes do sistema corresponde, obrigatoriamente, às parcelas harmônicas procedentes da ressonância entre os filtros passivos com a impedância do sistema. Este

algoritmo de amortecimento com a sua estrutura simplificada consiste em uma das contribuições originais deste trabalho.

O algoritmo para determinar as correntes de referência, cujo diagrama de blocos é apresentado na Fig. 4.5, tem estrutura similar ao algoritmo “Correntes Senoidais de Fryze”, que está ilustrado na Fig. 2.21 do Capítulo 2. Este algoritmo tem como entradas as correntes da carga (i_{La} , i_{Lb} , i_{Lc}), os sinais determinados pelo circuito de sincronismo (pll_a , pll_b , pll_c) e a tensão do lado CC (V_{CC}). Neste algoritmo, o sinal \bar{G} corresponde à amplitude da componente fundamental das correntes da carga, que estão em fase com a componente fundamental de seqüência positiva das tensões do sistema. O sinal G_{loss} equivale à demanda de energia que o conversor paralelo necessita para suprir as perdas devido ao chaveamento dos conversores, além das perdas nos transformadores e filtros passivos.

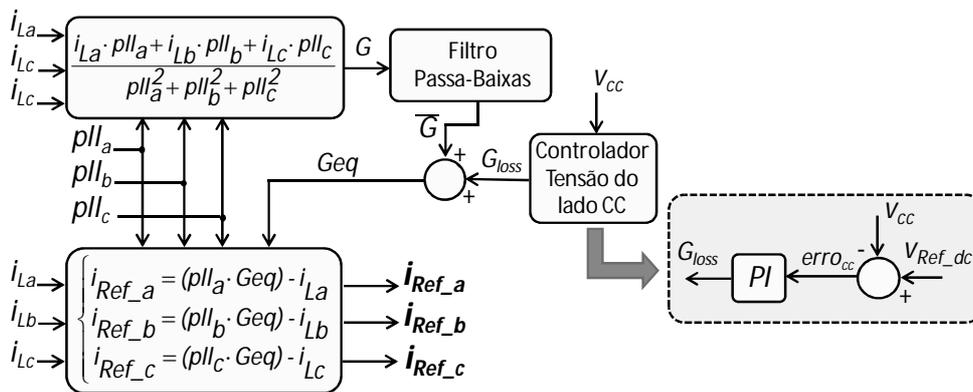


Fig. 4.5 Algoritmo para determinar as correntes de referência e para regulação da tensão do lado CC – topologia UPQC I.

Em seguida são mostrados os resultados de simulação obtidos com o UPQC atuando em um sistema composto por tensões e correntes distorcidas e desequilibradas, com fator de potência não compensado, além de variações momentâneas de amplitude das tensões do sistema (subtensões e sobretensões). O esquema elétrico do UPQC está ilustrado na Fig. 4.2.

A carga equivale a duas pontes retificadoras trifásicas de 6 pulsos, além de uma ponte retificadora monofásica conectada entre as fases $a - b$ do sistema. Na maior parte do tempo em que ocorre a simulação, a carga é composta somente pelas duas pontes retificadoras trifásicas de 6 pulsos. A Fig. 4.6 mostra o esquema elétrico das cargas implementadas em simulação.

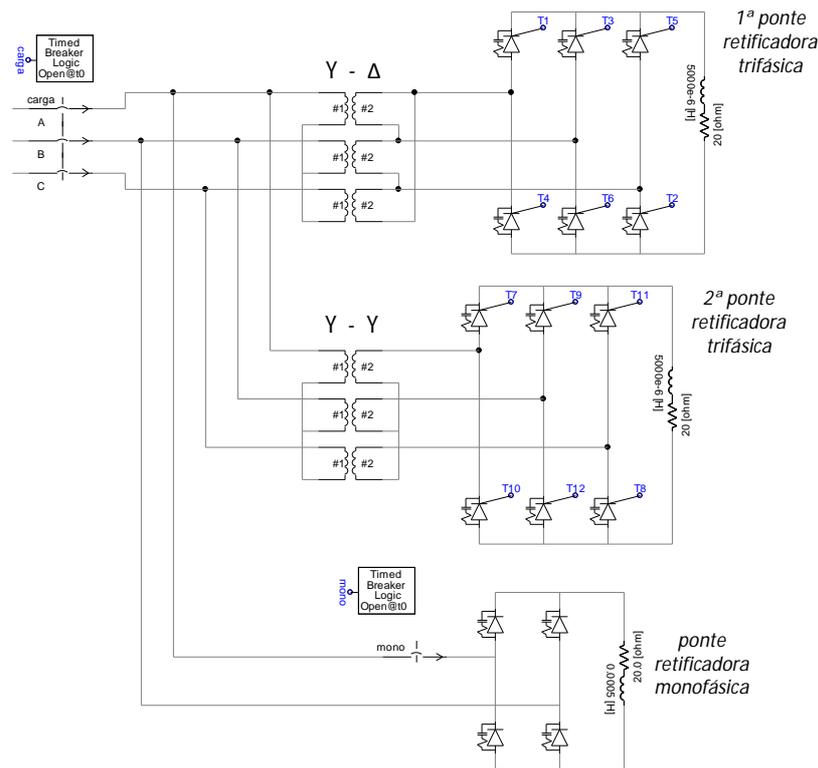


Fig. 4.6 Esquema elétrico das cargas implementadas em simulação, que são compostas por duas pontes retificadoras trifásicas de 6 pulsos e uma ponte retificadora monofásica.

A Fig. 4.7 mostra as correntes da carga no transitório em que a primeira ponte retificadora trifásica de 6 pulsos é conectada ao sistema, o que ocorre em $t = 0,35$ s. Com esta carga conectada no sistema, as correntes da carga apresentam um THD de 24,0%.

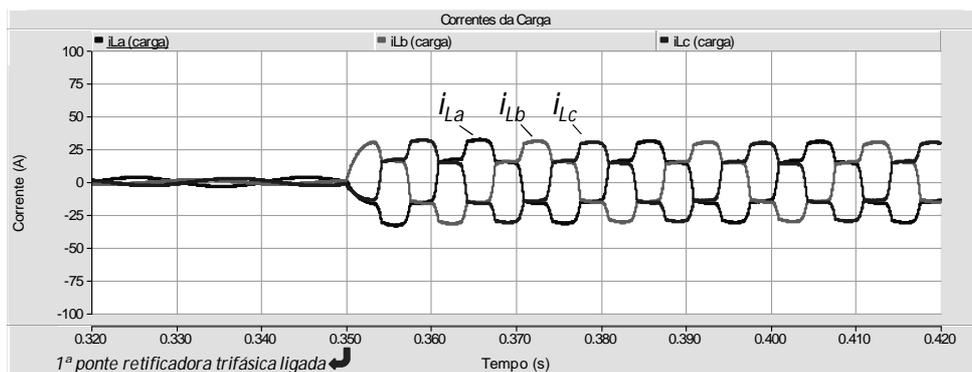


Fig. 4.7 Correntes da carga no transitório em que a primeira ponte retificadora trifásica de 6 pulsos é conectada ao sistema.

A seguir é ilustrado na Fig. 4.8 o transitório em que a segunda ponte retificadora trifásica de 6 pulsos é conectada ao sistema, o que ocorre em $t = 0,55$ s. Com a conexão desta segunda ponte retificadora, as correntes consumidas pelas duas pontes retificadoras equivale às correntes consumidas por um conversor de 12 pulsos. Com isso, o THD das correntes da carga é reduzido de 24% para 8,9%.

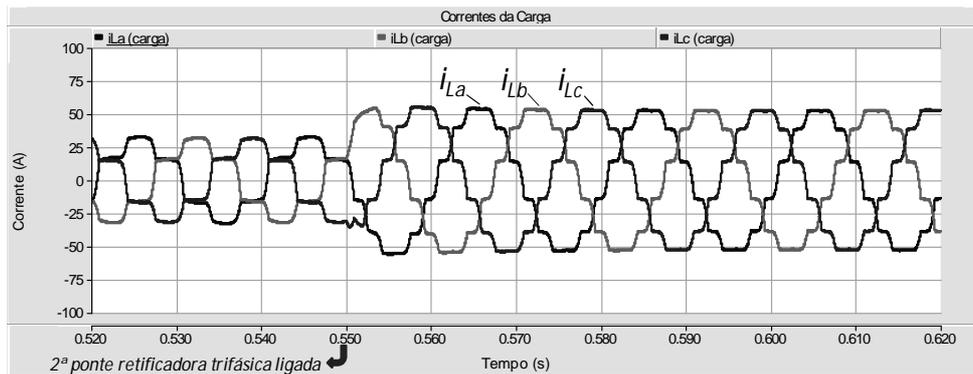


Fig. 4.8 Correntes da carga no transitório em que a segunda ponte retificadora trifásica de 6 pulsos é conectada ao sistema.

Na seqüência são mostradas na Fig. 4.9 as correntes da carga durante o período em que a ponte retificadora monofásica é conectada ao sistema. Neste período ($0,85\text{ s} < t < 0,95\text{ s}$) as correntes da carga possuem índices de distorção diferentes, com a corrente i_{La} contendo THD de 6,5%, i_{Lb} com THD de 6,2% e, i_{Lc} com THD de 8,9%.

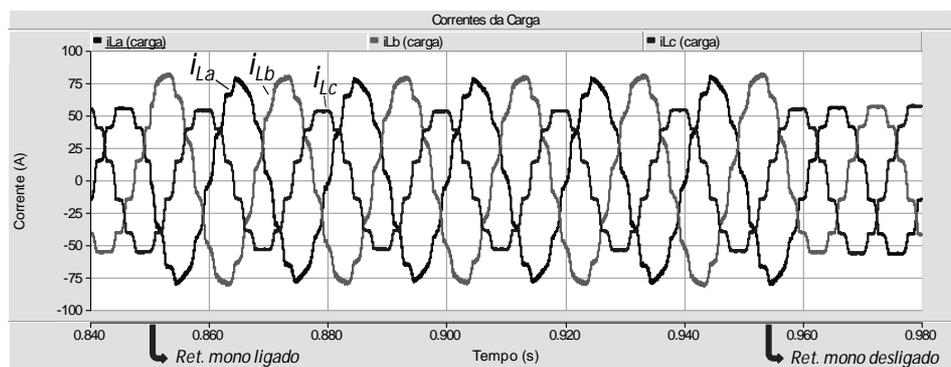


Fig. 4.9 Correntes da carga no intervalo de tempo em que o retificador monofásico está conectado ao sistema.

A modelagem das tensões do sistema é feita por meio da associação em série de fontes de tensão. A Fig. 4.10 mostra o esquema elétrico com as fontes de tensão e as resistências utilizadas para provocar distúrbios nas tensões do sistema. Inicialmente as tensões do sistema não apresentam qualquer distúrbio. Ao longo da simulação são inseridas fontes de tensão para desequilibrar e distorcer as tensões do sistema. Por fim, durante o intervalo de tempo entre $1,3\text{ s} < t < 1,4\text{ s}$, são inseridas resistências em série ao sistema de modo que as tensões do sistema, desequilibradas e distorcidas, também apresentem uma subtensão momentânea. Ao término deste intervalo as tensões do sistema voltam a estar reguladas, contudo, permanecem desequilibradas e distorcidas até ao final da simulação.

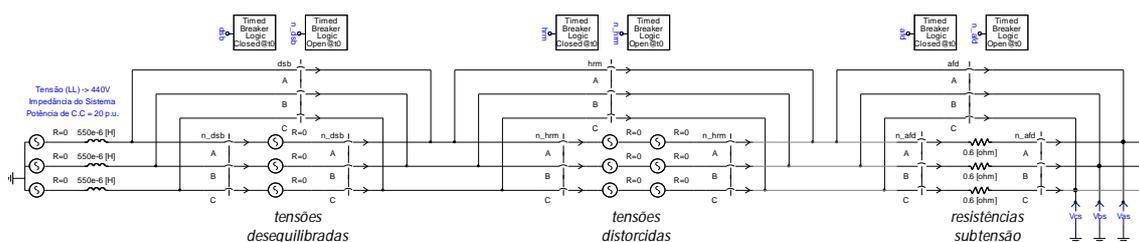


Fig. 4.10 Esquema elétrico com as fontes de tensão e as resistências utilizadas para provocar distúrbios nas tensões do sistema.

A Fig. 4.11 mostra o transitório em que as fontes de tensão, representadas na Fig. 4.10 por “tensões desequilibradas” são inseridas ao sistema, o que ocorre em $t = 1,02$ s. Após este transitório, as tensões do sistema apresentam um desequilíbrio de 5% (seqüência negativa).

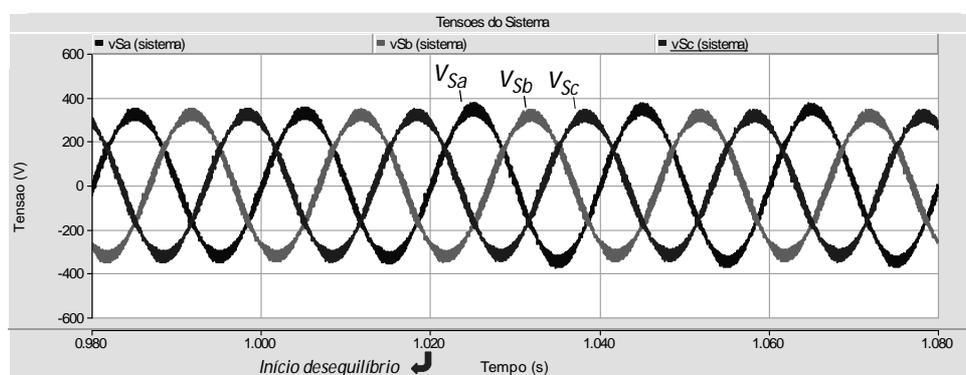


Fig. 4.11 Transitório em que as tensões do sistema apresentam desequilíbrios.

Em seguida é ilustrado na Fig. 4.12 o transitório em que as fontes de tensão representadas na Fig. 4.10 por “tensões distorcidas” são inseridas ao sistema. A partir deste transitório, que ocorre em $t = 1,12$ s, as tensões do sistema apresentam desequilíbrios e com índices de distorção diferentes por fase, onde a tensão V_{Sa} contém THD de 10,6%, V_{Sb} com THD de 11,4% e V_{Sc} com THD de 11,4%.

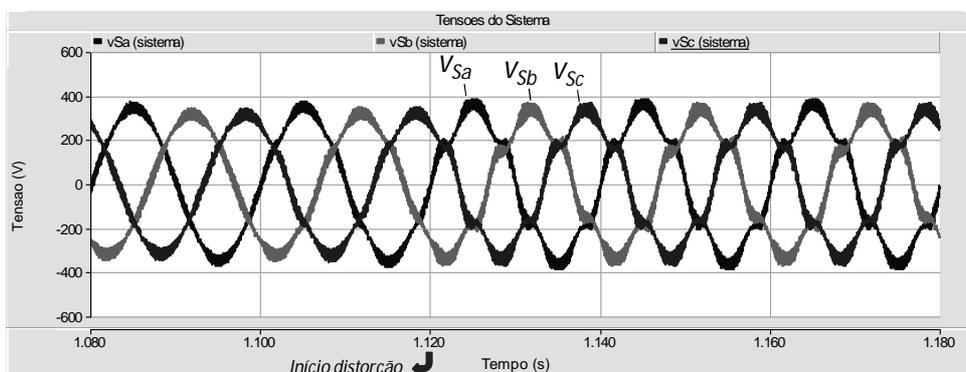


Fig. 4.12 Transitório em que as tensões do sistema apresentam distorções e desequilíbrios.

Na Fig. 4.13 é exibido o intervalo de tempo ($1,3 \text{ s} < t < 1,4 \text{ s}$) em que as tensões do sistema apresentam desequilíbrios, distorções e uma subtensão momentânea de 15%. Neste período a tensão v_{Sa} contém THD de 12,0%, v_{Sb} com THD de 12,9% e v_{Sc} com THD de 12,9%. Ao término deste intervalo de tempo, as tensões do sistema permanecem distorcidas e desequilibradas até o término da simulação.

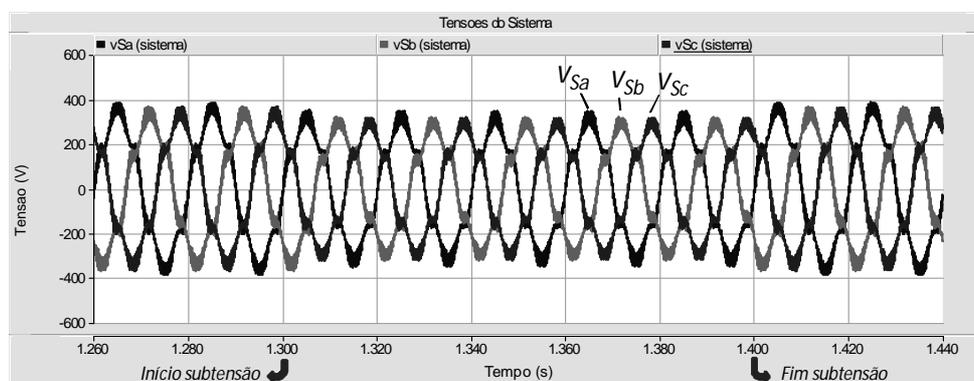


Fig. 4.13 Intervalo de tempo em que as tensões do sistema apresentam distorções, desequilíbrios e uma subtensão momentânea.

Na sequência são apresentados os resultados de simulação obtidos com a topologia UPQC I em operação, além da descrição dos procedimentos de inicialização do UPQC. O processo de entrada em operação do UPQC é feito de modo que os disjuntores utilizados na conexão do conversor série (ver Fig. 4.2), representados por CB_1 e CB_2 , encontram-se nos estados fechado e aberto, respectivamente. O disjuntor usado para conectar o conversor paralelo, representado por CB_3 , encontra-se aberto. Durante o processo de entrada em operação do UPQC os IGBTs superiores do conversor série estão fechados de modo que a corrente do sistema tenha continuidade.

Em $t = 0,1 \text{ s}$ o disjuntor CB_3 muda do estado aberto para fechado. Quando isto ocorre, o capacitor do lado CC do conversor paralelo é parcialmente carregado pelos diodos em anti-paralelo com os IGBTs do conversor paralelo. Em $t = 0,18 \text{ s}$ o disjuntor CB_2 muda do estado aberto para fechado e, em $t = 0,2 \text{ s}$ o disjuntor CB_1 muda do estado fechado para aberto. A partir do instante em que o disjuntor CB_1 muda de estado, a continuidade da corrente consumida pela carga é provida pelos IGBTs superiores do conversor série. Em seguida os IGBTs dos conversores paralelo e série entram em operação, concluindo assim o processo de entrada em operação do UPQC.

A Fig. 4.14 ilustra as correntes da carga (i_{La} , i_{Lb} , i_{Lc}) e as do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que a primeira ponte retificadora trifásica é conectada ao sistema, o que ocorre em $t = 0,35 \text{ s}$. Após a primeira carga ser conectada, as correntes do sistema,

compensadas pelo conversor paralelo, apresentam resposta em regime permanente em $t = 0,48$ s, com um THD reduzido de 24,0% de 2,0%.

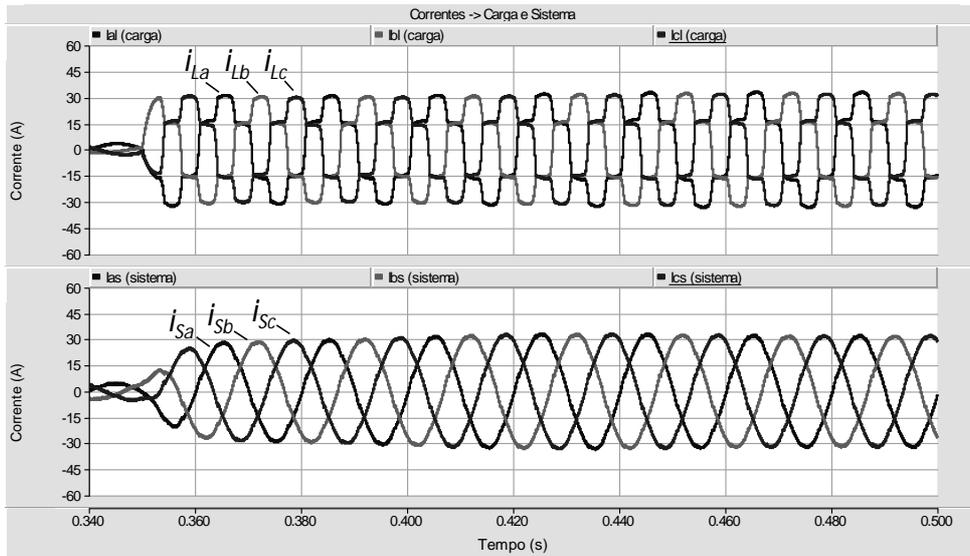


Fig. 4.14 Correntes da carga e do sistema no transitório em que a primeira ponte retificadora de 6 pulsos é conectada, com o UPQC ligado – topologia UPQC I.

Na Fig. 4.15 são mostradas as correntes da carga e as do sistema no transitório em que a segunda ponte retificadora trifásica é conectada, o que ocorre em $t = 0,55$ s. A redução do conteúdo harmônico nas correntes da carga de 24,0% para 8,9% resultou na redução do THD das correntes do sistema de 2,0% para 1,1%. A partir do transitório em que a segunda ponte é conectada, as correntes do sistema levam, aproximadamente, 100 ms para apresentar resposta em regime permanente.

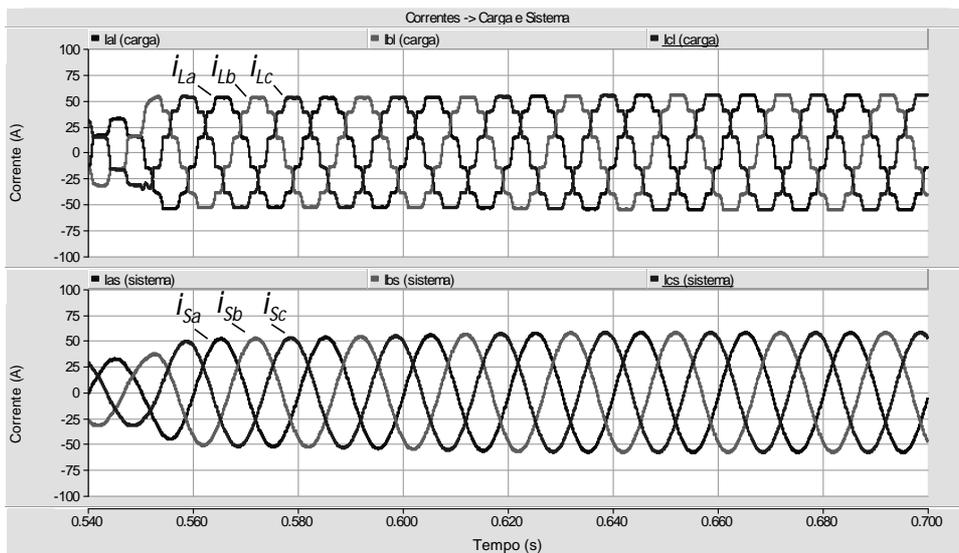


Fig. 4.15 Correntes da carga e do sistema no transitório em que a segunda ponte retificadora de 6 pulsos é conectada, com o UPQC ligado – topologia UPQC I.

A Fig. 4.16 exibe as correntes da carga e as do sistema no período em que a ponte retificadora monofásica ($0,85$ s $<$ t $<$ $0,95$ s) está conectada ao sistema. O fato das

correntes da carga estarem desequilibradas faz com que a tensão do lado CC (V_{CC}) contenha uma componente oscilante na dupla frequência do sistema. Com isso o sinal de controle Geq (ver Fig. 4.5) apresenta esta componente oscilante, assim como as correntes de referência. Por este motivo as correntes compensadas apresentam uma pequena distorção harmônica, na qual a corrente i_{Sa} contém THD de 3,0%, i_{Sb} , THD de 2,8% e, i_{Sc} , THD de 3,2%.

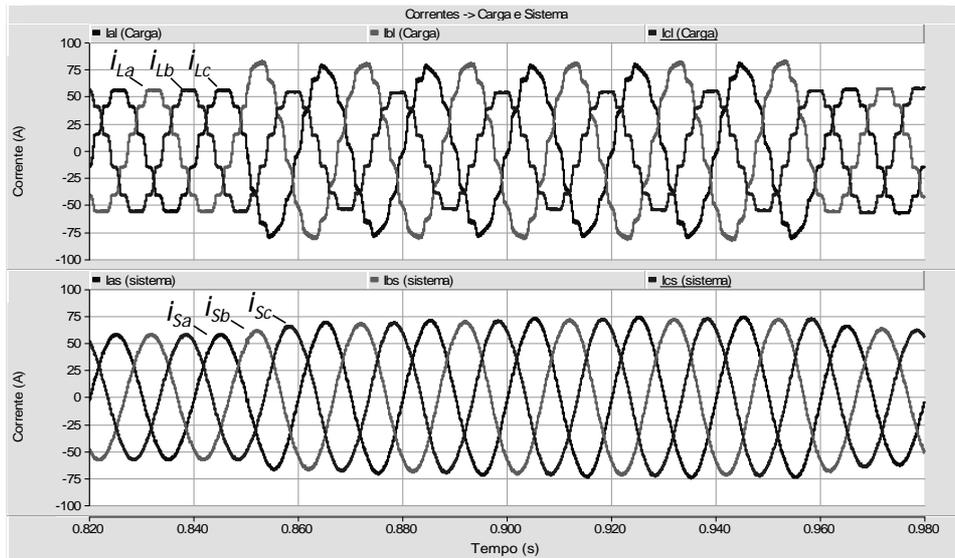


Fig. 4.16 Correntes da carga e do sistema no período em que a carga desequilibrada está conectada ao sistema, com o UPQC ligado – topologia UPQC I.

Em seguida são mostrados os resultados obtidos com o conversor série em operação. A Fig. 4.17 mostra as tensões da carga (v_{La} , v_{Lb} , v_{Lc}) e as da fonte (v_{Sa} , v_{Sb} , v_{Sc}) no transitório em que estas ficam desequilibradas, o que ocorre em $t = 1,02$ s. Com o UPQC ligado as tensões entregues à carga, após a ocorrência do transitório, permanecem com baixa distorção harmônica (THD abaixo de 2%), equilibradas e reguladas.

A Fig. 4.18 ilustra as tensões da carga e as da fonte no transitório ($t = 1,12$ s) em que estas ficam desequilibradas e com uma distorção harmônica. Estes distúrbios foram feitos inserindo fontes de tensão com distorções e desequilíbrios em série com as tensões da fonte. Nestes transitórios as tensões da carga, devido à atuação do conversor série do UPQC, mantêm-se equilibradas e com o THD de 1,4%.

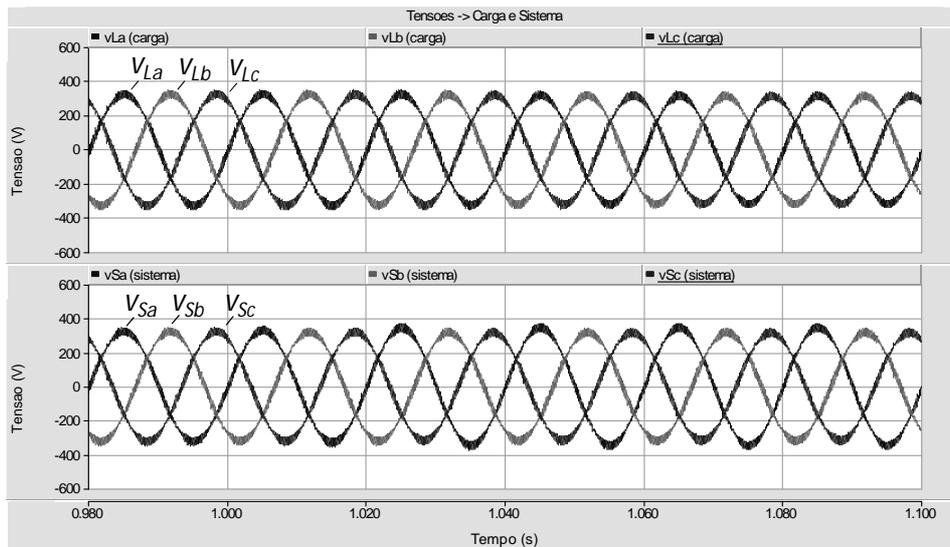


Fig. 4.17 Tensões da carga compensadas pelo UPQC e as da fonte desequilibradas – topologia UPQC I.

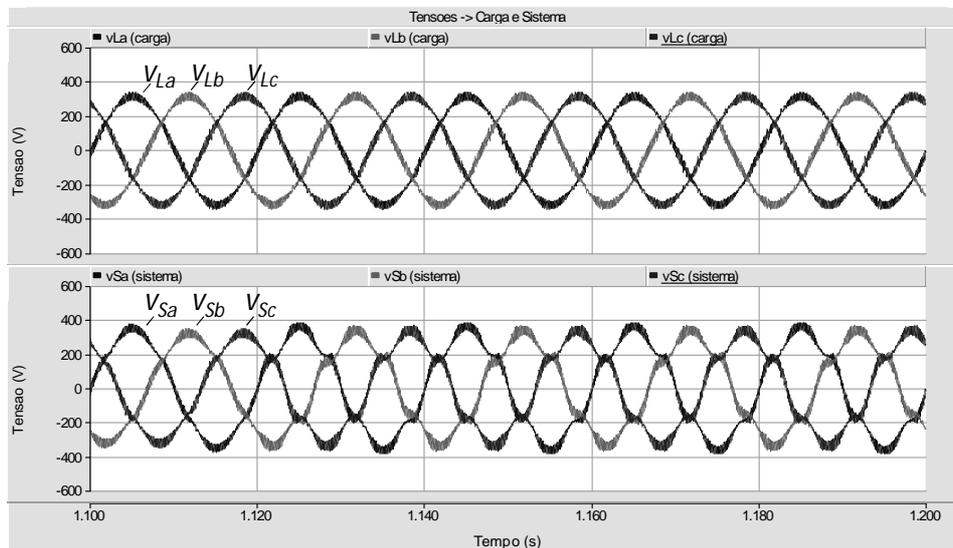


Fig. 4.18 Tensões da carga compensadas pelo UPQC e as da fonte desequilibradas e distorcidas – topologia UPQC I.

As tensões da carga e as da fonte no período ($1,3 \text{ s} < t < 1,4 \text{ s}$) em que estas têm as suas magnitudes reduzidas em mais de 15,0% são representadas na Fig. 4.19. Com isto, neste período as tensões do sistema encontram-se distorcidas, desequilibradas e com as suas magnitudes reduzidas.

Ao longo do período em que ocorre uma subtensão, as tensões da carga apresentam um pequeno desequilíbrio de 0,5%, uma subtensão de 1,5% e um conteúdo harmônico de 1,6%. Com isso verifica-se que os distúrbios presentes nas tensões da fonte são compensados, quase que na totalidade, pelo conversor série do UPQC.

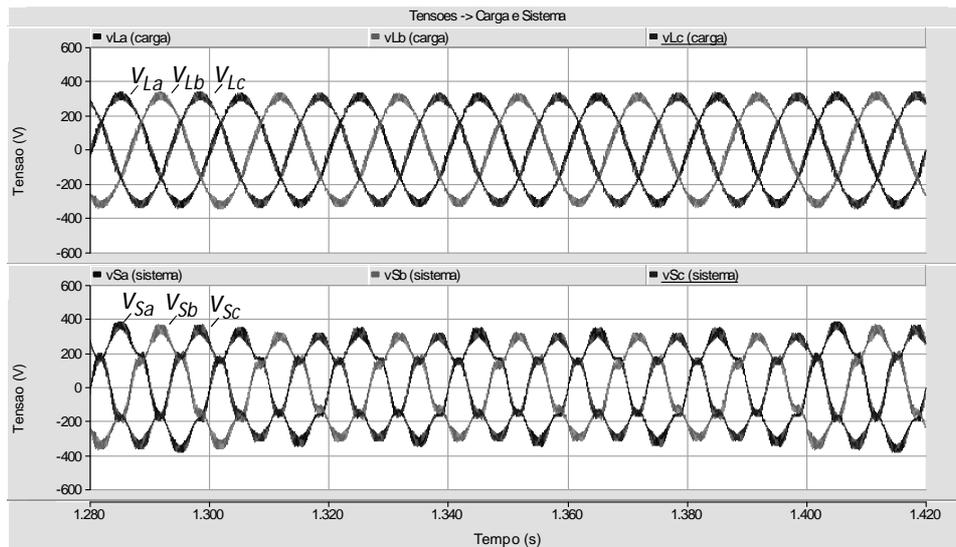


Fig. 4.19 Tensões da carga, compensadas pelo UPQC, e as da fonte desequilibradas, distorcidas e com uma subtensão momentânea – topologia UPQC I.

A Fig. 4.20 mostra a tensão da carga (v_{La}) e a corrente do sistema (i_{Sa}) com o UPQC operando em regime permanente. Este resultado de simulação mostra o UPQC compensando, de modo simultâneo, a tensão da carga (v_{La}) e a correntes do sistema (i_{Sa}). Além disso, pode-se observar que a tensão e a corrente estão em fase uma vez que o fator de potência também é compensado. O mesmo vale para as tensões e correntes na fase b e c .

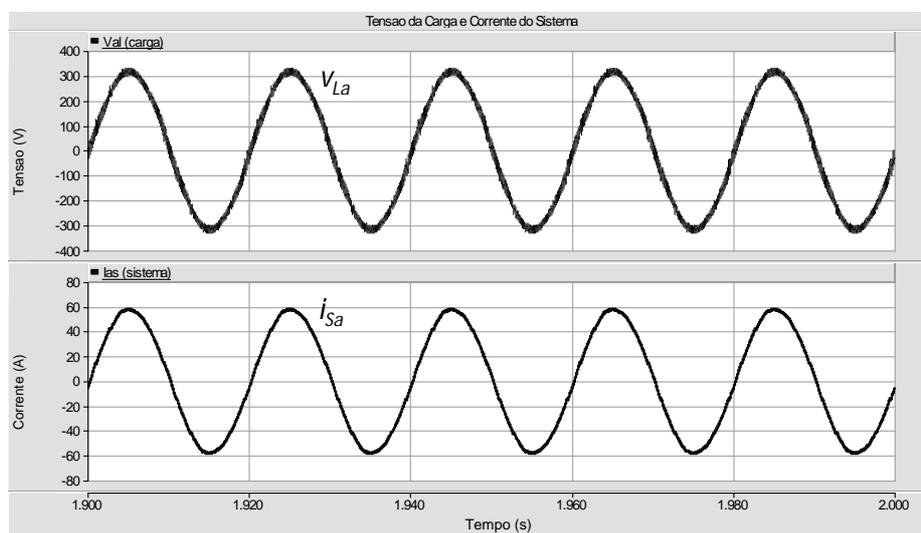


Fig. 4.20 Tensão da carga (v_{La}) e a corrente do sistema (i_{Sa}) com o UPQC operando em regime permanente – topologia UPQC I.

A Fig. 4.21 apresenta a tensão do lado CC (v_{CC}) ao longo do período em que o UPQC está ligado. As perturbações observadas na tensão v_{CC} devem-se aos eventos ocorridos ao longo da simulação. A Fig. 4.22 mostra a tensão do lado CC, com um *ripple* de 20 V (aproximadamente), no período em que a ponte retificadora monofásica está conectada

ao sistema. Este *ripple* corresponde a uma componente oscilante na dupla frequência, devido à compensação pelo conversor paralelo do desequilíbrio contido nas correntes da carga. Com a compensação deste desequilíbrio, a potência ativa oscilante consumida pela carga passa a ser fornecida pelo UPQC, provocando desse modo o *ripple* na tensão do lado CC.

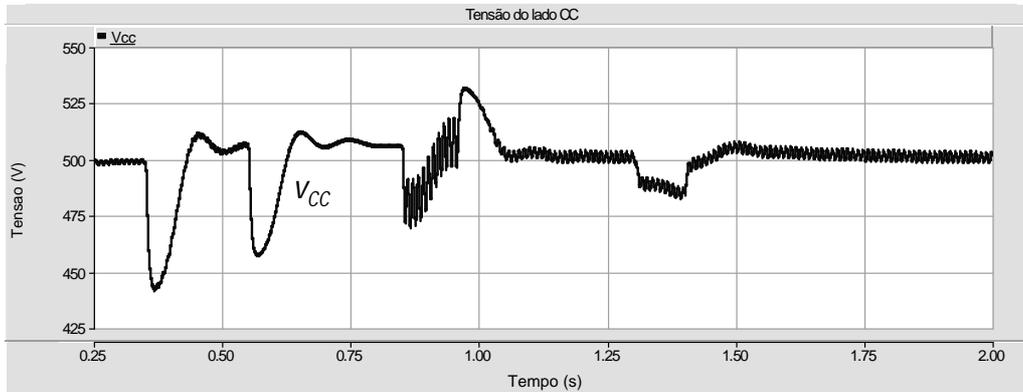


Fig. 4.21 Tensão do lado CC nos transitórios em que as cargas são conectadas ao sistema e nos transitórios relativos aos distúrbios provocados nas tensões do sistema – topologia UPQC I.

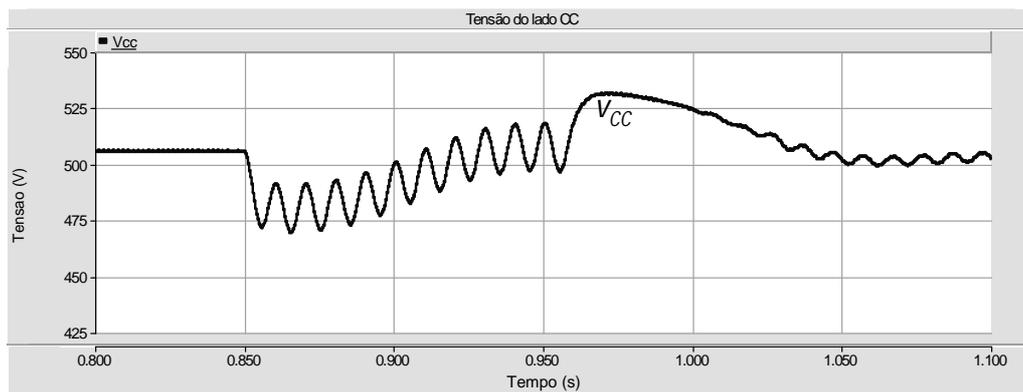


Fig. 4.22 Tensão do lado CC durante o período em que as correntes da carga estão desequilibradas – topologia UPQC I.

Após os distúrbios que ocorrem nas tensões do sistema ao longo da simulação, a tensão está regulada no valor de referência de 500 V com um *ripple* inferior a 5 V, conforme mostra a Fig. 4.23. A partir destes resultados de simulação, ficou evidenciado que a variação da amplitude do *ripple* presente nas tensões do lado CC está relacionada, diretamente, às características da corrente consumida pela carga e à tensão do sistema.

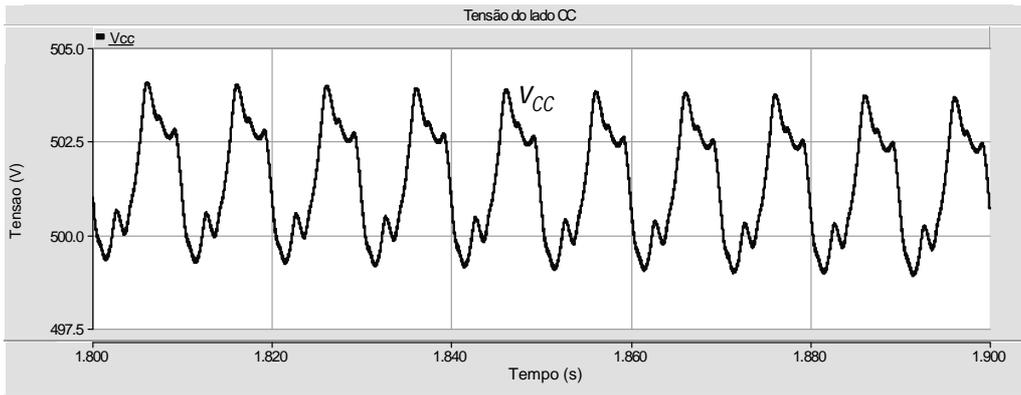


Fig. 4.23 Tensão do lado CC com o UPQC operando em regime permanente – topologia UPQC I.

4.2 UPQC Composto por Conversores de 3 Níveis (NPC)

O desempenho do UPQC composto por conversores trifásicos NPC (*Neutral-Point-Clamped*) de 3 níveis, cuja topologia é denominada neste Capítulo por UPQC II, é mostrado nesta seção. A Fig. 4.24 mostra o esquema elétrico do condicionador UPQC composto por conversores NPC de 3 níveis. A análise do desempenho é feita com base nos resultados obtidos em simulação. Com o uso destes conversores espera-se uma redução do conteúdo harmônico, com atenuação das componentes de alta frequência presentes nas tensões e correntes produzidas pelos conversores série e paralelo, respectivamente.

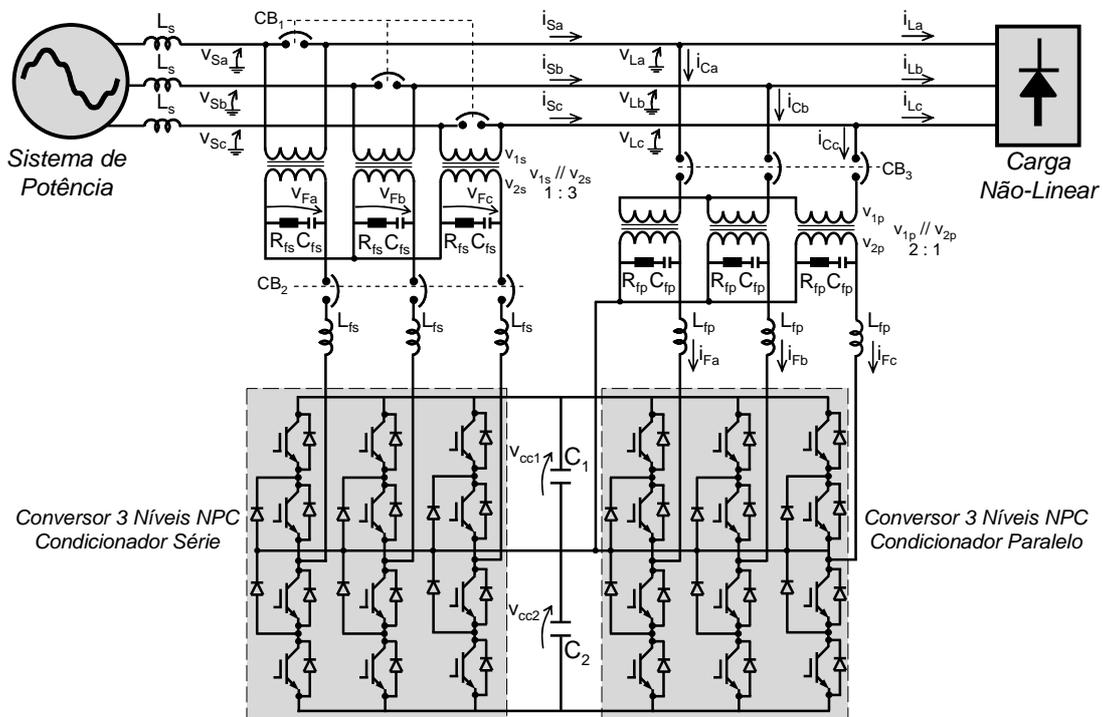


Fig. 4.24 Esquema elétrico do UPQC composto por conversores trifásicos NPC de 3 níveis, conectado ao sistema elétrico – topologia UPQC II.

Conforme exemplifica a Fig. 4.24, o circuito de potência é composto pelos conversores de potência, transformadores, filtros passivos e disjuntores. Os componentes passivos, transformadores e disjuntores são os mesmos utilizados na topologia UPQC I. Ainda com relação ao esquema elétrico mostrado na Fig. 4.24, é importante ressaltar a ligação entre o ponto médio dos conversores de potência e o lado secundário dos transformadores utilizados para a conexão do conversor paralelo com o sistema. Esta ligação se faz necessária para criar um caminho para a componente de seqüência zero das correntes produzidas pelo conversor paralelo quando as tensões do lado CC estiverem desequilibradas.

O conversor com topologia multinível foi introduzido em 1980 por Nabae *et al.* com a topologia denominada por NPC (*Neutral-Point-Clamped*) [79], com a capacidade de produzir tensões com 3 níveis ($+V_{CC}$, 0 , $-V_{CC}$). Devido às vantagens observadas nesta topologia, nos anos 90 os conceitos deste conversor foram estendidos e como consequência novas topologias, com um maior número de níveis, foram introduzidas [80] – [82].

É importante comentar que as perdas de condução nos conversores de 3 níveis são maiores em relação ao conversor de 2 níveis, devido ao maior número de IGBTs por ramo presentes no conversor de 3 níveis. Contudo, as perdas na transição são menores no conversor de 3 níveis em relação ao de 2 níveis, assumindo que ambos os conversores apresentam a mesma tensão no lado CC. Isto ocorre pelo fato da tensão sobre os IGBTs do conversor de 3 níveis corresponder à metade da tensão sobre os IGBTs dos conversores de 2 níveis. Com isso as perdas por IGBT, devido ao chaveamento, são menores no conversor de 3 níveis em relação ao de 2 níveis. Na literatura há trabalhos onde é feita uma comparação entre os conversores de 2 níveis e de 3 níveis (NPC) para aplicações em baixa tensão. Estas comparações apontam para uma menor perda dos conversores de 3 níveis para frequências de chaveamento acima dos 5 kHz [83] [84].

Um aspecto negativo relativo do conversor com maior número de níveis consiste na maior complexidade no controle de disparo/bloqueio dos semicondutores, com o possível surgimento de desequilíbrios entre as tensões nos capacitores do lado CC. Uma alternativa para minimizar este problema reside no uso da modulação vetorial, onde, basicamente, a escolha dos vetores é feita com base na tensão CA a ser produzida pelo conversor, e pela diferença de tensão dos capacitores do lado CC [85] – [89].

Na literatura podem ser encontradas estruturas alternativas para produzir tensões com 3 níveis, como por exemplo, conversores compostos por capacitores com tensões flutuantes (*flying capacitors*) [90] – [94], e conversores em “ponte-completa” conectados em cascata (*cascaded converters*) [95] – [100]. Com relação à topologia *flying capacitors*, o problema reside na regulação dos capacitores com tensão flutuante, o que resulta na implementação de algoritmos que demandam um esforço computacional maior, em relação aos utilizados para o comando dos conversores NPC. Por outro lado, na topologia *cascaded converters* os problemas residem na regulação das tensões do lado CC, além do fato dos conversores terem de ser isolados entre si, de modo a evitar curto-circuitos quando estiverem em operação. Em razão destes motivos, neste trabalho foi escolhida a topologia NPC para a implementação em simulação do UPQC com conversores de 3 níveis.

Em seguida são apresentados os algoritmos de controle do UPQC adaptados para o uso de conversores NPC de 3 níveis. A Fig. 4.25 mostra o diagrama de blocos do sistema de controle. A estrutura deste sistema é similar à apresentada na Fig. 4.3. A diferença consiste no aumento do número de medições, uma vez que as tensões sobre os capacitores do lado CC do conversor são utilizadas na determinação das correntes de referência.

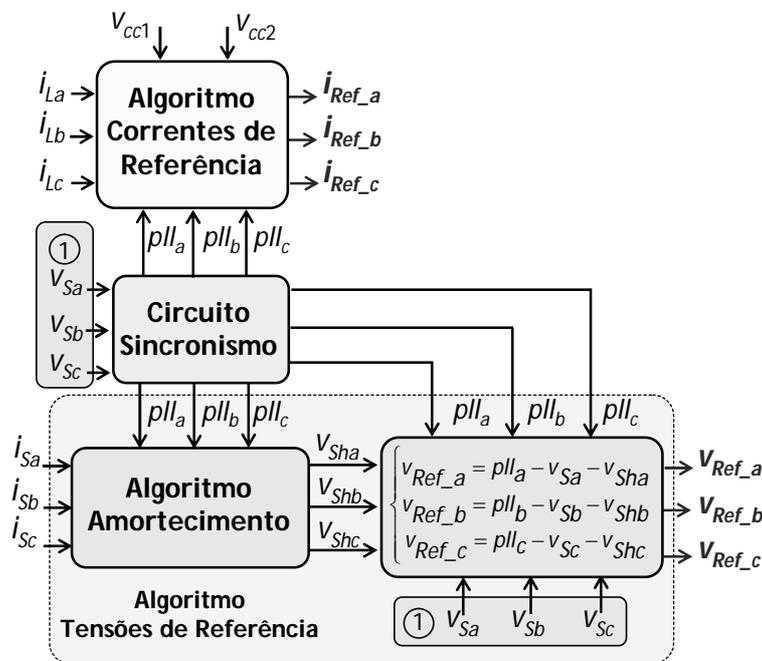


Fig. 4.25 Diagrama de blocos dos algoritmos de controle do UPQC composto por conversores trifásicos NPC de 3 níveis – topologia UPQC II.

A diferença deste sistema de controle, em relação ao implementado para a topologia UPQC I, está no algoritmo para determinar as correntes de referência e no controlador para regular as tensões do lado CC. O algoritmo para determinar as tensões de referência é o mesmo apresentado na seção 4.1. As alterações feitas no algoritmo para determinar as correntes de referência e no controlador das tensões do lado CC constituem em contribuições originais deste trabalho.

O algoritmo de controle que determina as correntes de referência (Fig. 4.26) a serem produzidas pelo conversor paralelo apresenta como entradas as correntes da carga (i_{La} , i_{Lb} , i_{Lc}), os sinais determinados pelo circuito de sincronismo (pll_a , pll_b , pll_c), e as tensões do lado CC (v_{cc1} , v_{cc2}). Esse algoritmo tem uma estrutura idêntica à utilizado no sistema de controle do filtro ativo paralelo para sistemas trifásicos a 4 fios (seção 2.4 no Capítulo 2), ilustrado na Fig. 2.33.

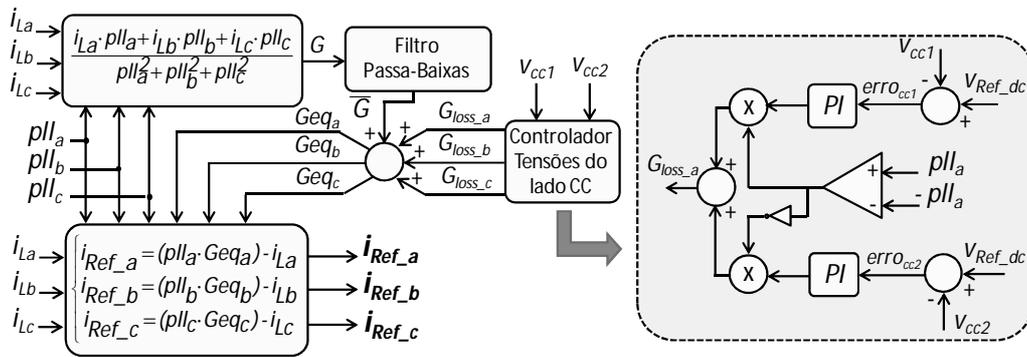


Fig. 4.26 Algoritmo de controle para determinar as correntes de referência, adaptado para o conversor NPC de 3 níveis – topologia UPQC II.

Os sinais de controle Geq_a , Geq_b , Geq_c são obtidos a partir da componente média da condutância de controle (\bar{G}) em conjunto com os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} , que são produzidos pelo algoritmo proposto para regular as tensões do lado CC.

$$\begin{cases} Geq_a = \bar{G} + G_{loss_a} \\ Geq_b = \bar{G} + G_{loss_b} \\ Geq_c = \bar{G} + G_{loss_c} \end{cases} \quad (4.1)$$

O algoritmo de controle que regula as tensões do lado CC está representado na Fig. 4.26 pelo bloco de controle “Controlador Tensões do lado CC”. Este algoritmo é composto por 3 controladores, um para cada fase. A Fig. 4.26 apresenta o controlador para determinar o sinal G_{loss_a} . Este controlador faz com que o conversor paralelo consuma energia do sistema para suprir as perdas relativas ao chaveamento dos conversores, além das perdas existentes nos componentes passivos e nos transformadores.

Os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} atuam sobre o erro da tensão do capacitor superior (V_{CC1}) quando as tensões do sistema estão no semi-ciclo positivo, e atuam sobre o erro do capacitor inferior (V_{CC2}) quando as tensões do sistema estão no semi-ciclo negativo. Desse modo, quando as tensões do lado CC estão equilibradas, os sinais $erro_{CC1}$, $erro_{CC2}$ apresentam os mesmos valores e, como consequência, os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} são iguais nos semi-ciclos positivo e negativo. Contudo, quando há um distúrbio no sistema que provoque um desequilíbrio nas tensões dos capacitores do lado CC, os sinais $erro_{CC1}$, $erro_{CC2}$ apresentam valores diferentes, o que resulta na geração dos sinais G_{loss_a} , G_{loss_b} , G_{loss_c} com valores diferentes nos semiciclos positivo e negativo. O fato destes sinais serem diferentes nos semiciclos positivo e negativo resulta na produção de correntes com uma componente contínua. A produção destas correntes com componente contínua, que fluem pela ligação entre o lado secundário dos transformadores do conversor paralelo com o ponto médio dos conversores, tem por objetivo regular novamente a tensão do lado CC. Na literatura são encontradas propostas alternativas para regular e equilibrar as tensões do lado CC, contudo a alternativa aqui apresentada, que corresponde a uma das contribuições originais deste trabalho, tem vantagens por apresentar uma estrutura simples, além de poder ser utilizada com qualquer técnica PWM de chaveamento.

Em seguida são apresentados resultados de simulação. Os parâmetros desta simulação, incluindo o período de entrada em operação do UPQC, a composição das cargas, e os distúrbios nas tensões do sistema provocados ao longo da simulação, são idênticos aos mostrados nos resultados de simulação da seção 4.1.

A Fig. 4.27 mostra as correntes da carga (i_{La} , i_{Lb} , i_{Lc}) e as do sistema (i_{Sa} , i_{Sb} , i_{Sc}) durante o transitório em que a primeira ponte retificadora de 6 pulsos é conectada, o que ocorre em $t = 0,35$ s. As correntes do sistema apresentam uma variação na amplitude devido à variação ocorrida nas tensões do lado CC no transitório em que a primeira carga é conectada. Em $t = 0,45$ s as correntes do sistema encontram-se em regime permanente. Neste período o THD das correntes do sistema é reduzido de 24,0% para 1,4%.

A Fig. 4.28 mostra as correntes do sistema e da carga durante o período em que as correntes da carga estão distorcidas e desequilibradas. Conforme descrito na seção 4.1 e exemplificado na Fig. 4.9, o desequilíbrio na corrente se deve à conexão de um retificador ligado entre as fases a - b do sistema no período entre $0,85$ s $< t < 0,95$ s. Assim como ocorreu na simulação referente à topologia UPQC I, no período em que

este retificador monofásico está conectado, as correntes compensadas apresentam uma distorção harmônica de 2,5% devido à componente oscilante na dupla frequência presente nas tensões do lado CC, que é ilustrada nos resultados de simulação das tensões do lado CC. Com o UPQC em regime permanente, o THD nas correntes do sistema é igual a 1,0%.

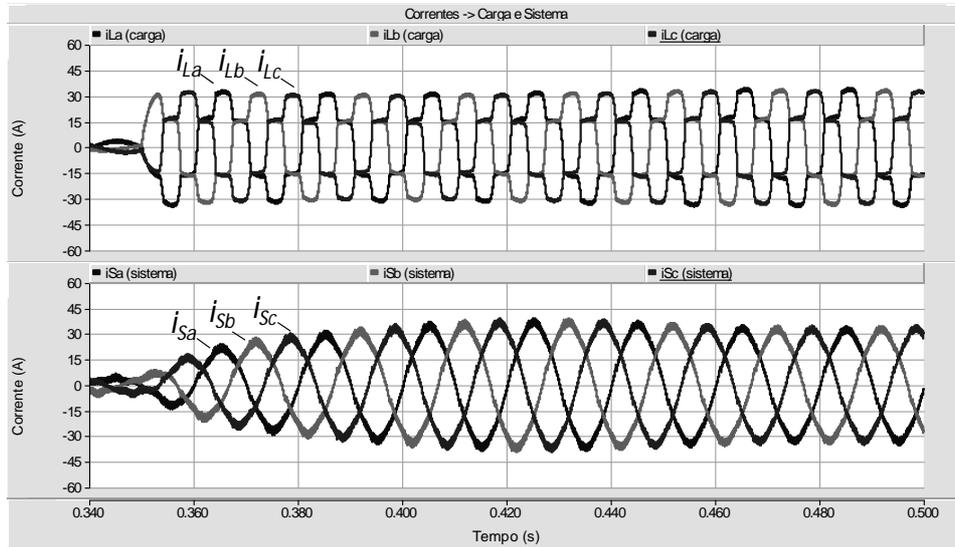


Fig. 4.27 Correntes da carga e do sistema, no transitório em que a primeira ponte retificadora de 6 pulsos é conectada, com o UPQC ligado – topologia UPQC II.

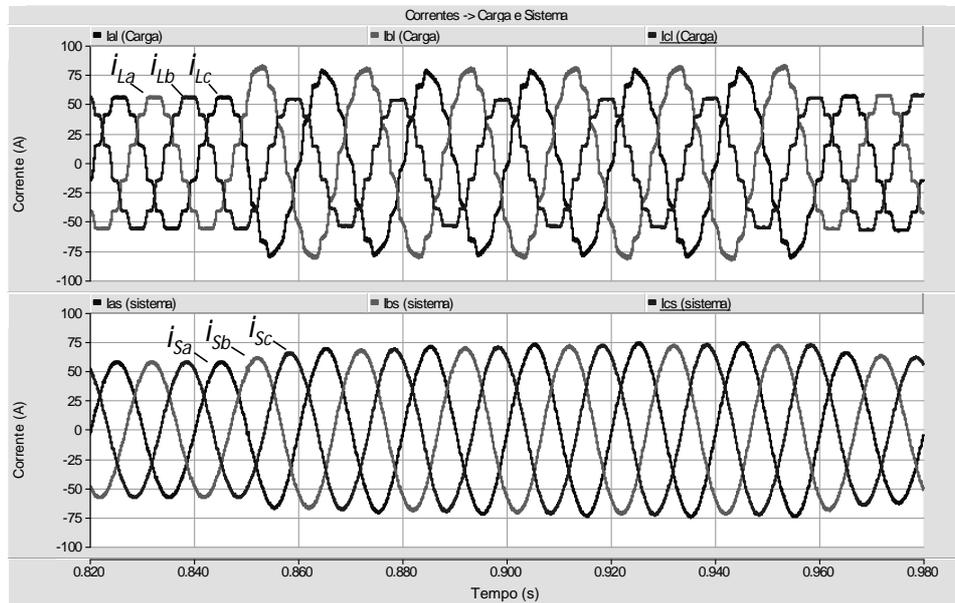


Fig. 4.28 Correntes da carga e do sistema, durante o período em que as correntes da carga estão distorcidas e desequilibradas, com o UPQC ligado – topologia UPQC II.

As tensões do sistema e da carga são representadas nas Fig. 4.29 e Fig. 4.30. Inicialmente, as tensões do sistema encontram-se reguladas, equilibradas e sem distorções. Em $t = 1,02$ é introduzido um desequilíbrio (sequencia negativa) de 5%. Em $t = 1,12$ s são introduzidas tensões com conteúdo harmônico, onde a tensão V_{Sa}

contem THD de 10,6%, v_{Sb} com THD de 11,4%, e v_{Sc} com THD de 11,4%. Neste período as tensões compensadas pelo conversor série apresentam um THD de 1,1%, com um desequilíbrio de 0,5%. A Fig. 4.30 mostra as tensões do sistema e da carga durante o período em que ocorre uma subtensão nas tensões do sistema. Neste período, as tensões do sistema, além de estarem distorcidas e desequilibradas, têm uma subtensão de 15,0%. As tensões da carga permanecem com THD de 1,1%, desequilíbrio de 0,5% e subtensão de 0,5%.

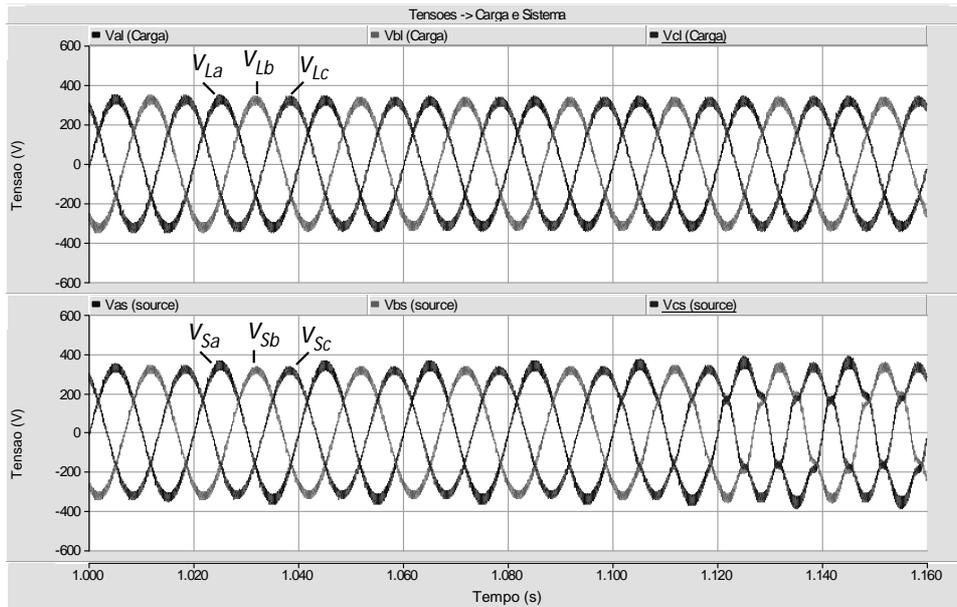


Fig. 4.29 Correntes da carga e do sistema, durante o período em que as correntes da carga estão distorcidas e desequilibradas, com o UPQC ligado – topologia UPQC II.

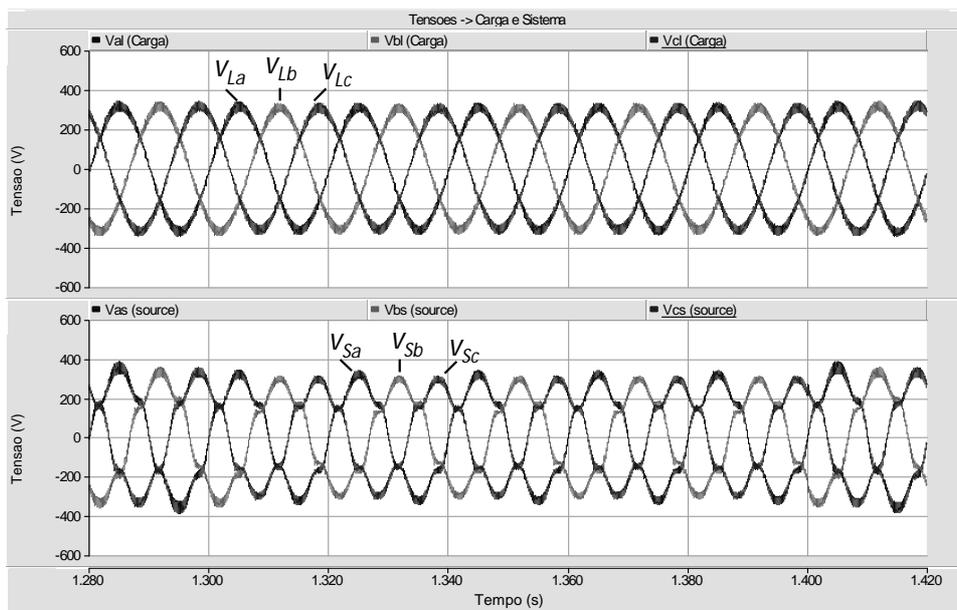


Fig. 4.30 Correntes da carga e do sistema, durante o período em que as correntes da carga estão distorcidas e desequilibradas, com o UPQC ligado – topologia UPQC II.

Os resultados de simulação das tensões do lado CC são apresentados a partir da Fig. 4.31 até a Fig. 4.34. A Fig. 4.31 mostra as tensões do lado CC durante todo o período em que a simulação ocorre. A Fig. 4.32 representa as tensões do lado CC nos transitórios em que as duas pontes retificadoras de 6 pulsos são conectadas e durante o período em que a carga desequilibrada está conectada ao sistema.

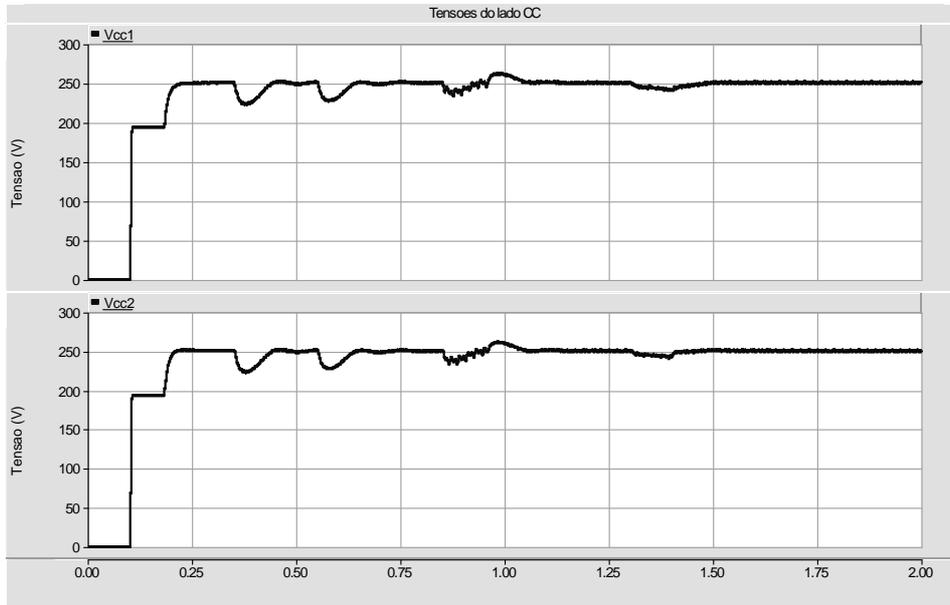


Fig. 4.31 Tensões do lado CC nos transitórios em que as cargas são conectadas ao sistema e nos transitórios relativos aos distúrbios provocados nas tensões do sistema – topologia UPQC II.

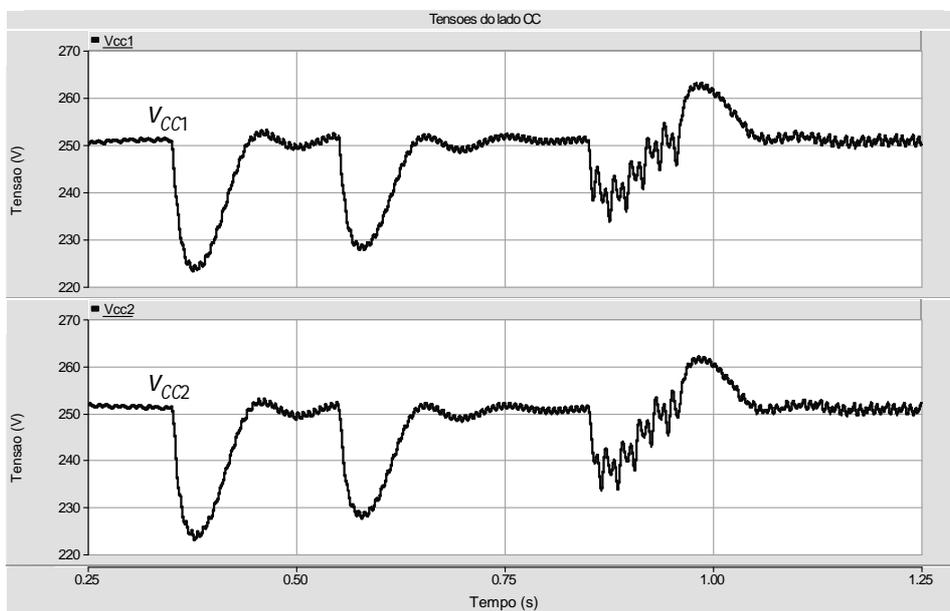


Fig. 4.32 Tensões do lado CC nos transitórios em que as duas pontes retificadoras de 6 Pulsos são conectadas e durante o período em que a carga desequilibrada está conectada ao sistema – topologia UPQC II.

Pode ser observado que antes da primeira ponte retificadora ser conectada, as tensões do lado CC já se encontram equilibradas e reguladas no valor de referência de 250 V. A partir do instante em que a carga monofásica é conectada, em $t = 0,85$ s, as tensões do lado CC passam a apresentar uma componente oscilante na dupla frequência do sistema, acrescido do *ripple* já presente. No instante em que a carga monofásica é removida, em $t = 0,95$ s, há um pequeno *overshoot* nas tensões do lado CC (menos de 10% em relação ao valor da tensão de referência), as quais voltam a apresentar resposta em regime permanente em $t = 1,1$ s.

A Fig. 4.33 mostra as tensões do lado CC durante o transitório em que as tensões do sistema apresentam uma subtensão momentânea. No instante em que este distúrbio ocorre, em $t = 1,3$ s, as tensões do lado CC têm um decaimento de 7,5 V em relação ao valor de referência. No instante em que as tensões do sistema voltam a ficar reguladas, $t = 1,4$ s, as tensões do lado CC elevam-se para o valor de referência e apresentam resposta em regime a partir de $t = 1,5$ s.

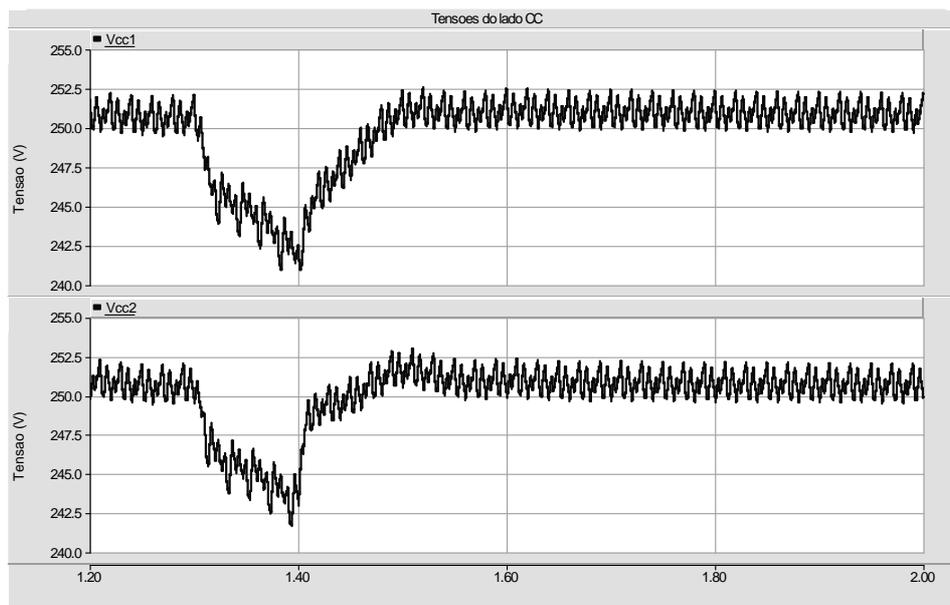


Fig. 4.33 Tensões do lado CC no intervalo de tempo em que as tensões do sistema apresentam uma redução momentânea de amplitude– topologia UPQC II.

A Fig. 4.34 ilustra as tensões do lado CC com o UPQC operando em regime permanente. As tensões encontram-se equilibradas e reguladas no valor de referência adotado de 250 V. Um pequeno *ripple* inferior a 3 V é observado nestas tensões. Conforme verificado na simulação anterior, o *ripple* presente nestas tensões sofre influência do valor de tensão em que se encontram, do tamanho dos capacitores e da característica da carga a ser compensada. Isto ficou evidente no período em que a carga

estava desequilibrada, com as tensões do lado CC apresentando o maior *ripple* ao longo da simulação.

As variações observadas nas tensões do lado CC estão relacionadas, entre outros aspectos, com o tamanho dos capacitores e com as características das cargas compensadas, além dos ajustes feitos nos controladores inseridos no algoritmo para regular as tensões do lado CC.

O tamanho dos capacitores influencia no *ripple* presente nas tensões do lado CC, de modo que o aumento do tamanho do capacitor reduz o *ripple* da tensão do lado CC. O consumo da carga também tem influência sobre o *ripple* da tensão do lado CC devido a potência ativa oscilante consumida pela carga, que é fornecida pelo conversor paralelo. Desse modo, o aumento da potência ativa oscilante consumida pela carga resulta no aumento do *ripple* na tensão do lado CC.

O ajuste nos controladores inseridos no algoritmo para regular as tensões do lado CC influencia no intervalo de tempo que a tensão do lado CC encontra-se estabilizada e no erro em regime permanente. Conforme mostrado na Fig. 4.26, o algoritmo para regular as tensões do lado CC é composto por controladores do tipo proporcional-integral. Os valores destes ganhos, que foram ajustados a partir dos resultados obtidos em simulação, foram determinados de modo que a tensão sobre estes capacitores esteja regulada no valor de referência, com o UPQC operando em regime permanente, além de apresentarem uma boa resposta dinâmica sem resultar em perda de estabilidade na ocorrência de uma perturbação no sistema.

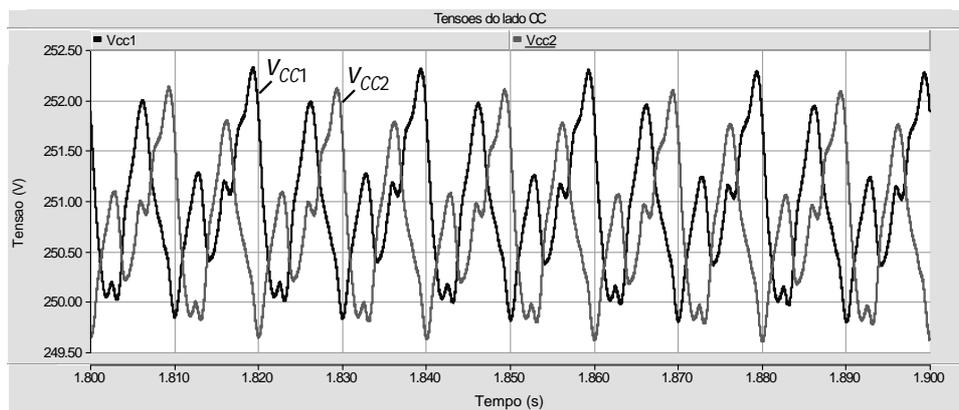


Fig. 4.34 Tensões do lado CC com o UPQC operando em regime permanente – topologia UPQC II.

4.3 UPQC Composto por Conversores Monofásicos de 2 níveis em Ponte Completa

Neste tópico é apresentado o UPQC composto por 6 conversores monofásicos de 2 níveis em ponte completa, cuja topologia é denominada neste Capítulo por UPQC III. Esta topologia apresenta como vantagens a possibilidade de remover os transformadores utilizados na conexão do conversor série com o sistema elétrico, além de operar com tensões do lado CC menores em relação às estruturas anteriores [17] – [21]. Outro aspecto interessante reside no fato da capacidade desta topologia, com o uso da técnica de chaveamento PWM unipolar, produzir tensões e correntes com 3 níveis, com a frequência resultante igual ao dobro da frequência de chaveamento dos conversores. Nesta topologia, em cada fase, há 2 conversores de 2 níveis em ponte completa conectados em *Back-to-Back*. Com isso há um total de 6 conversores, onde cada um é composto por 4 IGBTs, totalizando 24 IGBTs. A Fig. 4.35 ilustra o circuito de potência do UPQC composto por conversores monofásicos de 2 níveis em “ponte completa”.

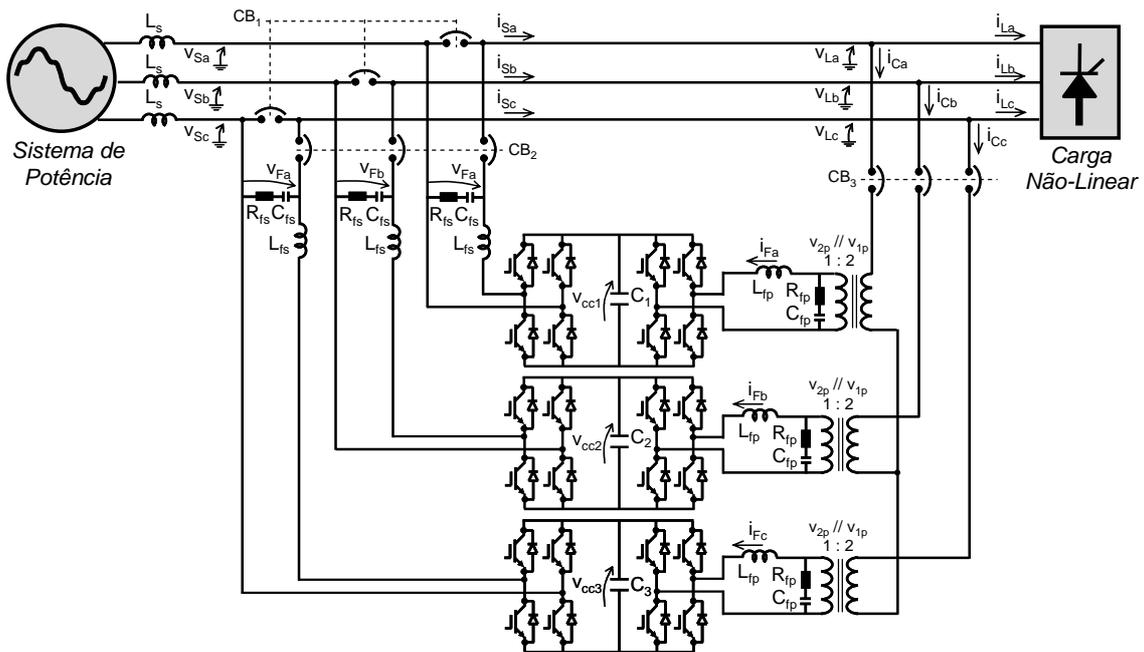


Fig. 4.35 Esquema elétrico do UPQC composto por conversores monofásicos de 2 níveis em ponte completa, conectado à rede elétrica – topologia UPQC III.

O circuito de potência do UPQC é composto ainda pelos filtros passivos e pelos transformadores, utilizados apenas para conexão dos conversores do conversor paralelo no sistema, uma vez que os conversores do conversor série são conectados diretamente ao sistema elétrico. Os filtros passivos, transformadores e disjuntores são os mesmos dos usados nas topologias anteriores.

O diagrama de blocos do sistema de controle, para o UPQC mostrado na Fig. 4.35, é representado na Fig. 4.36. A estrutura deste sistema é similar à apresentada nos tópicos anteriores deste Capítulo, pois o algoritmo de amortecimento e o algoritmo para determinar as tensões de referência são iguais aos já introduzidos. A diferença deste sistema reside no algoritmo para determinar as correntes de referência, devido à sua estrutura que apresenta conversores em *Back-to-Back*, sendo um conversor para cada fase. Com esta estrutura é necessário medir as tensões do lado CC de cada um destes conversores e implementar algoritmos para regular cada uma destas tensões.

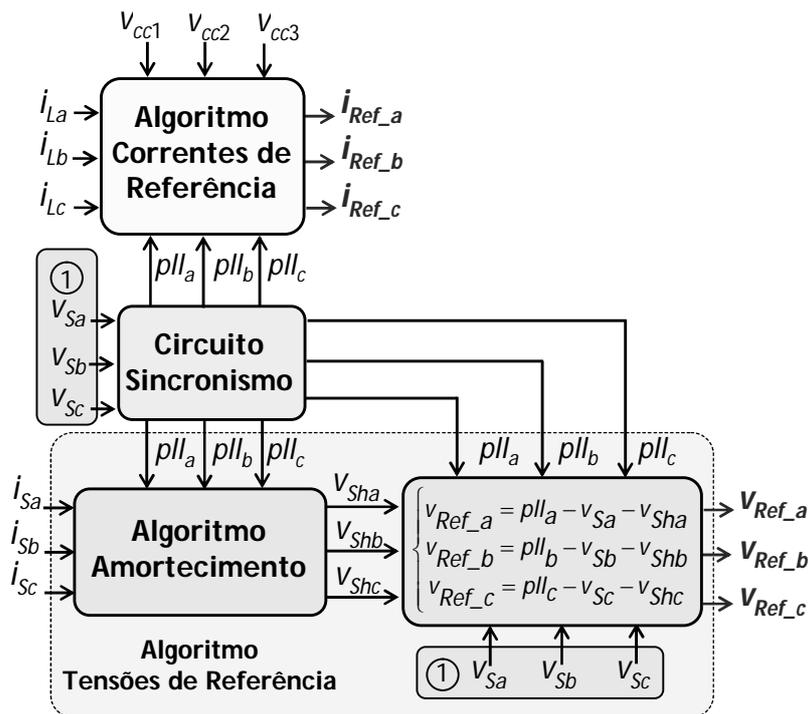


Fig. 4.36 Diagrama de blocos dos algoritmos de controle do UPQC composto por conversores monofásicos de 2 níveis em ponte completa – topologia UPQC III.

No algoritmo para determinar as correntes de referência (Fig. 4.37), o regulador das tensões do lado CC é composto por 3 algoritmos, sendo um para cada conversor *Back-to-Back* monofásico. Estes algoritmos são constituídos por controladores do tipo proporcional-integral de modo que os erros entre as tensões do lado CC (V_{CC1} , V_{CC2} , V_{CC3}) e o valor de referência, V_{Ref_cc} , sejam iguais a zero com o UPQC operando em regime permanente. As saídas destes algoritmos são denominadas por G_{loss_a} , G_{loss_b} , G_{loss_c} . Os sinais de controle G_{loss_a} , G_{loss_b} , G_{loss_c} são obtidos pela soma entre o sinal \bar{G} e os sinais Geq_a , Geq_b , Geq_c , conforme mostra a equação (4.1) que foi apresentada na seção 4.1. É importante comentar que as adaptações feitas neste algoritmo de controle constitui em uma das contribuições originais deste trabalho.

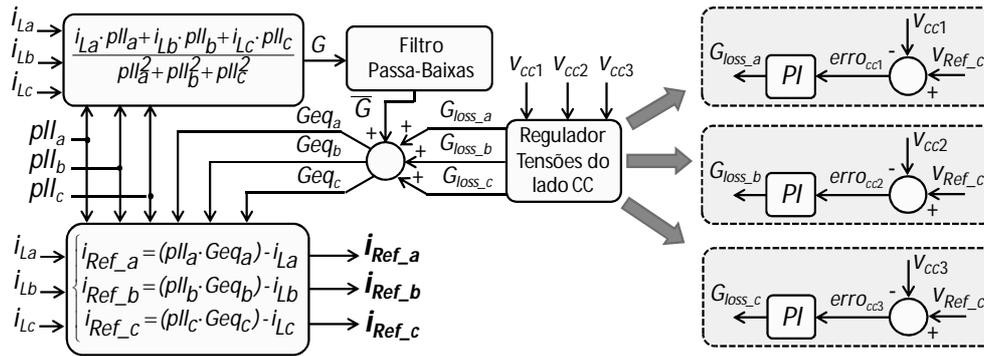


Fig. 4.37 Algoritmo de controle para determinar as correntes de referência do UPQC composto por conversores monofásicos de 2 níveis em ponte completa – topologia UPQC III

É importante ressaltar que o conversor paralelo do UPQC, com esta topologia, apresenta algumas limitações pelo fato de não haver troca de energia entre fases. Por exemplo, para o conversor série compensar tensões desequilibradas precisa consumir uma potência ativa de diferentes valores por fase. Este consumo faz com que as correntes do sistema tenham amplitudes diferentes, uma vez que os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} devem apresentar diferentes valores para que o conversor série possa compensar o desequilíbrio das tensões do sistema, mantendo as tensões dos lados CC dos conversores reguladas.

Outra limitação reside na compensação de desequilíbrios de corrente. Para compensar desequilíbrios de corrente, o conversor paralelo é forçado a produzir correntes desequilibradas. A produção de correntes desequilibradas força uma troca de energia de valores diferentes por fase, influenciando, desse modo, nas tensões dos lados CC dos conversores. Com isso, para manter as tensões dos lados CC dos conversores reguladas no valor de referência, é necessária a produção dos sinais G_{loss_a} , G_{loss_b} , G_{loss_c} com amplitudes diferentes. A compensação de desequilíbrios seria possível se não houvesse necessidade de realizar uma troca de energia entre os conversores com o sistema elétrico, ou seja, se os sinais G_{loss_a} , G_{loss_b} , G_{loss_c} pudessem ser retirados do algoritmo, as correntes do sistema seriam, obrigatoriamente, o produto entre os sinais pll_a , pll_b , pll_c e os sinais Geq_a , Geq_b , Geq_c .

Em seguida são apresentados os resultados de simulação obtidos com a topologia UPQC III. As condições de simulação bem como os eventos que ocorrem ao longo do intervalo de simulação são idênticos aos descritos nos tópicos anteriores. A Fig. 4.38 mostra as correntes da carga (i_{La} , i_{Lb} , i_{Lc}) e as do sistema (i_{Sa} , i_{Sb} , i_{Sc}) no transitório em que a primeira ponte retificadora trifásica é conectada ao sistema, o que ocorre em $t = 0,35$ s. A partir deste período, o THD das correntes do sistema é reduzido de 24,0% para 1,0%.

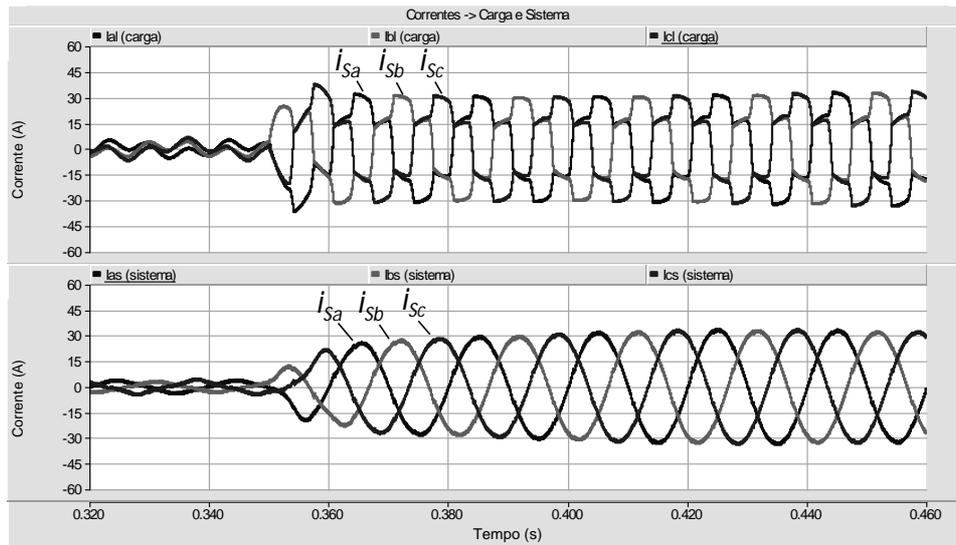


Fig. 4.38 Correntes da carga e do sistema no transitório em que a primeira ponte retificadora é conectada ao sistema – topologia UPQC III.

Na Fig. 4.39 são representadas as correntes do sistema e as correntes da carga no intervalo em que a carga desequilibrada está conectada ao sistema, o que ocorre em $0,85\text{ s} < t < 0,95\text{ s}$. Como esta topologia não permite a compensação de desequilíbrios de corrente, as correntes do sistema acabam por permanecer também desequilibradas. As correntes compensadas, neste período em que a carga monofásica está conectada ao sistema, apresentam uma distorção harmônica de 3,0% (THD referente ao pior caso, que ocorre na corrente i_{Sa}).

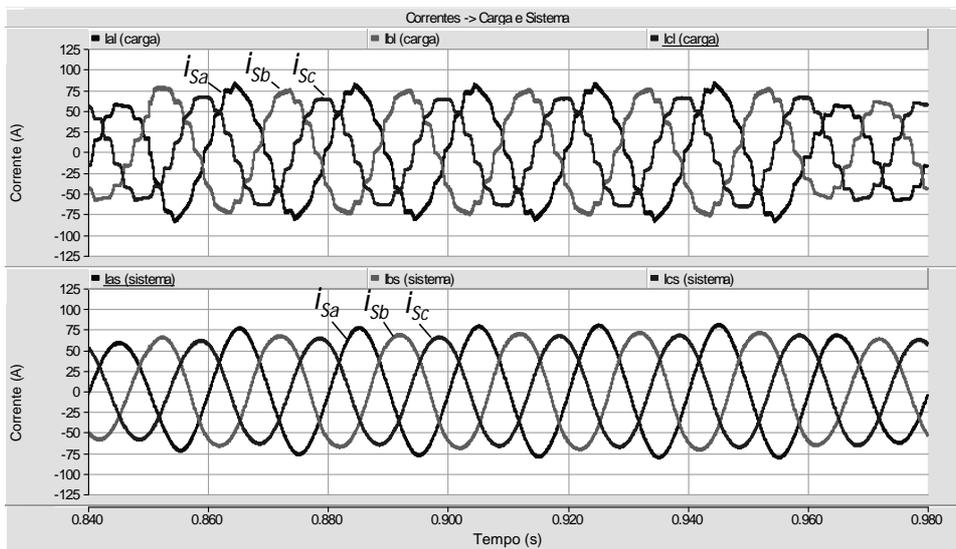


Fig. 4.39 Correntes da carga e do sistema no intervalo de tempo em que a carga desequilibrada está conectada ao sistema – topologia UPQC III.

A Fig. 4.40 mostra as tensões da carga (v_{La} , v_{Lb} , v_{Lc}) e as do sistema (v_{Sa} , v_{Sb} , v_{Sc}) ao longo do intervalo de tempo em que as tensões da carga passam a conter desequilíbrios (a partir de $t = 1,0$ s) e distorções harmônicas (a partir de $t = 1,1$ s). As tensões compensadas apresentam um desequilíbrio de 0,5% com baixa distorção harmônica (THD de 0,4%). Na Fig. 4.41 as tensões do sistema, já distorcidas e desequilibradas, têm uma subtensão de 15,0% no período entre $1,3 \text{ s} < t < 1,4 \text{ s}$. As tensões da carga apresentam desequilíbrio de 0,5%, distorção harmônica de 0,4% e subtensão de 1,0%.

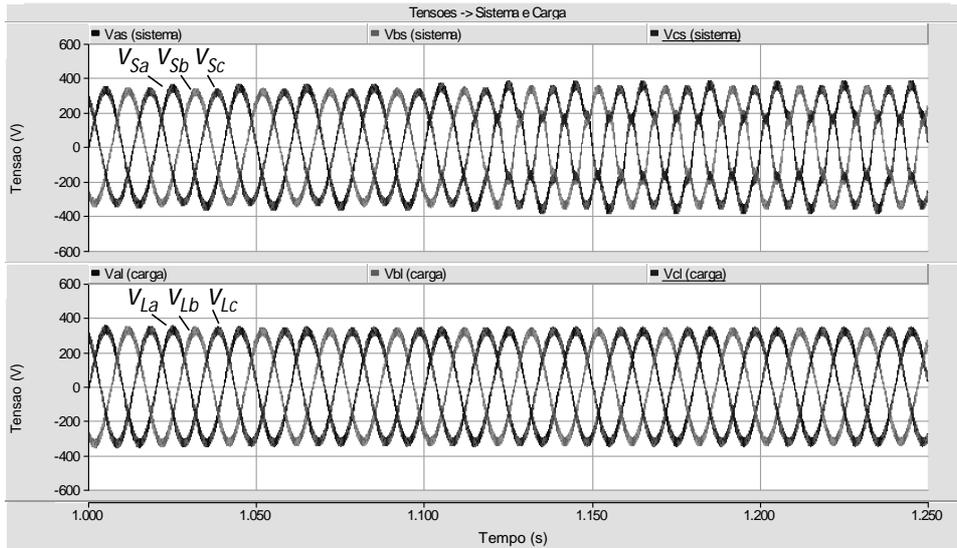


Fig. 4.40 Tensões do sistema com harmônicos e desequilíbrios com as tensões da carga compensadas pelo UPQC – topologia UPQC III.

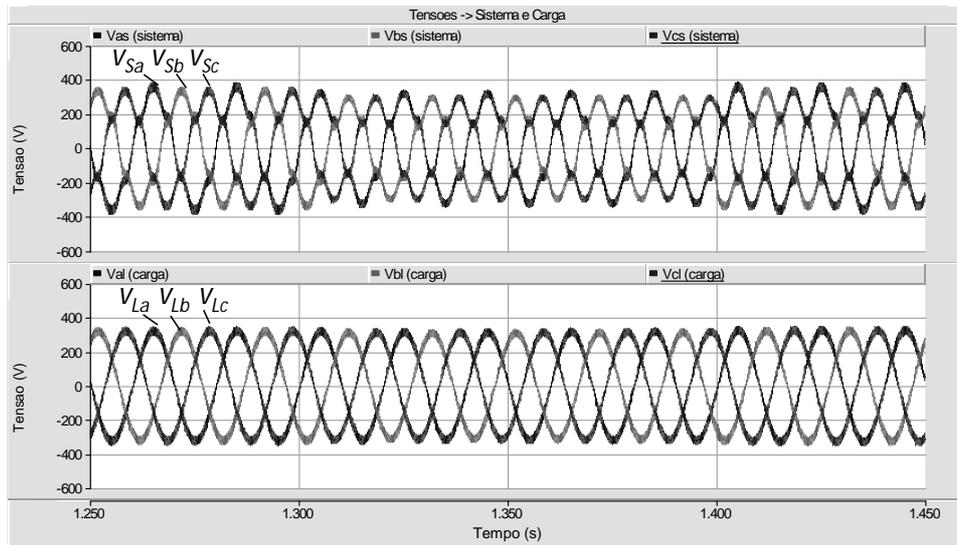


Fig. 4.41 Tensões do sistema desequilibradas, distorcidas e com uma subtensão momentânea, e as tensões da carga compensadas pelo UPQC – topologia UPQC III.

O comportamento das tensões do lado CC está representado da Fig. 4.42 à Fig. 4.44. A Fig. 4.42 ilustra em detalhe estas tensões durante o período em que ocorre a simulação. Conforme já mencionado nas simulações das topologias UPQC I e UPQC II, as variações observadas nestas tensões ocorrem nos instantes em que são provocadas perturbações no sistema, que correspondem às conexões das pontes retificadoras trifásicas (onde a primeira ponte é conectada em $t = 0,35$ s e a segunda é conectada em $t = 0,55$ s), à conexão da carga desequilibrada (conectada no sistema $0,85$ s $< t < 0,95$ s) e por fim à subtensão que ocorre nas tensões do sistema (no intervalo $1,3$ s $< t < 1,4$ s).

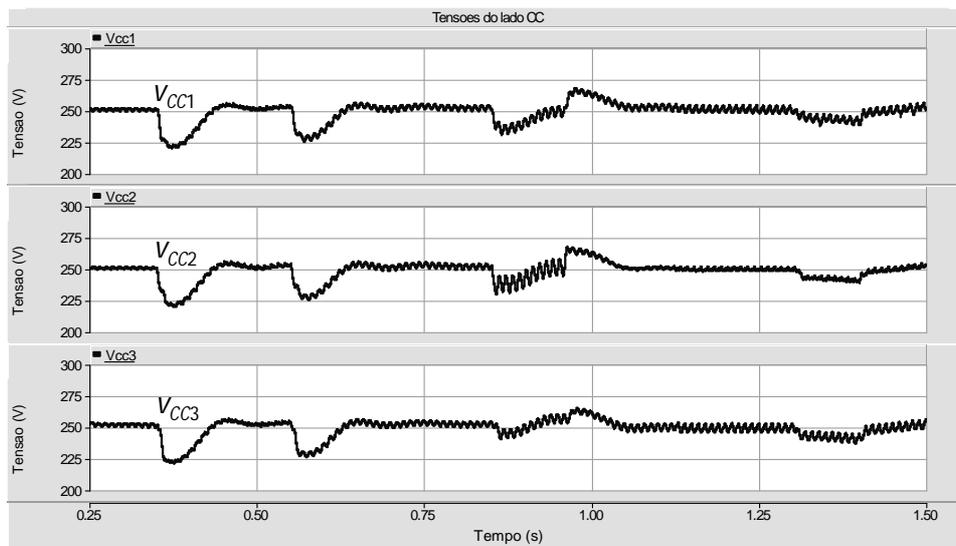


Fig. 4.42 Tensões do Lado CC nos transitórios em que as cargas são conectadas ao sistema e nos transitórios relativos aos distúrbios provocados nas tensões do sistema – topologia UPQC III.

A Fig. 4.43 apresenta as tensões do lado CC no período em que a carga desequilibrada está conectada ao sistema. Nesse intervalo, as tensões do lado CC apresentam um *ripple* de, aproximadamente, 15 V. Estas tensões apresentam um *ripple* maior em relação ao observado nas simulações mostradas nos tópicos anteriores, já que esta topologia é composta por conversores monofásicos, nos quais a tensão do lado CC apresenta componente oscilante na dupla frequência, mesmo que a carga compensada esteja equilibrada. Deste modo, nesta topologia, se faz necessário o uso de capacitores maiores em relação aos utilizados nas topologias anteriores para atenuar a amplitude da componente oscilante contida nas tensões do lado CC.

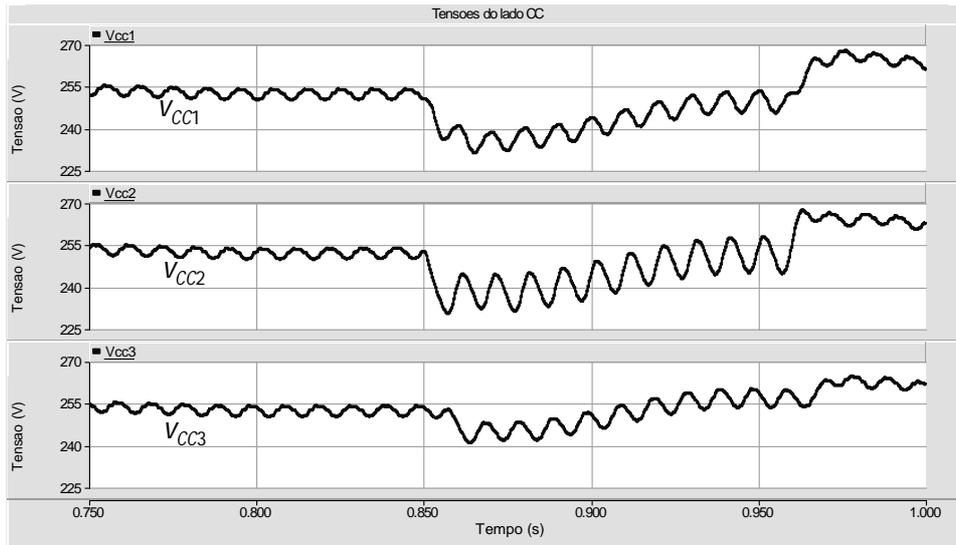


Fig. 4.43 Tensões do lado CC no período em que a carga monofásica está conectada à rede elétrica – topologia UPQC III.

A Fig. 4.44 ilustra as tensões do lado CC com o UPQC operando em regime permanente. Com UPQC operando em regime, as tensões do lado CC apresentam diferentes valores de *ripple*, onde o pior caso ocorre na tensão V_{CC3} , com um *ripple* 6,5 V. A diferença da amplitude da componente oscilante nas tensões do lado CC ocorre devido à compensação do desequilíbrio contido nas tensões do sistema pelo UPQC, o que resulta em um consumo de energia com valores diferentes para cada um dos conversores do conversor paralelo do UPQC. Conforme já descrito na seção 4.2, a amplitude e o conteúdo harmônico da componente oscilante contida nas tensões do lado CC dependem do conteúdo harmônico e do desequilíbrio presente tanto nas correntes consumidas pela carga quanto nas tensões do sistema.

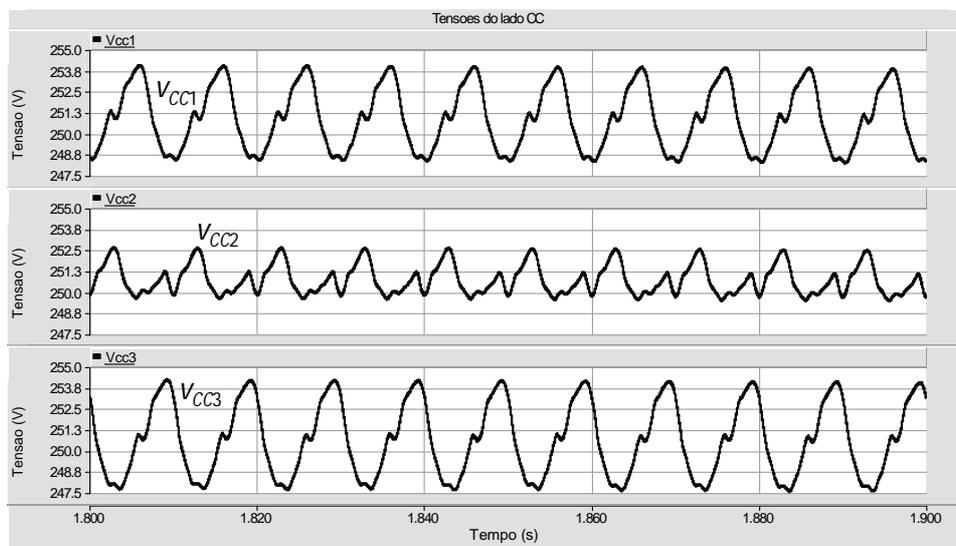


Fig. 4.44 Tensões do lado CC com o UPQC operando em regime permanente – topologia UPQC III.

4.4 Análise Comparativa do Desempenho do UPQC Composto por Diferentes Topologias e Conclusões Parciais

Nos itens anteriores deste Capítulo foi analisado o desempenho de cada uma das topologias do UPQC quando conectadas a um sistema composto por diferentes cargas, e com a ocorrência de distúrbios nas tensões do sistema ao longo das simulações. Esta seção tem como objetivo comparar cada uma destas topologias, concluindo sobre as suas vantagens e desvantagens. Neste sentido são comentados os desempenhos apresentados por cada topologia, as características dos conversores envolvidos, a análise do conteúdo harmônico obtido a partir das simulações realizadas e as perdas nos componentes passivos e transformadores, para cada uma das topologias.

A Tabela 4.1 mostra o conteúdo harmônico das correntes da carga e das correntes do sistema e a Tabela 4.2 apresenta o conteúdo harmônico e o THD das tensões do sistema e das tensões da carga. Estas tabelas foram obtidas para cada uma das topologias do UPQC mostradas neste Capítulo. Conforme mencionado ao longo deste Capítulo, a topologia do UPQC composta por conversores de 2 níveis é nomeada por UPQC I, a composta por conversores de três níveis NPC por UPQC II, e por fim, a composta por conversores monofásicos de 2 níveis em ponte completa é nomeada por UPQC III.

Os valores do conteúdo harmônico apresentados nestas tabelas foram sempre obtidos com o UPQC operando em regime permanente. Com o UPQC operando em regime, a corrente da carga corresponde à corrente consumida por um conversor de 12 pulsos, que apresenta harmônicos na ordem $12k \pm 1$, sendo k um número inteiro maior ou igual a zero. As componentes harmônicas acima da 25ª ordem apresentam valores muito baixos, praticamente não contribuindo para o aumento da distorção harmônica, não sendo portanto indicados na Tabela 4.1.

Tabela 4.1 - Conteúdo harmônico das correntes na fase a , na carga (i_{La}) e no sistema (i_{Sa}) (valores em percentagem).

Harmônicos	1°	11°	13°	23°	25°	THD
Corrente i_{La}	100%	6,69%	5,22%	1,35%	1,20%	8,90%
Corrente i_{Sa} (UPQC I)	100%	0,76%	0,83%	0,36%	0,40%	1,25%
Corrente i_{Sa} (UPQC II)	100%	0,49 %	0,63%	0,31%	0,30%	0,91%
Corrente i_{Sa} (UPQC III)	100%	0,44%	0,49%	0,33%	0,32%	0,80%

Tabela 4.2 - Conteúdo harmônico das tensões da fase a , na carga (v_{La}) e no sistema (v_{Sa}) (valores em percentagem).

Harmônicos	1°	5°	7°	THD
Tensão V_{Sa}	100%	9,54%	4,71%	10,64%
Tensão V_{La} (UPQC I)	100%	1,08%	0,57%	1,22%
Tensão V_{La} (UPQC II)	100%	0,94%	0,59%	1,11%
Tensão V_{La} (UPQC III)	100%	0,26%	0,24%	0,35%

Em seguida é mostrada a Tabela 4.3 ue ilustra as capacidades de cada uma das topologias para a compensação de diferentes eventos registrados tanto nas correntes da carga quanto nas correntes do sistema. Conforme observado neste Capítulo, a topologia UPQC III não tem capacidade para compensar desequilíbrios de corrente, já que é composta por conversores monofásicos. Este aspecto é melhor explorado no Capítulo 6 que aborda esta topologia em detalhes, onde é comprovada a melhor eficácia desta topologia para sistemas compostos somente por cargas equilibradas.

Tabela 4.3 - Desempenho para a compensação de diferentes eventos de cada uma das topologias do UPQC

Topologias	UPQC I	UPQC II	UPQC III
Harmônicos de Tensão	✓	✓	✓
Harmônicos de Corrente	✓	✓	✓
Desequilíbrios de Tensão	✓	✓	✓
Desequilíbrios de Correntes	✓	✓	X
Variações Momentâneas da Tensão	✓	✓	✓
Fator de Potência	✓	✓	✓

As características dos conversores utilizados nas diferentes topologias do UPQC são apresentadas na Tabela 4.4.É importante comentar que a tensão coletor-emissor do IGBT (V_{CE}) difere para cada topologia. Isto se deve ao fato da tensão V_{CE} com o IGBT em aberto corresponder a tensão do lado CC. Desse modo, a tensão V_{CE} dos IGBTs na topologia UPQC I equivale a 500 V e nas topologias UPQC II e UPQC III a 250 V. Na topologia UPQC II, que é composta por conversores de 3 níveis (NPC), a tensão V_{CE} corresponde à metade da tensão do lado CC, devido à característica própria deste tipo de conversor. O fato da topologia UPQC III fazer uso de conversores em ponte completa permite que os mesmos operem com a tensão V_{CE} equivalente à metade da tensão

aplicada aos IGBTs utilizados nos conversores utilizados nas topologias UPQC I e UPQC II. Outro aspecto relevante consiste na frequência de chaveamento utilizada na topologia UPQC III corresponder à metade da frequência das outras topologias. Isto ocorre devido à característica dos conversores em ponte completa, com uso da técnica de comando PWM unipolar, terem a capacidade de produzir tensões e correntes com uma frequência que corresponde ao dobro da frequência de chaveamento. Nesta tabela o item denominado “Frequência Resultante” corresponde à frequência de chaveamento observada nas tensões e correntes produzidas pelos conversores série e paralelo, respectivamente.

Tabela 4.4 - Características dos conversores das diferentes topologias do UPQC

Topologias	UPQC I	UPQC II	UPQC III
Número de Conversores	2 Trifásicos	2 Trifásicos	6 Monofásicos
Número de IGBTs	12	24	24
Frequência de Chaveamento	16 kHz	16 kHz	8 kHz
Frequência Resultante	16 kHz	16 kHz	16 kHz
Tensão do lado CC	500 V	500 V	250 V

A Tabela 4.5 lustra a potência ativa no sistema, na carga e no UPQC. Com base nestas potências é possível estimar as perdas nos componentes passivos e nos transformadores de cada uma das topologias do UPQC.

Tabela 4.5 - Potências ativa, reativa e aparente envolvidas na carga e no sistema

Topologias	UPQC I	UPQC II	UPQC III
Potência Ativa na Carga (W)	26197 W	26530 W	27331 W
Potência Ativa no Sistema (W)	28178 W	27943 W	28727 W
Perdas nos Componentes passivos do UPQC (W)	1981 W	1413 W	1396 W

As perdas relativas aos conversores de potência não são possíveis de estimar com simulador utilizado neste trabalho (PSCAD/EMTDC). As perdas nos conversores de potência estão associadas, diretamente, às perdas nos IGBTs e diodos, que ocorrem tanto durante condução quanto na transição (mudança do estado de condução para o estado aberto e vice-versa). Para estimar as perdas de transição é necessário configurar os IGBTs e diodos de modo que a transição do estado aberto para fechado, ou vice-versa, não ocorra de forma instantânea. Como este simulador não permite configurar os

IGBTs e os diodos de modo que esta transição não ocorra de forma instantânea, não é possível determinar as perdas durante a transição. Desse modo, é possível determinar somente as perdas por condução, as quais representam a menor parcela das perdas nos IGBTs e nos diodos.

Em seguida são descritas as vantagens e desvantagens de cada topologia, com base nos resultados obtidos em simulação, para além dos dados mostrados nesta seção. Nesse sentido, observa-se que a topologia UPQC I não apresenta restrições para a compensação de correntes desequilibradas em sistemas trifásicos a três fios. Mesmo em sistemas trifásicos a quatro fios esta topologia seria possível de ser utilizada com o lado CC do conversor de potência composto por dois capacitores, no qual o ponto médio destes capacitores é ligado ao neutro do sistema. Outra vantagem consiste no número de IGBTs utilizados, que corresponde à metade do número de IGBTs usados nas demais topologias. Isto resulta em uma estrutura simplificada, o que reduz a probabilidade da ocorrência de problemas relacionados aos circuitos de comando. Como desvantagens pode-se destacar a produção de tensões e correntes com um maior conteúdo harmônico em relação às outras topologias, o que se traduz em filtros passivos e transformadores sobredimensionados, o que pode comprometer a estabilidade do sistema. Outra desvantagem reside no fato de se utilizar transformadores para a conexão do conversor série com o sistema de potência.

Em relação à topologia UPQC II pode-se observar que também não apresenta restrições para a compensação de correntes desequilibradas em sistemas trifásicos a três fios. Esta topologia é possível de ser utilizada em sistemas trifásicos a quatro fios ao conectar o ponto médio dos conversores ao neutro do sistema. Destaca-se como vantagem, ainda, a redução das perdas nos componentes passivos e transformadores quando comparadas com as perdas relativas à topologia UPQC I. O fato de produzir tensões e correntes com menor conteúdo harmônico resulta na possibilidade de reduzir o tamanho dos filtros passivos e dos transformadores. O uso do conversor NPC faz com que o valor da tensão dos IGBTs seja a metade do valor da tensão do lado CC em uma redução das perdas por IGBT em relação à topologia UPQC I. As desvantagens no uso desta topologia estão na quantidade de IGBTs utilizados e na necessidade do uso de transformadores para a conexão do conversor série com o sistema. A utilização de uma maior quantidade de IGBTs, associada à necessidade em medir mais de uma tensão do lado CC, demanda numa arquitetura de potência mais complexa em relação à da topologia UPQC I. Do mesmo modo que foi observado na topologia do UPQC I, o uso

de transformadores para a conexão do conversor série ao sistema resulta em um sobredimensionamento dos mesmos.

A topologia UPQC III, por ser composta por conversores monofásicos sem haver troca de energia entre os mesmos, apresenta limitações para a compensação de correntes desequilibradas, como já foi citado na seção 4.3 deste Capítulo. O conversor série não apresenta restrições, podendo atuar sobre os eventuais distúrbios observados nas tensões do sistema. Como vantagem desta topologia pode-se destacar o fato de não necessitar de transformadores para a conexão do conversor série com o sistema, o que implica em menos perdas nos componentes passivos conforme mostra a Tabela 4.4. Outra vantagem reside no uso de conversores em ponte completa, onde a frequência produzida pelos conversores corresponde à metade da frequência de comando dos IGBTs. Além disso é importante ressaltar que esta topologia teve o melhor desempenho na compensação do conteúdo harmônico nas correntes do sistema e nas tensões da carga, conforme mostra a Tabela 4.1 e a Tabela 4.2.

Em conclusão verifica-se que a topologia UPQC III é mais vantajosa em comparação às demais topologias. A maior vantagem no uso desta topologia encontra-se na remoção dos transformadores utilizados na conexão do conversor série com o sistema, o que reduz o tamanho físico do equipamento e minimiza a possibilidade de possíveis problemas de ressonância com a impedância do sistema. Com o uso desta topologia, os filtros passivos podem ser dimensionados para uma maior frequência de corte em relação à topologia UPQC I, o que significa em um melhor dimensionamento dos mesmos. Por fim, conforme apresentado na Tabela 4.4, o fato dos conversores da topologia UPQC III operarem com uma frequência de comando que corresponde à metade quando comparada às outras topologias, faz com que possíveis problemas de interferência eletromagnética na arquitetura do sistema sejam minimizados, o que resulta em uma maior confiabilidade.

A análise comparativa realizada neste Capítulo permitiu constatar um melhor desempenho da topologia UPQC III quando comparada com as demais topologias. Com base neste estudo, foi possível determinar a topologia que foi implementada por meio de um protótipo laboratorial. Neste sentido, o Capítulo 5 e o Capítulo 6 mostram a implementação em simulação e em protótipo laboratorial da topologia UPQC III nas versões monofásica e trifásica.

Capítulo 5

Protótipo Laboratorial do UPQC Implementado para Sistemas Elétricos Monofásicos

Os procedimentos para a implementação do protótipo laboratorial do conversor UPQC para sistemas monofásicos estão descritos neste Capítulo. Com base no trabalho realizado no Capítulo 4, a topologia do UPQC escolhida é composta por conversores monofásicos de 2 níveis em ponte completa sem o uso de transformadores para a conexão do conversor série ao sistema elétrico.

Inicialmente é mostrada a configuração do circuito de potência. Na sequência é apresentado o sistema de controle do UPQC, com descrição dos algoritmos de controle para a determinação da tensão e da corrente de referência, além das técnicas de comando dos IGBTs dos conversores série e paralelo.

Após mostrados estes aspectos preliminares são exibidos os resultados de simulação do UPQC. Nos resultados de simulação são observados o desempenho do UPQC quando submetido a diferentes transitórios que ocorrem tanto nas correntes da carga quanto nas tensões do sistema.

Em seguida é mostrado o protótipo laboratorial do conversor UPQC, implementado com base nos resultados preliminares obtidos em simulação. São ilustrados os circuitos que, em conjunto com o DSP, constituem o sistema de controle e o circuito de potência do conversor. Posteriormente são apresentados os resultados experimentais e comparados com os resultados obtidos em simulação. Por fim são descritas as conclusões preliminares deste Capítulo, a partir dos testes e ensaios realizados tanto em simulação quanto experimentalmente. Os estudos desenvolvidos ao longo deste Capítulo serviram de base para a implementação do UPQC para sistemas trifásicos, que está descrito no Capítulo 6.

5.1 Configurações do Circuito de Potência e do Sistema de Controle

A Fig. 5.1 mostra o esquema elétrico do UPQC monofásico implementado em bancada. É importante comentar que a carga não compensada, conectada em derivação com o sistema logo após o transformador de entrada, tem por objetivo distorcer a forma de onda da tensão do sistema (v_{Sa}), além de provocar subtensões na mesma.

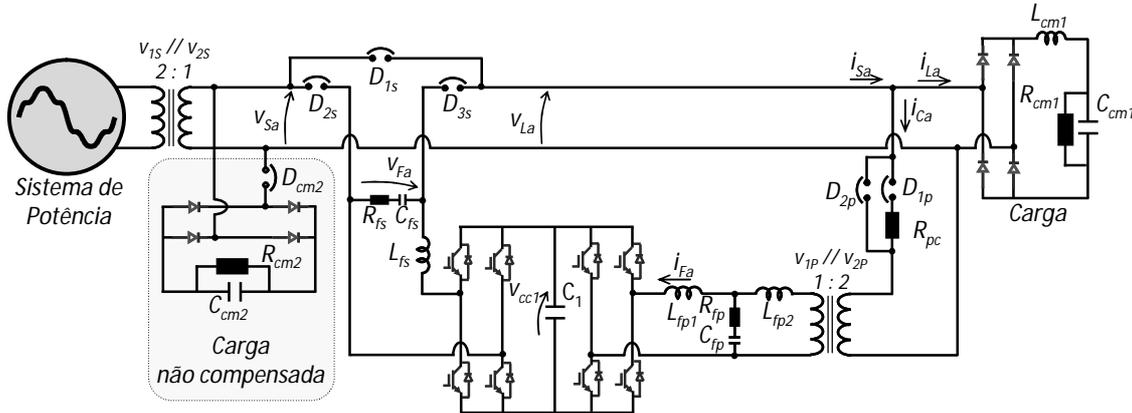


Fig. 5.1 Esquema do sistema elétrico do UPQC monofásico implementado em bancada.

O sistema elétrico apresenta uma tensão fase-neutro com valor eficaz de 230 V e alimenta uma carga não-linear de 1,15 kVA. Essa carga consiste numa ponte retificadora a diodos com o lado CC composto por um circuito RC paralelo em série com uma indutância, sendo os valores destes componentes iguais a $R_{cm1} = 28 \Omega$, $C_{cm1} = 470 \mu\text{F}$ e $L_{cm1} = 1,5 \text{ mH}$. Na entrada do sistema elétrico e na conexão do conversor paralelo ao sistema são utilizados transformadores monofásicos de 5 kVA, com relação de tensões de 230 V//115 V. Os disjuntores D_{1s} , D_{2s} , D_{3s} e D_{1p} , D_{2p} são usados para a conexão e a proteção dos conversores série e paralelo respectivamente. O resistor R_{pc} é utilizado na pré-carga do lado CC dos conversores de potência. A carga utilizada para distorcer a forma de onda da tensão consiste numa ponte retificadora monofásica a diodos, com o lado CC composto por um circuito RC paralelo. Os valores destes componentes passivos correspondem a $R_{cm2} = 7 \Omega$ e $C_{cm2} = 470 \mu\text{F}$. A conexão desta carga ao sistema elétrico é feita por meio do uso do disjuntor D_{cm2} .

O filtro passivo na saída do conversor paralelo tem como objetivo atenuar as componentes de alta frequência presentes na corrente produzida por este conversor, além de minimizar as componentes harmônicas de alta frequência na tensão e corrente submetidas ao transformador, utilizado para conectar o conversor paralelo ao sistema. Esta atenuação é necessária para reduzir o ruído audível, sobreaquecimento e redução de rendimento, entre outros aspectos provocados pelos harmônicos de alta frequência.

É importante comentar que o *ripple* da corrente do sistema (i_{Sa}) está relacionado com o *ripple* contido na corrente produzida pelo conversor paralelo (i_{Fa}). Além disso, a presença de componentes de alta frequência na corrente i_{Sa} faz com que a tensão do sistema (v_{Sa}) tenha a sua forma de onda deteriorada. Além disso, o fato da tensão v_{Sa} conter componentes de alta frequência faz com que o desempenho do conversor série seja comprometido, uma vez que o mesmo não tem capacidade de compensar estas componentes de alta frequência.

Desse modo o filtro passivo utilizado, conforme indicado na Fig. 5.1, foi ajustado com base nos resultados de simulação realizados, em conjunto com os resultados dos ensaios realizados em bancada. O ajuste foi feito de modo a atenuar as componentes de alta frequência produzidas pelo conversor paralelo, sem comprometer, no entanto, o desempenho do mesmo em compensar o conteúdo harmônico contido na corrente consumida pela carga. Os parâmetros deste filtro passivo apresentam como valores $L_{fp1} = 0,6$ mH, $C_{fp} = 2,2$ μ F, $R_{fp} = 4,7$ Ω , $L_{fp2} = 0,3$ mH.

O filtro passivo utilizado na saída do conversor série corresponde ao indutor L_{fs} em paralelo com o circuito RC série, que é composto pelos elementos R_{fs} e C_{fs} , respectivamente. A corrente no indutor L_{fs} corresponde à corrente do sistema (i_{Sa}). De forma análoga ao projeto feito para o filtro passivo do conversor paralelo, a determinação dos parâmetros do circuito passivo do conversor série foi feita a partir dos resultados obtidos em simulação, em conjunto com os testes e ensaios realizados em bancada, de modo a atenuar as componentes de alta frequência produzidas pelo conversor série. Os parâmetros deste filtro passivo apresentam como valores $L_{fs} = 0,6$ mH, $C_{fs} = 8,8$ μ F, $R_{fp} = 15$ Ω .

5.1.1 Sistema de Controle do UPQC Monofásico

Na seqüência são descritos os algoritmos de controle do UPQC implementados no DSP. A Fig. 5.2 mostra o diagrama de blocos do sistema de controle do UPQC para sistemas monofásicos. Os algoritmos para a determinação da tensão e da corrente de referência correspondem a uma adaptação dos algoritmos desenvolvidos para sistemas trifásicos. A adaptação do sistema de controle consiste em gerar sinais atrasados de 120° e 240° a partir da tensão e da corrente de uma determinada fase. Este procedimento é similar ao apresentado no sistema de controle do filtro ativo paralelo para sistemas monofásicos, mostrado na seção 2.5 do Capítulo 2. O circuito de sincronismo é o

mesmo do introduzido na seção 2.2 do Capítulo 2. Com este sistema de controle, o conversor série tem a capacidade de compensar os harmônicos e as variações momentâneas de amplitude que possam ocorrer nas tensões do sistema. O conversor paralelo, por sua vez, tem a capacidade de compensar os harmônicos presentes na corrente da carga, além de corrigir o fator de potência.

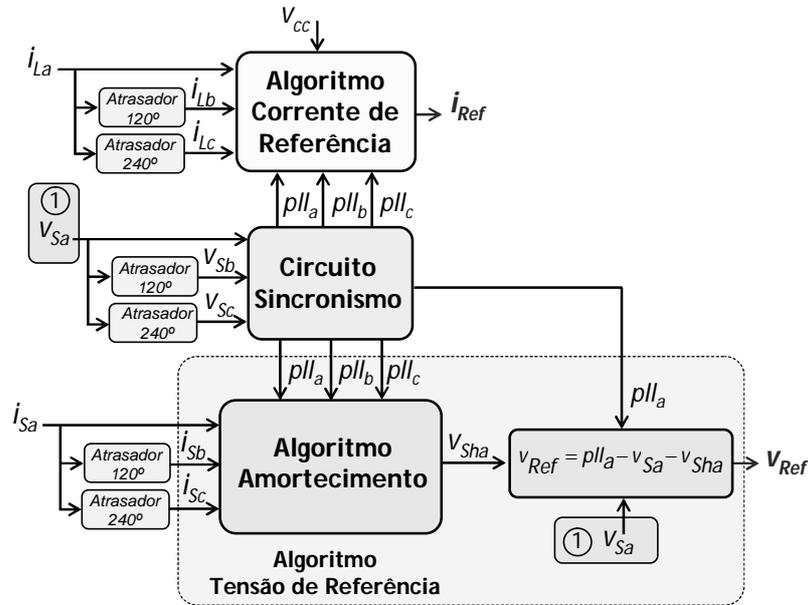


Fig. 5.2 Diagrama de blocos dos algoritmos de controle do UPQC para sistemas monofásicos.

Estes algoritmos foram implementados tomando como base a frequência de amostragem de 32 kHz utilizada no conversor Analógico/Digital (conversor A/D) do DSP para adquirir as tensões do sistema (v_{Sa}), do lado CC (v_{CC}) e as correntes da carga (i_{La}) e do sistema (i_{Sa}). Com a frequência de amostragem de 32 kHz estas tensões e correntes apresentam uma resolução de 640 amostras por ciclo de 50 Hz. O valor para a frequência de amostragem foi determinado de modo que o sinal convertido digitalmente seja representado com boa resolução, sem comprometer o período necessário para que o DSP consiga realizar todas as operações até que as novas amostras sejam adquiridas pelo conversor A/D do DSP.

A primeira etapa para a implementação destes algoritmos de controle se deu pela determinação dos sinais auxiliares. Conforme mostra a Fig. 5.2, a partir da corrente da carga, i_{La} , foram determinados os sinais auxiliares i_{Lb} e i_{Lc} . De forma análoga, os sinais auxiliares i_{Sb} e i_{Sc} são obtidos a partir da corrente do sistema, i_{Sa} , e os sinais v_{Sb} e v_{Sc} a partir da tensão do sistema, v_{Sa} . Estes sinais auxiliares também apresentam uma resolução de 640 amostras por ciclo de 50 Hz. Desse modo, para a geração destes sinais auxiliares, foram necessários o uso de 6 *arrays*, cada um contendo 640 posições.

Em seguida foi implementado o circuito de sincronismo. A digitalização do circuito de sincronismo foi feita a partir da transformada bilinear. O uso da transformada bilinear, apesar do esforço computacional necessário, faz com que o circuito de sincronismo tenha um bom desempenho, determinando, em tempo real, a componente fundamental de seqüência positiva das tensões do sistema. Em (5.1) é mostrada a equação para a realização dessa transformada, onde T_m corresponde ao período de amostragem.

$$s = \frac{2}{T_m} \cdot \frac{1 - z^{-1}}{1 + z^{-1}} \quad (5.1)$$

A Fig. 5.3 mostra o modelo linear do circuito PLL, de acordo com o apresentado na Fig. 2.4 do Capítulo 2. A partir deste modelo é feita a sua digitalização por meio da transformada bilinear, o que resulta nas funções de transferência mostradas em (5.2).

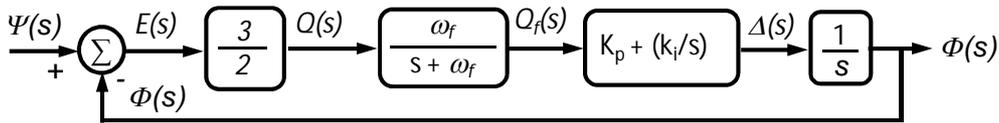


Fig. 5.3 Modelo linear do circuito PLL de acordo com o modelo apresentado na Fig. 2.4 do Capítulo 2.

$$Q_f(z) = \frac{Q(z) \cdot (\omega_f \cdot T_m + z^{-1}) + Q_f(z) z^{-1}}{2 + \omega_f T_m}$$

$$\Delta(z) = \frac{Q_f(z) \cdot [2k_p \cdot (1 - z^{-1}) + k_i T_m \cdot (1 + z^{-1})] + 2 \cdot \Delta(z) z^{-1}}{2} \quad (5.2)$$

$$\Phi(z) = \frac{\Delta(z) \cdot (T_m + z^{-1}) + 2 \cdot \Delta(z) z^{-1}}{2}$$

Uma vez implementado o circuito de sincronismo são elaborados os algoritmos para a determinação da corrente e da tensão de referência. Um aspecto importante destes algoritmos reside na escolha do filtro passa-baixas a ser utilizado para extrair o valor médio dos sinais G e G_s , conforme mostra a Fig. 5.4. A influência da dinâmica do filtro passa-baixas pode ser vista com maior notoriedade na ocorrência de um transitório no sistema. Quando ocorre um transitório, o algoritmo obtém os “novos” valores de referência após um determinado intervalo de tempo. Este intervalo de tempo corresponde, basicamente, ao período que o filtro passa-baixas leva para determinar o “novo” valor médio do sinal de saída.

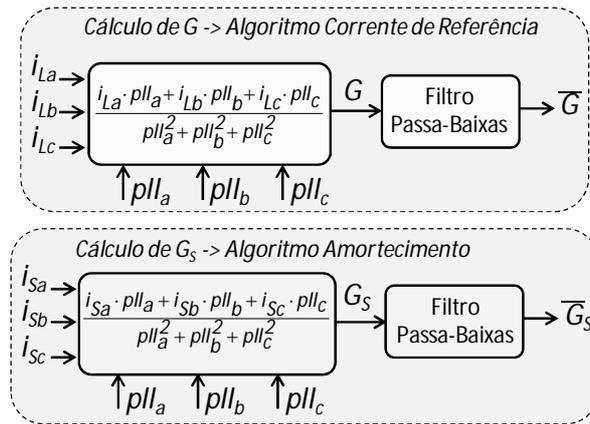


Fig. 5.4 Diagrama de blocos para a determinação do valor médio dos sinais inseridos no algoritmo de cálculo das correntes de referência (G) e no algoritmo de amortecimento (G_s)

Inicialmente foi feito o uso de filtros média móvel para extrair a componente média dos sinais de entrada. É comum fazer uso de filtros média móvel nos algoritmos elaborados em DSPs, devido basicamente a sua simplicidade de implementação digital, além de apresentarem uma rápida resposta ao degrau. Em (5.3) é mostrada a equação do filtro média móvel.

$$y[n] = \frac{1}{M} \sum_{k=0}^{k=M-1} x[n-k] \quad (5.3)$$

O valor de M corresponde ao número de valores que são armazenados na determinação do valor médio do sinal de entrada, que equivale à razão entre o período de um ciclo do sinal a ser filtrado sobre o período de uma amostra. Neste caso, com o uso de uma frequência de amostragem de 32 kHz, o valor de M para calcular o valor médio em um ciclo de 50 Hz corresponde a 640.

Com isto, observa-se que para implementar este filtro é necessário utilizar um *array* de 640 amostras. Isto resultou em um problema, pois além dos 2 *arrays* necessários para implementar os filtros passa-baixas, há também os 6 *arrays* utilizados na geração dos sinais de controle relativos às correntes da carga (i_{Lb} , i_{Lc}), do sistema (i_{Sb} , i_{Sc}) e das tensões do sistema (v_{Sb} , v_{Sc}), conforme ilustrado na Fig. 5.2. Dessa forma, a implementação do sistema de controle é feita com o uso de 8 *arrays* de 640 amostras. Para utilizar essa quantidade de *arrays*, é necessário alterar o mapa de memória do DSP, uma vez que o espaço destinado ao armazenamento de dados é insuficiente.

Para evitar alterações no mapa de memória do DSP, a alternativa utilizada neste trabalho consiste em substituir o filtro média-móvel pelo filtro *pseudo* média-móvel [21], dada por:

$$y[n] = y[n-1] + \frac{x[n] - y[n-1]}{N} \quad (5.4)$$

Este filtro, ao contrário do filtro média-móvel, tem como desvantagem uma estrutura recursiva, com realimentação da amostra anterior na saída do filtro. Contudo, este filtro tem como vantagens a simplicidade para implementação digital, além do fato de não utilizar acumuladores em sua estrutura. Desta forma o uso deste filtro permitiu elaborar os algoritmos de controle sem resultar em alterações no mapa de memória original do DSP. O parâmetro N mostrado na equação (5.4) corresponde ao coeficiente de filtragem, que atua de modo que, quanto maior for o valor de N , menor é o valor do *ripple* no sinal de saída. Porém a resposta ao degrau fica mais lenta, e desta forma, o valor deste coeficiente foi determinado de modo a atenuar a componente oscilante contida no sinal de entrada, sem que isto resulte em uma resposta lenta ao degrau (resposta superior a um período de 1 ciclo).

Na Fig. 5.5 é mostrado um caso exemplo da utilização do filtro *pseudo* média-móvel para extrair a componente média de um determinado sinal. Neste exemplo o sinal de entrada apresenta uma componente contínua igual a 1 e uma componente oscilante, variando entre 0,75 e 1,25, com uma frequência de 50 Hz. O sinal “saída_1” tem um coeficiente de filtragem (N) igual a 1000 e o sinal “saída_2”, um valor de N igual a 2000. Com isso, verifica-se que quanto maior for o o valor de N menor é o valor de *ripple* da saída, contudo apresenta uma resposta mais lenta ao degrau.

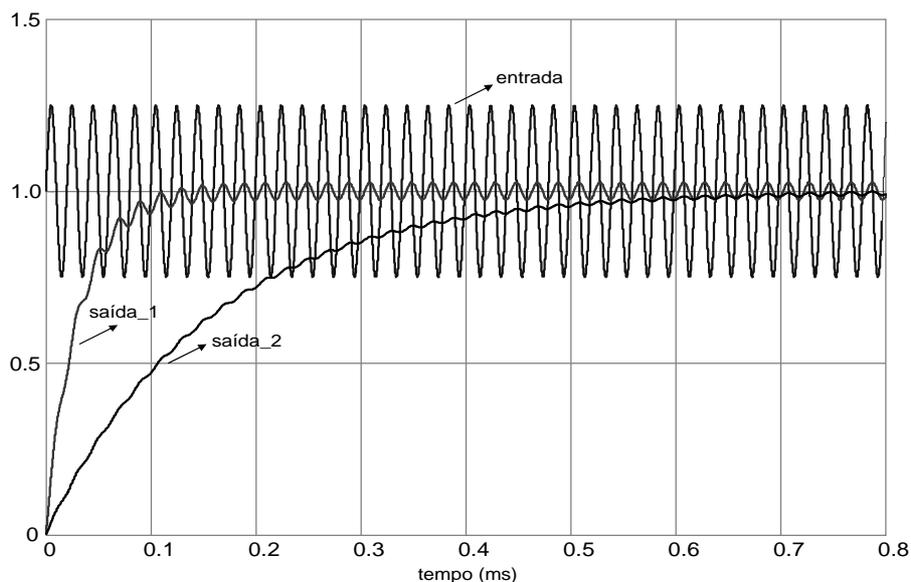


Fig. 5.5 Desempenho do filtro *pseudo* média móvel para diferentes valores N .

Na seqüência são mostrados na Fig. 5.6 os algoritmos para a determinação da tensão e da corrente de referência. O cálculo para determinar a corrente de referência (i_{Ref_a}) é similar ao feito para o filtro ativo paralelo monofásico, conforme foi apresentado na Fig. 2.41, na seção 2.5 do Capítulo 2. Do mesmo modo, o cálculo para determinação da tensão de referência (v_{Ref_a}) corresponde ao mostrado no Capítulo 4, adaptado para sistemas monofásicos. Os algoritmos para determinar os sinais de controle \bar{G} e \bar{G}_s foram mostrados na Fig. 5.4.

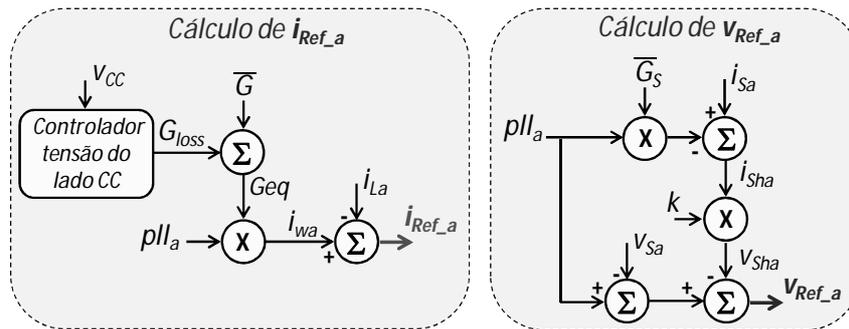


Fig. 5.6 Algoritmos para a determinação da corrente de referência (i_{Ref_a}) e da tensão de referência (v_{Ref_a}) para o UPQC monofásico.

5.1.2 Técnicas para Comando dos Conversores Paralelo e Série

A técnica de comando dos conversores paralelo e série reside na técnica PWM unipolar acrescido de malhas de realimentação e controladores que determinam o sinal a ser comparado com a portadora triangular. A técnica de comando do conversor paralelo é mostrado na Fig. 5.7 e a do conversor série na Fig. 5.8.

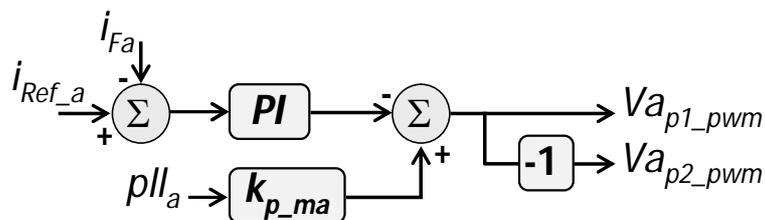


Fig. 5.7 Diagrama de blocos do algoritmo de comando implementado para o conversor paralelo.

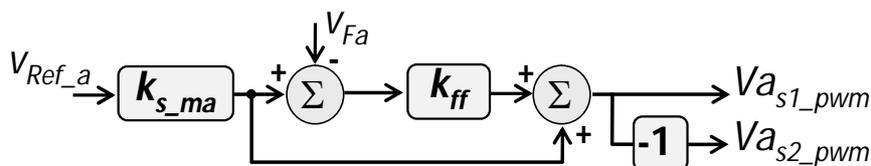


Fig. 5.8 Diagrama de blocos do algoritmo de comando implementado para o conversor série.

Basicamente a técnica de comando do conversor paralelo consiste no modelo PWM linear acrescido de uma perturbação para melhorar o desempenho do controlador. A entrada do controlador PI consiste no erro entre a corrente de referência e a corrente produzida pelo conversor paralelo. Observando a malha de tensão entre a saída do conversor na Fig. 5.1 e a tensão sobre o circuito RC série (C_{fp} e R_{fp}), o conversor tem de produzir uma tensão que represente a tensão sobre o circuito RC, acrescido da queda de tensão sobre o indutor de acoplamento (L_{fp1}). A tensão sobre o circuito RC equivale à tensão do sistema reduzida pela relação de transformação. Nesse sentido, ao inserir uma referência senoidal por meio do sinal de controle $plla$, o controlador PI pode ser projetado com uma dinâmica mais rápida, o que contribui para a melhoria do desempenho do controlador. A escolha desta técnica de comando justifica-se pela sua simplicidade e pelo bom desempenho observado tanto em resultados de simulação quanto nos testes e ensaios experimentais.

O conversor série é comandado pela técnica PWM *feedforward*, conforme mostrado em [12], com uma adaptação relativa ao índice de modulação do conversor (k_{s_ma}). Originalmente este controle é composto pela tensão de referência acrescido do erro amplificado por um ganho proporcional da diferença entre a tensão de referência e a tensão produzida pelo conversor série. O uso do índice de modulação permite um melhor ajuste no sinal de tensão a ser comparado com a portadora triangular. Contudo, quando ocorrem transitórios no sistema que resultam em oscilações no valor médio da tensão do lado CC, o desempenho do controlador fica comprometido, pois o índice de modulação está relacionado diretamente com a amplitude da tensão do lado CC. A alternativa neste caso consistiria no cálculo dinâmico do índice de modulação do conversor com uma realimentação a partir do valor médio da tensão do lado CC, o que torna o conversor série menos vulnerável às perturbações que possam ocorrer na tensão do lado CC dos conversores.

5.2 Resultados de Simulação do UPQC Monofásico

Nesta seção são mostrados os resultados preliminares com esta topologia, obtidos por meio de simulações computacionais. Estes resultados serviram de base para direcionar a implementação física do condicionador. Os resultados de simulação são mostrados na sequência descrita em seguida. O UPQC é ligado ao sistema onde, inicialmente, não há cargas conectadas e a tensão não apresenta distorções ou variações em sua amplitude. Em seguida, é provocado um transitório com a conexão da carga não linear.

Posteriormente, ocorre um transitório devido à conexão de uma carga não-linear em paralelo ao sistema, com o objetivo de distorcer a tensão do sistema e de reduzir a sua magnitude. O último transitório provocado corresponde à remoção da carga não-linear compensada pelo conversor paralelo. Estes transitórios foram realizados tanto em simulação quanto nos testes e ensaios experimentais.

O procedimento de conexão do UPQC ao sistema ocorre de modo que inicialmente, com exceção do disjuntor D_{1s} , os disjuntores para conexão dos conversores série e paralelo encontram-se abertos (ver Fig. 5.1). Além disso, é forçada a condição dos IGBTs superiores do conversor série estarem fechados. Em seguida, o disjuntor D_{1p} do conversor paralelo é fechado, o que resulta em uma pré-carga nos capacitores do lado CC com uso da resistência R_{pc} . Posteriormente, o disjuntor D_{2p} é fechado, e em seqüência, o disjuntor D_{1p} é aberto. Nesta condição o conversor paralelo está conectado ao sistema e em condições de ser ligado. Em seguida, os disjuntores D_{2s} e D_{3s} são fechados e, logo após, o disjuntor D_{1s} é aberto. A continuidade do circuito se dá pelos IGBTs superiores do conversor série. Após estes procedimentos preliminares o conversor série encontra-se conectado ao sistema e em condições de ser ligado. Em seguida o conversor paralelo é ligado regulando a tensão do lado CC no valor de referência, compensando os harmônicos contidos na corrente da carga e corrigindo o fator de potência. Por fim, é ligado o conversor série. Com o conversor série ligado, os procedimentos para inicialização do UPQC foram concluídos, estando o mesmo em condições de atuar sobre os distúrbios que venham a ocorrer tanto na tensão do sistema quanto na corrente da carga.

A Fig. 5.9 mostra a tensão da carga, v_{La} , a corrente do sistema, i_{sa} e a tensão do lado CC, v_{cc} , durante o transitório em que os conversores paralelo e série são ligados, na seqüência anteriormente descrita. No transitório em que o conversor paralelo é ligado, a tensão do lado CC eleva-se para o valor de referência de 150 V. Como não há cargas conectadas ao sistema, o conversor paralelo atua somente na regulação da tensão do lado CC. No transitório em que o conversor série é ligado, o que ocorre em $t = 0,3$ s, não se observa diferença na tensão da carga, uma vez que a tensão do sistema encontra-se sem distorções e sem variação em sua magnitude. A partir do instante $t = 0,42$ s (0,12 s após o conversor paralelo ter sido ligado) o UPQC encontra-se operando em regime permanente.

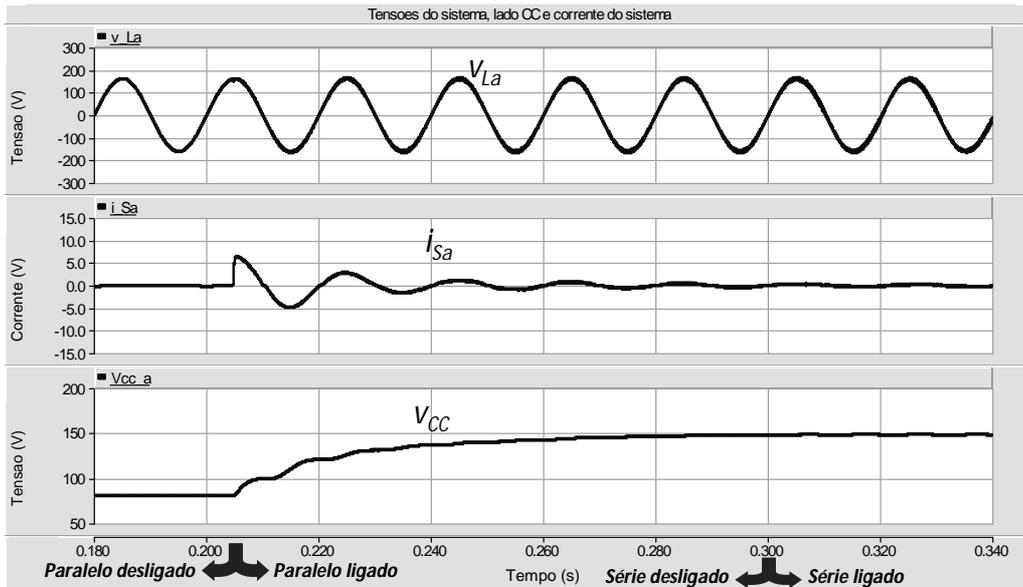


Fig. 5.9 Tensão da carga (v_{La}), tensão do lado CC (v_{CC}) e corrente do sistema (i_{Sa}), nos transitórios em que os conversores paralelo e série são ligados.

A Fig. 5.10 exibe as correntes da carga (i_{La}), do sistema (i_{Sa}), do conversor (i_{Fa}) e a corrente de referência (i_{Ref_a}) no transi rio em que a carga n o-linear   conectada. Neste transi rio h  uma perda de controlabilidade moment nea do conversor paralelo em produzir a corrente de refer ncia. Esta perda de controlabilidade ocorre durante o per odo de 1 ciclo, aproximadamente. Com a controlabilidade restabelecida, o conversor passa a operar em regime a partir de $t = 0,46$ s, aproximadamente. Com o conversor paralelo operando em regime, a corrente produzida pelo conversor paralelo i_{Fa} apresenta a mesma forma de onda da corrente de refer ncia (i_{Ref_a}), o que indica um desempenho satisfat rio da t cnica de comando dos IGBTs do conversor.

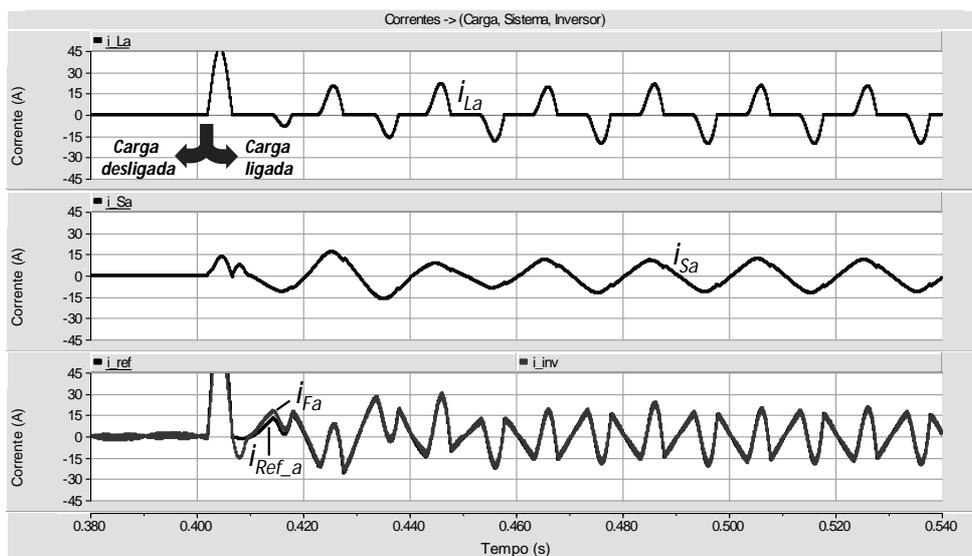


Fig. 5.10 Correntes da carga (i_{La}), do sistema (i_{Sa}), do conversor (i_{Fa}) e a corrente de refer ncia (i_{Ref_a}) no transi rio em que a carga n o-linear   conectada.

Com o UPQC operando em regime permanente, o THD da corrente i_{Sa} foi reduzido de 51% para 4,5%, onde a amplitude do terceiro harmônico foi reduzida de 5,0 A para 0,3 A, a amplitude do quinto harmônico foi reduzida de 2,1 A para 0,1 A e a amplitude do sétimo harmônico foi reduzida de 0,5 A para menos de 0,1 A. As componentes harmônicas de ordem superior apresentam amplitudes muito pequenas (inferior a 0,05 A), não sendo por isso consideradas.

A Fig. 5.11 exibe o regime transitório ocorrido na tensão da carga (v_{La}), na corrente do sistema (i_{Sa}) e na tensão do lado CC (v_{CC}) quando a carga não-linear é conectada. Este transitório resultou em uma variação momentânea de amplitude da tensão v_{CC} , além disso, com a carga conectada ao sistema o conversor paralelo passa a atuar na compensação do conteúdo harmônico contido na corrente consumida pela carga. Devido a compensação desse conteúdo harmônico, a tensão v_{CC} apresenta componente oscilante de 5 V, aproximadamente.

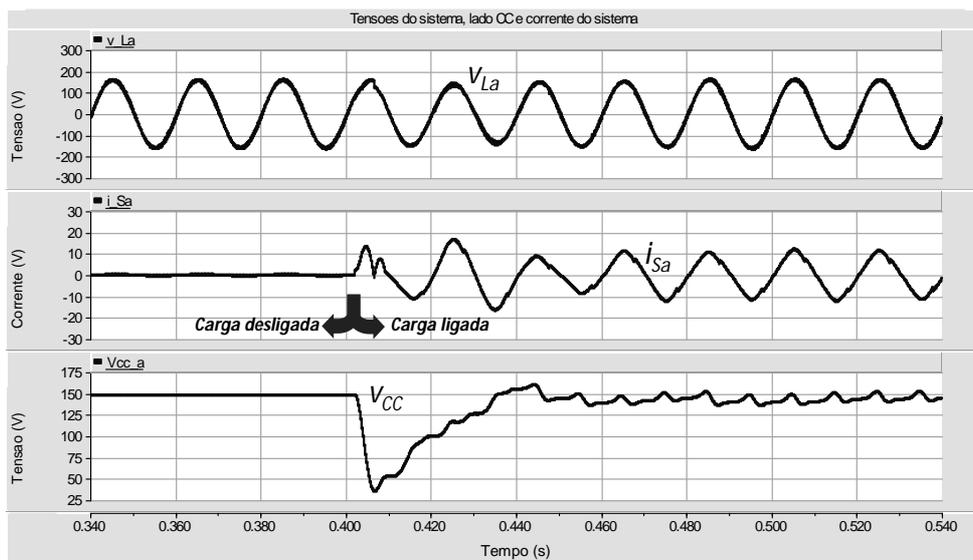


Fig. 5.11 tensão da carga (v_{La}), corrente do sistema (i_{Sa}), e tensão do lado CC (v_{CC}) no transitório em que a carga não-linear é conectada.

É importante ressaltar que essa variação temporária de amplitude na tensão v_{CC} , resultou na falta de controlabilidade temporária do conversor paralelo, observada na Fig. 5.11 e numa variação momentânea de amplitude na tensão da carga (v_{La}). Conforme mencionado no item relativo à descrição da técnica de comando dos conversores do conversor série, as tensões a serem produzidas pelos conversores do conversor série são diretamente influenciadas pela amplitude da tensão do lado CC.

A Fig. 5.12 ilustra as tensões do sistema (v_{Sa}) e da carga (v_{La}), durante o período em que a tensão do sistema apresenta distorções e uma redução momentânea de magnitude.

Esta perturbação é causada pela conexão de uma carga não-linear que se encontra em derivação com o sistema, conforme é mostrado na Fig. 5.1. No instante em que esta carga é conectada, a tensão da carga apresenta uma pequena perturbação, estabilizando-se 1 ciclo depois. Durante este período, a tensão v_{Sa} contém um THD de 7,2%, enquanto a tensão v_{La} contém um THD de 2,3%. Além disso, a tensão v_{La} manteve-se regulada durante o período em que ocorre a perturbação na tensão v_{Sa} . Estes aspectos indicam o desempenho satisfatório do conversor série, mantendo a tensão da carga regulada e com baixo conteúdo harmônico.

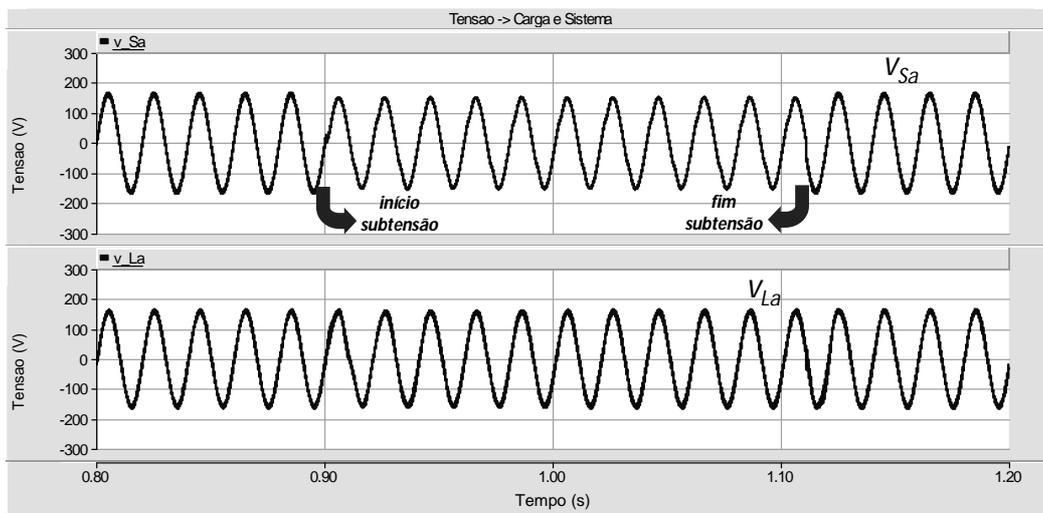


Fig. 5.12 Tensões do sistema (v_{Sa}) e da carga (v_{La}) no período em que a tensão do sistema está distorcida e com uma subtensão momentânea.

A Fig. 5.13 mostra a tensão da carga (v_{La}), a corrente do sistema (i_{Sa}) e a tensão do lado CC (v_{CC}), durante o transitório em que ocorre um distúrbio na tensão do sistema causado pela conexão da carga não-linear em derivação. No instante em que ocorre o transitório, há uma redução no valor médio da tensão do lado CC, diminuindo de 150 V para 140 V, e retornando ao valor de referência 50 ms após ocorrido o transitório. Para manter a tensão da carga regulada, o conversor série demanda potência ativa para o sistema. Por outro lado, o conversor paralelo, para manter a tensão do lado CC regulada, precisa consumir uma potência ativa, da mesma ordem que a demandada pelo conversor série ao sistema. Por este motivo, o UPQC, com esta estrutura, apresenta limitações para a compensação de subtensões, uma vez que, dependendo do valor da redução de amplitude observado na tensão do sistema, o sistema pode não ter condições de prover a energia necessária para manter a tensão do lado CC regulada, e em consequência, fazer com que a tensão da carga também fique com a sua magnitude regulada. Conforme mencionado na seção 3.2 do Capítulo 3, uma alternativa consiste no uso associado de

elementos com grande capacidade em armazenar energia e demandá-la em um curto intervalo de tempo.

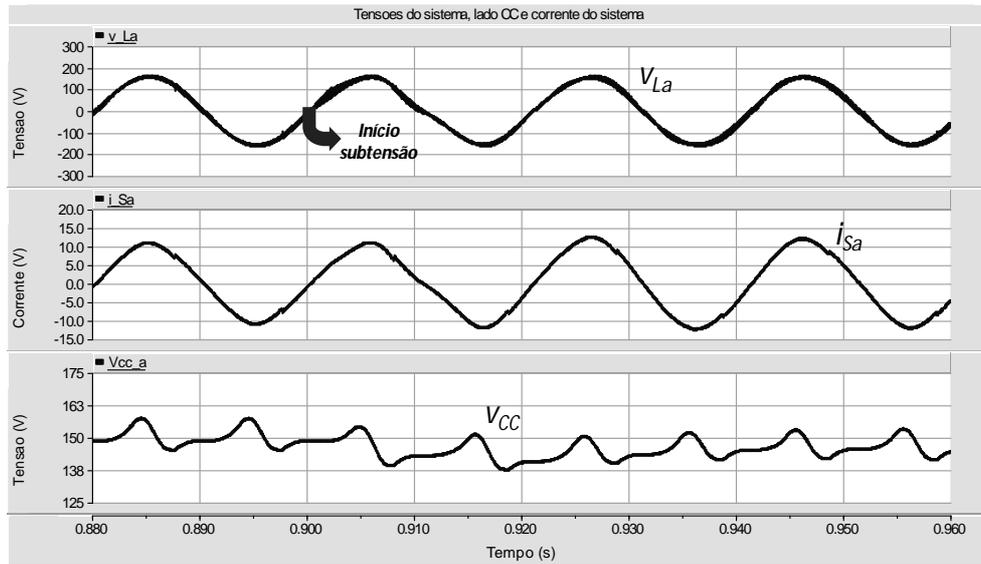


Fig. 5.13 Tensão da carga (v_{La}), corrente do sistema (i_{Sa}) e tensão do lado CC (v_{cc}) no transitório em que a tensão do sistema apresenta uma subtensão momentânea.

A Fig. 5.14 exibe as correntes da carga (i_{La}), do sistema (i_{Sa}), de referência (i_{Ref_a}) e do conversor (i_{Fa}), no transitório em que a carga não-linear é desconectada. Quando ocorre este transitório, a corrente i_{Sa} apresenta uma perturbação com o surgimento, temporário, de componentes oscilantes. Após 80 ms da ocorrência do transitório, a corrente i_{Sa} estabiliza-se, assim como as correntes i_{Ref_a} e i_{Fa} .

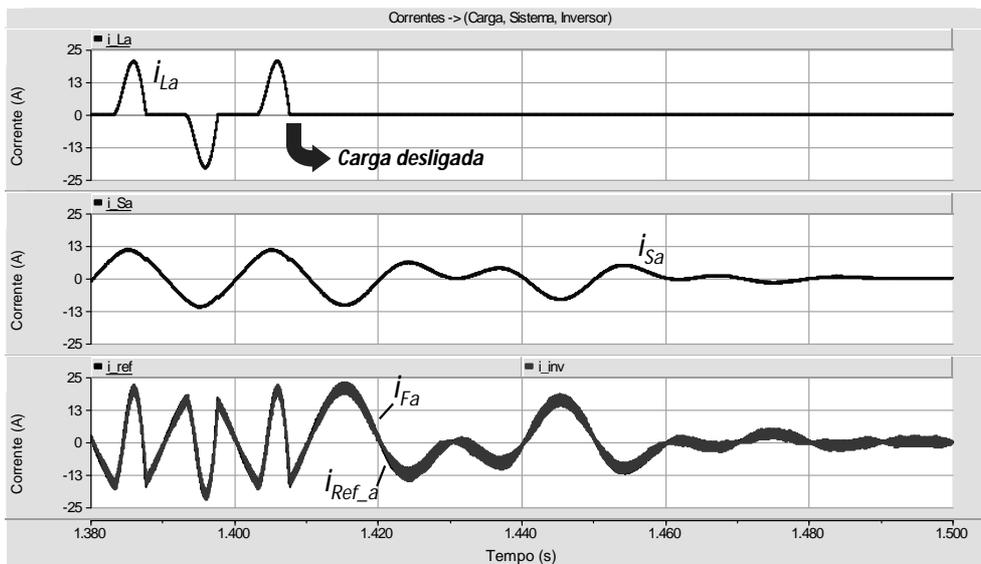


Fig. 5.14 Correntes da carga (i_{La}), do sistema (i_{Sa}), do conversor (i_{Fa}), e de referência (i_{Ref_a}) no transitório em que a carga é desconectada.

A Fig. 5.15 exibe a tensão da carga (v_{La}), a corrente do sistema (i_{Sa}) e a tensão do lado CC (v_{CC}) no transitório em que a carga não-linear é desconectada. Na ocorrência deste evento, a tensão do lado CC apresenta uma elevação temporária do seu valor médio, além de componentes oscilantes em baixa frequência. O fato da tensão do lado CC conter estas componentes oscilantes, provoca também a presença de componentes oscilantes na corrente do sistema. A tensão da carga também apresenta uma pequena perturbação, em um período equivalente a um pouco mais de 1 ciclo. Desta forma, fica outra vez evidenciado o quanto a tensão do lado CC influi no comportamento do UPQC.

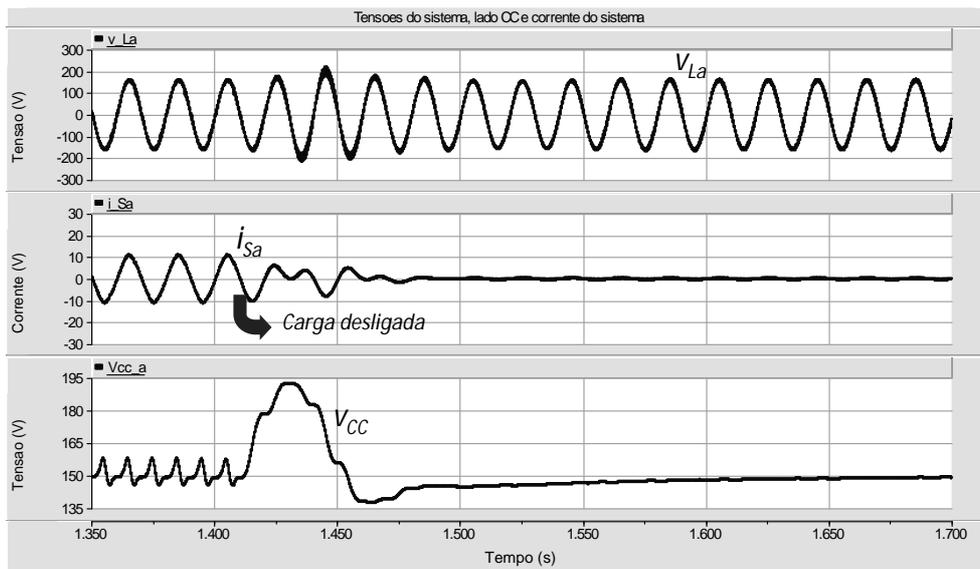


Fig. 5.15 Tensão da carga (v_{La}) e do lado CC (v_{CC}), e corrente do sistema (i_{Sa}) no transitório em que a carga é desconectada.

5.3 Implementação do Protótipo Laboratorial do UPQC Monofásico

Conforme o esquema elétrico do UPQC monofásico, ilustrado na Fig. 5.1, a implementação em bancada é composta pelos circuitos de potência e pelo sistema de controle. O circuito de potência é constituído pelo conversor de potência, pelos filtros passivos (utilizados para atenuar as componentes de alta frequência produzidas pelo conversor de potência) e por um transformador para acoplar o conversor paralelo ao sistema. Além destes componentes há também os disjuntores para a conexão dos conversores série e paralelo no sistema. Resistências localizadas entre o disjuntor e o conversor de potência são utilizadas para realizar a pré-carga da tensão do lado CC do UPQC. A Fig. 5.16 mostra a bancada do protótipo laboratorial do UPQC e a Fig. 5.17 exibe a vista superior do conversor de potência do UPQC, com as placas de comando dos conversores série e paralelo, o DSP e a placa para condicionamento dos sinais relativos às tensões e correntes utilizadas no sistema de controle do UPQC.

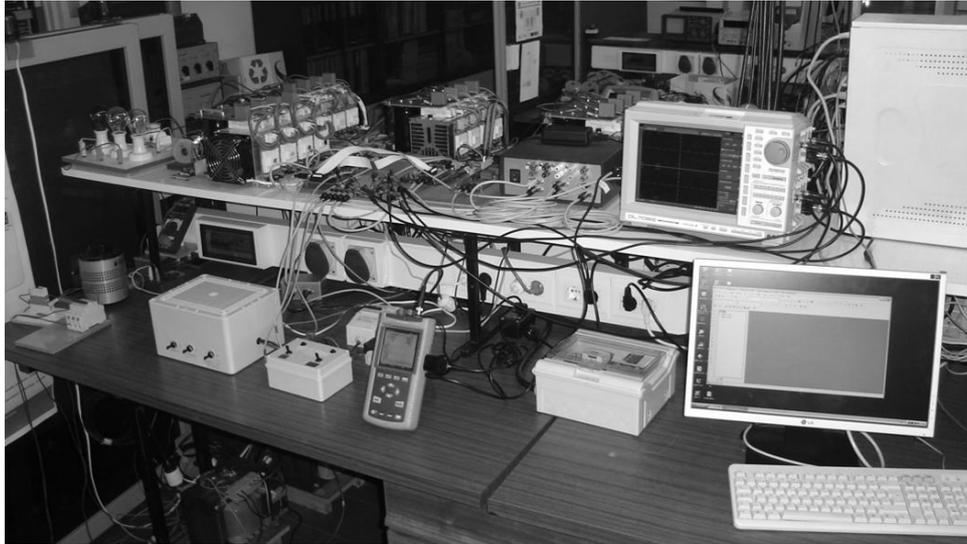


Fig. 5.16 Bancada do protótipo laboratorial do UPQC monofásico.

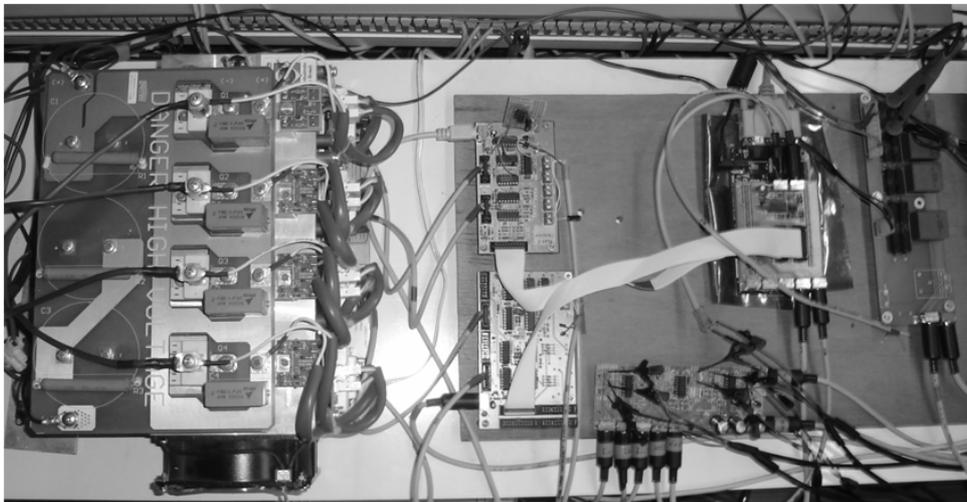


Fig. 5.17 Vista superior do conversor de potência do UPQC e o seu sistema de controle.

A Fig. 5.18 mostra o conversor de potência do UPQC em detalhe. O conversor é composto por 4 módulos de IGBTs com cada módulo contendo 2 IGBTs. Os IGBTs têm como características básicas uma tensão coletor-emissor (V_{CE}) de 1700 V e uma corrente no coletor (I_C) de 100 A. Para cada módulo de IGBTs há um *driver* de comando, o que resulta em um total de 4 drivers. Acima dos módulos estão os capacitores *snubber* de 0,47 μF . O lado CC é composto por três capacitores de 4700 μF conectados em série, onde cada capacitor suporta tensões de 450 V. Com isso, o lado CC do conversor tem uma capacitância equivalente de, aproximadamente, 1560 μF e suporta tensões de até 1300 V.

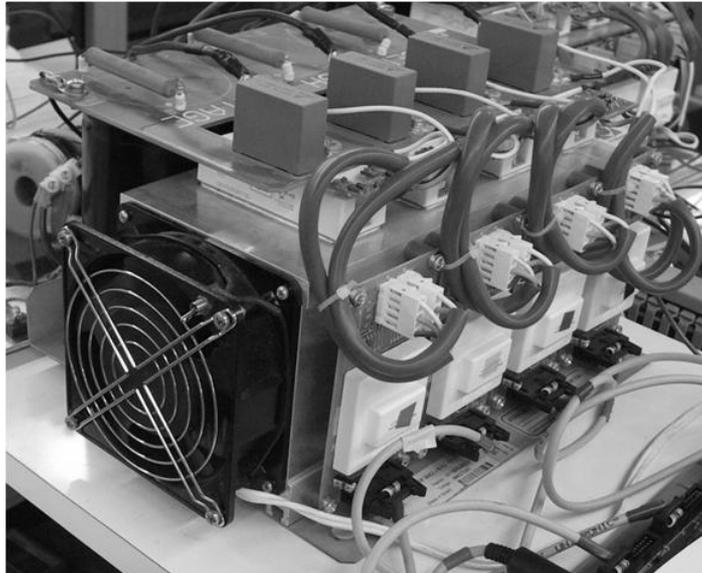


Fig. 5.18 Conversor de potência do UPQC Monofásico.

A Fig. 5.19 exhibe dois transformadores utilizados no sistema elétrico, conforme ilustrado na Fig. 5.1, sendo um deles na entrada do sistema da rede elétrica para isolamento galvânico do UPQC e o outro empregado na conexão do conversor paralelo ao sistema. Ambos os transformadores apresentam relação de transformação de 2:1, tendo potência nominal de 5 kVA e reatância de dispersão de 5%.

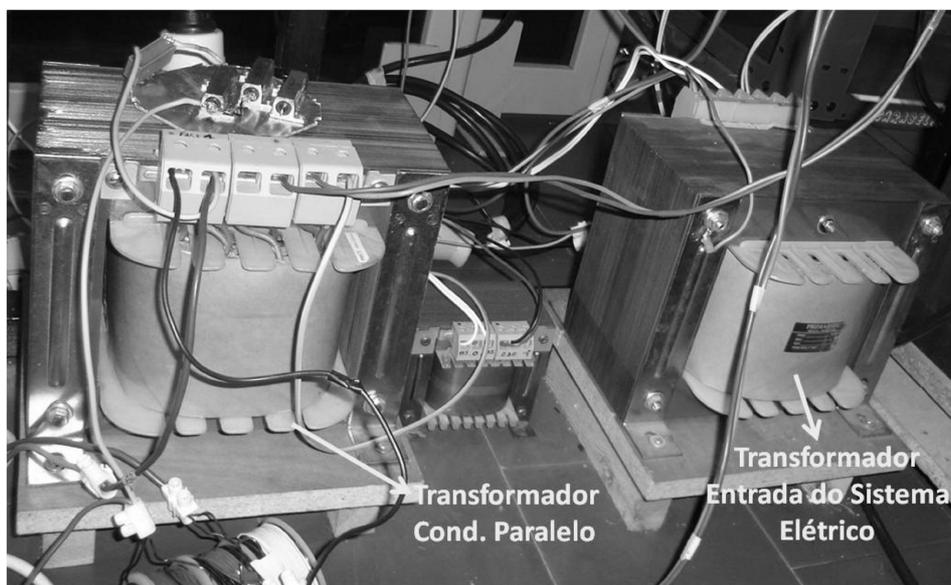


Fig. 5.19 Transformadores utilizados na montagem do protótipo laboratorial do UPQC monofásico.

A Fig. 5.20 mostra em detalhes o sistema de controle do UPQC monofásico implementado em bancada. As medições de tensão são feitas pelos transdutores de tensão modelo *LV25-P* da *LEM*, e as correntes são medidas por meio dos transdutores de corrente modelo *LA55-P* da *LEM*.

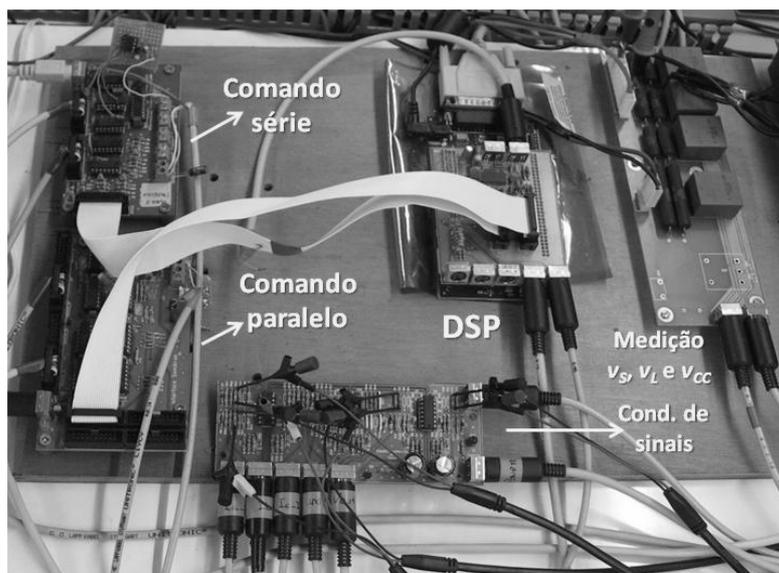


Fig. 5.20 Sistema de controle do UPQC monofásico implementado em bancada.

Estes sensores mostrados na Fig. 5.20 são de efeito Hall, com a saída em corrente sendo a malha fechada na placa de condicionamento. Em seguida as tensões e correntes medidas são condicionadas para apresentarem tensões entre 0 e 3 V, uma vez que as tensões na entrada do conversor A/D do DSP têm de estar nesta faixa. Sobre o DSP há uma placa para fazer a interface com o conversor A/D e com as saídas PWM. Desta placa seguem os sinais PWM, por cabos *flat cable*, para as placas de comando do conversor de potência. Estas placas de comando se fazem necessárias, uma vez que as saídas PWM do DSP apresentam amplitudes entre 0 e 3 V e, para o acionamento dos *drivers* dos IGBTs, são necessárias tensões de 15 V. Os cabos que seguem das placas de comando para os *drivers* dos IGBTs são “blindados” de modo a minimizar problemas de interferência eletromagnética.

A Fig. 5.21 exhibe o DSP modelo TMS320F2812 da *Texas Instruments*. Este DSP, que apresenta a topologia Harvard modificada, tem como características básicas uma frequência de operação de 150 MHz (ciclo de máquina de 6,67 ns), conversor A/D com 16 entradas e resolução de 12 bits, operações matemáticas com até 32 bits, 12 saídas PWM, 56 pinos de entrada/saída, entre outros aspectos. Outras informações podem ser encontradas em [100].

É importante comentar que o fato do DSP ser baseado na topologia Harvard modificada faz com que o mesmo tenha barramentos internos independentes para programa, dados e sinais de entrada/saída, permitindo que haja acesso simultâneo de dados, instruções e acesso a periféricos, possibilitando realizar múltiplas ações em um mesmo ciclo de *clock*.

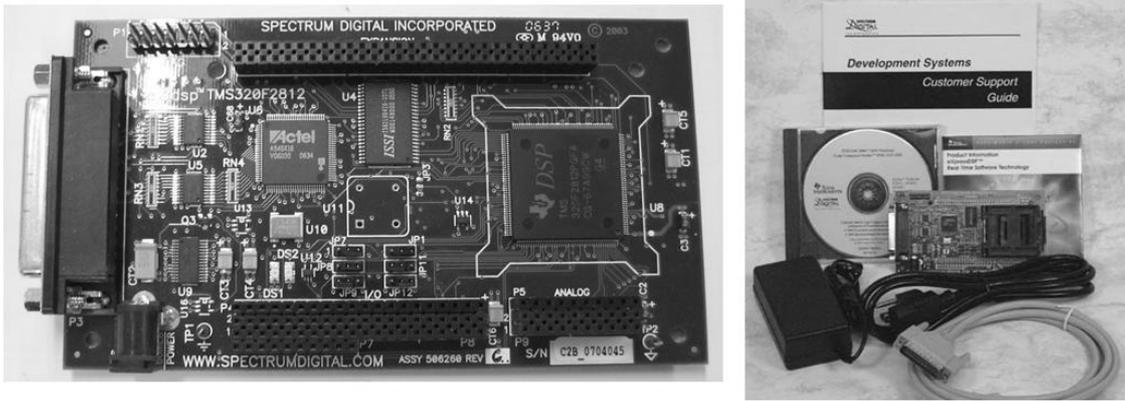


Fig. 5.21 DSP modelo TMS320F2812 da *Texas Instruments*.

5.4 Resultados Experimentais do UPQC Monofásico

A seguir são apresentados os resultados experimentais obtidos com o protótipo laboratorial do UPQC monofásico. Estes resultados foram adquiridos com uso do osciloscópio digital modelo DL708E do fabricante *Yokogawa*. Este osciloscópio de oito canais é constituído por módulos que permitem medir sinais isolados com alta taxa de amostragem (10 MS/s para 10 bits) e com alta resolução (16kS/s para 16 bits). Além do osciloscópio, foi utilizado um qualímetro monofásico modelo 43B (*Power Quality Analyzer*) do fabricante *Fluke*.

A Fig. 5.22 ilustra o transitório em que o conversor paralelo é ligado. Neste ensaio o conversor série não está conectado ao sistema. A corrente consumida pela carga contém uma distorção harmônica (THD) de 51% e amplitude de 11,0 A.

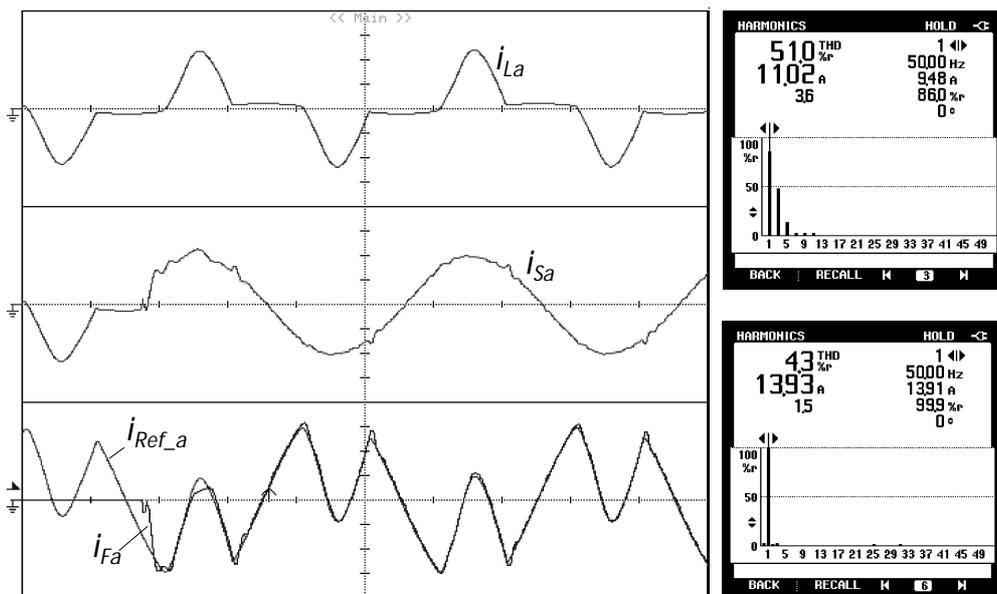


Fig. 5.22 Resultado experimental no transitório em que o conversor paralelo é ligado. As correntes i_{La} e i_{Sa} apresentam escala de 10 A/div e a corrente i_{Fa} , com a corrente de referência i_{Ref_a} uma escala de 5 A/div. Estes resultados estão representados numa base de tempo de 5 ms/div.

No instante em que o conversor paralelo é ligado, a corrente compensada apresenta uma pequena distorção, uma vez que a tensão do lado CC do conversor de potência não é elevada o suficiente para que o mesmo opere de forma adequada. Meio ciclo após o conversor paralelo ter sido ligado, a corrente produzida pelo conversor (i_{Fa}) corresponde, com precisão, à corrente de referência (i_{Ref_a}). Com isso, o conteúdo harmônico contido na corrente da carga (i_{La}) é compensado e, a corrente do sistema, i_{Sa} , passa a apresentar uma forma de onda com baixo conteúdo harmônico (THD de 4,3%). A amplitude da corrente do sistema é elevada de 11,0 A para 13,9 A devido ao consumo de potência ativa pelo UPQC para suprir as suas perdas e nos circuitos passivos.

A Fig. 5.23 mostra o transitório em que a carga é conectada com o conversor paralelo ligado. No instante em que a carga é conectada, a corrente produzida pelo conversor de potência não consegue reproduzir de forma adequada a corrente de referência, devido a variação da tensão do lado CC. Quando a tensão do lado CC estabiliza, o que ocorre 150 ms após o transitório, a corrente i_{Fa} torna-se sobreposta ao sinal de referência i_{Ref_a} .

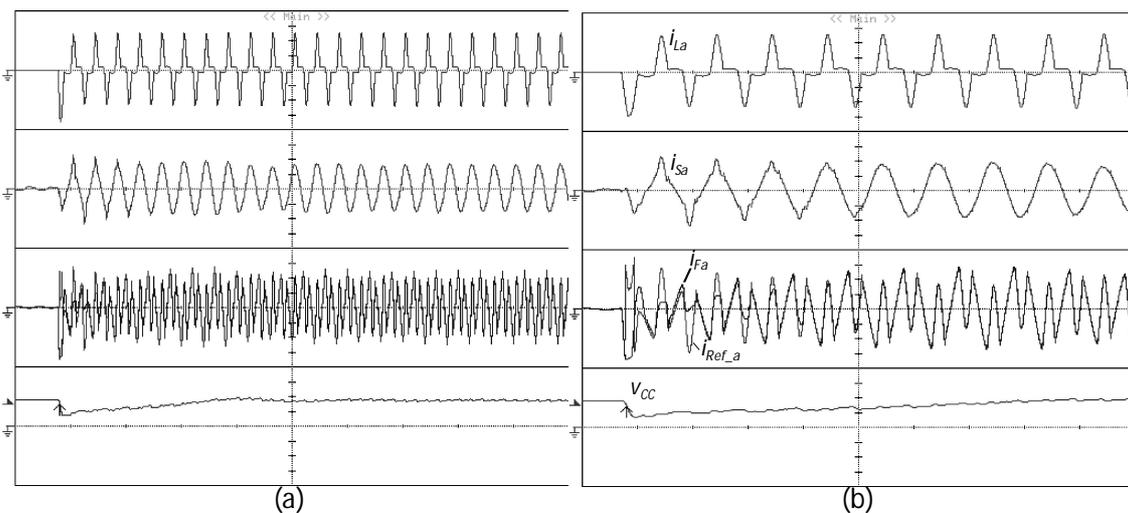


Fig. 5.23 Resultado experimental no transitório em que a carga é conectada com o conversor paralelo ligado. As correntes i_{La} e i_{Sa} apresentam escala de 10 A/div e as correntes i_{Fa} e i_{Ref_a} uma escala de 5 A/div. A Tensão do lado CC (V_{CC}) apresenta escala de 80 V/div. Estes resultados estão representados numa base de tempo de 50 ms/div em (a) e 20 ms/div em (b).

A Fig. 5.24 ilustra o transitório em que a carga é removida do sistema com o conversor paralelo ligado. Neste transitório, a remoção da carga resulta em uma perturbação na tensão do lado CC (V_{CC}) e, como consequência, surgem componentes oscilantes em baixa frequência na corrente do sistema, até o momento em que a tensão do lado CC estabiliza.

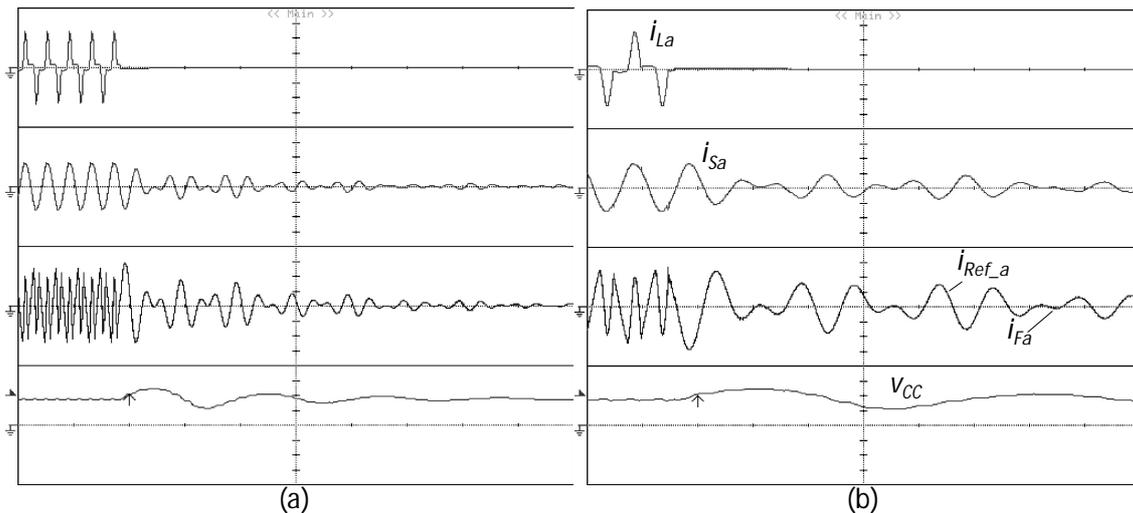


Fig. 5.24 Resultado experimental no transitório em que a carga é removida com o conversor paralelo ligado. As correntes i_{La} e i_{Sa} apresentam escala de 10 A/div e as correntes i_{Fa} e i_{Ref_a} , uma escala de 5 A/div. A tensão do lado CC (v_{cc}) é representada numa escala de 80 V/div. Estes resultados são representados numa base de tempo de 50 ms/div em (a) e 20 ms/div em (b).

Os resultados exibidos na Fig. 5.25 e na Fig. 5.26 mostram o transitório em que o conversor série é ligado, e o transitório em que uma carga não-linear é conectada em paralelo ao sistema. Esta carga não-linear não é compensada pelo conversor paralelo, tendo por finalidade distorcer ainda mais a forma de onda da tensão do sistema. Em ambos os ensaios, não há cargas para o conversor paralelo compensar, tendo o mesmo como único objetivo consumir potência ativa para manter a tensão do lado CC regulada.

No transitório em que o conversor série é ligado (Fig. 5.25) a tensão do sistema apresenta amplitude de 109,1 V e uma distorção harmônica (THD) de 4,5%. Com o conversor série ligado a amplitude da tensão da carga eleva-se para 117,7 V e o THD reduz-se para 2,2%. No transitório em que a carga não-linear para distorcer as tensões do sistema é ligada (Fig. 5.26), a tensão do sistema apresenta amplitude de 105,3 V e uma distorção harmônica (THD) de 6,6%. Com o conversor série ligado, a amplitude da tensão da carga apresenta um decréscimo de 117,7 V para 117,1 V, e o THD eleva-se de 2,2% para 2,3%.

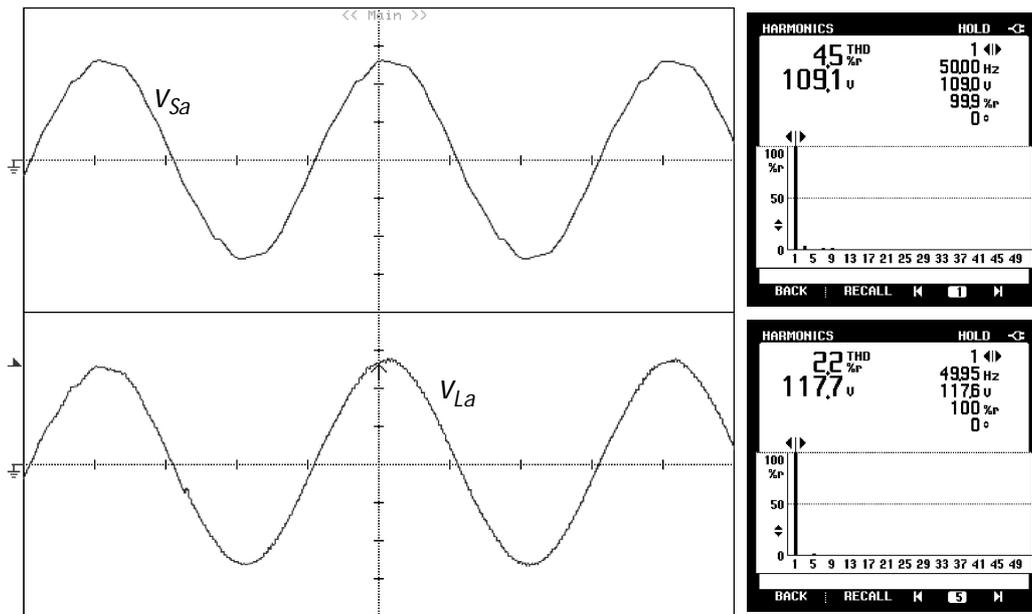


Fig. 5.25 Resultado experimental das tensões do sistema (v_{Sa}) e da carga (v_{La}) no transitório em que o conversor série é ligado. As tensões v_{La} e v_{Sa} estão representadas numa escala de 60 V/div e numa base de tempo de 5 ms/div.

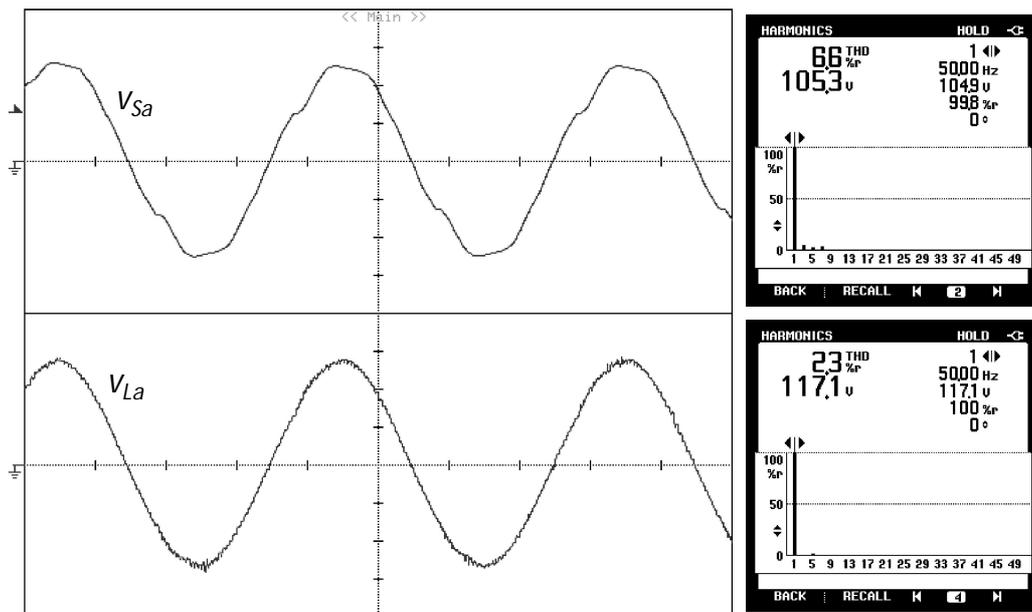


Fig. 5.26 Resultado experimental das tensões do sistema e da carga no transitório em que a carga não linear é conectada. As tensões v_{La} e v_{Sa} estão representadas numa escala de 60 V/div e numa base de tempo de 5 ms/div.

Com base nos espectros harmônicos das tensões da carga e do sistema, observa-se que o conversor série atua de forma satisfatória ao compensar o conteúdo harmônico, além de manter regulada a tensão da carga. É importante ressaltar o fato do conversor série, ao ser ligado, não causar distúrbios no sistema apresentando um comportamento dinâmico satisfatório, conforme verificado no transitório em que a carga não-linear é conectada.

Em seguida são mostrados os ensaios de inicialização do UPQC. No primeiro ensaio, o UPQC é ligado sem que haja cargas conectadas ao sistema. Nesse ensaio, o procedimento de inicialização do UPQC ocorre da seguinte forma. Inicialmente o disjuntor de *bypass* do conversor série (representado na Fig. 5.1 por D_{S1}) está fechado e os outros disjuntores (D_{2s} e D_{3s}) estão abertos. Além disso, os IGBTs do conversor paralelo não conduzem corrente, ou seja, estão abertos. Ao fechar o disjuntor do conversor paralelo (D_{1p}), a tensão do lado CC é elevada para o valor de pico da tensão fase-neutro na saída do conversor paralelo. Com isso, a tensão do lado CC é elevada para 81,0 V, com a tensão alternada na saída do conversor paralelo tendo valor eficaz de 57,5 V. Em seguida, é ligado o conversor paralelo que produz uma corrente de modo a elevar a tensão do lado CC para o valor de referência de 150 V. Posteriormente, os disjuntores D_{2s} e D_{3s} são fechados e o disjuntor D_{S1} é aberto. A corrente do sistema deixa de fluir pelo disjuntor de *bypass* e passa a fluir pelos disjuntores do conversor série, em conjunto com os IGBTs superiores do conversor série que estão fechados. Por fim, o conversor série é ligado, encerrando dessa forma o procedimento de inicialização do UPQC.

A Fig. 5.27 exhibe os transitórios em que os conversores paralelo e série são ligados. Conforme observado no ensaio ilustrado na Fig. 5.27 (a), o conversor paralelo, para elevar a tensão do lado CC ao valor de referência, produz uma corrente para que a corrente do sistema esteja em fase com a tensão do sistema. O ensaio ilustrado na Fig. 5.27 (b) mostra o transitório em que o conversor série é ligado.

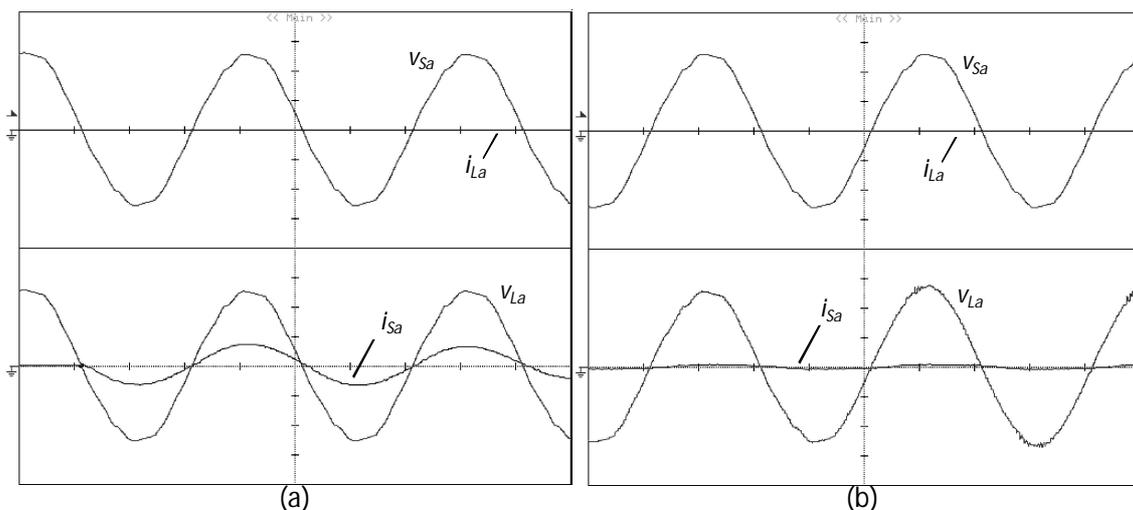


Fig. 5.27 Resultados experimentais do procedimento de inicialização do UPQC. As tensões v_{La} e v_{Sa} estão representadas numa escala de 60 V/div e as correntes i_{La} e i_{Sa} numa escala de 10 A/div. Estas tensões e correntes estão representadas numa base de tempo de 5 ms/div.

As tensões e correntes da carga e do sistema, em conjunto com a tensão do lado CC, no transitório em que a carga não-linear é ligada, estão ilustradas na Fig. 5.28. No transitório em que a carga é conectada, a tensão do lado CC decai para aproximadamente 90 V, voltando a ter a sua magnitude regulada no valor de referência após 300 ms. Com a tensão do lado CC reduzida, o conversor não tem controlabilidade suficiente para produzir a corrente de referência. Com isso, a corrente do sistema apresenta uma forma de onda distorcida. Este problema é minimizado na medida em que a tensão do lado CC é elevada para o valor de referência. Outro aspecto que deve ser ressaltado reside na subtensão momentânea causada nas tensões da carga e do sistema, com a conexão da carga. A magnitude da tensão da carga (v_{La}) eleva-se para o valor de referência (115 V) à medida que a tensão do lado CC também é elevada para o seu valor de referência (150 V).

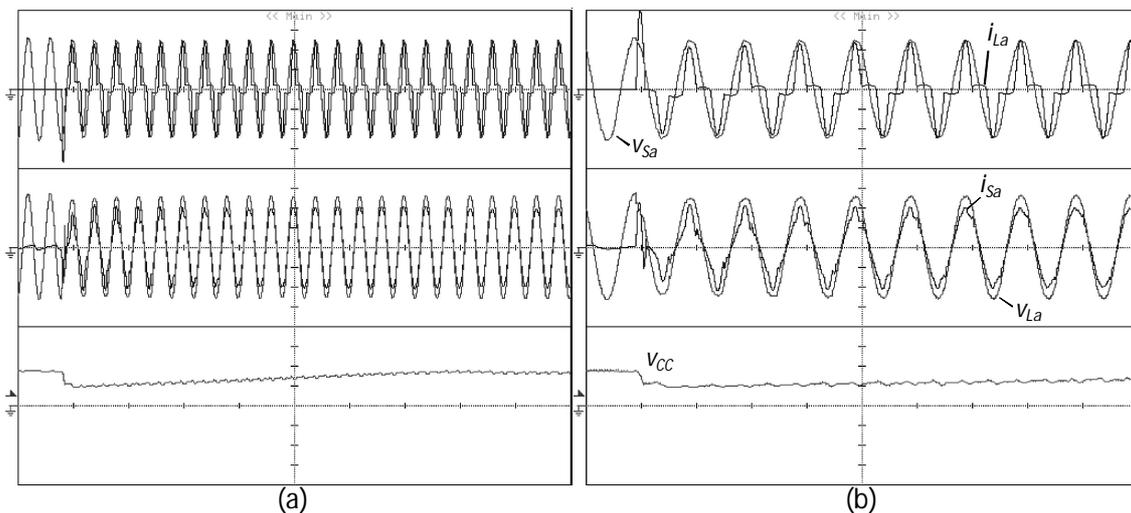


Fig. 5.28 Resultados experimentais no transitório em que a carga é conectada com o UPQC ligado. As tensões v_{La} e v_{Sa} estão representadas com escala de 60 V/div e as correntes i_{La} e i_{Sa} apresentam escala de 10 A/div. A tensão do lado CC (v_{cc}) tem escala de 80 V/div. O período de amostragem equivale a 50 ms/div no ensaio (a) e a 20 ms/div em (b).

Em seguida são mostrados ensaios em que o conversor série é ligado com o paralelo em operação, compensando os harmônicos consumidos pela carga não-linear, além de corrigir o fator de potência. A Fig. 5.29 (a) mostra as respostas transitória e a Fig. 5.29 (b) apresenta a resposta em regime permanente do UPQC, quando o conversor série é ligado. Com o conversor série desligado, a tensão da carga apresenta valor eficaz de 100 V, o que representa uma subtensão de 13%. Isto ocorre devido à queda de tensão da corrente consumida pela carga sobre a impedância do transformador.

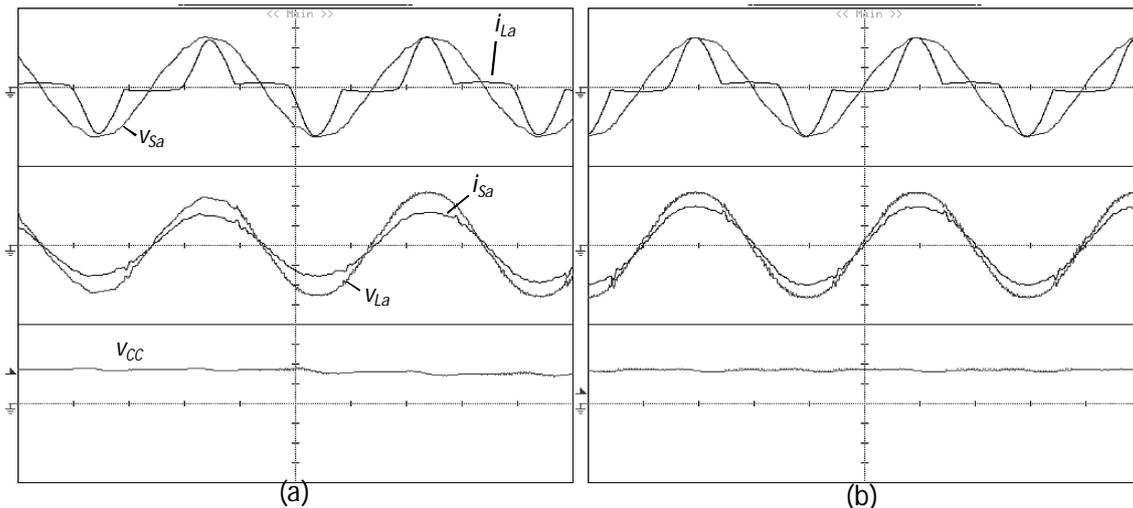


Fig. 5.29 Resultados experimentais do transitório em que o conversor série é ligado. As tensões v_{La} e v_{Sa} estão representadas com escala de 60 V/div e as correntes i_{La} e i_{Sa} apresentam escala de 10 A/div. A tensão v_{CC} tem escala de 80 v/div. Estas tensões e correntes apresentam uma base de tempo de 5 ms/div.

No transitório em que o conversor série é ligado, a tensão da carga é compensada, com o seu valor eficaz sendo elevado de 100 V para 117 V. Pode-se observar neste transitório que o fato da tensão do lado CC não ter sofrido perturbações resultou em uma dinâmica rápida na realização deste ensaio.

A Fig. 5.30 exhibe o transitório em que o conversor série é ligado com o conversor paralelo em operação. A tensão do sistema apresenta valor eficaz de 92,9 V, o que significa uma redução da amplitude da tensão em 20% em relação ao seu valor nominal. Isto ocorre devido à queda de tensão provocada pela corrente consumida tanto da carga não-linear em derivação, que não é compensada pelo conversor paralelo, quanto na própria carga do sistema que é compensada pelo conversor paralelo. Com o conversor série ligado, a tensão da carga eleva-se para 117 V, em um curto intervalo de tempo, conforme mostra a Fig. 5.30. Assim como ocorreu no ensaio ilustrado na Fig. 5.29, a dinâmica rápida observada neste ensaio se deve ao fato do transitório ocorrido não ter provocado um distúrbio na tensão do lado CC a ponto de comprometer o desempenho do conversor série.

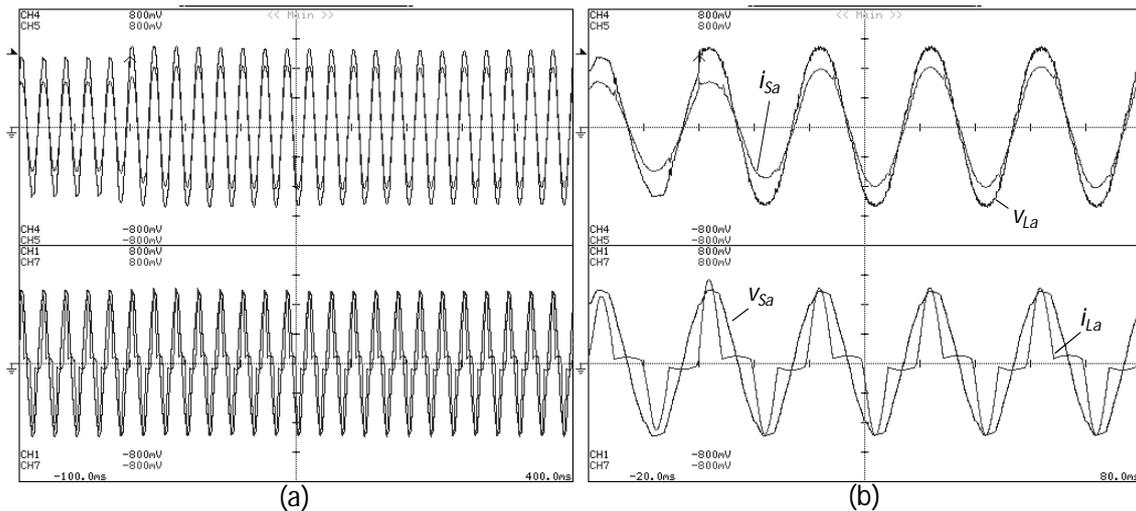


Fig. 5.30 Resultados experimentais no transitório em que o conversor série é ligado. As tensões v_{La} e v_{Sa} estão representadas numa escala de 60 V/div e as correntes i_{La} e i_{Sa} tem escala de 10 A/div. Estas tensões e correntes apresentam uma base de tempo de 50 ms/div em (a) e 10 ms/div em (b).

A Fig. 5.31 exibe as tensões e correntes da carga e do sistema com o UPQC ligado e operando em regime permanente. Neste ensaio o objetivo consiste em mostrar o consumo de potência do sistema com o UPQC desligado e ligado. Estes resultados mostram o fator de potência total (PF), $\cos\phi$, e o consumo de potência ativa. Estes cálculos relacionam tanto a tensão do sistema (v_{Sa}) com a corrente da carga (i_{La}) quanto a tensão da carga (v_{La}) com a corrente do sistema (i_{Sa}).

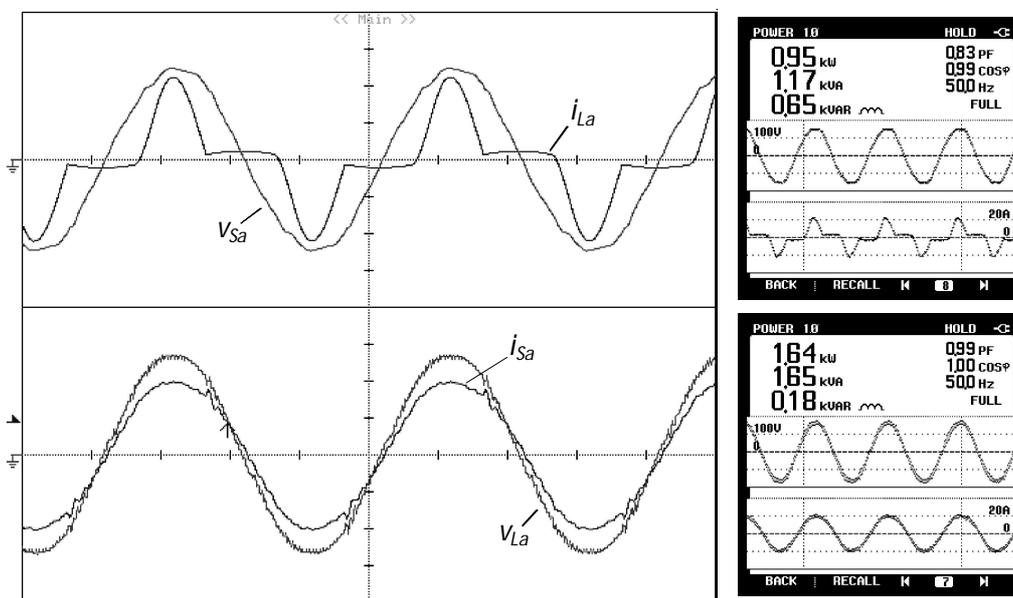


Fig. 5.31 Resultados experimentais do UPQC operando em regime permanente. As tensões v_{La} e v_{Sa} estão representadas com escala de 60 V/div e as correntes i_{La} e i_{Sa} tem escala de 10 A/div. Estas tensões e correntes apresentam uma base de tempo de 5 ms/div.

Ao fazer estes cálculos em relação à tensão do sistema (v_{Sa}) com a corrente da carga (i_{La}), observa-se um consumo de potência ativa igual a 1,17 kVA com o fator de

potência total igual a 0,83 (indutivo), e o valor do $\cos\phi$ igual a 0,99. O valor do $\cos\phi$ igual a 0,99 indica que a componente fundamental da tensão do sistema (v_{Sa}) e a corrente da carga (i_{La}) estão em fase. Por outro lado, ao fazer os cálculos em relação à tensão da carga (v_{La}) com a corrente do sistema (i_{Sa}), observa-se um consumo de potência ativa igual a 1,65 kVA, com o fator de potência total (PF) igual a 0,99 e o $\cos\phi$ igual a 1,0. Desse modo, considerando que o conversor série não faz compensação de potência reativa, pode-se dizer que as tensões do sistema (v_{Sa}) e da carga (v_{La}) estão em fase. Como consequência, é possível assegurar que a corrente do sistema (i_{Sa}) está em fase com a tensão v_{Sa} , ou seja, o fator de potência total (PF) foi compensado. O aumento da potência consumida de 1,65 kVA para 1,17 kVA deve-se ao consumo de potência ativa pelo UPQC para suprir as suas perdas. Estas perdas residem no chaveamento dos IGBTs, nos filtros passivos e no transformador de acoplamento do conversor paralelo com o sistema elétrico.

A Fig. 5.32 exhibe os resultados obtidos com o UPQC operando em regime permanente, com as potências ativa, reativa e aparente na carga, ilustrado na Fig. 5.32 (a), e no no sistema, conforme mostra a Fig. 5.32 (b). Estes resultados foram obtidos com o objetivo de estimar o rendimento do UPQC. Admitindo que se trata de um cálculo aproximado, o rendimento do UPQC pode ser calculado a partir da razão entre o valor médio da potência ativa na carga e o valor médio da potência ativa fornecida pelo sistema. Dessa forma, sendo a potência ativa na carga igual a 1,16 kW e no sistema igual a 1,50 kW, o rendimento do UPQC corresponde a, aproximadamente, 77%. Neste ensaio, em particular, o UPQC realiza a compensação de harmônicos, correção do fator de potência e regulação da tensão entregue à carga.

Conforme mencionado nos resultados de simulação, a compensação de subtensões pelo conversor série resulta num aumento do consumo de potência ativa pelo conversor paralelo. O aumento deste consumo reflete no aumento das perdas nos IGBTs, nas resistências e nos indutores dos filtros passivos. Com isso, pode-se observar que o rendimento do UPQC diminui à medida que o conversor série é forçado a compensar subtensões cada vez mais severas. Assim como foi mencionado ao longo da descrição dos resultados de simulação, verifica-se novamente a limitação que esta topologia apresenta para a compensação de variações momentâneas de tensão.

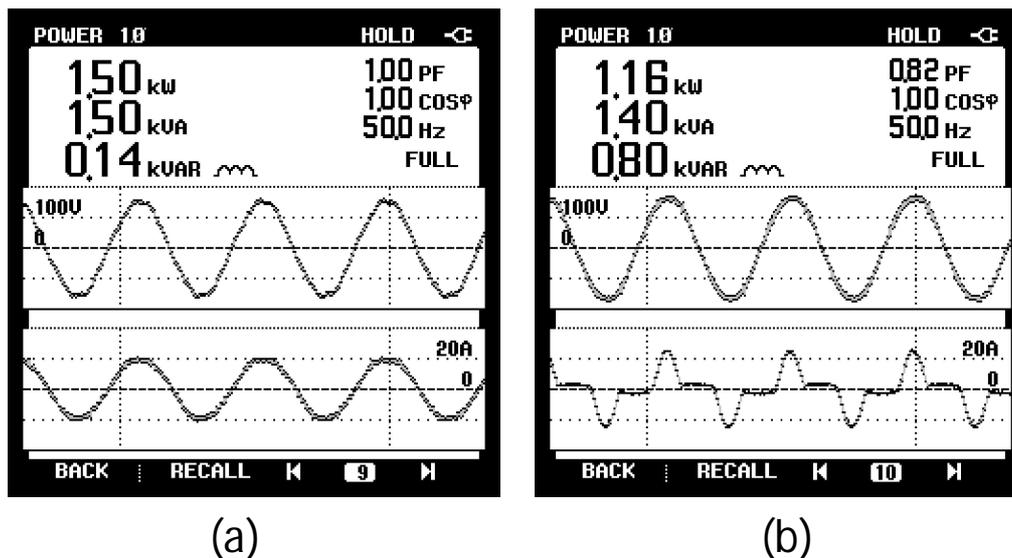


Fig. 5.32 Resultados experimentais das potências ativa, reativa e aparente na carga (a) e no sistema (b) com o UPQC operando em regime permanente.

5.5 Conclusões Parciais

Neste Capítulo foram apresentados os procedimentos adotados para a implementação do conversor UPQC monofásico, bem como os resultados experimentais obtidos. Os procedimentos preliminares na implementação do sistema de controle consistiram na concepção e montagem dos circuitos para medição e condicionamento das grandezas elétricas envolvidas e no circuito para acionar os *drivers* dos IGBTs dos conversores série e paralelo. A outra etapa residiu na implementação dos algoritmos de controle em um microcontrolador do tipo DSP. Em relação à execução destes algoritmos no DSP foram abordados, em detalhe, os procedimentos adotados para a elaboração do circuito de sincronismo digital, além dos algoritmos para determinação da tensão e da corrente de referência a serem produzidas pelos conversores série e paralelo, respectivamente.

Nos resultados de simulação, o THD da corrente do sistema foi reduzido de 51% para 4,5%, enquanto que nos resultados experimentais o THD foi reduzido de 51% para 4,3%. Dessa forma, observa-se que os procedimentos para determinar o THD tanto em simulação quanto em bancada apresentam resultados similares.

Outro aspecto importante a ser ressaltado corresponde ao bom desempenho das técnicas de comando empregadas nos conversores série e paralelo. Isto pode ser comprovado nos transitórios realizados tanto em simulação quanto no protótipo laboratorial. Nos resultados experimentais ocorreu uma ligeira perda de controlabilidade, durante 3 ciclos aproximadamente, no transitório em que a carga não-linear foi conectada, conforme foi mostrado na Fig. 5.22 e na Fig. 5.23. Nos resultados

de simulação o período em que ocorreu perda de controlabilidade foi menor (2 ciclos) conforme foi ilustrado na Fig. 5.10.

É também importante enfatizar o procedimento adotado para a conexão do conversor série ao sistema. Conexões de conversores em série sempre causam transtornos devido à dificuldade em manter a continuidade da demanda de energia para a carga durante o procedimento. Com base nos resultados de simulação (Fig. 5.9) e experimentais (Fig. 5.25 e Fig. 5.26), foi observado que durante todo o procedimento de abertura e fechamento dos disjuntores, até o instante em que o conversor série é ligado, em momento algum a demanda de energia para a carga fica comprometida.

A partir dos resultados de simulação e experimentais ficou constatada uma diferença na dinâmica do UPQC na ocorrência de transitórios. No protótipo laboratorial foi observada uma dinâmica mais lenta do que a apresentada nos resultados de simulação. Uma alternativa para minimizar esta diferença de comportamento consiste na concepção, ainda que de modo empírico, do circuito equivalente do capacitor. Para tal são necessários diversos testes sobre diferentes condições para que o modelo do circuito equivalente do capacitor seja, de fato, validado. Nos resultados em regime permanente, os resultados de simulação e experimentais são similares, o que comprova que os demais parâmetros implementados em simulação correspondem aos utilizados em bancada.

No próximo Capítulo é descrito a implementação do conversor UPQC para sistemas trifásicos a três fios com a apresentação de resultados de simulação e experimentais.

Capítulo 6

Protótipo Laboratorial do UPQC Implementado para Sistemas Elétricos Trifásicos a Três Fios

A implementação do protótipo laboratorial do UPQC para sistemas trifásicos a três fios é descrita neste Capítulo. Este protótipo foi feito a partir da concepção e validação por meio dos resultados de simulação mostrados no Capítulo 4 e dos resultados obtidos a partir dos testes e ensaios realizados com um protótipo do UPQC proposto para sistemas monofásicos, conforme mostrado no Capítulo 5.

Inicialmente é mostrada a configuração do circuito de potência implementado, com uma descrição dos componentes utilizados. Na sequência, é apresentado o sistema de controle do UPQC com a descrição dos algoritmos de controle para a determinação das tensões e das correntes de referência, além das técnicas de comando dos IGBTs dos conversores série e paralelo. Para a montagem deste UPQC trifásico foi necessário fazer algumas adaptações, principalmente em relação ao sistema de controle, devido à grande quantidade de tensões e correntes medidas, além do elevado número de IGBTs comandados.

Após mostrados estes aspectos preliminares são exibidos os resultados de simulação do UPQC para sistemas trifásicos. Nos resultados de simulação são observados o desempenho do UPQC quando submetido a diferentes transitórios que ocorrem tanto nas correntes da carga quanto nas tensões do sistema. Além disso, é mostrada a capacidade do UPQC em reproduzir, com fidelidade, as tensões e correntes determinadas pelo sistema de controle por meio das técnicas de chaveamento dos conversores série e paralelo, respectivamente.

Em seguida, é mostrado o protótipo laboratorial do condicionador UPQC implementado com base nos resultados preliminares obtidos em simulação. São ilustrados os circuitos que, em conjunto com o DSP, constituem o sistema de controle e o circuito de potência do condicionador. Posteriormente, são apresentados os testes e

ensaios realizados com o protótipo laboratorial implementado. Por fim, são descritas as conclusões preliminares deste Capítulo, com base nos diferentes testes e ensaios realizados tanto em simulação como por meio do protótipo laboratorial.

6.1 Configurações do Circuito de Potência e do Sistema de Controle para o UPQC Trifásico

Nesta seção são descritas as configurações do circuito de potência e do sistema de controle para o UPQC trifásico. A Fig. 6.1 mostra o esquema elétrico do UPQC para sistemas trifásicos a três fios implementado em bancada. Apesar de não ter sido inserido na Fig. 6.1, no lado primário dos transformadores de entrada (V_{1S}) foram conectados autotransformadores para alterar a amplitude da tensão do sistema de forma a ser possível provocar subtensões e desequilíbrios.

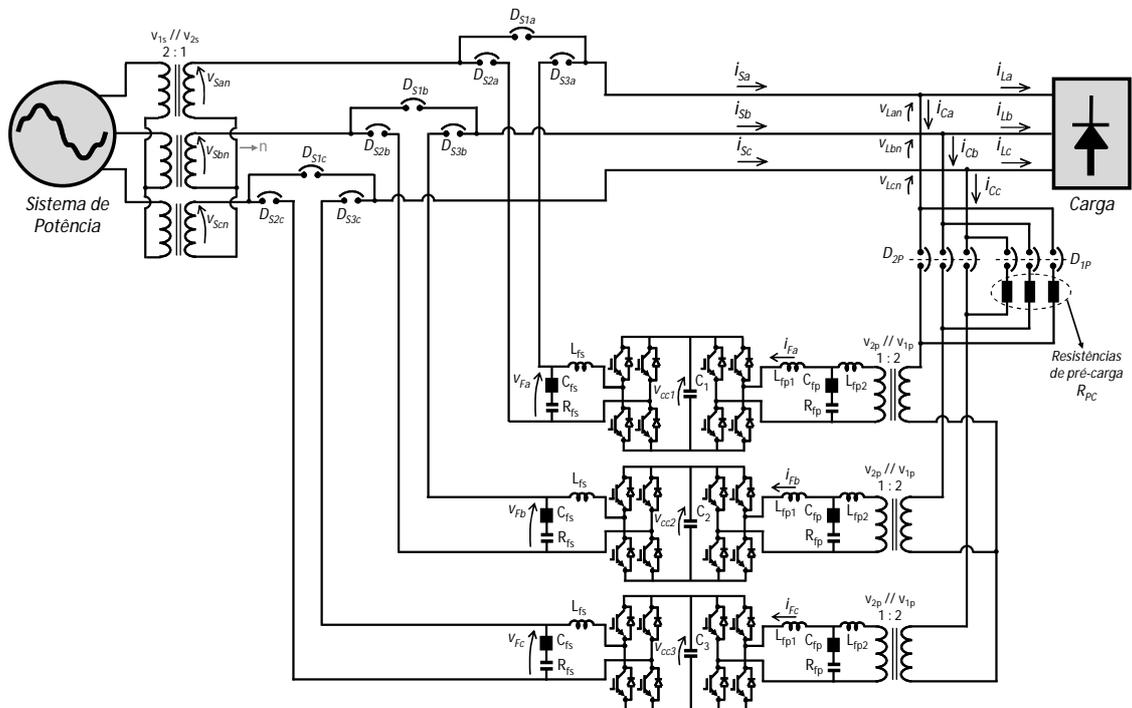


Fig. 6.1 Esquema elétrico do UPQC implementado em um sistema trifásico a três fios.

A rede elétrica apresenta tensões fase-neutro, no lado primário dos transformadores de entrada (V_{1S}), com valor eficaz de até 230 V e alimenta uma carga não-linear de, aproximadamente, 4 kVA. A carga consiste em duas pontes retificadoras a diodos com o lado CC das duas pontes sendo composto por circuitos RC paralelo em série com uma indutância. Em ambas as pontes, a resistência corresponde a 28 Ω , os capacitores a 470 μF e os indutores a 1,5 mH.

Na entrada do sistema são utilizados transformadores monofásicos de 5 kVA, ligados em Y tanto do lado primário (V_{1S}) quanto do lado secundário (V_{2S}), com relação de tensões de 230 V//115 V. Estes transformadores, que apresentam reatância de dispersão de 5%, têm por objetivo prover um isolamento galvânico entre a rede elétrica que alimenta o laboratório e o sistema elétrico utilizado para testar o UPQC, limitar a corrente de curto-circuito e reduzir a tensão nominal no sistema de teste para 115 V. É importante comentar que o neutro da ligação em Y do lado secundário (V_{2S}) foi utilizado somente como uma referência para as tensões fase-neutro, tanto para as tensões do sistema quanto para as tensões da carga. Além destes transformadores, também são utilizados transformadores monofásicos de 5 kVA para a conexão do conversor paralelo ao sistema elétrico. Estes transformadores apresentam relação de tensão de 230 V//115 V, ligados em Y do lado primário (V_{1P}), com uma reatância de dispersão de 3,5%.

Os disjuntores D_{S1k} , D_{S2k} , D_{S3k} , para $k = a, b, c$, são utilizados para proteção contra sobrecorrentes e curto-circuitos e também para a conexão do conversor série com o sistema elétrico. O arranjo destes disjuntores é similar ao utilizado no UPQC implementado para sistemas monofásicos. Os disjuntores D_{1P} , D_{2P} têm por objetivo auxiliar na proteção e na conexão do conversor paralelo ao sistema. Em série com o disjuntor D_{1P} há resistências de pré-carga (R_{pc}) para limitar as correntes de carregamento dos capacitores do lado CC dos conversores. Com estes capacitores pré-carregados, o disjuntor D_{2P} pode ser fechado, com o disjuntor D_{1P} aberto.

Em seguida, são descritos os filtros passivos utilizados nos conversores paralelo e série. Do mesmo modo que foi descrito no Capítulo 5, os filtros passivos utilizados no conversor paralelo têm como objetivo atenuar as componentes de alta frequência presentes na corrente produzida pelos conversores, além de minimizar as componentes harmônicas de alta frequência na tensão e corrente submetidas aos transformadores. Conforme mencionado no Capítulo 5, a presença de harmônicos de alta frequência nos transformadores resulta em ruído audível, sobreaquecimento, aumento das perdas, redução da eficiência e do desempenho, entre outros aspectos. Além disso, há também o fato de que a presença de componentes de alta frequência contidas nas correntes do sistema faz com que as tensões do sistema também contenham estas componentes harmônicas, o que compromete o desempenho do conversor série do UPQC, uma vez que o mesmo não tem capacidade de compensar estas componentes de alta frequência.

O filtro passivo utilizado no conversor paralelo apresenta a mesma estrutura do implementado para o UPQC monofásico, conforme mostra a Fig. 6.1. O ajuste destes filtros foi feito com base nos resultados de simulação, em conjunto com os ensaios realizados em bancada. Os parâmetros deste circuito passivo apresentam como valores $L_{fp1} = 0,6 \text{ mH}$, $L_{fp2} = 0,45 \text{ mH}$, $C_{fp} = 4,4 \text{ }\mu\text{F}$, $R_{fp} = 4,7 \text{ }\Omega$.

Os filtros passivos na saída do conversor série correspondem ao indutor L_{fs} em paralelo com o circuito RC série, que é composto pelos elementos R_{fs} e C_{fs} , respectivamente. Conforme mencionado no Capítulo 5, as correntes nos indutores na saída dos conversores, em série com o sistema, correspondem às correntes do sistema. De forma análoga ao projeto feito para o filtro passivo do conversor paralelo, a determinação dos parâmetros do filtro passivo do conversor série foi feita a partir dos resultados obtidos em simulação, em conjunto com os resultados dos testes e ensaios realizados em bancada, de modo a atenuar as componentes de alta frequência produzidas pelo conversor série. Os parâmetros deste circuito passivo apresentam como valores $L_{fs} = 0,6 \text{ mH}$, $C_{fs} = 8,8 \text{ }\mu\text{F}$, $R_{fp} = 13,2 \text{ }\Omega$.

6.2 Sistema de Controle do UPQC Trifásico

Na sequência são descritos os algoritmos de controle do UPQC trifásico. A implementação do sistema de controle apresenta dois problemas, sendo um deles o número elevado de tensões e correntes que precisam ser medidas e, o outro, o elevado número de IGBTs a serem comandados que os conversores apresentam. Para a implementação do sistema de controle é necessário medir 9 tensões e 12 correntes, o que corresponde a um total de 21 medições. Além disso, é necessário comandar 24 IGBTs, sendo 8 IGBTs por fase. O modelo do DSP utilizado para a implementação corresponde ao modelo TMS320F2812 do fabricante *Texas Instruments*. Este DSP tem a capacidade de adquirir 16 medições de tensões e correntes e a capacidade de comandar até 12 IGBTs. Desse modo, é inviável a utilização de somente um DSP para implementar todo o sistema de controle e comandar todos os IGBTs. Após analisar possíveis alternativas para a arquitetura do sistema de controle, a alternativa implementada residiu na utilização de dois DSPs desse tipo, sendo um deles utilizado para comandar o conversor paralelo e o outro para comandar o conversor série. A Fig. 6.2 mostra o diagrama de blocos da arquitetura do sistema de controle implementado para o UPQC trifásico, com os algoritmos de controle divididos pelos dois DSPs.

A vantagem no uso desta estrutura consiste no fato dos conversores série e paralelo poderem operar de modo independente. Com isso, os dois DSPs podem operar sem a necessidade de haver comunicação ou sincronização entre os mesmos. Este aspecto permitiu fazer com que os algoritmos de controle operem em simultâneo, o que diminui, consideravelmente, o tempo de execução de todo o sistema de controle. Desse modo, foi possível implementar o sistema de controle nas mesmas condições realizadas no UPQC monofásico, com uma elevada taxa de amostragem, de 32 kHz, o que resulta em adquirir tensões e correntes com uma resolução de 640 amostras por ciclo de 50 Hz.

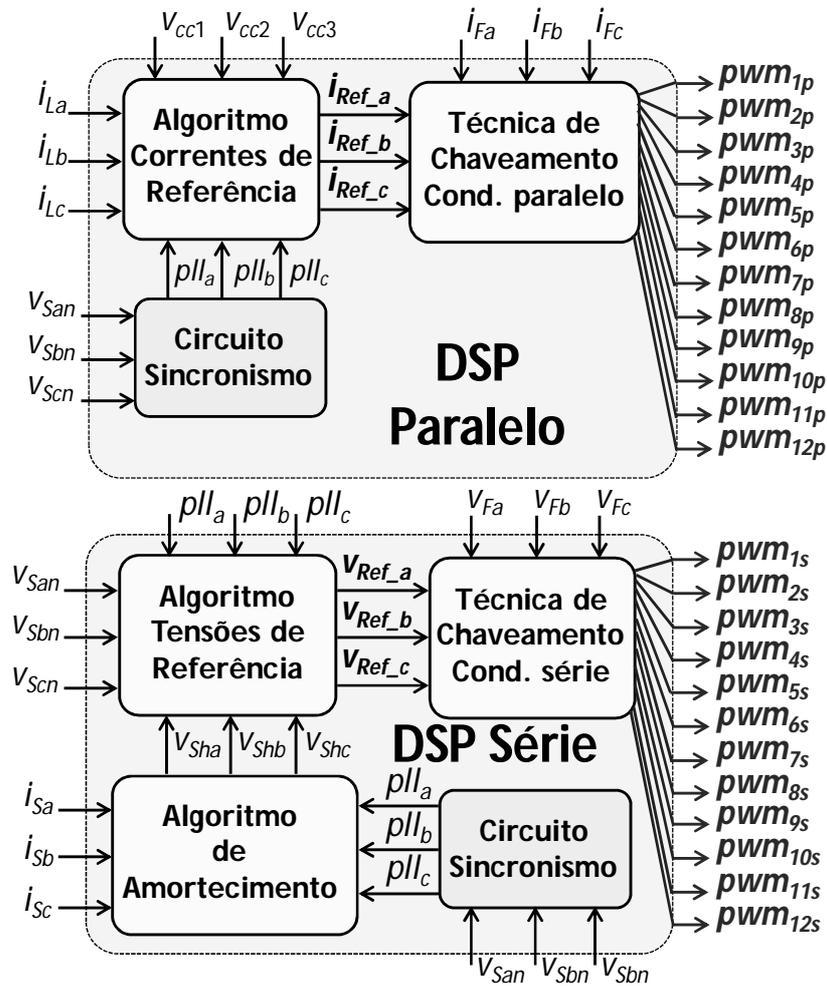


Fig. 6.2 Diagrama de blocos do sistema de controle do UPQC trifásico.

Os algoritmos do sistema de controle são os mesmos dos apresentados no Capítulo 4, e adaptados para sistemas monofásicos no Capítulo 5. É importante ressaltar que as técnicas de digitalização utilizadas são as mesmas apresentadas no Capítulo 5. Além disso, o filtro passa-baixas utilizado corresponde ao filtro pseudo média-móvel conforme mostrado no Capítulo 5. Este filtro é empregado tanto no algoritmo para determinar as correntes de referência quanto no algoritmo de amortecimento.

É importante ressaltar que como são utilizados dois DSPs sem comunicações entre os mesmos, foi necessário implementar o algoritmo do circuito de sincronismo (PLL) em cada um dos DSPs. Novamente, ressalta-se que, como os sistemas de controle dos conversores série e paralelo podem operar de forma independente, não há a necessidade de sincronizá-los. Com isso, o fato do tempo de execução dos algoritmos contidos nos DSPs para comandar os conversores série e paralelo ser diferente, não compromete o desempenho dos mesmos.

Em seguida, são descritos os algoritmos de controle contidos em cada DSP. No DSP utilizado para controlar e comandar o conversor paralelo há os algoritmos relativos ao circuito de sincronismo, o algoritmo para determinar as correntes de referência, incluindo os reguladores das tensões dos lados CC dos conversores, e o algoritmo para comandar os IGBTs do conversor paralelo. Conforme visto no Capítulo 2, Capítulo 3 e no Capítulo 4, o circuito de sincronismo, a partir das tensões do sistema, gera senóides sincronizadas com a componente fundamental de sequência positiva das tensões do sistema. Estas senóides estão representadas na Fig. 6.2 por pll_a , pll_b , pll_c . A partir destes sinais gerados pelo circuito de sincronismo, em conjunto com as correntes da carga (i_{La} , i_{Lb} , i_{Lc}) e com as tensões dos lados CC dos conversores de potência (V_{CC1} , V_{CC2} , V_{CC3}), são determinadas as correntes de referência a serem produzidas pelo conversor paralelo. Por fim, há o algoritmo para comandar os IGBTs, que é feito a partir dos sinais pll_a , pll_b , pll_c , em conjunto com as correntes de referência (i_{Ref_a} , i_{Ref_b} , i_{Ref_c}), e com as correntes produzidas pelo conversor paralelo (i_{Fa} , i_{Fb} , i_{Fc}).

O DSP utilizado para controlar o conversor série tem como algoritmos o circuito de sincronismo, o algoritmo de amortecimento, o algoritmo para determinar as tensões de referência e o algoritmo para comandar os IGBTs do conversor série. O circuito de sincronismo utilizado neste DSP é idêntico ao utilizado no DSP para comandar o conversor paralelo. Nos dois DSPs os circuitos de sincronismo têm como entradas as tensões do sistema e, com isso, os sinais condicionados relativos às tensões do sistema tiveram de ser duplicados. Conforme visto no Capítulo 3 e no Capítulo 4, o algoritmo de amortecimento tem por objetivo determinar tensões que amortecem as componentes harmônicas contidas nas correntes do sistema, devido a possíveis ressonâncias entre os filtros passivos com a impedância do sistema. Em seguida, são determinadas as tensões de referência (V_{Ref_a} , V_{Ref_b} , V_{Ref_c}) a serem produzidas pelo conversor série. Estas tensões são determinadas a partir das tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}), dos sinais gerados pelo

PLL (p_{ll_a} , p_{ll_b} , p_{ll_c}) e dos sinais calculados pelo algoritmo de amortecimento (V_{Sha} , V_{Shb} , V_{Shc}). A equação (6.1) mostra como as tensões de referência são calculadas.

$$\begin{cases} V_{Ref_a} = p_{ll_a} - (V_{San} + V_{Sha}) \\ V_{Ref_b} = p_{ll_b} - (V_{Sbn} + V_{Shb}) \\ V_{Ref_c} = p_{ll_c} - (V_{Scn} + V_{Shc}) \end{cases} . \quad (6.1)$$

Por fim, é executado o algoritmo para comandar os IGBTs dos conversores do conversor série. As entradas desse algoritmo são as tensões de referência (V_{Ref_a} , V_{Ref_b} , V_{Ref_c}) e as tensões produzidas pelo conversor série (V_{Fa} , V_{Fb} , V_{Fc}). É importante ressaltar que as tensões produzidas pelo conversor série são obtidas a partir das tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}) e das tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}). Outros detalhes deste algoritmo estão descritos mais à frente ainda nesta seção.

Em seguida, são mostradas as técnicas para comando dos conversores relativos aos conversores paralelo e série, respectivamente. Em ambos os conversores é utilizada a técnica de comando PWM unipolar, diferindo apenas nas estruturas dos controladores para gerar os sinais de referência a serem comparados com as portadoras triangulares. Conforme visto no Capítulo 2 e no Capítulo 4, quando são utilizados conversores monofásicos em ponte completa, o emprego da técnica de comando PWM unipolar proporciona um melhor desempenho aos mesmos. O uso desta técnica proporciona a geração de tensões com uma maior resolução. Neste caso, em particular, as tensões geradas apresentam resolução de 3 níveis ($+V_{CC}$, 0 , $-V_{CC}$). Além disso, conforme mencionado no Capítulo 2, Capítulo 4 e no Capítulo 5, as tensões e correntes produzidas apresentam uma frequência resultante que corresponde ao dobro da frequência de comando dos IGBTs. Nesta implementação os conversores são comandados a uma frequência de 8 kHz e, com isso, os conversores produzem tensões e correntes a uma frequência de 16 kHz.

A técnica de comando dos conversores do conversor paralelo está ilustrada na Fig. 6.3. Conforme descrito no Capítulo 5, esta técnica consiste no modelo PWM linear acrescido de uma malha de controle de modo a gerar um sinal de tensão a ser comparado com a portadora triangular. Desse modo, o sinal de tensão a ser comparado com a portadora triangular corresponde à tensão do sistema, normalizada pelo índice de modulação (k_{p_ma}), acrescido do erro entre a corrente de referência (i_{Ref_a}) e a corrente medida (i_{Fa}). Este erro é amplificado pelo controlador PI. Observando a malha de tensão

entre a saída do conversor na Fig. 6.1 e a tensão sobre o circuito RC série (C_{fp} e R_{fp}), o conversor tem de produzir uma tensão que represente a tensão sobre o circuito RC, acrescido da queda de tensão sobre o indutor de acoplamento (L_{fp1}). A tensão sobre o circuito RC equivale à tensão do sistema, reduzida pela relação de transformação. Nesse sentido, ao inserir uma referência senoidal na malha de controle, o controlador PI pode ser projetado com uma dinâmica mais rápida, o que contribui para a melhoria do desempenho do controlador.

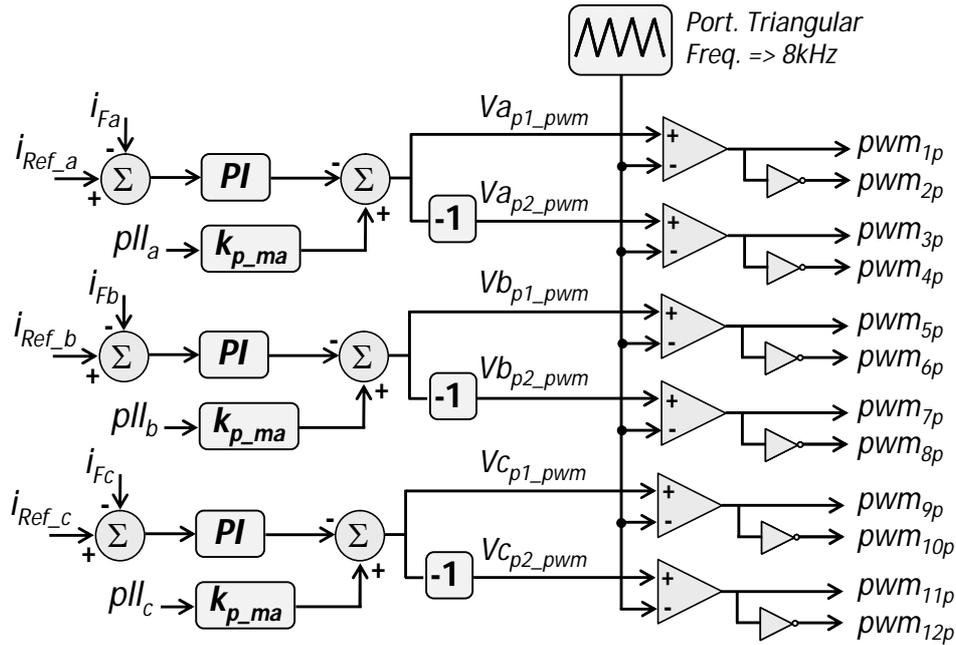


Fig. 6.3 Diagrama de blocos do algoritmo para comando dos conversores do conversor paralelo.

Os conversores do conversor série são comandados pela técnica PWM *feedforward*, conforme mostrado em [12], com uma adaptação relativa ao índice de modulação do conversor. A Fig. 6.4 mostra o diagrama de blocos deste algoritmo. Originalmente este algoritmo é composto pela tensão de referência e acrescido do erro amplificado por um ganho proporcional (k_{ff}) da diferença entre a tensão de referência (V_{ref}) e a tensão produzida pelo condicionador série (V_F). Conforme já mencionado nesta seção, a utilização das tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}), em conjunto com as tensões entregues à carga (V_{Lan} , V_{Lbn} , V_{Lcn}), se faz necessária para a determinação das tensões produzidas pelos conversores do conversor série (V_{Fa} , V_{Fb} , V_{Fc}), conforme mostra a equação (6.2).

$$\begin{cases} V_{Fa} = V_{Lan} - V_{San} \\ V_{Fb} = V_{Lbn} - V_{Sbn} \\ V_{Fc} = V_{Lcn} - V_{Scn} \end{cases} \quad (6.2)$$

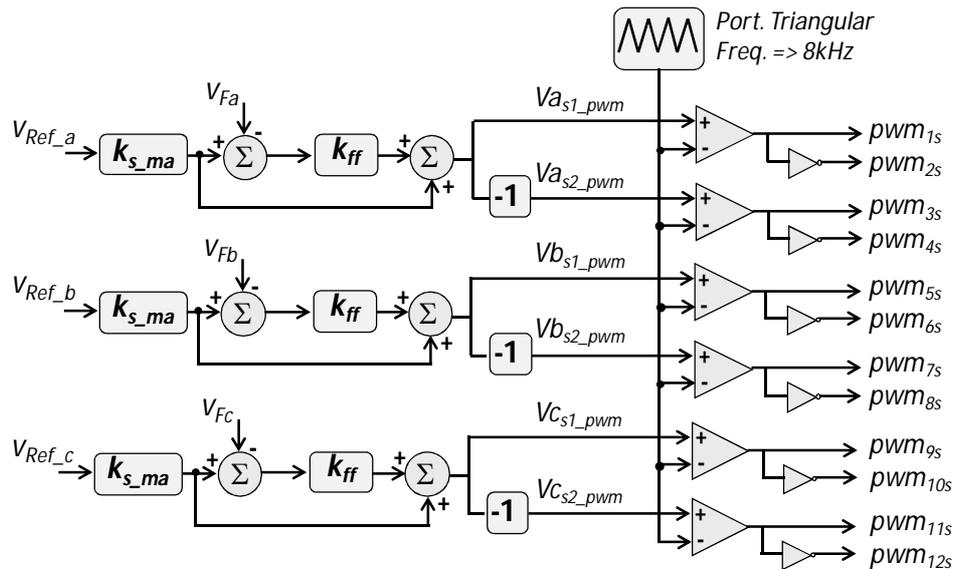


Fig. 6.4 Diagrama de blocos do algoritmo para comando dos conversores do conversor série.

A utilização do índice de modulação (k_{s_ma}) faz com que o sinal da tensão de referência tenha a sua magnitude normalizada pela tensão do lado CC e pela tensão do sistema. Com isso, a malha de realimentação passa a ter um melhor desempenho, permitindo um melhor ajuste do ganho (k_{ff}) para a compensação de transitórios. Contudo, mesmo com o uso deste índice de modulação, este algoritmo apresenta problemas quando ocorrem transitórios no sistema que resultam em oscilações no valor médio da tensão do lado CC, uma vez que o índice de modulação (k_{s_ma}) está diretamente relacionado com a amplitude da tensão do lado CC.

6.3 Resultados de Simulação do UPQC Trifásico

Nesta seção são mostrados os resultados preliminares para o UPQC trifásico obtidos por meio de simulações computacionais. A partir do mesmo procedimento adotado no Capítulo 5, os resultados obtidos em simulação serviram de base para direcionar a implementação física do condicionador. Os resultados de simulação são mostrados na sequência relatada a seguir. O UPQC é ligado ao sistema elétrico onde, inicialmente, a carga já está conectada. As tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}) encontram-se distorcidas durante toda a simulação. Ao longo da simulação são provocados distúrbios nas tensões do sistema. Estes distúrbios nas tensões do sistema correspondem a desequilíbrios e variações momentâneas de amplitude.

O procedimento de conexão do UPQC ao sistema ocorre de modo similar aos apresentados no Capítulo 4 e no Capítulo 5. Inicialmente os conversores paralelo e série estão isolados do sistema por meio dos disjuntores. O conversor paralelo é o primeiro a

ser ligado, fazendo a compensação das correntes consumidas pela carga, além de regular as tensões do lado CC. O procedimento de conexão do conversor paralelo é iniciado ao fechar o disjuntor D_{1p} . Com este disjuntor fechado, os capacitores do lado CC dos conversores são parcialmente carregados. Em seguida, o disjuntor D_{2p} é fechado e o disjuntor D_{1p} aberto. Como os capacitores do lado CC já se encontram parcialmente carregados, não ocorrem transitórios quando o disjuntor D_{2p} é fechado. Nestas condições, o conversor paralelo encontra-se pronto para ser ligado. Ao ligar o conversor paralelo ocorre a compensação dinâmica do conteúdo harmônico contido na corrente consumida pela carga, a correção do fator de potência e a regulação da tensão do lado CC dos conversores.

Com o conversor paralelo operando em regime permanente, são inicializados os procedimentos para que o conversor série seja ligado. Inicialmente os disjuntores D_{S1_k} (para $k = a, b, c$) estão fechados, fazendo o *bypass* do conversor série. Em seguida, os disjuntores D_{S2_k} e D_{S3_k} (para $k = a, b, c$) são fechados, e o disjuntor D_{S1_k} é aberto. Neste intervalo de tempo, enquanto o conversor série estiver desligado, os IGBTs superiores dos conversores do conversor série são forçados a estarem em condução. Com isso, não há interrupção da potência consumida pela carga ao longo do processo em que o UPQC é ligado ao sistema. Ao ligar o conversor série, o comando que força a condução dos IGBTs superiores é removido e os mesmos passam a ser comandados de acordo com a técnica de comando. Com o conversor série ligado, os procedimentos para ligar o UPQC estão concluídos.

Em seguida são mostrados os resultados de simulação para o UPQC trifásico. A Fig. 6.5 ilustra as correntes da carga (i_{La}, i_{Lb}, i_{Lc}), do sistema (i_{Sa}, i_{Sb}, i_{Sc}) e as tensões do lado CC ($V_{CC1}, V_{CC2}, V_{CC3}$) no transitório em que o conversor paralelo é ligado. Com o conversor paralelo desligado, as tensões do lado CC encontram-se parcialmente reguladas, com amplitude de 75 V (aproximadamente). No instante em que o conversor paralelo é ligado, imediatamente, as amplitudes das correntes do sistema elevam-se. Isto ocorre porque o conversor paralelo consome potência ativa do sistema para elevar as tensões do lado CC ao valor de referência de 150 V. Conforme observado nas simulações feitas nos capítulos anteriores, as amplitudes das correntes do sistema são influenciadas, diretamente, pela troca de energias entre o UPQC e o sistema para manter as tensões do lado CC dos conversores reguladas.

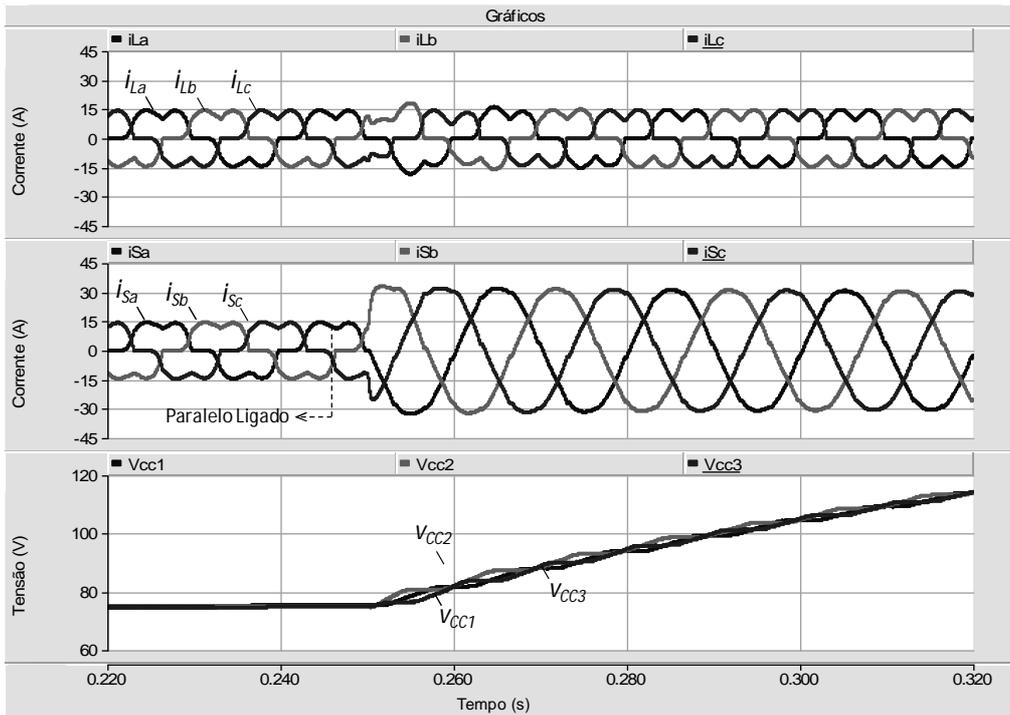


Fig. 6.5 Correntes da carga, do sistema e tensões do lado CC no transitório em que o conversor paralelo é ligado.

A Fig. 6.6 exibe as correntes da carga, (i_{La}), do sistema, (i_{Sa}), do conversor, (i_{Fa}) e a corrente de referência (i_{Ref_a}), no transitório em que o conversor paralelo é ligado. Neste transitório, apesar da tensão do lado CC estar abaixo da tensão de referência de 150 V, não há uma perda de controlabilidade momentânea do conversor paralelo ao produzir o sinal de referência, i_{Ref_a} . Desse modo, a forma de onda da corrente produzida pelo conversor paralelo reproduz, com fidelidade, o sinal de referência gerado pelo sistema de controle. Assim como ocorreu nas simulações mostradas nos capítulos anteriores, o resultado exibido indica um desempenho satisfatório do algoritmo de controle do conversor paralelo.

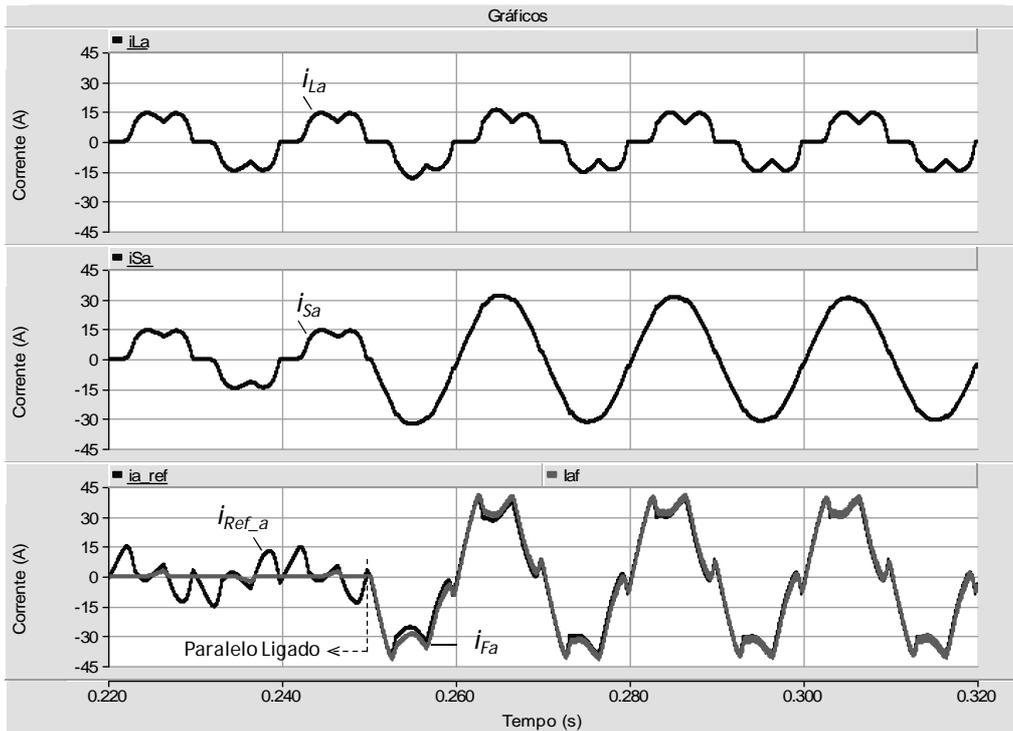


Fig. 6.6 Correntes da carga (i_{La}), do sistema (i_{Sa}), do conversor (i_{Fa}) e corrente de referência (i_{Ref_a}) no transitório em que o conversor paralelo é ligado.

A Fig. 6.7 apresenta as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) e do sistema (V_{San} , V_{Sbn} , V_{Scn}) nos transitórios em que os conversores série e paralelo são ligados. Com o conversor série desligado, as tensões da carga estão distorcidas (THD de 6,0%), e com uma subtensão (inferior a 3%) devido as correntes do sistema que fluem pelos transformadores na entrada da rede elétrica. Com o conversor série ligado, as tensões da carga são compensadas, de modo que as mesmas encontram-se reguladas, equilibradas e sem distorções harmônicas.

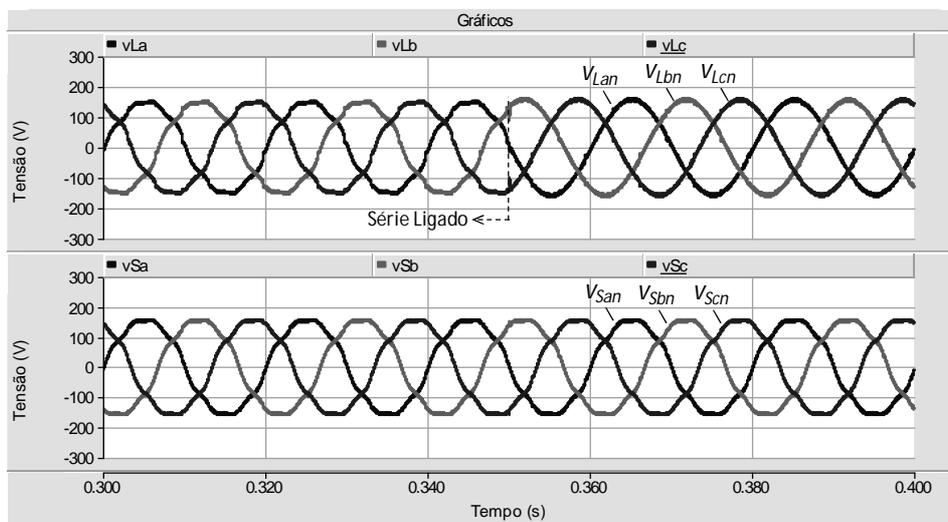


Fig. 6.7 Tensões da carga e do sistema no transitório em que o conversor série do UPQC é ligado.

A Fig. 6.8 exibe as tensões do sistema, (V_{San}), da carga, (V_{Lan}), do conversor, (V_{Fa}) e a tensão de referência, (V_{Ref_a}), no transitório em que o conversor série é ligado. De forma dual ao ocorrido na Fig. 6.5, a forma de onda da tensão produzida pelo conversor série reproduz, com fidelidade, a tensão de referência gerada pelo sistema de controle. Com isso, este resultado de simulação indica que a técnica de chaveamento utilizada para comandar o conversor série apresenta um desempenho satisfatório.

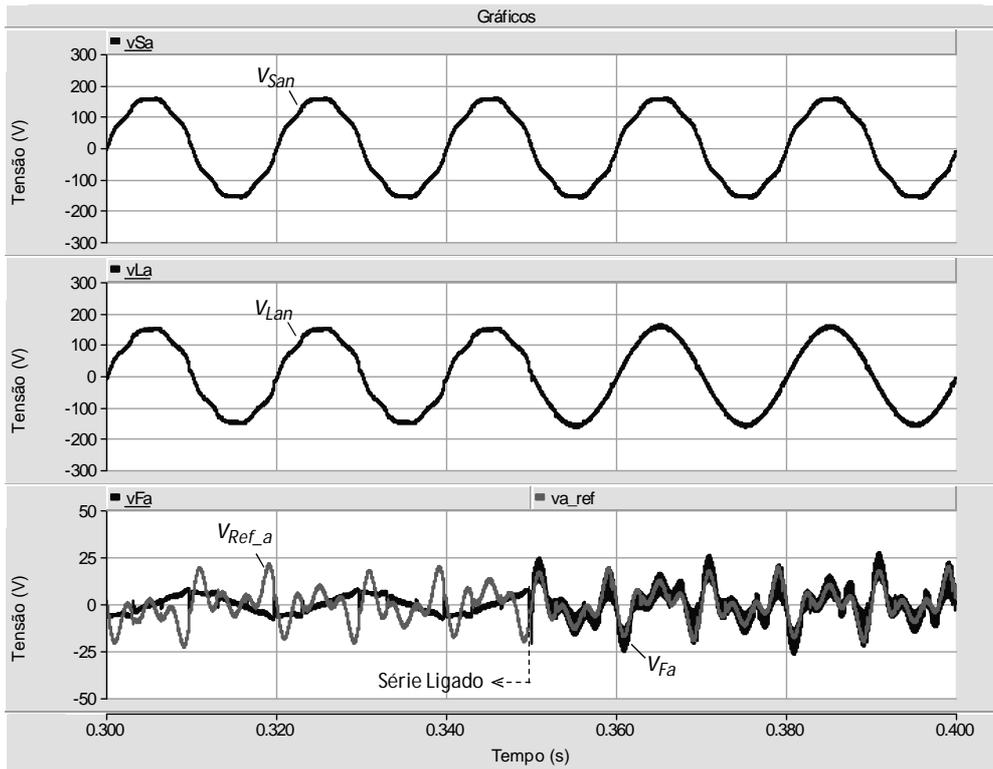


Fig. 6.8 Tensões do sistema (v_{Sa}), da carga (v_{La}), do conversor (v_{Fa}) e de referência (v_{Ref_a}) no transitório em que o conversor série é ligado.

A Fig. 6.9 mostra as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) durante o transitório ocorrido nas tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}). Neste transitório, as tensões do sistema que já estavam distorcidas, passam a estar desequilibradas e com as tensões V_{Sbn} e V_{Scn} apresentando variações momentâneas de amplitude. Como o conversor série compensa, dinamicamente, os distúrbios contidos nas tensões do sistema, as tensões da carga mantêm-se sem distorções, desequilíbrios ou variações momentâneas de amplitude, mesmo na ocorrência de um transitório nas tensões do sistema.

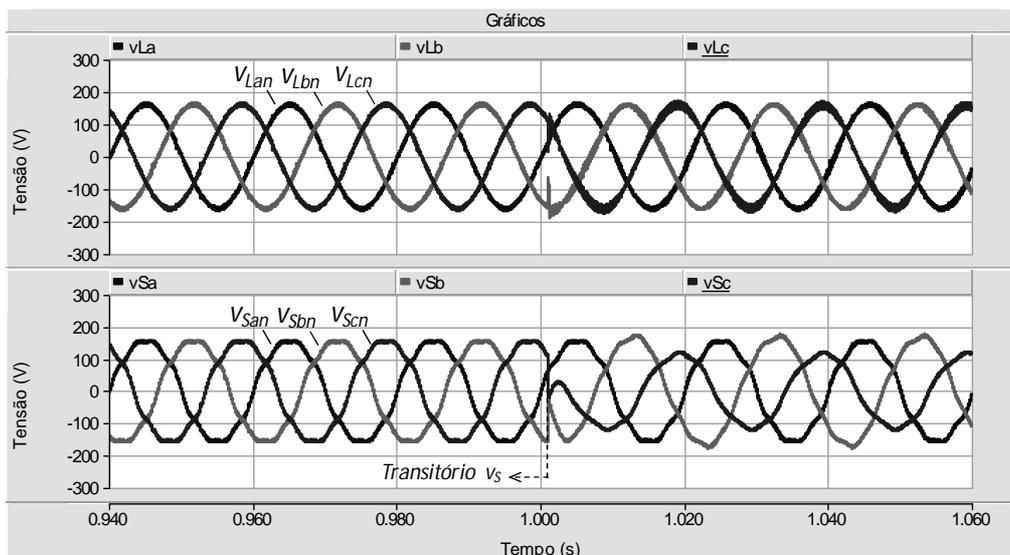


Fig. 6.9 Tensões da carga e do sistema durante o transitório ocorrido nas tensões do sistema.

A Fig. 6.10 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}), as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) e as tensões do lado CC (V_{CC1} , V_{CC2} , V_{CC3}), no transitório ocorrido nas tensões da fonte, conforme ilustrado na Fig. 6.9. A compensação deste distúrbio pelo conversor série faz com que as tensões do lado CC apresentem um pequeno *ripple* de tensão, inferior a 1 Volt, além de variações nas suas amplitudes. O lado CC de cada módulo monofásico é composto por três capacitores em paralelo de 8200 μF cada um.

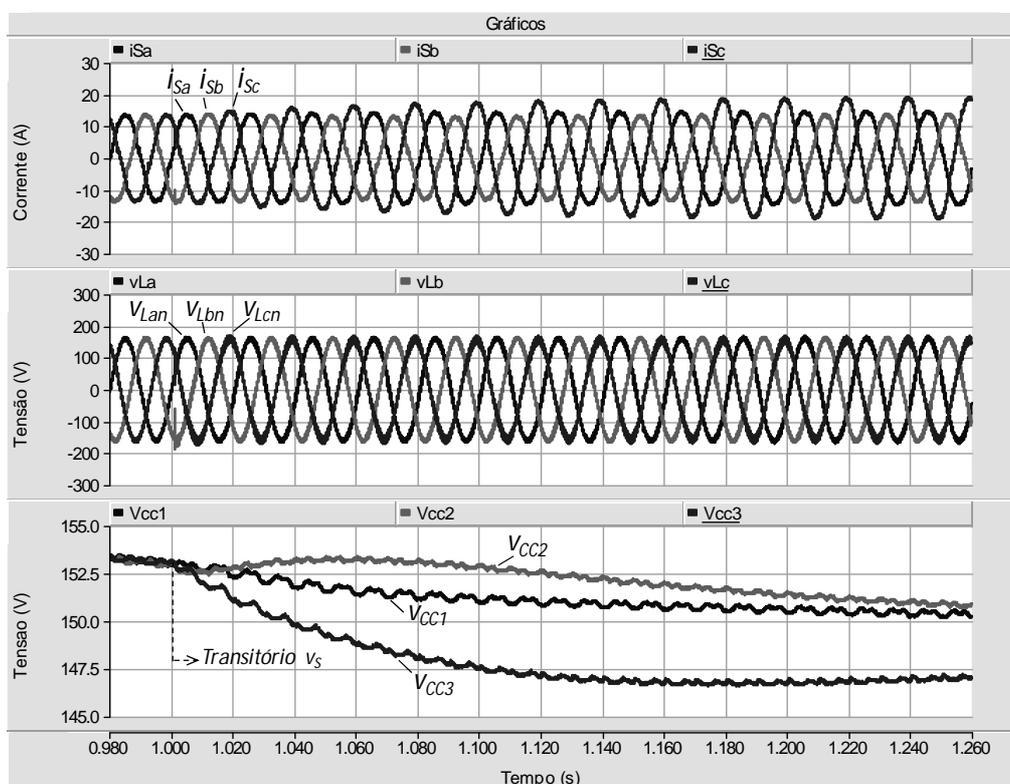


Fig. 6.10 Correntes do sistema, tensões da carga e tensões do lado CC no transitório ocorrido nas tensões da fonte.

A variação na amplitude nas tensões do lado CC faz com que o conversor paralelo consuma uma potência real média de diferentes valores para cada fase, o que resulta em um desequilíbrio nas correntes do sistema. O desequilíbrio nas correntes do sistema persiste enquanto as tensões da fonte apresentarem amplitudes diferentes.

A Fig. 6.11 mostra as tensões do sistema (V_{San} , V_{Sbn} , V_{Scn}) e da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) no transitório em que as tensões do sistema apresentam subtensões momentâneas. Novamente, observa-se a capacidade do conversor série em compensar, dinamicamente, os diferentes distúrbios contidos nas tensões do sistema, mantendo as tensões da carga equilibradas, sem distorções e reguladas no valor de referência.

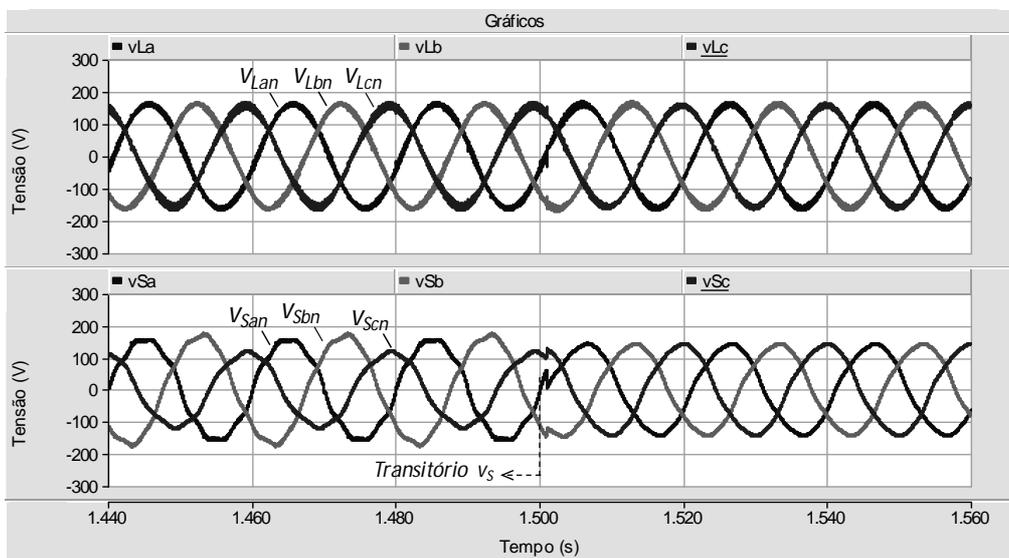


Fig. 6.11 Tensões da carga e do sistema no transitório em que as tensões do sistema apresentam subtensões momentâneas.

A Fig. 6.12 exibe as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}), as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões do lado CC (V_{CC1} , V_{CC2} , V_{CC3}) no mesmo transitório ilustrado na Fig. 6.11, com as tensões do sistema apresentando subtensões momentâneas. Ao ocorrer este transitório, a tensão V_{CC3} apresenta um acréscimo em sua amplitude, o que implica na redução da amplitude da corrente i_{Sc} , devido à atuação dos controladores na regulação das tensões do lado CC. Da mesma forma, ocorre um incremento na amplitude das correntes i_{Sa} e i_{Sb} , já que as tensões V_{CC1} e V_{CC2} têm suas amplitudes inferiores ao valor de referência de 150 V.

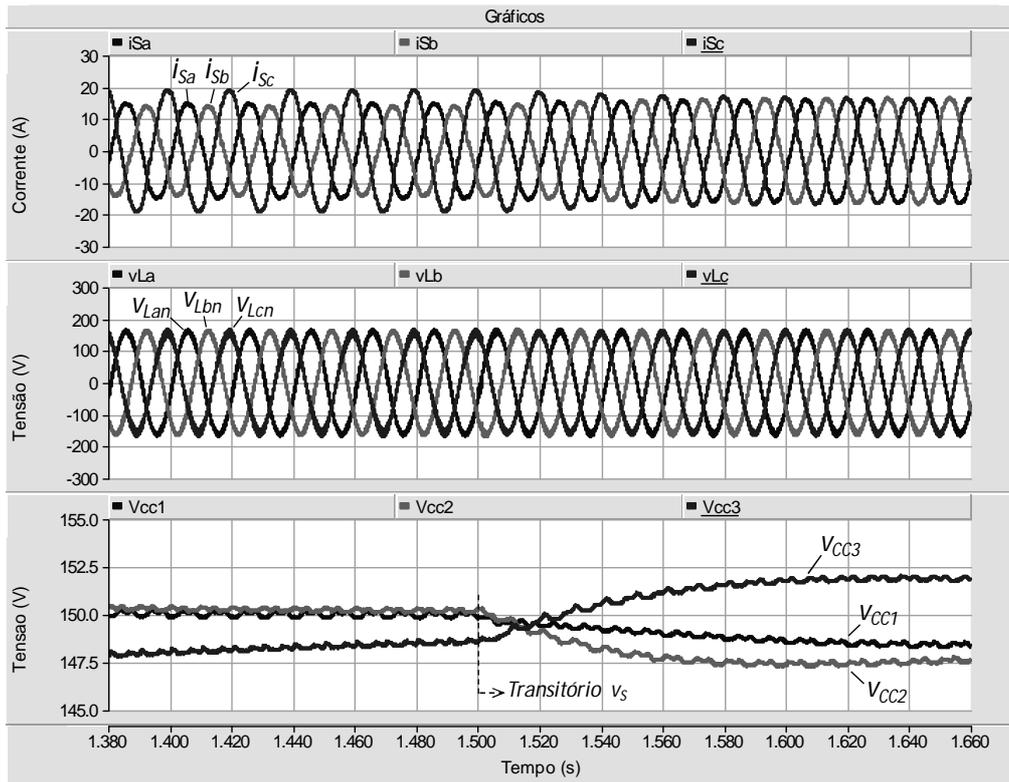


Fig. 6.12 Tensões da carga, correntes do sistema e tensões do lado CC no transitório em que as tensões do sistema apresentam subtensões momentâneas.

A Fig. 6.13 mostra as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) e da fonte (v_{San} , v_{Sbn} , v_{Scn}), no transitório em que as tensões do sistema estão reguladas. Neste transitório, o conversor série compensa basicamente o conteúdo harmônico contido nas tensões da rede elétrica, o que resulta na redução da demanda de energia consumida pelo conversor série.

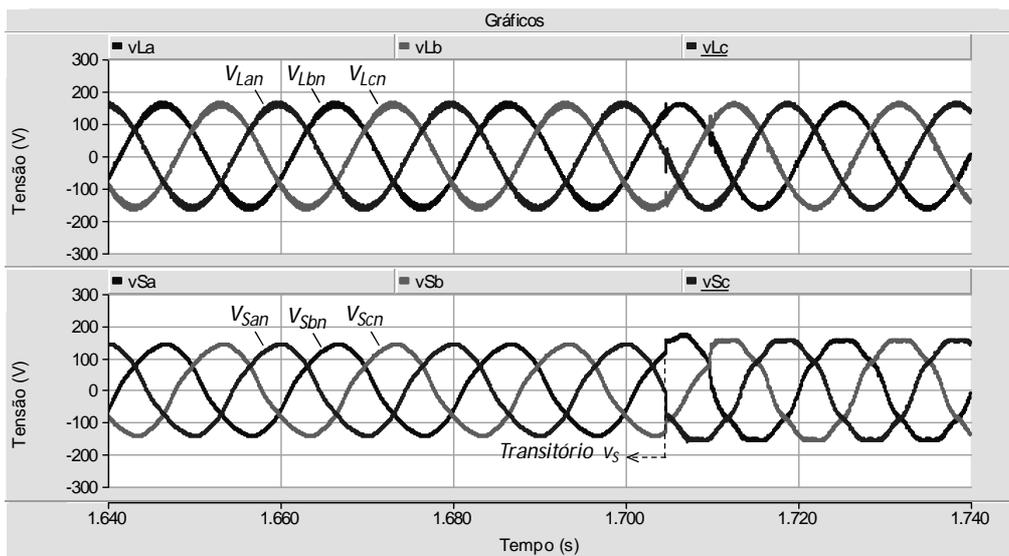


Fig. 6.13 Tensões da carga e do sistema no transitório em que as tensões do sistema estão reguladas.

Por fim, a Fig. 6.14 ilustra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}), as tensões da carga (v_{La} , v_{Lb} , v_{Lc}) e as tensões do lado CC (v_{CC1} , v_{CC2} , v_{CC3}) no mesmo transitório apresentado na Fig. 6.13, com as tensões do sistema sem subtensões. Com as tensões do sistema reguladas, ocorre um incremento nas amplitudes das tensões do lado CC dos conversores. Com isso, o consumo de potência ativa pelo conversor paralelo diminui, o que resulta no decréscimo das amplitudes das correntes do sistema.

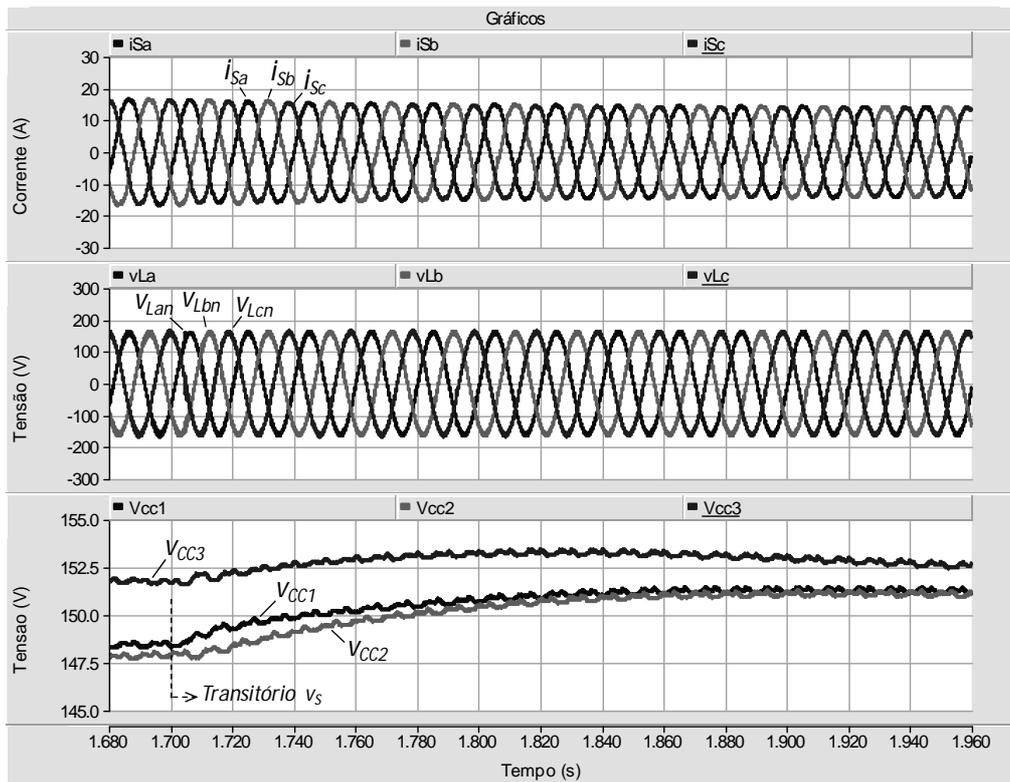


Fig. 6.14 Tensões da carga, correntes do sistema e tensões do lado CC, no transitório em que as tensões do sistema estão reguladas.

A partir da análise dos resultados obtidos em simulação anteriormente apresentados, verifica-se novamente a capacidade do condicionador UPQC de compensar, em tempo real, os problemas de qualidade de energia presentes tanto nas correntes da carga quanto nas tensões da fonte. Em todos os transitórios, com o UPQC ligado, as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) apresentaram distorções harmônicas abaixo de 5%, enquanto as tensões da carga mantiveram um THD de, aproximadamente, 1,2%, além de permanecerem reguladas e equilibradas durante todo o intervalo de simulação. Em seguida são mostradas ilustrações do protótipo laboratorial do UPQC implementado, seguidos de resultados experimentais.

6.4 Implementação do Protótipo Laboratorial do UPQC Trifásico

A Fig. 6.15 mostra o protótipo laboratorial do UPQC implementado em bancada e a Fig. 6.16 ilustra, em detalhe, os conversores de potência e as placas de comando dos mesmos. Assim como descrito no Capítulo 5, referente ao UPQC monofásico, o sistema de controle é composto por circuitos para medição, condicionamento e comando dos conversores série e paralelo, e por dois DSPs onde estão implementados os algoritmos dos conversores série e paralelo.



Fig. 6.15 Bancada do protótipo laboratorial do UPQC trifásico.

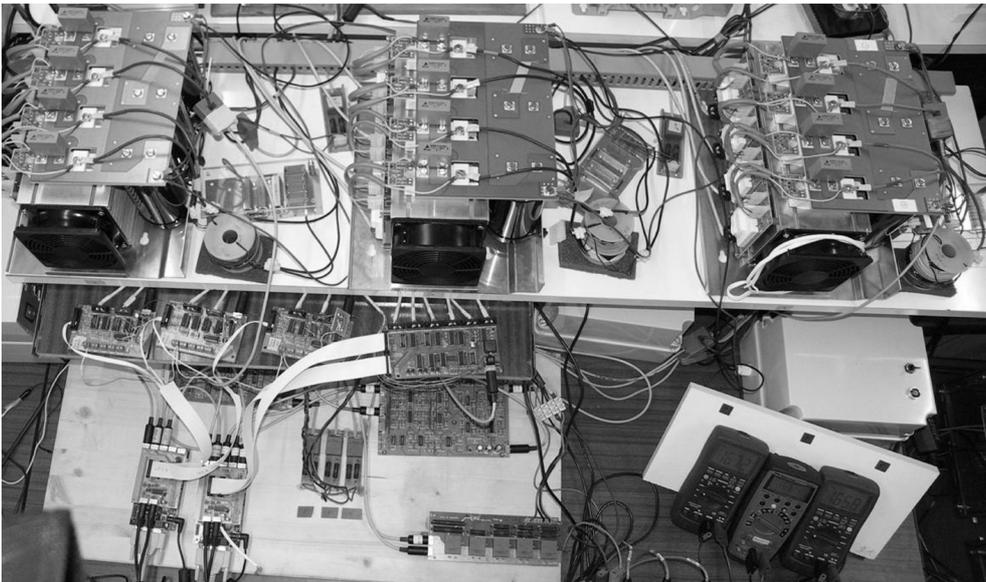


Fig. 6.16 Vista superior dos conversores de potência e do sistema de controle do UPQC trifásico.

O circuito de potência é constituído pelos conversores de potência, filtros passivos (que atenuam as componentes de alta frequência contidas nas tensões e correntes produzidas pelos conversores), transformadores utilizados na conexão do conversor

paralelo com o sistema, os transformadores utilizados na entrada do sistema elétrico, e os autotransformadores conectados no lado primário destes transformadores.

A Fig. 6.17 mostra os transformadores de acoplamento do conversor paralelo e os transformadores utilizados na entrada do sistema elétrico. Conforme já mencionado no início deste Capítulo, estes transformadores apresentam dimensões similares, com potência de 5 kVA cada um e com relação de tensão igual a 230 V//115 V. A diferença entre eles reside na reatância de dispersão, que para o transformador de acoplamento do conversor paralelo é de 3,5%, enquanto que para o transformador na entrada do sistema é de 5%. Em conjunto com os transformadores de acoplamento do conversor paralelo estão os filtros passivos, com as indutâncias L_{fp1} e L_{fp2} ao lado dos transformadores, e os circuitos RC (R_{fp} e C_{fp}) sobre os mesmos.

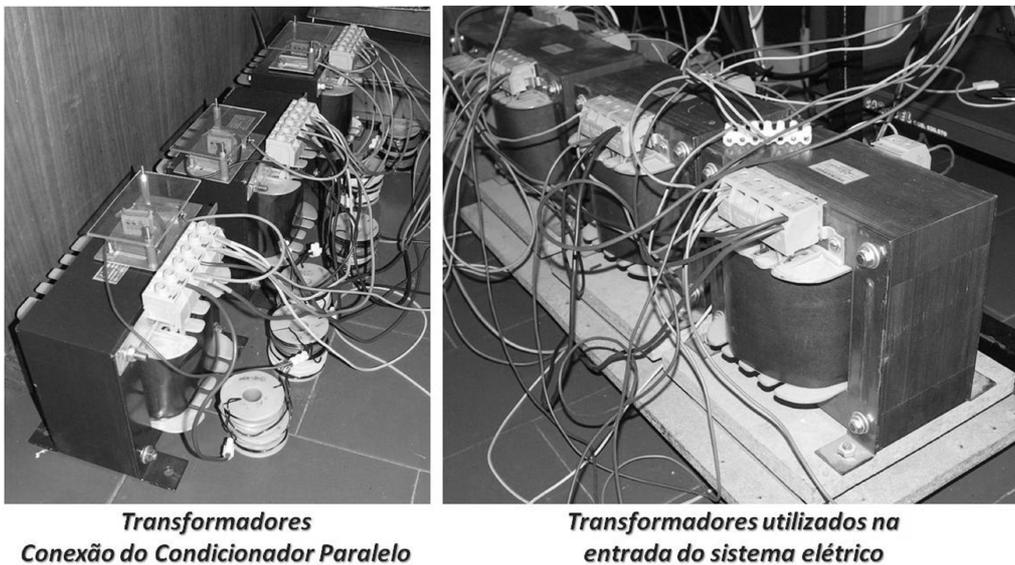


Fig. 6.17 Transformadores na conexão do conversor paralelo e na entrada do sistema elétrico.

A Fig. 6.18 mostra o conversor de potência para uma das fases do UPQC, sendo os conversores de potência para as demais fases idênticos. Este conversor é constituído por 2 conversores conectados em *Back-to-Back*, contendo um total de 8 IGBTs. Os IGBTs têm como características uma tensão coletor-emissor (V_{CE}) de 600 V e uma corrente no coletor (i_c) de 50 A (valor contínuo). Para cada módulo de IGBTs, há um *driver* de comando, com um total de 4 *drivers* para os 4 módulos. Sobre os módulos de IGBTs estão os capacitores *snubber* de 0,47 μ F. O lado CC é composto por 3 capacitores de 8200 μ F conectados em paralelo, onde cada um suporta tensão de até 350 V.



Fig. 6.18 Conversor de potência utilizado em uma das fases do UPQC.

A Fig. 6.19 mostra o sistema de controle do UPQC trifásico implementado em bancada. É importante comentar que o sistema de controle foi implementado a partir de estruturas modulares. A partir do protótipo do UPQC monofásico montado em bancada foi testado, individualmente, cada circuito utilizado tanto no sistema de controle quanto no circuito de potência. A realização de testes individuais de cada um dos circuitos, em conjunto com o uso de estruturas modulares, reduziu a probabilidade da ocorrência de erros ao longo do processo de montagem. Outro aspecto importante mencionado neste Capítulo é a necessidade do uso de dois DSPs, denominados na Fig. 6.19 por DSP Série e DSP Paralelo, devido à grande quantidade de grandezas elétricas a serem medidas e condicionadas, para além do elevado número de IGBTs que a topologia apresenta.

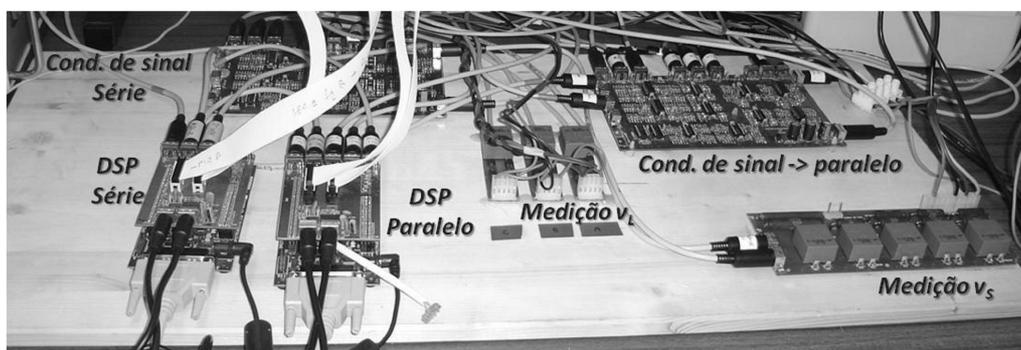


Fig. 6.19 Sistema de controle implementado em bancada.

Por fim, são ilustradas na Fig. 6.20 as placas de interface entre as saídas PWM dos DSPs e os *drivers* dos conversores de potência. Por questões de adaptação a uma pré-estrutura já implementada, foi utilizada uma placa de comando trifásica para o comando dos 12 IGBTs do conversor paralelo. Em relação ao conversor série, foram

feitas placas individuais para cada conversor, onde cada placa comanda 4 IGBTs. Estas placas são idênticas às utilizadas para comandar o conversor série do UPQC monofásico, apresentado no Capítulo 5. Nestas placas há ainda circuitos integrados que mantêm os IGBTs superiores do conversor série em condução, enquanto o mesmo estiver desligado.

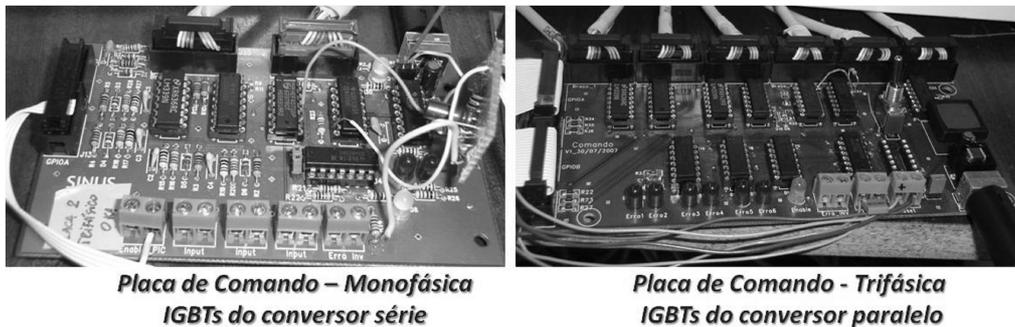


Fig. 6.20 Placas de interface entre os DSPs e os conversores para comando dos IGBTs.

6.5 Resultados Experimentais do UPQC Trifásico

Nesta seção são apresentados os resultados experimentais obtidos com o protótipo laboratorial do UPQC trifásico. Estes resultados foram adquiridos com uso do osciloscópio digital modelo DL716E do fabricante *Yokogawa*. Este osciloscópio de dezesseis canais é constituído por módulos que permitem medir sinais isolados com alta taxa de amostragem (10 MS/s para 10 bits) e com alta resolução (16 kS/s para 16 bits). Além do osciloscópio foi utilizado um qualímetro modelo 430 (*Power Quality Analyzer*) do fabricante *Fluke*.

Na sequência são mostrados os resultados obtidos a partir dos testes e ensaios realizados com o UPQC trifásico. Os procedimentos para ligar o UPQC ao sistema elétrico são os mesmos que foram descritos nos resultados de simulação na seção 6.3 deste Capítulo. Os dois primeiros ensaios ilustram o comportamento dos conversores série e paralelo na produção das tensões e correntes de referência determinados pelos respectivos algoritmos de controle. Na sequência, são mostrados 3 ensaios que exibem o comportamento do UPQC na compensação de diferentes problemas existentes nas tensões e correntes do sistema elétrico. Estes últimos 3 ensaios são denominados por “Ensaio 1”, “Ensaio 2”, “Ensaio 3”.

Desse modo, a Fig. 6.21 (a) mostra o transitório em que o conversor paralelo é ligado e a Fig. 6.21 (b) mostra o conversor paralelo operando em regime permanente. No instante em que o conversor paralelo é ligado (Fig. 6.21 (a)), a corrente do sistema (i_{Sa})

apresenta uma elevação temporária de sua amplitude, já que o conversor paralelo drena energia para regular a tensão do lado CC. Além disso, pode-se observar que há um erro entre a corrente produzida pelo conversor paralelo (i_{Fa}) e a corrente de referência (i_{Ref_a}). Este erro ocorre devido à tensão do lado CC do conversor paralelo não ser suficientemente elevada para que o mesmo possa reproduzir, com fidelidade, o sinal i_{Ref_a} . Com o conversor operando em regime permanente, a corrente i_{Fa} fica sobreposta ao sinal i_{Ref_a} .

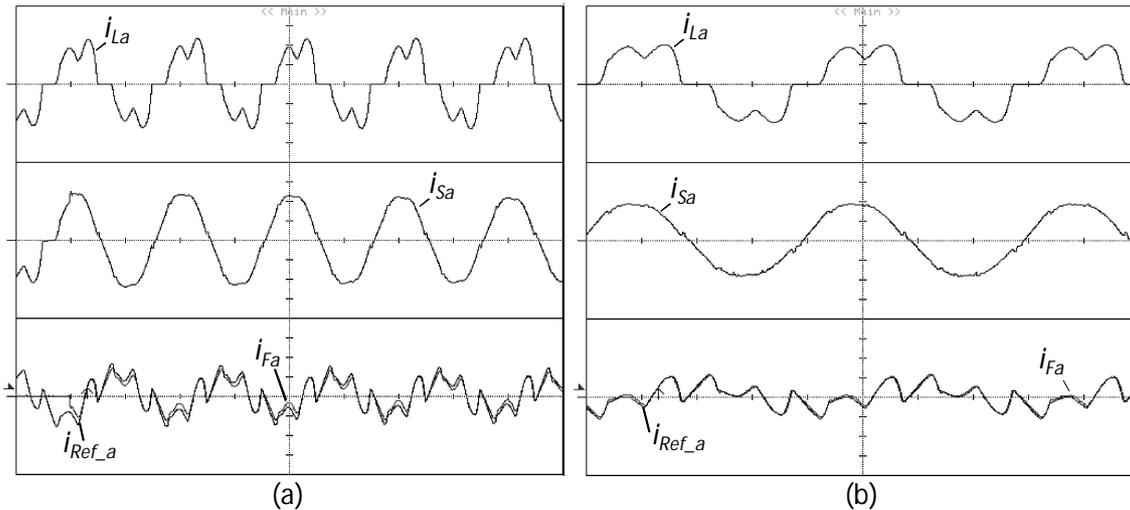


Fig. 6.21 Resultados experimentais no transitório em que o conversor paralelo é ligado. Estes resultados são representados numa escala de 10 A/div e numa base de tempo de 10 ms/div em (a), e 5 ms/div em (b).

A Fig. 6.22 ilustra dois transitórios em que o conversor série é ligado. Nos dois ensaios, o conversor paralelo está ligado e operando em regime permanente. Nestes transitórios são apresentadas, para a fase a , a tensão do sistema (v_{San}), a tensão da carga (v_{Lan}), a tensão produzida pelo conversor série (v_{Fa}) e a tensão de referência (v_{Ref_a}) e, além disso, são também mostradas a corrente da carga (i_{La}) e a corrente do sistema (i_{Sa}). No resultado exibido na Fig. 6.22 (a) há um pequeno erro entre a tensão v_{Fa} e o sinal de referência v_{Ref_a} . Isto ocorre devido ao índice de modulação ser muito baixo, já que neste ensaio o conversor série compensa somente o conteúdo harmônico contido na tensão v_{San} . No resultado ilustrado na Fig. 6.22 (b) este erro entre a tensão v_{Fa} e v_{Ref_a} é minimizado, uma vez que o conversor opera com um índice de modulação mais elevado. Estes resultados indicam que a técnica de chaveamento utilizada para comandar os conversores do conversor série apresenta um desempenho satisfatório. Contudo, pode-se observar também que o conversor série pode ter o seu desempenho comprometido, se o mesmo operar com um baixo índice de modulação.

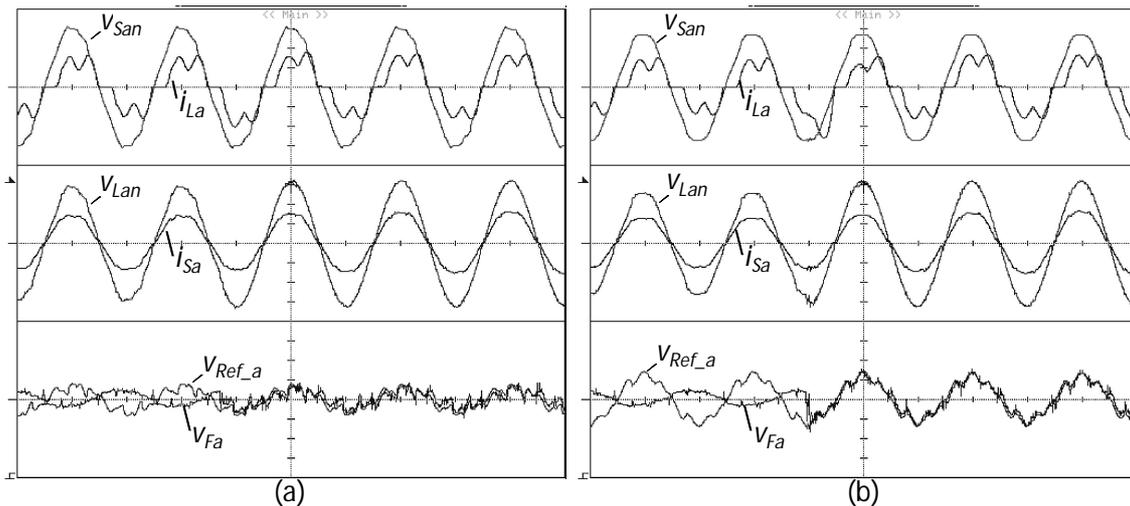


Fig. 6.22 Resultados experimentais em dois transitórios em que o conversor série é ligado. As tensões v_{San} e v_{Lna} apresentam escala de 50 V/div. A tensão v_{Fa} e o sinal v_{Ref_a} apresentam escala de 25 V/div. As correntes i_{Sa} e i_{La} apresentam escala de 10 A/div. Estes resultados apresentam uma base de tempo de 5 ms/div.

A Fig. 6.23 apresenta as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) com o UPQC desligado. Neste ensaio, denominado por “Ensaio 1”, as tensões da carga estão praticamente equilibradas (desequilíbrio de sequência negativa inferior a 1%), reguladas, e com um pequeno conteúdo harmônico de 5,0%. As correntes do sistema estão equilibradas, porém com uma distorção harmônica de 29,2%. Além disso, estas tensões e correntes estão praticamente em fase, já que o fator de potência total apresenta valor de 0,92, com o valor do $\cos\phi$ igual a 0,97 indutivo.

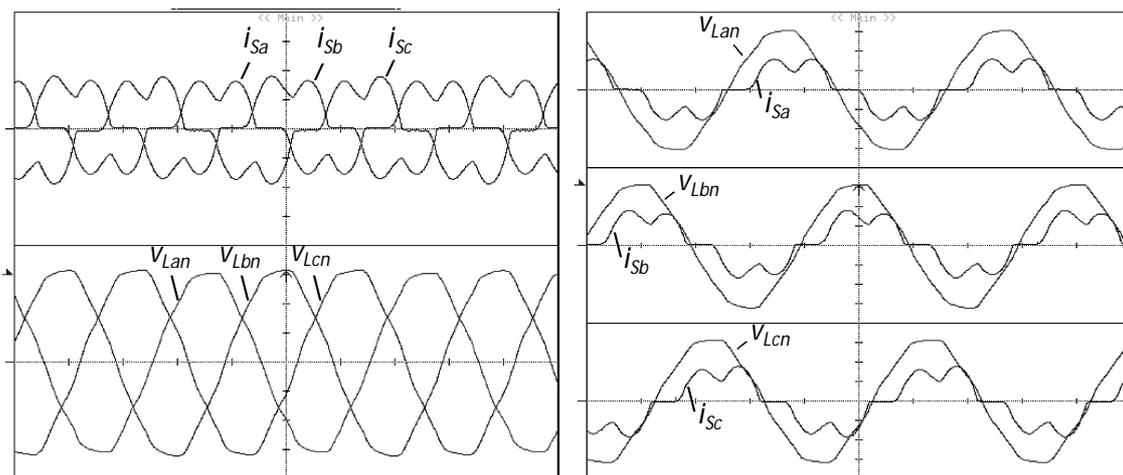


Fig. 6.23 Resultados experimentais com o UPQC desligado. As correntes apresentam escala de 10 A/div e as tensões uma escala de 50 V/div. Estes resultados são apresentados numa base de tempo de 5 ms/div – Ensaio 1.

A Fig. 6.24 mostra as correntes do sistema (i_{sa} , i_{sb} , i_{sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) no transitório em que o conversor paralelo é ligado (Fig. 6.24 (a)), e com o mesmo operando em regime permanente (Fig. 6.24 (b)). No transitório em que o conversor paralelo é ligado não há uma elevação da amplitude das correntes do sistema, uma vez que esta a tensão do lado CC já se encontrava regulada. Com o conversor paralelo ligado, o THD das correntes do sistema é reduzido de 29,2% para 6,3% e, além disso, o fator de potência total (FP) é corrigido (FP igual a 1,0 e $\cos\phi$ igual a 1,0). As tensões da carga mantêm-se praticamente equilibradas, reguladas e com THD de 5,0%.

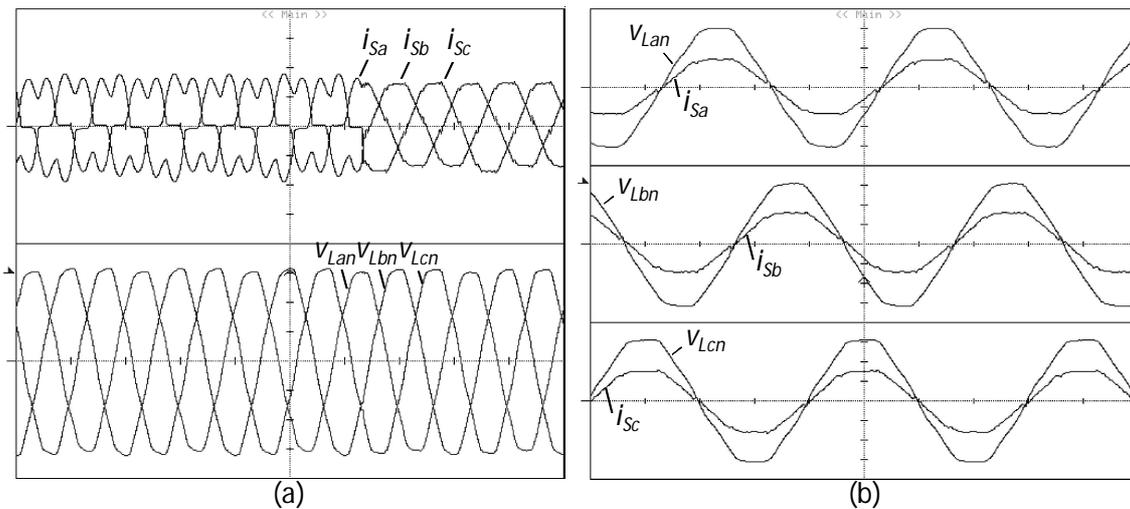


Fig. 6.24 Resultados experimentais no transitório em que o conversor paralelo é ligado (a) e com o mesmo operando em regime permanente (b). As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema uma escala de 50 V/div. Estes sinais são representados numa base de tempo de 10 ms/div em (a) e 5 ms/div em (b) – Ensaio 1.

A Fig. 6.25 mostra as correntes do sistema (i_{sa} , i_{sb} , i_{sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) no ensaio que apresenta o transitório em que o conversor série é ligado (Fig. 6.25 (a)) e com o mesmo operando em regime permanente (Fig. 6.25 (b)). No transitório em que o conversor série é ligado, o desequilíbrio e o conteúdo harmônico contidos nas tensões da carga são praticamente compensados. Além disso, a redução do conteúdo harmônico das tensões do sistema de 5,0% para 2,2% resulta na redução do conteúdo harmônico contido nas correntes do sistema de 6,3% para 5,5%.

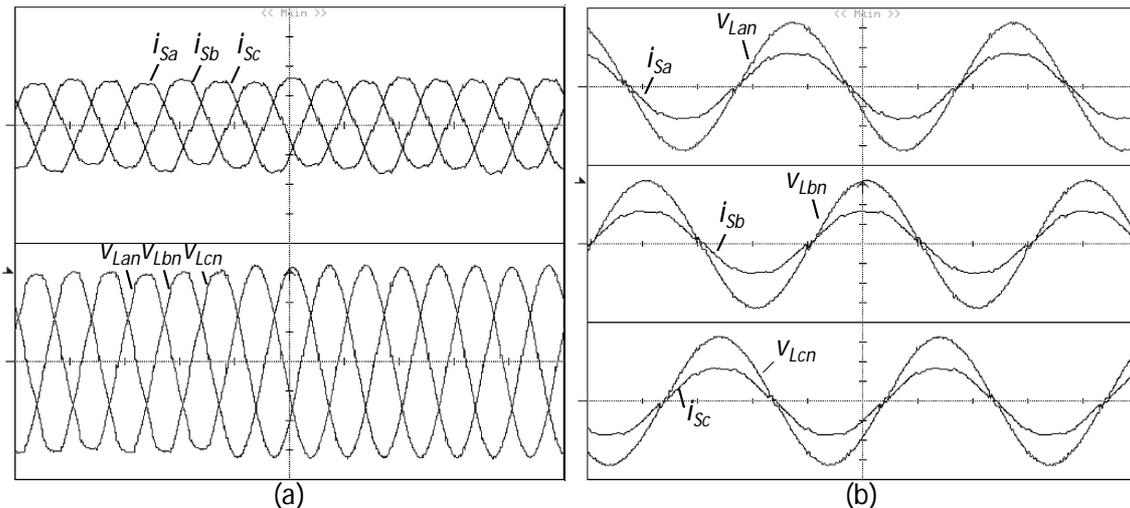


Fig. 6.25 Resultados experimentais no transitório em que o conversor série é ligado (a) e com o UPQC operando em regime permanente (b). As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema uma escala de 50 V/div. Estes sinais são amostrados numa base de tempo de 10 ms/div em (a) e 5 ms/div em (b) – Ensaio 1.

A Tabela 6.1 mostra a amplitude (valor eficaz) e a distorção harmônica das correntes do sistema e das tensões da carga com o UPQC desligado e com o UPQC ligado, operando em regime permanente. Com o UPQC ligado as tensões da carga tornam-se reguladas, equilibradas e com um baixo conteúdo harmônico (THD de 2,2%) e as correntes do sistema ficam equilibradas, e com um THD de 5,5%.

Tabela 6.1 Tensões da carga e correntes do sistema com o UPQC desligado e ligado – Ensaio 1

UPQC DESLIGADO		UPQC LIGADO	
TENSÃO v_L	CORRENTE i_S	TENSÃO v_L	CORRENTE i_S
$v_{Lan} = 112,7 \text{ V}$	$i_{Sa} = 10,9 \text{ A}$	$v_{Lan} = 116,0 \text{ V}$	$i_{Sa} = 12,3 \text{ A}$
$v_{Lbn} = 114,5 \text{ V}$	$i_{Sb} = 11,7 \text{ A}$	$v_{Lbn} = 115,1 \text{ V}$	$i_{Sb} = 12,1 \text{ A}$
$v_{Lcn} = 114,0 \text{ V}$	$i_{Sc} = 11,1 \text{ A}$	$v_{Lcn} = 114,6 \text{ V}$	$i_{Sc} = 11,6 \text{ A}$
THD = 5,0%	THD = 29,2%	THD = 2,2%	THD = 5,5%

Em seguida, são mostrados os resultados obtidos com o UPQC no segundo ensaio, denominado por “Ensaio 2”. A Fig. 6.26 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) com o UPQC desligado. As tensões da carga estão desequilibradas, com subtensões e com um conteúdo harmônico de 5,0%. As correntes do sistema também estão desequilibradas e com uma distorção harmônica de 29,2%. Assim como ocorreu no “Ensaio 1”, estas tensões e correntes estão praticamente em fase, já que o fator de potência total apresenta valor de 0,92 indutivo, com o valor do $\cos\phi$ igual a 0,97.

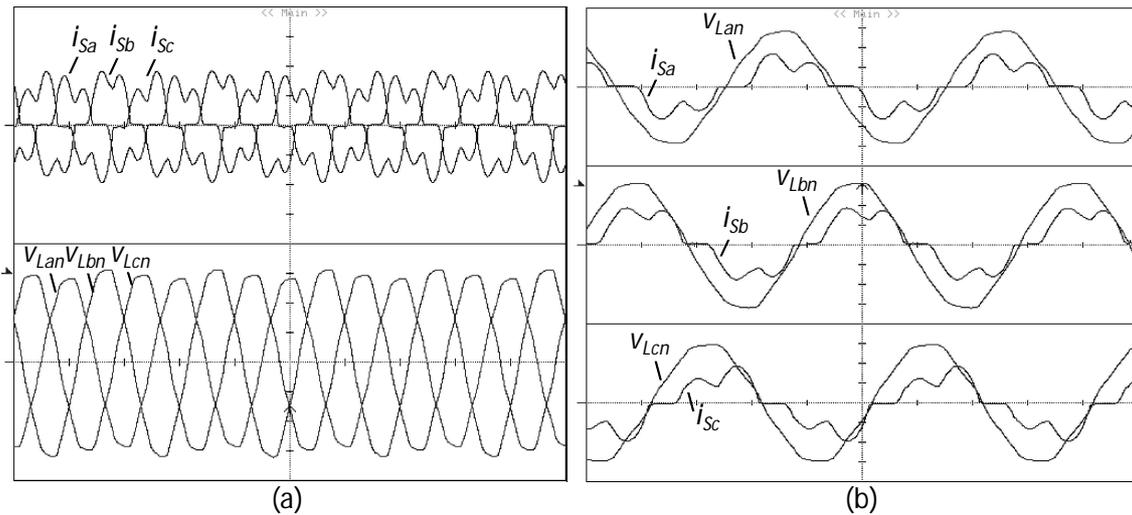


Fig. 6.26 Resultados experimentais com o UPQC desligado. As correntes apresentam escala de 10 A/div e as tensões uma escala de 50 V/div. Estes resultados são representados numa base de tempo de 10ms/div em (a) e 5 ms/div em (b) – Ensaio 2.

A Fig. 6.27 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) com o conversor paralelo operando em regime permanente. Conforme foi observado nos resultados de simulação, com o uso desta topologia, o fato das tensões da carga estarem desequilibradas faz com que as correntes do sistema também fiquem desequilibradas. Com o conversor paralelo ligado, o THD das correntes do sistema é reduzido de 29,2% para 6,1% e, além disso, o fator de potência total (FP) é corrigido (FP igual a 1,0 e $\cos\phi$ igual a 1,0). As tensões da carga mantêm-se desequilibradas, distorcidas e com as tensões V_{Lan} e V_{Lcn} apresentando amplitudes inferiores ao valor nominal.

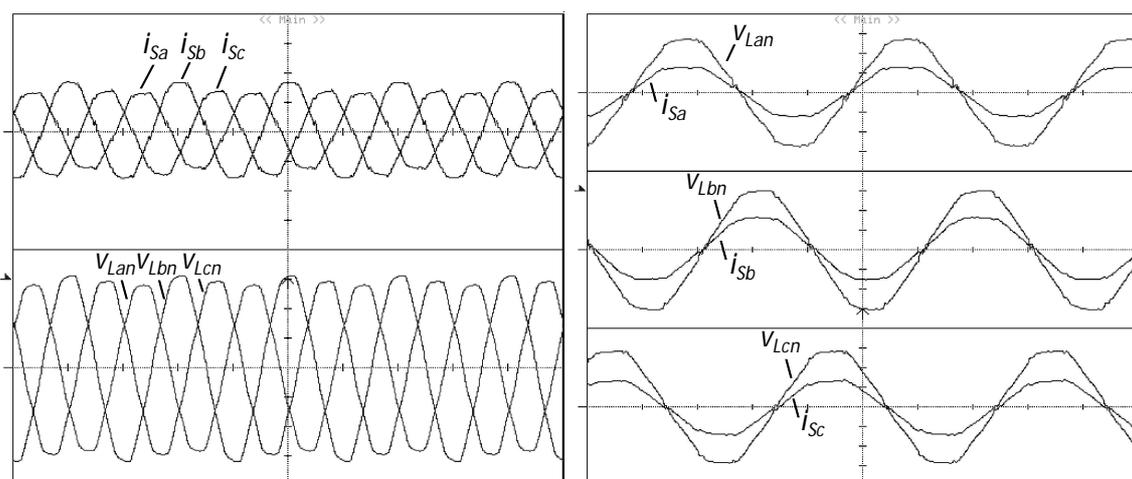


Fig. 6.27 Resultados experimentais com o conversor paralelo ligado e operando em regime permanente. As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema uma escala de 50 V/div. Estes sinais são representados numa base de tempo de 10 ms/div em (a) e 5 ms/div em (b) – Ensaio 2.

A Fig. 6.28 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) no ensaio que apresenta o transitório em que o conversor série é ligado (Fig. 6.28 (a)) e com o mesmo operando em regime permanente (Fig. 6.28 (b)). Com o conversor série ligado, são compensados os problemas relacionados com as distorções harmônicas, os desequilíbrios e as variações momentâneas de amplitude presentes nas tensões da carga. Assim como ocorreu no “Ensaio 1”, a redução do conteúdo harmônico das tensões do sistema de 5,0% para 2,2% resulta na redução do conteúdo harmônico contido nas correntes do sistema de 6,3% para 5,5%.

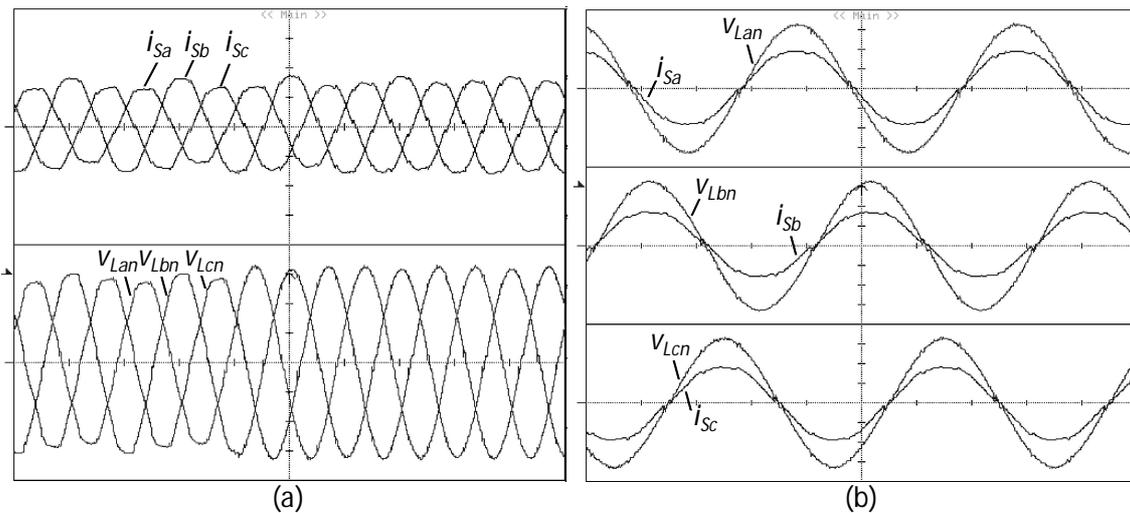


Fig. 6.28 Resultados experimentais no transitório em que o conversor série é ligado (a) e com o UPQC operando em regime permanente (b). As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema uma escala de 50 V/div. Estes sinais são amostrados numa base de tempo de 10 ms/div em (a) e 5 ms/div em (b) – Ensaio 2.

A Tabela 6.2 mostra a amplitude (valor eficaz) e a distorção harmônica das correntes do sistema e das tensões da carga com o UPQC desligado e com o UPQC ligado, operando em regime permanente. Conforme observado nos resultados relativos a este ensaio, o conversor série compensou os harmônicos, os desequilíbrios e as variações momentâneas de amplitude observadas nas tensões da carga com o UPQC desligado. As correntes do sistema permanecem desequilibradas, porém com o conteúdo harmônico reduzido de 29,2% para 5,5%. Além disso, pode-se observar que as correntes i_{Sa} , e i_{Sc} apresentam amplitudes superiores em relação à corrente i_{Sb} . De fato, passa a haver um maior consumo de energia nas fases a e c , uma vez que as tensões V_{Lan} , e V_{Lcn} , com o UPQC desligado, tinham suas amplitudes inferiores em relação à tensão V_{Lbn} .

Tabela 6.2 Tensões da carga e correntes do sistema com o UPQC desligado e ligado – Ensaio 2

UPQC DESLIGADO		UPQC LIGADO	
TENSÃO v_L	CORRENTE i_S	TENSÃO v_L	CORRENTE i_S
$v_{Lan} = 103,9 \text{ V}$	$i_{Sa} = 10,1 \text{ A}$	$v_{Lan} = 116,7 \text{ V}$	$i_{Sa} = 14,2 \text{ A}$
$v_{Lbn} = 116,2 \text{ V}$	$i_{Sb} = 12,4 \text{ A}$	$v_{Lbn} = 116,1 \text{ V}$	$i_{Sb} = 11,8 \text{ A}$
$v_{Lcn} = 106,7 \text{ V}$	$i_{Sc} = 10,8 \text{ A}$	$v_{Lcn} = 115,0 \text{ V}$	$i_{Sc} = 13,4 \text{ A}$
THD = 5,0%	THD = 29,2%	THD = 2,2%	THD = 5,5%

A Fig. 6.29 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) com o UPQC desligado no terceiro ensaio, denominado por “Ensaio 3”. Neste ensaio, as tensões da carga estão equilibradas e com um THD de 5,0%, contudo, suas amplitudes encontram-se reduzidas em mais de 20 V em relação ao valor nominal. Com isso, o objetivo maior reside em observar o comportamento do UPQC na compensação de uma subtensão superior a 20%. As correntes do sistema estão equilibradas, porém com uma distorção harmônica de 29,2%. Neste ensaio, as tensões e correntes encontram-se em fase, com os valores do fator de potência total e do $\cos\phi$ sendo, praticamente, unitários.

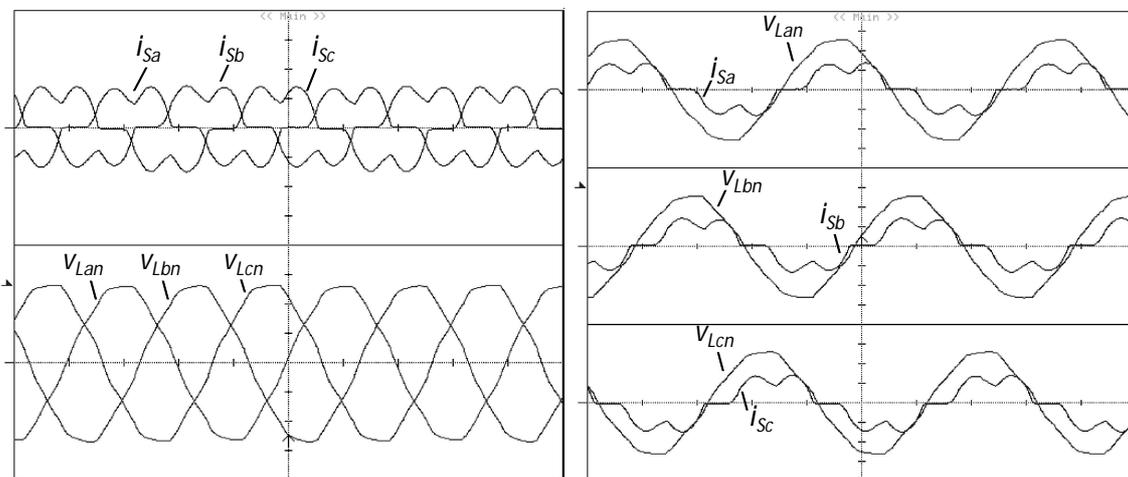


Fig. 6.29 Resultados experimentais com o UPQC desligado. As correntes apresentam escala de 10 A/div e as tensões uma escala de 50 V/div. Estes resultados estão representados numa base de tempo de 5 ms/div – Ensaio 3.

A Fig. 6.30 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (v_{Lan} , v_{Lbn} , v_{Lcn}) com o conversor paralelo operando em regime permanente. Com as tensões da carga não contendo desequilíbrios, as correntes compensadas pelo conversor paralelo também permanecem equilibradas, com o THD reduzido de 29,2% para 5%.

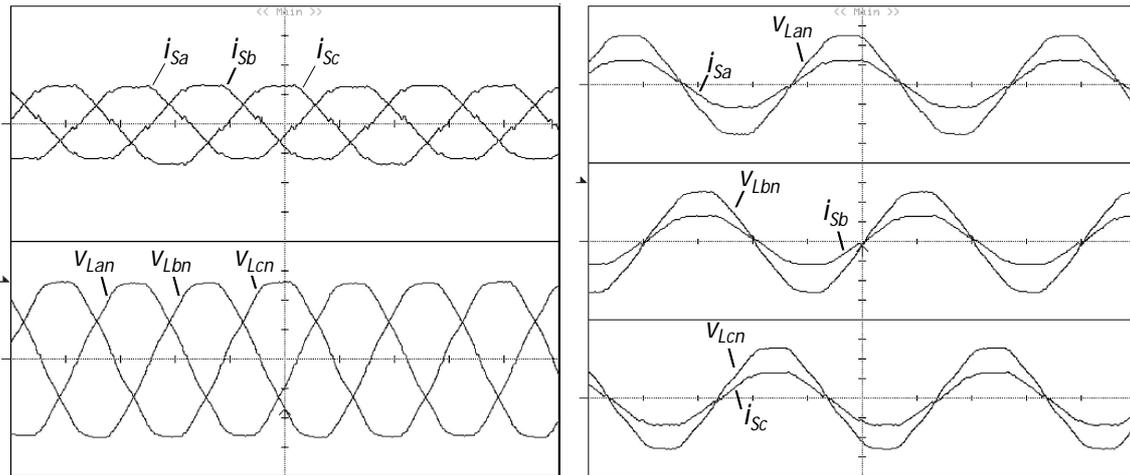


Fig. 6.30 Resultados experimentais com o conversor paralelo operando em regime permanente. As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema uma escala de 50 V/div. Estas tensões e correntes estão representadas numa base de tempo de 5 ms/div – Ensaio 3.

A Fig. 6.31 mostra as correntes do sistema (i_{Sa} , i_{Sb} , i_{Sc}) e as tensões da carga (V_{Lan} , V_{Lbn} , V_{Lcn}) no ensaio que apresenta o transitório em que o conversor série é ligado. Após este transitório, a subtensão é compensada pelo conversor série, o que indica a sua capacidade na compensação de subtensões superiores a 20%. Assim como ocorreu nos outros ensaios, as tensões da carga mantêm-se equilibradas, reguladas e com o THD reduzido de 5,0% para 2,2%. Com relação às correntes do sistema, estas permaneceram equilibradas e com o THD reduzido de 6,3% para 5,5%. Além disso, pode-se observar um incremento na amplitude das correntes do sistema, a partir do instante em que o conversor série é ligado.

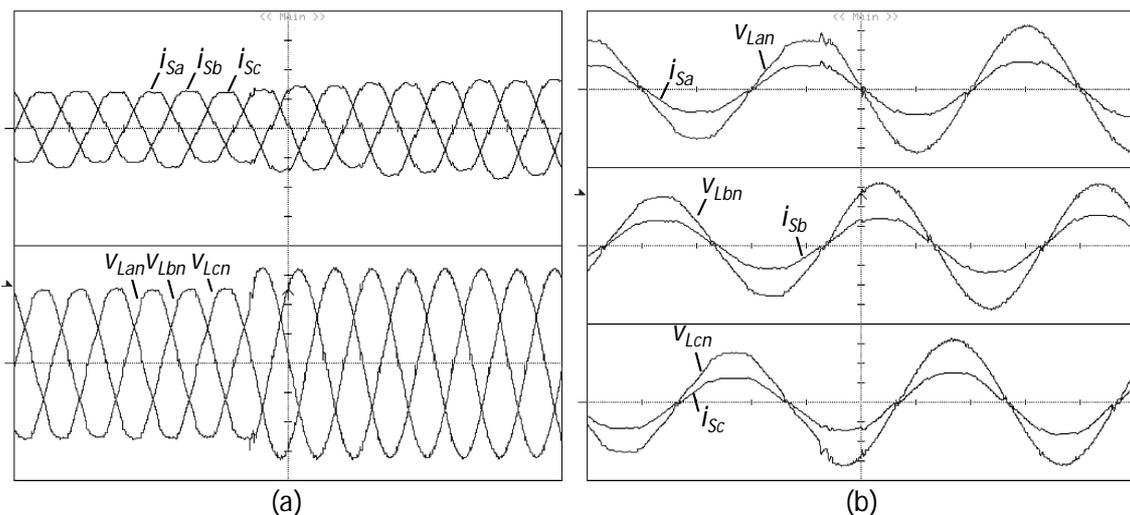


Fig. 6.31 Resultados experimentais no transitório em que o conversor série é ligado. As correntes do sistema apresentam uma escala de 10 A/div e as tensões do sistema apresentam uma escala de 50 V/div. Estes sinais são representados numa base de tempo de 10 ms/div em (a) e 5 ms/div em (b) – Ensaio 3.

A Tabela 6.3 mostra a amplitude (valor eficaz) e a distorção harmônica das correntes do sistema e das tensões da carga com o UPQC desligado e com o UPQC ligado, operando em regime permanente. Conforme observado nos resultados relativos a este ensaio, o conversor série regulou as tensões da carga e, como ocorreu nos ensaios anteriores, o THD da tensão da carga foi reduzido de 5,0% para 2,2%.

Tabela 6.3 Tensões da carga e correntes do sistema com o UPQC desligado e ligado – Ensaio 3

UPQC DESLIGADO		UPQC LIGADO	
TENSÃO v_L	CORRENTE i_S	TENSÃO v_L	CORRENTE i_S
$v_{Lan} = 93,3 \text{ V}$	$i_{Sa} = 9,2 \text{ A}$	$v_{Lan} = 116,5 \text{ V}$	$i_{Sa} = 15,7 \text{ A}$
$v_{Lbn} = 93,0 \text{ V}$	$i_{Sb} = 9,1 \text{ A}$	$v_{Lbn} = 115,2 \text{ V}$	$i_{Sb} = 14,8 \text{ A}$
$v_{Lcn} = 93,2 \text{ V}$	$i_{Sc} = 9,5 \text{ A}$	$v_{Lcn} = 115,6 \text{ V}$	$i_{Sc} = 15,4 \text{ A}$
THD = 5,0%	THD = 29,2%	THD = 2,2%	THD = 5,5%

A regulação das tensões da carga resulta no aumento da amplitude das correntes do sistema. Este aumento ocorre por 2 motivos. O primeiro se deve pelo aumento de amplitude da tensão da carga o que eleva a amplitude da corrente da carga e, conseqüentemente, a amplitude da corrente do sistema. O segundo motivo consiste no aumento da energia consumida pelo UPQC, para que o conversor série tenha condições de compensar a subtensão observada nas tensões da carga. Este aumento de consumo de energia pelo UPQC também resulta no aumento da amplitude da corrente do sistema.

6.6 Conclusões Parciais

Neste Capítulo foram apresentados os procedimentos adotados para a implementação do protótipo laboratorial do conversor UPQC trifásico, com a apresentação dos resultados obtidos tanto em simulação quanto a partir dos testes e ensaios realizados com o protótipo desenvolvido. Os procedimentos preliminares na implementação do sistema de controle do UPQC consistiram na concepção e montagem dos circuitos para medição e condicionamento das grandezas elétricas envolvidas e no circuito para acionar os *drivers* dos IGBTs dos conversores série e paralelo. A outra etapa residiu na implementação do sistema de controle, incluindo as técnicas de chaveamento dos conversores série e paralelo, em dois DSPs independentes.

O fato do UPQC ser constituído por dois conversores que operam de forma independente proporcionou o uso de dois DSPs, sendo um para controlar o conversor

série e o outro para controlar o paralelo. Conforme mencionado neste Capítulo, estes DSPs operaram sem estarem sincronizados, o que evitou que estes tivessem de comunicar entre si. Estes aspectos proporcionaram a implementação do algoritmos de controle com uma taxa de amostragem, de 32 kHz, o que resulta em adquirir tensões e correntes com uma resolução de 640 amostras por ciclo de 50 Hz.

Outro aspecto importante na montagem do protótipo laboratorial consiste no uso de estruturas modulares, tanto nos circuitos de potência quanto na implementação do sistema de controle. O uso de estruturas modulares reduziu a probabilidade da ocorrência de falhas durante o processo de montagem. Além disso, cada uma destas estruturas pôde ser testada de forma isolada, a partir da bancada feita para o UPQC monofásico.

Assim como já havia sido observado nos resultados obtidos a partir do UPQC monofásico, as técnicas para o comando dos IGBTs dos conversores série e paralelo também apresentaram um bom desempenho com o UPQC trifásico. Isto pôde ser comprovado nos testes envolvendo os transitórios que foram realizados, tanto em simulação quanto com a utilização do protótipo laboratorial. Nos resultados experimentais ocorreu uma ligeira perda de controlabilidade no transitório em que o conversor paralelo foi ligado, conforme foi mostrado na a Fig. 6.21 (a). Isto ocorreu pelo fato da tensão do lado CC, no instante em que o conversor paralelo foi ligado, não ser suficientemente elevada para que o conversor paralelo tivesse a controlabilidade necessária para reproduzir, com fidelidade, a corrente de referência. Com o conversor paralelo operando em regime permanente, conforme ilustrado na Fig. 6.21 (b), a corrente produzida pelo conversor paralelo estava sobreposta à corrente de referência determinada pelo sistema de controle. Do mesmo modo, pode-se verificar novamente o bom desempenho do conversor série em produzir a tensão determinada pelo sistema de controle nos ensaios mostrados na Fig. 6.22. Contudo, pôde-se observar a limitação do conversor série quando os seus conversores operaram com um baixo índice de modulação, conforme exibido na Fig. 6.22 (a).

A partir dos resultados obtidos experimentalmente, ficou evidenciada a capacidade do UPQC, com a topologia apresentada, em compensar praticamente todos os problemas de qualidade de energia presentes nas tensões e correntes do sistema elétrico. Assim como se pôde verificar a partir dos resultados de simulação e dos resultados experimentais obtidos com o UPQC monofásico, constatou-se novamente, com o UPQC

trifásico, a capacidade do conversor série em compensar, dinamicamente, diferentes distúrbios presentes nas tensões do sistema. Do mesmo modo, observou-se a capacidade do conversor paralelo em compensar o conteúdo contido na corrente consumida pela carga, além de corrigir o fator de potência. Contudo, do mesmo modo que foi verificado no Capítulo 4, o UPQC trifásico, com esta estrutura, não tem a capacidade de compensar desequilíbrios de corrente e, além disso, também não consegue manter as correntes do sistema equilibradas caso as tensões do sistema estejam desequilibradas.

A partir dos resultados apresentados neste Capítulo, pode-se afirmar que o UPQC trifásico com a estrutura composta por conversores monofásicos em ponte completa, sem a utilização de transformadores de acoplamento do conversor série ao sistema elétrico, tem aplicabilidade em sistemas trifásicos a três fios.

Capítulo 7

Conclusões

Neste trabalho foi abordado o uso de condicionadores conectados em série e em paralelo ao sistema elétrico para melhorar a qualidade de energia. Em seguida, foi apresentado o uso destes condicionadores operando de forma combinada, sendo denominados por UPQC (*Unified Power Quality Conditioner*). Conforme verificado ao longo do trabalho, o UPQC consiste num condicionador capaz de compensar problemas de qualidade de energia observados tanto nas correntes do sistema quanto nas tensões da carga.

Em conjunto com a descrição destes condicionadores, os respectivos algoritmos de controle também foram abordados. Estes algoritmos foram implementados a partir dos conceitos para as correntes ativa e não ativa propostos por Fryze nos anos 30 e adaptados para utilização em controladores de condicionadores ativos nos anos 80. A partir destes conceitos, em conjunto com um circuito de sincronismo robusto, foi possível implementar os algoritmos para Filtros Ativos de Potência do Tipo Paralelo conectados a sistemas trifásicos de três e quatro fios, ou conectados a sistemas monofásicos. Em particular é ressaltado que o algoritmo de controle para regular as tensões do lado CC do filtro ativo conectado a sistemas trifásicos a quatro fios, com o ponto médio do lado CC conectado ao neutro do sistema, constitui numa das contribuições originais deste trabalho.

O uso destes conceitos, em conjunto com o circuito de sincronismo, também foi utilizado nos condicionadores conectados em série ao sistema elétrico. Estes condicionadores, descritos no Capítulo 3, consistiram no Filtro Ativo de Potência do tipo Série e no Regulador Dinâmico de Tensão, DVR (*Dynamic Voltage Restorer*). O algoritmo implementado no DVR permitiu ao mesmo compensar variações momentâneas de tensão (subtensões e sobretensões), desequilíbrios e harmônicos, que podem estar presentes nas tensões do sistema.

Em seguida, foram apresentadas no Capítulo 4 diferentes topologias para o condicionador UPQC. Foi verificado que a implementação do UPQC feita a partir de conversores monofásicos em ponte completa permite a eliminação dos transformadores utilizados para conectar o conversor série ao sistema elétrico. Além disso, o UPQC com esta topologia tem a possibilidade de operar com uma frequência de chaveamento abaixo dos 10 kHz, o que reduz as perdas de chaveamento, minimiza problemas de interferência eletromagnética, entre outros aspectos positivos. Na análise de diferentes topologias para o UPQC foram descritos também os respectivos algoritmos de controle. Conforme apresentado no Capítulo 4, a simplificação do algoritmo de amortecimento, o algoritmo para regular as tensões do lado CC do conversor NPC de 3 níveis e o algoritmo para determinar as correntes de referência adaptado para a topologia composta por conversores monofásicos em ponte completa, consistem em contribuições originais deste trabalho.

Outro aspecto a ser ressaltado reside na concepção da arquitetura do sistema de controle para a implementação do UPQC trifásico. Conforme mencionado no Capítulo 5, o DSP utilizado (modelo TMS 320F2812 da *Texas Instruments*) tem como algumas das suas características a possibilidade de realizar conversão analógica/digital de até 16 sinais já condicionados (com resolução de 12 bits), além de poder comandar até 12 IGBTs. Com a topologia proposta para o UPQC trifásico, havia a necessidade em adquirir 21 sinais e comandar 24 IGBTs. Nestas condições, ficou evidente a necessidade do uso de pelo menos dois DSPs. Desse modo, o desafio passou a ser como a distribuição do esforço computacional entre os DSPs seria feita, e se haveria comunicação e sincronismo entre os mesmos. Uma característica interessante do UPQC reside no fato de que os conversores série e paralelo podem operar de forma independente, sem a necessidade de haver comunicação entre os mesmos. Além disso, cada conversor apresenta um total de 12 IGBTs, sem haver necessidade de sincronizar o comando dos IGBTs dos conversores série e paralelo. Devido a estas características, foi possível montar o sistema de controle de modo que um DSP ficou responsável por controlar o conversor série e, o outro, o conversor paralelo. O uso de dois DSPs permitiu implementar os algoritmos para calcular as tensões e correntes de referência de modo simultâneo, permitindo assim adquirir os sinais com uma maior frequência de amostragem. Estas características influíram positivamente na capacidade do UPQC em detectar e compensar os problemas de qualidade de energia observados tanto nas correntes da carga quanto nas tensões do sistema.

A execução de rotinas preliminares, com o objetivo de minimizar possíveis falhas ou problemas durante o processo de montagem do UPQC, acabou por criar uma metodologia para implementação futura de equipamentos dessa natureza. Um dos aspectos relevantes consiste na concepção do circuito de potência e do sistema de controle a partir de estruturas modulares. O uso de estruturas modulares permite o desenvolvimento de circuitos de menor tamanho, sendo reproduzido na quantidade adequada, de acordo com a necessidade. Ao implementar os primeiros circuitos foram realizados diversos testes e ensaios. A validação dos primeiros circuitos permitiu que os demais fossem implementados de forma a minimizar a possibilidade de falhas ao longo do processo de montagem.

Em relação ao desempenho da topologia do UPQC composta por conversores monofásicos em ponte completa, foram realizados testes e ensaios em bancada, com o objetivo de analisar os aspectos positivos e negativos desta topologia. Esta análise, que permitiu identificar as suas vantagens e desvantagens, consistiu em uma das contribuições originais deste trabalho. Conforme mencionado ao longo do trabalho, e em particular no Capítulo 4, no Capítulo 5 e no Capítulo 6, ficou caracterizado o bom desempenho do UPQC proposto tanto para sistemas monofásicos quanto para sistemas trifásicos a três fios. Conforme realçado no Capítulo 4, o conversor paralelo deste UPQC tem a limitação de não ter a capacidade de compensar desequilíbrios de corrente e, além disso, de não conseguir manter as correntes do sistema equilibradas caso as tensões do sistema estejam desequilibradas.

A realização deste trabalho foi feita a partir de conhecimentos adquiridos em diversas áreas que estão relacionadas com a eletrônica de potência, como a eletrônica de instrumentação, utilização de sistemas de controle implementados em microcontroladores (DSPs), aplicação de teorias de potência definidas no domínio do tempo, além da utilização de semicondutores de potência. Ao aglutinar todos estes conhecimentos foi possível implementar um equipamento capaz de compensar, dinamicamente, os principais problemas relacionados com a qualidade de energia elétrica.

Referências Bibliográficas

- [1] J. Stone, A. Collinson; “Power Quality – Introduction,” *Power Engineering Journal*, Abril de 2001, pp. 58-64
- [2] J. Arrillaga, M. H. J. Bollen, N. R. Watson; “Power quality following deregulation,” *Proc. IEEE*, vol. 88, n.º.2, Fevereiro de 2000, pp. 246-261.
- [3] R. Targoz, J. Manson, “Pan-European Power Quality Survey, a study of the impact of power quality on electrical energy critical industrial sectors,” *Proc. (CDROM), 9th International Conference. Electrical Power Quality and Utilization. Barcelona, 9-11 Outubro de 2007.*
- [4] IEEE Standard 519-1992: Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems.
- [5] European Standard EN-50160, “Voltage Characteristics of electricity supplied by public distribution systems,” CENELEC, 1994.
- [6] Yong-June Shin, E. J. Powers, M. Grady, A. Arapostathis; “Power Quality Indices for Transient Disturbances,” *IEEE Transactions on Power Delivery*, vol. 21, n.º.1, Janeiro de 2006, pp. 253-261.
- [7] G. Pinto, R. Pregitzer, L. F. C. Monteiro, J. Batista, J. L. Afonso; “Developed power quality monitor used for shunt active power filter studies,” *Proc. (CDROM), International Conference on Renewable Energies and Power Quality, Sevilla, Espanha, 2007. ISBN: 978-84-611-4707-6*
- [8] P. Rodriguez; “Aportaciones a los condicionadores activos de corriente en derivación para redes trifásicas de cuatro hilos,” Tese de Doutorado (em Espanhol), Universidade Politècnica da Catalunya, Barcelona, Janeiro de 2005.
- [9] H. Fujita, H. Akagi; “The unified power quality conditioner: The integration of series active filters and shunt active filters,” *27th Annual IEEE Power Electronics Specialists Conference*, vol. 1, 23 a 27 de Junho de 1996, pp. 494-501.
- [10] H. Akagi, H. Fujita; “A new Power Line Conditioner for Harmonic Compensation in Power Systems,” *IEEE Transactions on Power Delivery*, vol. 10, n.º3, Julho de 1995, pp. 1570 - 1575
- [11] M. Aredes, J. Häfner, K. Heumann; “A Combined Series and Shunt Active Power Filter,” *IEEE/KTH Stockholm Power Tech Conference*, vol. Power Electronics, Estocolmo, Suécia, Junho de 1995, pp. 237-242.
- [12] M. Aredes; “Active Power Line Conditioners,” *Doktor Ing. Thesis, Technischen Universität Berlin*, Março de 1996.
- [13] Gu Jianjun, Xu Dianguo, Liu Hankui, Gong Maozhong; “Unified power quality conditioner (UPQC): the principle, control and application,” *Proceedings of the Power Conversion Conference, (PCC Osaka 2002)*, Abril de 2002, Vol. 1, pp .80-85.
- [14] M. Aredes, J. A. Moor Neto, J. C. C. Ferreira, L. F. C. Monteiro, R. M. Fernandes, M. J. V. Siqueira; “A Simplified Control Strategy for a Unified Power Quality Conditioner Prototype,” *IEEE 36th Power Electronics Specialists Conference, 2005. (PESC '05)*. pp. 2592 – 2597.
- [15] D. Graovac, V. A. Katic, A. Rufer, “Power Quality Problems Compensation With Universal Power Quality Conditioning System,” *IEEE Transactions on Power Delivery*, vol. 22, n.º 2, Abril de 2007, pp. 968–976.
- [16] L. M. Tolbert, F. Z. Peng, T. G. Habetler; “A Multilevel Converter-Based Universal Power Conditioner,” *IEEE Transactions on Industry Applications*, vol. 36, n.º 2, Março / Abril de 2000, pp. 596–603.

- [17] Li, B. H.; Choi, S. S.; Vilathgamuwa, D. M.; "Transformerless dynamic voltage restorer," *IEE Proceedings-Generation, Transmission and Distribution*, Vol. 149, Issue 3, Maio de 2002, pp. 263-273.
- [18] A. J. Visser, J. H. R. Enslin, H. du T. Mouton, "Transformerless Series Sag Compensation With a Cascaded Multilevel Inverter," *IEEE Trans. on Industrial Electronics*, vol. 49, n° 4, Agosto de 2002, pp. 824-831.
- [19] B. Han, S. Bael, G. Karady, G. Ledwich; "Operation analysis of novel UPFC based on H-bridge modules," *IEEE Power Engineering Society General Meeting 2003*, Volume 4, 13-17 Julho de 2003, pp. 2548-2554.
- [20] B. Han, P. Mattavelli; "Operation analysis of novel UPFC based on 3-level half-bridge modules," *Proceedings (CDROM) IEEE Bologna Power Tech Conference Proceedings*, volume 4, 23-26 Junho de 2003.
- [21] B. Han, B. Bae, S. Baek, G. Jang; "New configuration of UPQC for medium-voltage application," *IEEE Transactions on Power Delivery*, volume 21, issue 3, Julho de 2006, pp. 1438 – 1444.
- [22] H. Akagi, Y. Kanazawa, A. Nabae; "Generalized theory of the Instantaneous reactive power in three-phase circuits," in *Proc. JIEEE IPEC - Tokyo*, 1983, pp. 1375-1386.
- [23] K. Hyosung, F. Blaabjerg, B. Bak-Jensen, Choi Jaeho; "Instantaneous power compensation in three-phase systems by using p-q-r theory," *IEEE 32nd Annual Power Electronics Specialists Conference, (PESC. 2001)*, Vol. 2, Junho de 2001, pp. 478 – 485.
- [24] R. I. Bojoi, G. Griva, V. Bostan, , M. Guerreiro, F. Farina, F. Profumo; "Current Control Strategy for Power Conditioners Using Sinusoidal Signal Integrators in Synchronous Reference Frame," *IEEE Transactions on Power Electronics*, vol. 20, n° 6, Novembro de 2005, pp. 1402-1412.
- [25] L. Malesani, L. Rosseto, P. Tenti; "Active Filter for Reactive Power and Harmonics Compensation," *IEEE – Power Electronics Specialists Conference, (PESC 1986)*, pp. 321-330.
- [26] L. Rossetto, P. Tenti; "Evaluation of Instantaneous Power Terms in Multi-Phase Systems: Techniques and Application to Power-Conditioning Equipments," *ETEP – Eur. Trans. Elect. Power Eng.*, vol. 4, n° 6, Novembro / Dezembro 1994, pp. 469-475.
- [27] H. Komurcugil, O. Kukrer; "A new control strategy for single-phase shunt active power filters using a Lyapunov function," *IEEE Transactions on Industrial Electronics*, vol. 53, issue 1, Fevereiro de 2006, pp. 305 – 312.
- [28] I. Ziari, A. Kazemi, A. Jalilian; "Using Active Power Filter Based on a New Control Strategy to Compensate Power Quality," *IEEE International Power and Energy Conference*. Novembro de 2006, pp. 373 – 377.
- [29] C. Sharmaela, M. R. Mohan, G. Uma, J. Baskaran; "Fuzzy Logic Controller Based Three-phase Shunt Active Filter for Line Harmonics Reduction," *Journal of Computer Science* 3 (2), 2007, ISSN 1549-3636, pp. 76-80.
- [30] A. M. Gole,; V. K. Sood; "A Static Compensator Model For Use With Electromagnetic Transients Simulation Programs," *IEEE Transactions on Power Delivery*, vol. 5, n° 3, Julho de 1990, pp. 1398-1407.
- [31] M. Karimi-Ghartemani, M. R. Iravani; "Measurement of Harmonics/Inter-harmonics of Time-Varying Frequencies," *IEEE Transactions on Power Delivery*, vol. 20, n° 1, Janeiro de 2005, pp. 23-31.
- [32] M. Karimi-Ghartemani, M. R. Iravani, F. Katiraei; "Extraction of signals for harmonics, reactive current and network-unbalance compensation," *IEE Proc.-Generation Transmission and Distribution*, vol. 152, n° 1, Janeiro de 2005, pp. 137-143.
- [33] V. Kaura, V. Blasko; "Operation of a Phase Locked Loop System under Distorted Utility Conditions," *IEEE Transactions on Industry Applications*, vol. 33, n° 1, Janeiro / Fevereiro de 1997, pp. 58-63.

- [34] R. Pregitzer, T. Sousa, J. L. Afonso, L. F. C. Monteiro, M. Aredes; "Comparison of Fundamental Positive-Sequence Detectors for Highly Distorted and Unbalanced Systems," (Proc. CD-ROM) CEE'05 IEEE 1st International Conference on Electrical Engineering, Coimbra, Portugal.
- [35] L. G. B. Rolim, D. R. Costa Jr., M. Aredes; "Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory," *IEEE Transactions on Industrial Electronics*, vol. 53, n° 6, Dezembro 2006, pp. 1919-1926.
- [36] S. Fryze; "Wirk-, Blind- und Scheinleistung in elektrischen Stromkaisen mit nicht-sinusförmigem Verlauf von Strom und Spannung," *ETZ-Arch. Elektrotechnik*, vol. 53, 1932, pp. 596-599, 625-627, 700-702.
- [37] T. Furuhashi, S. Okuma, Y. Uchikawa; "A Study on the Theory of Instantaneous Reactive Power," *IEEE Transactions on Industrial Electronics*, vol. 37, n° 1, Fevereiro de 1990, pp. 86-90.
- [38] M. Depenbrock; "The FBD-Method, a Generally Applicable Tool for Analyzing Power Relations," *IEEE Transactions on Power Systems*, vol. 8, n° 2, Maio de 1993, pp. 381-387.
- [39] M. Depenbrock, D. A. Marshall, J. D. Van Wyk; "Formulating Requirements for a Universally Applicable Power Theory as Control Algorithm in Power Compensators," *ETEP – Eur. Trans. Elect. Power Eng.*, Vol. 4, No. 6, Novembro /Dezembro 1994, pp. 445-455.
- [40] F. P. Marafão, S. M. Deckmann, J. A. Pomilio, R. Q. Machado; "Control Strategies to Improve Power Quality," COBEP 2001 – Congresso Brasileiro de Eletrônica de Potência, Florianópolis, Brasil, Novembro de 2001, pp. 378-383.
- [41] L. F. C. Monteiro, M. Aredes; "A comparative analysis among different control strategies for shunt active filters," INDUSCON 2002 – Conferência de Aplicações Industriais, Salvador, Brasil, Julho de 2002, pp. 345-350.
- [42] L. F. C. Monteiro; "Algumas Contribuições para o Controle de Filtros Ativos," Dissertação de Mestrado, Universidade Federal do Rio de Janeiro, Dezembro de 2003.
- [43] M. Aredes, L. F. C. Monteiro; "Compensation Algorithms based on the Instantaneous Power Theories Defined in the Phase Mode and Alfa-Beta-Zero Reference Frame," COBEP 2005 – Congresso Brasileiro de Eletrônica de Potência, Fortaleza, Brasil, Setembro de 2003, Vol. 7, pp. 344-349.
- [44] M. Aredes, L. F. C. Monteiro; "A Control Strategy for Shunt Active Filter," 10th ICHQP – IEEE/PES 10th Int. Conf. on Harmonics and Quality of Power, Rio de Janeiro, Brasil, Outubro de 2002, Vol. 1, pp. 472-477.
- [45] M. Aredes; L. F. C. Monteiro; J. M. Miguel; "Control Strategies for Series and Shunt Active Filters," Proc. (CDROM) IEEE Bologna Power Tech Conference, Bologna, Itália, Julho 2003.
- [46] L. F. C. Monteiro, M. Aredes, J. A. Moor Neto; "A Control Strategy for Unified Power Quality Conditioner," (Proc. CD-ROM) ISIE 2003 – International Symposium on Industrial Electronics, Rio de Janeiro, Brasil, vol. 1, Julho 2003, pp. 1391 – 396.
- [47] R. Grino, R. Cardoner, R. Costa-Castello, E. Fossas; "Digital Repetitive Control of a Three-Phase Four-Wire Shunt Active Filter," *IEEE Transactions on Industrial Electronics*, vol. 54, n° 3, Junho de 2007, pp: 1495 – 1503.
- [48] G. Escobar, A. A. Valdez, R. E. Torres-Olguin, M. F. Martinez-Montejano; "A Model-Based Controller for A Three-Phase Four-Wire Shunt Active Filter With Compensation of the Neutral Line Current," *IEEE Transactions on Power Electronics*, vol. 22, n° 6, Novembro de 2007, pp: 2261 – 2270.
- [49] V. Soares, P. Verdelho; "DSP Sliding-Mode Controllers for Three-Phase Four-Wire Converters with Split DC Link Capacitor," IEEE 36th Power Electronics Specialists Conference, 2005. PESC '05. pp: 1382 – 1388.
- [50] Min Dai, M. N. Marwali, Jin-Woo Jung, A. Keyhani; "A Three-Phase Four-Wire Inverter Control Technique for a Single Distributed Generation Unit in Island Mode," *IEEE Transactions on Power Electronics*, vol. 23, n° 1, Janeiro de 2008, pp: 322 – 331.

- [51] P. Rodriguez, R. Pindado, J. Bergas; "Alternative topology for three-phase four-wire PWM converters applied to a shunt active power filter," *IEEE 28th Annual Conference of the IECON 02 Industrial Electronics Society*, Vol. 4, 5-8 Novembro de 2002, pp: 2939 – 2944.
- [52] M. Aredes, J. Hafner, K. Heumann; "Three-phase four-wire shunt active filter control strategies," *IEEE Transactions on Power Electronics*, vol. 12, Issue 2, Março de 1997, pp. 311 - 318.
- [53] F. Ferreira, L. F. C. Monteiro, J. L. Afonso, C. Couto; "A Control Strategy for a Three-Phase Four-Wire Shunt Active Filter," Artigo aprovado para a 34ª edição do IECON (IEEE Industrial Electronics Conference) – IECON'08, 11-13 Novembro de 2008.
- [54] N. Mohan, T. M. Undeled, W. P. Robins, "Power Electronics – Converters, Applications and Design" John Wiley & Sons, INC., Second Edition, New York, 1995.
- [55] P. Neves, G. Pinto, R. G. Pregitzer, L. F. C. Monteiro, J. L. Afonso, J. Sepúlveda; "Experimental results of a single-phase shunt active filter prototype with different switching techniques," *Proceedings of the IEEE International Symposium on Industrial Electronics*, Vigo, Espanha, 2007.
- [56] G. Pinto, P. Neves, R. G. Pregitzer, L. F. C. Monteiro, J. L. Afonso; "Single-Phase Shunt Active Filter with Digital Control," *Proceedings of the International Conference on Renewable Energies and Power Quality: ICREPQ'07* [CD-ROM]. Sevilha, Espanha. ISBN 978-84-611-4707-6.
- [57] A. G. Merçon, L. F. Encarnação, E. L. van Emmerik, L. F. C. Monteiro, M. Aredes; "A comparative analysis of cascaded-multilevel hybrid filters applied in power transmission systems," *Revista SBA Controle & Automação*, Vol. 19, N°.1, Março de 2008, pp. 107-113. ISSN: 0103-1759.
- [58] F. Z. Peng; "Application issues of active power filters," *IEEE Industry Applications Magazine*, Vol. 4, N°.5, Setembro / Outubro de 1998, pp. 21-30.
- [59] H. Akagi; "New trends in active filters for improving power quality," *Proceedings of the 1996 International Conference on Power Electronics, Drives and Energy Systems for Industrial Growth*, 1996, Vol. 11, 8-11 Janeiro de 1996, pp. 417-425.
- [60] G. Casaravilla, A. Salvia, C. Briozzo, E. H. Watanabe; "Selective active filter with optimum remote harmonic distortion control," *IEEE Transactions on Power Delivery*, vol. 19, issue 4, Outubro de 2004, pp. 1990-1997.
- [61] G. Casaravilla, A. Salvia, C. Briozzo, E. H. Watanabe; "Control strategies of selective harmonic current shunt active filter," *IEE-Proceedings Generation, Transmission and Distribution*, vol. 149, issue 6, Novembro de 2002, pp. 689-694.
- [62] G. Casaravilla, A. Salvia, C. Briozzo, E. H. Watanabe; "Selective active filter with remote harmonic distortion control," *10th International Conference on Harmonics and Quality of Power*, Vol. 2, Outubro de 2002, pp. 478-483.
- [63] J. M. Araújo, O. A. Fernandes, C. M. Francisco, M. A. G. de Oliveira, M. G. S. Pinto; "Análise dos desequilíbrios de tensão no sistema ELETRONORTE, subestações em 230 KV," X Simpósio de Especialistas em Planejamento da Operação e Expansão Elétrica (X SEPOPE), Florianópolis-SC, Brasil, 21-25 de Maio de 2006.
- [64] V. B. Bhavaraju, P. Enjeti, "A Fast Active Power Filter to Correct Line Voltage Sag," *IEEE Transactions on Industrial Electronics*, volume 41, n°. 3, junho 1994, pp. 333-338.
- [65] P. Daehler, R. Affolter; "Requirements and Solutions for Dynamic Voltage Restorer, A Case Study," *Power Engineering Society Winter Meeting*, Volume 4, 2000, pp. 2881-2885.
- [66] O. G. S. Castellões, M. Aredes; "A Series Compensator for Voltage Sags," in *Proc. of the COBEP 2001 – The 6th Brazilian Power Electronics Conf.*, vol. 1, Florianópolis SC, Brasil, 11-14 Novembro de 2001, pp. 372-377.
- [67] M. Aredes, R. M. Fernandes, U. A. Miranda, J. L. Silva Neto, A. A. Cordeiro; "Simulation Study of a Low-Cost Series Compensator for Voltage Sags, Harmonics and Unbalances Applied to a Practical System," in *Proc. (CDROM) of the COBEP 2003 – The 7th Brazilian Power Electronics Conf.*, Fortaleza CE, Brasil, 21-24 Setembro 2003, pp. 885-890

- [68] D. R. Costa Junior, J. A. M. Neto, M. Aredes; “Análise de uma Estratégia de Controle para Restauradores Dinâmicos de Tensão”, in Proc. (CDROM) of the CBA 2004- XV Congresso Brasileiro de Automática, Gramado-RS, Brasil, 22-24 Setembro de 2004, pp. 1-6.
- [69] J. G. Shon, J. H. Han, Hee-Jong Jeon; “Control scheme of voltage sag compensator using bi-directional DC/DC converter of double-layer capacitor,” International Conference on Electrical Machines and Systems, 2007 (ICEMS).8-11 Outubro de 2007, pp. 180-185.
- [70] G. Zhu, Z. Wang, X. Jiang; “Design and Research on a Multi-Functional Combined Device Incorporating a SMES,” *IEEE Transactions on Applied Superconductivity*, vol. 17, n°. 2, Junho de 2007, pp. 2018-2021.
- [71] M. Woo, J. Lee, J. Kim, S. Ryu, K. Seong; “600kJ high temperature SMES-based sag compensator,” 2007 European Conference on Power Electronics and Applications, 2-5 Setembro de 2007, pp. 1-8.
- [72] R. S. Weissbach, G. G. Karady, R. G. Farmer; “A Combined Uninterruptible Power Supply and Dynamic Voltage Compensator Using a Flywheel Energy Storage System,” *IEEE Transactions on Power Delivery*, vol. 16, n°. 2, Abril de 2001, pp. 265-270.
- [73] P. M. Pegado; “Um Restaurador Dinâmico de Tensão com Topologia Invertida,” Trabalho de Conclusão de Curso, (DEE-UFRJ) Departamento de Engenharia Elétrica da Universidade Federal do Rio de Janeiro, Outubro de 2005.
- [74] I. C. R. Almeida Filho, D. R. Costa, J. C. C. Ferreira, R. M. Fernandes, J. L. Silva Neto, L. G. B. Rolim, M. Aredes; “Implementation of Two Topologies of a Low Cost Series Compensator for Voltage Sags,” Proceeding of the 36th IEEE Power Electronics Specialists Conference, Recife-PE, Brasil, 12-16 Junho de 2005, pp. 318-322.
- [75] H. K. Al-Hadidi, A. M. Gole, D. A. Jacobson; “A Novel Configuration for a Cascade Inverter-Based Dynamic Voltage Restorer With Reduced Energy Storage Requirements,” *IEEE Transactions on Power Delivery*, vol. 23, n°.2, Abril de 2008, pp. 881-888.
- [76] B. H. Li, S. S. Choi; Vilathgamuwa, D. M.; “Transformerless Dynamic Voltage Restorer,” *IEE. Proceedings – Generations, Transmission and Distribution*, vol. 149, N°. 3, Maio 2002, pp. 263-273.
- [77] A. J. Visser, J. H. R. Enslin, H. du T. Mouton; “Transformerless Series Sag Compensation With Cascaded Multilevel Inverter,” *IEEE Transactions on Power Electronics*, vol. 49, n°. 4, Agosto 2002, pp. 824-831.
- [78] F. Z. Peng, H. Akagi, A. Nabae; “A New Approach to Harmonic Compensation in Power Systems - A Combined System of Shunt Passive and Series Active Filters”, *IEEE Transactions on Industry Applications*, vol.26, n°. 6, Novembro / Dezembro 1990, pp. 983-990.
- [79] A. Nabae, I. Takahashi, H. Akagi; “A New Neutral-Point Clamped PWM Inverter,” *IEEE Transactions on Industrial Applications*, vol. IA-17, Setembro / Outubro 1981, pp.518-523.
- [80] J. Rodrigues, J-S Lai, F. Z. Peng; “Multilevel Inverters: A Survey of Topologies, Controls, and Applications,” *IEEE Transactions on Industrial Electronics*, vol. 49, n°.49, Agosto de 2002.
- [81] J. S. Lai, F. Z. Peng; “Multilevel Converters – A New Breed of Power Converters,” *IEEE Transactions on Industry Applications*, vol. 32, Maio / Junho 1996, pp.509-517.
- [82] N. Celanovic; “Space Vector Modulation and Control of Multilevel Converters,” Ph.D Thesis, Faculty of the Virginia Polytechnic Institute and State University, Blacksburg, Virginia, E.U.A., Setembro 2000.
- [83] R. Teichmann, M. Malinowski, S. Bernet; “Evaluation of Three-Level Rectifiers for Low-Voltage Utility Applications,” *IEEE Transactions on Industrial Electronics*, vol. 52, n°.2, Abril de 2005, pp. 471-481.
- [84] R. Teichmann, S. Bernet; “A Comparison of Three-Level Converters Versus Two-Level Converters for Low-Voltage Drives, Traction, and Utility Applications,” *IEEE Transactions on Industrial Electronics*, vol. 52, n°.2, Maio / Junho de 2005, pp. 855-865.

- [85] D. G. Holmes, T. A. Lipo; "Pulse Width Modulation for Power Converters – Principles and Practice," IEEE Power Press on Power Engineering, John Wiley and Sons, Inc. Publication, ISBN 0-471-20814-0, 2003.
- [86] B. P. McGrath, D. G. Holmes, T. Lipo; "Optimized space vector switching sequences for multilevel inverters," *IEEE Transactions on Power Electronics*, volume 18, issue 6, novembro de 2003, pp. 1293 – 1301.
- [87] B. P. McGrath, D. G. Holmes, "Multicarrier PWM Strategies for Multilevel Inverters," *IEEE Transactions on Industrial Electronics*, vol. 49, n°.4, 2005, pp. 858 - 867.
- [88] Celanovic, N. and Boroyevich, D. "A comprehensive study of neutralpoint voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters," *IEEE Trans. Power Electron.*, vol. 15, pp. 1471-1475, 2000.
- [89] M. Manjrekar, G. Venkataramanan; "Advanced topologies and modulation strategies for multilevel inverters," 27th Annual IEEE Power Electronics Specialists Conference, PESC '96, volume 2, 23-27 de Junho de 1996, pp. 1013 – 1018.
- [90] T. A. Meynard, H. Foch; "Multi-level choppers for high voltage applications," *European Power Electronics Drives Journal* vol. 2, n°.1, Março 1992, p. 41.
- [91] T. A. Meynard, M. Fadel, N. Aouda; "Modeling of multilevel converters," *IEEE Transactions on Industrial Electronics*, volume 44, issue 3, Junho de 1997, pp. 356 – 364.
- [92] W.-K. Lee, T.-J. Kim, D.-W. Kang, D.-S. Hyun; "A carrier-rotation strategy for voltage balancing of flying capacitors in flying capacitor multi-level inverter," *Industrial Electronics Society*, 2003. IECON '03. The 29th Annual Conference of the IEEE, Volume 3, 2-6 Novembro 2003, pp. 2173 - 2178.
- [93] D.-W. Kang, B.-K. Lee, J.-H. Jeon, T.-J. Kim, D.-S. Hyun; "A symmetric carrier technique of CRPWM for voltage balance method of flying-capacitor multilevel inverter", *IEEE Transactions on Industrial Electronics*, volume 52, issue 3, Junho de 2005, pp. 879 – 888.
- [94] D.-W. Kang, W.-K. Lee, D.-S. Hyun; "Carrier-rotation strategy for voltage balancing in flying capacitor multilevel inverter," *IEE Proceedings Electric Power Applications*, volume 151, issue 2, 9 Março 2004, pp. 239 – 248.
- [95] M. Marchesoni, M. Mazzucchelli, S. Tenconi; "A Nonconventional Power Converter for Plasma Stabilization," *IEEE Transactions on Power Electronics*, volume 5, n°. 2, Abril de 1990, pp. 212-219.
- [96] F. Z. Peng, J. S. Lai, J. W. McKeever, J. VanCoevering; "A Multilevel Voltage-Source Converter System with Balanced DC Voltages", 1995 PESC in Conference Record, volume 2, pp. 1144-1150.
- [97] F. Z. Peng, J. S. Lai, J. W. McKeever, J. VanCoevering; "A Multilevel Voltage-Source Inverter with Separate DC-Sources for Static Var Generation", *IEEE Transactions on Industrial Applications*, volume 32, n°.5, Setembro / Outubro 1996, pp. 1130-1138.
- [98] F. Z. Peng, J. S. Lai, J. W. McKeever, J. A. Donald; "A Power Line Conditioner Using Cascaded Multilevel Inverters for Distribution Systems", *IEEE Transactions on Industrial Applications*, volume 34, n°.6, Novembro / Dezembro 1998, pp.1293-1297.
- [99] N. S. Choi, J. G. Cho, G. H. Cho; "A General Circuit Topology of Multilevel Inverter," in *Proceedings IEEE PESC'91*, Junho de 1991, pp. 96-103.
- [100] R. W. Menzies, P. Steimer, J. K. Steinke; "Five level GTO inverters for large induction motor drives", *IEEE transactions on LA*, Julho/Agosto 1994, volume 30, n°.4, pp. 938-944.
- [101] J. H. Correia, C. Couto; "Digital filtering in smart load cells," *IEEE International Conference on Industrial Electronics, Control and Instrumentation (IECON)*, Orlando, E.U.A. Novembro de 1995, pp. 990-994.
- [102] Manual do DSP (Digital Signal Processor) modelo TMS320F2812 Texas Instruments. Literature Number: SPRS174K. Abril de 2001 – Revisado em Junho de 2004.