

FILTROS INTERPOLADORES ANALÓGICOS CMOS COM ALOCAÇÃO ÓTIMA DE
PÓLOS E ZEROS

Frederico Celestino Pontes

TESE SUBMETIDA AO CORPO DOCENTE DA COORDENAÇÃO DOS
PROGRAMAS DE PÓS-GRADUAÇÃO DE ENGENHARIA DA UNIVERSIDADE
FEDERAL DO RIO DE JANEIRO COMO PARTE DOS REQUISITOS NECESSÁRIOS
PARA A OBTENÇÃO DO GRAU DE DOUTOR EM CIÊNCIAS EM ENGENHARIA
ELÉTRICA

Aprovada por:

Prof. Antonio Petraglia, PhD.

Prof. Ademarlaudo França Barbosa, D.Sc.

Prof. Antonio Carneiro de Mesquita Filho, Dr d'État

Prof. Felipe Maia Galvão França, Ph.D.

Prof. Márcio Nogueira de Souza, D.Sc.

RIO DE JANEIRO, RJ-BRASIL

SETEMBRO DE 2007

PONTES, FREDERICO CELESTINO

Filtros Interpoladores Analógicos CMOS
com Alocação Ótima de Pólos e Zeros [Rio de
Janeiro] 2007

XI, 112p 29,7cm (COPPE/UFRJ, D.Sc.,
Engenharia Elétrica, 2007)

Tese – Universidade Federal do Rio de
Janeiro, COPPE

1. Filtros a Capacitores Chaveados
2. Interpoladores Analógicos de Baixa
Sensibilidade

I.COPPE/UFRJ II.Título(série)

Agradecimentos

Ao meu orientador, Professor Antonio Petraglia, pois sem seu incentivo, eu não teria sequer tentado iniciar esta difícil jornada.

Conheci o Petraglia (como todos o chamam) na graduação. Ainda um mestrando, ele já era professor do DEL-UFRJ. Logo percebi que ali estava a contra-prova viva de que “toda unanimidade é burra”. Sim, pois se existe alguém que não julgue o Petraglia um dos melhores professores que conheceu na vida de estudante, este alguém não foi aluno do Petraglia. Anos mais tarde, ele partilha as atividades docentes com as de coordenação de um laboratório de pesquisa e desenvolvimento tecnológico (PADS – Processamento Analógico e Digital de Sinais, da COPPE-Elétrica). No PADS encontra-se um grupo de engenheiros e estudantes de engenharia de raro brilho, mas com outras qualidades ainda mais marcantes: são, apesar de seu conhecimento, modestos e apesar de seu envolvimento com as tarefas, sempre colaborativos. Não é por acaso que isto ocorre, pois este é “o retrato” do coordenador do grupo. Foi um prazer conviver novamente com o professor Petraglia e ter o privilégio de sua segura orientação.

- À Marilda, Maria Clara e João Paulo, pelo carinho, paciência e compreensão a mim dedicados, sem nunca terem perguntado o que vem a ser um “filtro a capacitores chaveados”.

- Aos colegas do PADS, Pietro, Joarez, Gabriel, Hugo, Carlos Fernando, Jacqueline, Paulo e Motta pela colaboração e companheirismo. E ao Rafael Szendrodí pela presteza e qualidade do seu apoio no suporte em informática.

- Ao professor do DEL-UFRJ, Fernando Antonio Pinto Barúqui, que partilha seus muitos conhecimentos em eletrônica, matemática e ciência em geral de forma desinteressada e com inacreditável paciência, agradeço pelas inúmeras discussões sobre circuitos e pelo apoio no uso dos programas de simulação.

- Ao professor Gerardo Gerson Bezerra de Souza e aos colegas do LIFE-IQ-UFRJ, pelo apoio e pela liberação de minhas tarefas em diversos momentos durante estes anos.

Resumo da Tese apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Doutor em Ciências (D.Sc.)

FILTROS INTERPOLADORES ANALÓGICOS CMOS COM ALOCAÇÃO ÓTIMA DE PÓLOS E ZEROS

Frederico Celestino Pontes

Setembro / 2007

Orientador: Antonio Petraglia

Programa: Engenharia Elétrica

Esta tese apresenta uma categoria de filtros CMOS a capacitores chaveados, utilizando a forma direta-II, número reduzido de pólos e a alocação ótima de pólos e zeros, como estruturas viáveis para a construção de filtros interpoladores de baixa sensibilidade às variações dos coeficientes das respectivas funções de transferência. A proposta foi validada analiticamente, por simulações numéricas, baseadas na resposta em frequência teórica, bem como por simulações realísticas dos circuitos. Resultados obtidos nas simulações dos circuitos projetados, não somente validam a proposta, como também demonstram a possibilidade de se construírem filtros competitivos em relação aos obtidos pelo uso de tecnologias similares, descritos na literatura. Adicionalmente, foi estudada a inclusão de pares pólo-zero coincidentes nas funções de transferência de filtros desta categoria, como forma de obtenção de sensibilidades ainda mais baixas. Figuras de mérito analíticas foram desenvolvidas para facilitar este estudo. Em cada caso, foi estudado o impacto da decomposição polifásica nas sensibilidades destes filtros. Conclui-se que a união destas técnicas permite gerar uma categoria de filtros interpoladores utilizando a forma direta-II, de banda estreita e de baixa sensibilidade, os quais seriam inviáveis se construídos através da utilização de aproximações clássicas.

Abstract of Thesis presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Doctor of Science (D.Sc.)

ANALOG CMOS INTERPOLATORS FILTERS WITH OPTIMUM POLE-ZERO
ALLOCATIONS

Frederico Celestino Pontes

September / 2007

Advisor: Antonio Petraglia

Department: Electrical Engineering

This thesis presents a category of CMOS switched-capacitor filters using the direct-form-II, reduced number of poles and optimum allocation of poles and zeroes, as viable structures for the implementation of low sensitivity to the transfer function coefficients interpolating filters. The proposal was validated analytically, by numerical simulations based on the theoretical frequency response, as well as by realistic circuit simulations. Results for the circuit simulations not only validate the proposal, but also demonstrate the feasibility of the realization of competitive filters, as compared to others realized by the use of similar technologies, already reported. Additionally, the inclusion of coincident pole-zero pairs in the transfer function of the filters of this category, was studied as a means of lowering even more the coefficient's sensitivity. Analytical figures of merit were developed to ease this study. The impact of the polyphase decomposition on the sensitivity of these filters was also studied. As a final conclusion, we state that the simultaneous use of these three techniques allows for the generation of a variety of low-sensitivity narrowband direct-form-II interpolators, unachievable by the use of classical approximations.

Índice

I) Introdução.....	1
1.1 – Uma rápida revisão histórica.....	1
1.2 – Filtros a Capacitores Chaveados.....	2
1.3 – Sistemas discretos no tempo e a utilidade dos interpoladores.....	5
1.4 – Alterações de taxa de amostragem e estruturas polifásicas.....	6
1.5 – Sensibilidades da forma direta.....	14
II) Filtros Interpoladores.....	22
2.1 – Interpoladores SC na literatura.....	22
2.2 – A estrutura na forma direta com $M \neq N$	24
2.3 – Filtro Interpolador com alocação ótima de pólos e zeros.....	25
III- Capacitores, Chaves , OTAs e Ruído.....	37
3.1- Ruído em filtros SC.....	57
IV) Implementação do Filtro Interpolador com Alocação Ótima de Pólos e Zeros	67
V – Filtros com Ordem Aumentada	80
5.2 Exemplos e discussões.....	86
5.3 - Solução Polifásica.....	98
VI) Conclusão e Perspectivas de Trabalho.....	103
Referências Bibliográficas.....	104
Anexo I (Parâmetros dos MOSFETS – Nível 3).....	112

Índice de Figuras

Figura 1.1 – Integradores contínuo e chaveado, idealizados.....	3
Figura 1.2 – Espectros de $X(j\Omega)$ e $X(e^{j\omega L})$, para $L = 3$	7
Figura 1.3 - Símbolo do <i>up-sampler</i>	7
Figura 1.4 - Forma direta Π_t para um filtro recursivo de 2 ^a ordem.....	9
Figura 1.5 - Identidade nobre para o interpolador.....	9
Figura 1.6 - Estrutura do filtro FIR após a decomposição polifásica.....	11
Figura 1.7 - Estrutura do filtro recursivo após a decomposição polifásica.....	12
Figura 1.8. - Inclusão dos <i>up-samplers</i> e transposição dos atrasadores.....	12
Figura 1.9. Modelo de chave para o filtro recursivo decomposto.....	13
Figura 1.10 - Sensibilidades para as bandas-passantes dos filtros do exemplo....	20
Figura 2.1 - Diagrama dos zeros do filtro de Seng-Pan.....	23
Figura 2.2 - Resposta em frequência ideal do filtro proposto.....	27
Figura 2.3 - Detalhes da amplitude e da fase na banda-passante	27
Figura 2.4.- Constelação de pólos e zeros para o filtro proposto.....	28
Figura 2.5 - Constelação de pólos e zeros para o filtro elíptico de quinta ordem..	28
Figura 2.6 - Constelação de pólos e zeros para a função de transferência não decomposta $H(z)$	29
Figura 2.7 - Módulo e fase das respostas das seções polifásicas do filtro.....	31
Figura 2.8. Soma das seções comparada à curva ideal.....	32
Figura 2.9. Simulação de Monte Carlo para o filtro decomposto.....	34
Figura 2.10. Simulação de Monte Carlo para o filtro original.....	34
Figura 2.11. Esquemas possíveis para os acumuladores.....	35
Figura 2.12 Esquema genérico do filtro.....	36
Figura 3.1 Chave analógica simples (a) e complementar (b).....	38
Figura 3.2 - Sample-Hold simplificado (a), Circuito equivalente (b) e diagrama de tempo (c).....	40
Figura 3.3. Modelo de um amplificador SC inversor.....	42
Figura 3.4 - Amplificador cascode (a) e cascode dobrado (b).....	44
Figura 3.5 - Estrutura simplificada do OTA diferencial.....	46

Figura 3.6 - Espelho de corrente simples (a), Cascode (b), Cascode de baixa tensão.....	47
Figura 3.7 - Cascode reforçado (a) e circuito implementado (b).....	49
Figura 3.8 - Modelo simplificado para pequenos sinais do cascode reforçado.....	50
Figura 3.9 - Exemplos de diferentes ajustes em amplificadores.....	52
Figura 3.10 - Resposta ac de um OTA projetado para $CL=1pF$ e $t_{conv} = 40ns$	53
Figura 3.11 - Resposta transitória do OTA da Figura 3.9.....	54
Figura 3.14 - Estrutura geral dos amplificadores.....	54
Figura 3.15 - Circuito de controle do modo comum.....	56
Figura 3.16 - Meio atrasador insensível ao <i>offset</i> dos OTAs.....	57
Figura 3.17 - Circuito equivalente de ruído para um transistor MOS.....	58
Figura 3.18 - Circuito equivalente de ruído para uma chave MOS.....	59
Figura 3.19 - Circuito equivalente de ruído para um amplificador CS.....	61
Figura 4.1 - Esquema do filtro I, com os valores dos coeficientes.....	63
Figura 4.2 - Associação para substituir capacitores de pequeno valor.....	64
Figura 4.3 - Possível esquema de chaveamento.....	66
Figura 4.4 - Esquema utilizado.....	66
Figura 4.5 - Temporização no esquema utilizado.....	67
Figura 4.6 - Possíveis amplificadores para o circuito multiplexador.....	68
Figura 4.7 - Estrutura interna dos amplificadores.....	68
Figura 4.8 - Diagrama dos circuitos do filtro I, representados em blocos.....	70
Figura 4.9 - Resultado do teste na seção recursiva.....	71
Figura 4.10 Resposta do filtro computada através da resposta impulsional (Spectre-RF) – 300pontos comparada à ideal (pontilhada).....	73
Figura 4.11 Resposta do filtro na Banda-Passante, obtida com análise pac do Spectre-RF.....	73
Figura 4.12 Resposta de fase na banda passante.....	74
Figura 4.13 Simulação de Monte Carlo. 200 casos. Resposta completa.....	75
Figura 4.14 Simulação de Monte Carlo. 200 casos, banda passante.....	75
Figura 4.15 Simulação de Monte Carlo. 200 casos, banda de rejeição.....	76
Figura 4.16 THD do filtro em função da tensão de pico da entrada.....	77

Figura 4.17 Ruído de saída do filtro, incluindo a componente $1/f$	78
Figura 4.18 Ruído de saída do filtro, após o limiar do $1/f$	78
Figura 5.1 Interpretação gráfica dos termos da Equação (5.3).....	81
Figura 5.2 Inserção de um par pólo-zero na posição $-\alpha$ (a) e descasamento (b) 83	
Figura 5.3 Diagrama de pólos e zeros do filtro elíptico.....	87
Figura 5.4 Monte-Carlo para o filtro elíptico $M=N=5$	87
Figura 5.5 Monte-Carlo para filtro elíptico da Figura 5.3, com pólo-zero em $\alpha = -0,9$	88
Figura 5.6 Representação esquemática do filtro proposto, com elementos extras representados em cinza.....	89
Figura 5.7 Diagrama de pólos e zeros do filtro com $M=10, N=3$	90
Figura 5.8 Simulação de Monte-Carlo para o filtro $M=10, N=3$, original.....	91
Figura 5.9 Simulação de Monte-Carlo para o filtro $M=10, N=3$, com pólo-zero em $z = -0,9$	91
Figura 5.10 Simulação de Monte-Carlo para o filtro original, ressaltando a faixa de rejeição.....	92
Figura 5.11 Simulação de Monte-Carlo para o filtro modificado, ressaltando a faixa de rejeição.....	92
Figura 5.12 Comportamento de $R_p(\omega, \alpha)$ para o filtro com $M=10, N=3$	93
Figura 5.13 Comportamento de $R_s(\omega, \alpha)$ para o filtro com $M=10, N=3$	94
Figura 5.14 Simulação de Monte-Carlo para $R_p(\omega, \alpha)$	95
Figura 5.15 Simulação de Monte-Carlo para $R_s(\omega, \alpha)$	95
Figura 5.16 Simulação de Monte-Carlo para o filtro com $M=10, N=3$, desvio máximo de 0,1% (a) Simulação, para o filtro com a inclusão de um par pólo-zero duplo em $z = -0,9$ (b).....	96
Figura 5.17 Simulação de Monte-Carlo para o filtro $M=10, N=3$, 2% de variação máxima (a). Simulação de Monte-Carlo para o filtro modificado com pólo real em $z = -0,9$, 2% de variação máxima (b).....	97

Figura 5.18 Diagrama de pólos e zeros de $H(z)$ para o filtro original na sua versão polifásica ($L = 3$).....	100
Figura 5.19 Simulação de Monte-Carlo para o filtro com $M=10, N=3$ (a). Idem para o filtro polifásico, com $L=3$ (b).....	100
Figura 5.20 Diagrama de pólos e zeros de $H(z)$ para o filtro modificado, para $L=3$	101
Figura 5.21 Simulações de Monte-Carlo para o filtro com inserção de um par pólo-zero em $z = -0,9$, não polifásico em (a) e polifásico, com $L = 3$, em (b).....	101

Índice de Tabelas

Tabela 2.1 Especificações básicas do filtro proposto.....	26
Tabela 2.2 Coeficientes do Filtro proposto, sendo a_n os do denominador e b_n os do numerador.....	26
Tabela 2.3. Coeficientes do filtro decomposto para $L=3$, sendo a_i os do denominador e b_{ij} das seções FIR.....	29
Tabela 3.1 Características aproximadas dos espelhos de corrente da Figura 3.6.....	47
Tabela 4.1 Valores dos capacitores e capacitâncias equivalentes em fF	64
Tabela 4.2 Dimensões dos transistores tipo N dos amplificadores.....	69
Tabela 4.3 Dimensões dos transistores tipo P dos amplificadores.....	69
Tabela 4.4 Características dos amplificadores utilizados.....	70
Tabela 5.1 Coeficientes do filtro original.....	89
Tabela 5.2 Coeficientes do filtro modificado.....	89
Tabela 5.3 Coeficientes do filtro original, polifásico, $L = 3$	100
Tabela 5.4 Coeficientes do filtro modificado, polifásico, com $L = 3$	101

I – Introdução

1.1 – Uma rápida revisão histórica¹

Os circuitos integrados lineares tornaram-se comerciais no início dos anos sessenta do século passado, utilizando inicialmente tecnologias bipolares. Nos anos setenta, já estavam disponíveis amplificadores operacionais de desempenho suficiente para a construção de filtros lineares R-C ativos para a faixa de áudio. No entanto, a integração completa de filtros ativos analógicos encontrava graves dificuldades de implementação, no tocante à precisão e à área ocupada por resistores e capacitores monoliticamente integrados. Destas, provavelmente a mais grave referia-se à precisão obtida para aqueles componentes, ordens de grandeza superiores à desejável para a realização de filtros ativos de alto desempenho, cujas funções de transferência são normalmente realizadas a partir de produtos RC. Algumas tentativas surgiram no sentido de separar as redes R-C, integrando-as em filme espesso, criando sistemas híbridos¹. Soluções monoliticamente integradas seguiram-se então, com mudanças de paradigmas no projeto dos filtros. Surgiram os filtros ativo-R, onde os únicos elementos utilizados eram amplificadores operacionais e resistores². Embora este fosse um avanço significativo, restava o problema da determinação precisa do produto ganho-banda passante dos amplificadores, *a priori*, o que, sem dúvida, dificultava o projeto destes filtros. Com a introdução dos circuitos integrados MOS, seguiram-se os amplificadores operacionais de transcondutância (OTA's) nesta tecnologia e migrou-se para a implementação de filtros *gm*-C, similares aos ativo-R. Um motivo para esta escolha reside no fato de que um capacitor associado à saída de um OTA freqüentemente forma um pólo dominante, tornando o amplificador estável, eliminando a necessidade de circuitos de compensação, necessária nos amplificadores de tensão. Embora também apresentem a dificuldade de determinar-se *a priori* o valor do *gm* dos OTA's, exigindo, por vezes um processo de sintonia, estes filtros obtiveram grande sucesso, sendo bastante utilizados em circuitos de alta freqüência, até o presente momento³. Assim, ainda que a integração de filtros lineares ativos pudesse ser considerada como bem

¹ As seções 1.1 a 1.3 visam apresentar brevemente, aos leitores menos familiarizados com estes temas, o ambiente tecnológico que levou à adoção de filtros a capacitores chaveados e, entre estes, os interpoladores e sua utilidade. Aos outros, recomenda-se iniciar a leitura pela seção 1.4.

sucedida à época, restava o problema de realizar sistemas de precisão, que dispensassem sintonias, visto que estes são passos indesejáveis e caros em processos de fabricação de circuitos integrados. Neste contexto, surgiu a idéia de se utilizarem filtros analógicos ativos discretos no tempo⁵, implementados com técnicas denominadas de “capacitores chaveados”. Aqui, vale notar que filtros analógicos passivos discretos no tempo já haviam sido demonstrados⁴ em 1960 e que filtros passivos a capacitores chaveados podem ser implementados, embora não sejam comparáveis aos ativos, dada sua baixa precisão. Surgiam os filtros ativos a capacitores chaveados, chamados simplesmente de “filtros a capacitores chaveados”.

1.2 Filtros a Capacitores Chaveados

A motivação para a utilização das técnicas denominadas de “capacitores chaveados”, ou SC da sigla em inglês, vem, entre outros, dos seguintes fatos:

a) As funções de transferência são realizadas através de razões de capacitâncias. Embora o valor absoluto dos capacitores monoliticamente integrados esteja associado a erros consideráveis, a razão entre dois capacitores pode ser projetada para apresentar desvios da ordem de 0,1%, sem a utilização de processos especiais^{6,7}. Isto permite realizar filtros com precisão da ordem de 10bits, sem necessidade de sintonia. Os filtros SC tornaram-se, em diversos casos, alternativas baratas aos construídos com tecnologia digital, que exigem conversores analógico-digitais e digital-analógicos em complemento aos filtros com ela produzidos.

b) Os únicos componentes necessários são transistores MOS (com os quais são formados OTA's e chaves analógicas) e capacitores.

c) A tecnologia MOS permite a integração de circuitos digitais e analógicos na mesma pastilha. Assim, os circuitos de *clock*, por exemplo, não precisam ser construídos externamente. Os filtros podem também fazer parte de sistemas analógico-digitais, tais como conversores A-D e D-A^{8,9,10}.

d) Diversos componentes podem ser emulados pela técnica de SC, por exemplo, indutores¹¹; resistores positivos e negativos, FDNR's^{12,13} e indutores acoplados^{14,15}. Além disto, circuitos de uso geral, não necessariamente aplicados à filtragem de sinais, tais como elevadores de tensão e osciladores^{16,17}, podem ser construídos.

Um exemplo típico, relativo ao item (d) acima, é o da simulação de um resistor por um capacitor chaveado. Este é também um dos circuitos mais utilizados, já que permite simular um integrador sem perdas – bloco básico das seções biquadráticas (*biquads*), presentes em uma parcela considerável dos filtros analógicos¹⁸, entre outras aplicações¹⁹. Segue-se uma demonstração simplificada do funcionamento deste tipo de circuito, auxiliada pela Figura 1.1, na qual dois integradores são representados, sendo um contínuo e outro chaveado.

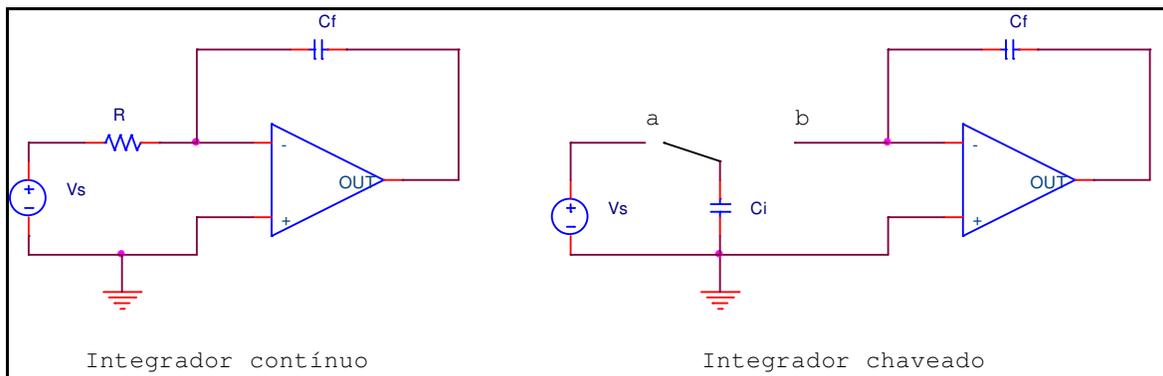


Figura 1.1 – Integradores contínuo e chaveado, idealizados

Considerando, em ambos os circuitos, os elementos como ideais e C_f inicialmente descarregado, a tensão de saída do integrador contínuo pode ser determinada por:

$$V_O(t) = -\frac{1}{C_f} \int_{t_1}^{t_2} \frac{V_S(t)}{R} dt' \quad (1.1)$$

Para o integrador chaveado, toda a carga adquirida por C_i no momento em que a chave encontra-se na posição “a” é integralmente transferida ao capacitor C_f quando a chave muda para a posição “b”. A tensão de saída, considerando o movimento da chave como periódico com período de chaveamento $T = \frac{1}{f_{ch}}$, será:

$$V_O(nT) = -\frac{C_i}{C_f} \sum_{k=1}^n V_S(kT) \quad (1.2)$$

Por simplicidade, considere-se o caso particular onde V_s seja constante e o intervalo de integração contínuo seja igual ao número de períodos considerados no caso chaveado. Ao fim do intervalo de integração as duas tensões de saída serão iguais, logo:

$$\frac{nTV_s}{RC_f} = \frac{nV_s C_i}{C_f} \quad (1.3)$$

Portanto, o circuito entre os terminais “a” e “b” do integrador chaveado pode ser visto como um resistor, cujo valor equivalente R_{eq} será:

$$R_{eq} = \frac{T}{C_i} = \frac{1}{f_{ch} C_i} \quad (1.4)$$

O resultado prático é que, no caso chaveado, a constante de tempo do integrador depende da razão de dois capacitores e da frequência de chaveamento, as quais podem ser controladas com precisão. Além disto, normalmente haverá economia na área utilizada, especialmente no caso de circuitos de áudio.

Desde seu surgimento até os dias atuais, os filtros a capacitores chaveados logo encontraram aplicações em diversas áreas, tais como: telefonia fixa e transmissão de dados²⁰, rádio-recepção²¹, telefonia móvel^{22,23,24}, redes neurais²⁵, áudio digital²⁶ (CD's), televisão²⁷, instrumentação biomédica^{28,29}, instrumentação industrial^{30,31}, entre outras. Enfim, filtros a capacitores chaveados ocupam um lugar importante no espaço dos sistemas de processamento de sinais.

1.3 – Sistemas discretos no tempo e a utilidade dos interpoladores

Um típico sistema de processamento de sinais discretos no tempo inicia-se por um filtro contínuo no tempo, cuja função é a de limitar a banda do sinal de entrada (incluindo aí possivelmente o ruído associado ao sinal), a menos da metade da frequência de amostragem, evitando o efeito de sobreposição das imagens do espectro conhecido como *aliasing*³². Como uma forma de relaxar as especificações deste filtro, deve-se escolher a frequência de amostragem a mais alta possível. Isto, no entanto, geraria um gasto desnecessário de poder computacional, potência, memória e tempo, no caso de um processamento digital das amostras ou de potência e área no caso de um filtro analógico. Assim, é comum que o processamento ocorra em uma frequência mais baixa que aquela adotada para o amostrador da entrada, o que é obtido pela eliminação de uma ou mais amostras consecutivas do sinal, respeitada a taxa de *Nyquist*. Um filtro que trabalhe nestas condições é dito *Decimador*. Uma vez processado, é comum que o sinal retorne a um sistema contínuo no tempo, sendo necessário não somente reconstituí-lo a partir das amostras processadas, mas também eliminar suas imagens, provenientes do processo de amostragem. Como a taxa de amostragem do sinal foi reduzida no decimador, as imagens encontram-se próximas umas das outras, o que, de um modo geral, exige um filtro de reconstrução com especificações muito estritas. Sendo os filtros contínuos pouco precisos, um filtro de reconstrução integrado, de ordem alta será freqüentemente um requisito de projeto difícil de atingir. Uma solução comumente adotada é a de aumentar a taxa de amostragem do sinal de saída do decimador pela inserção de amostras nulas entre duas amostras consecutivas. Um filtro posicionado a seguir substitui estas amostras, idealmente por outras cujo valor interpole aquelas provenientes do decimador, ao mesmo tempo que elimina imagens do sinal. Daí este filtro ser denominado *Interpolador*. Sendo um sistema amostrado, evidentemente a saída do interpolador também conterá imagens, mas estas estarão separadas por múltiplos da frequência de amostragem do mesmo, a qual, por ser mais alta, permite relaxar as especificações do filtro de reconstrução. Esta é a utilidade dos filtros interpoladores, sejam analógicos ou digitais.

1.4 – Alterações de taxa de amostragem e estruturas polifásicas

Seja um sinal contínuo, $x_a(t)$, limitado em banda a um valor Ω_b , amostrado idealmente por meio de uma seqüência de impulsos $p(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT)$, onde T é o período de amostragem e $n \in \mathbb{Z}$, produzindo uma seqüência $x_s(nT) = x_a(t)p(t)$. O sinal amostrado resultante terá como transformada de Fourier^{32,33}:

$$X_s(j\Omega) = \frac{1}{2\pi} X_a(j\Omega) * P(j\Omega) \quad (1.5)$$

ou ainda,

$$X_s(j\Omega) = \frac{1}{T} \sum_{k=-\infty}^{\infty} X_a(j\Omega - jk\Omega_s) \quad (1.6)$$

onde $\Omega_s = \frac{2\pi}{T}$ é a freqüência de amostragem, a qual deve ser tal que $\Omega_s \geq 2\Omega_b$ para que não ocorra a sobreposição de bandas (*aliasing*). Portanto, o espectro do sinal resultante é formado por um conjunto infinito de cópias do espectro do sinal original, localizadas em freqüências múltiplas inteiras da freqüência de amostragem. Se agora este sinal sofrer nova amostragem, com uma taxa múltipla inteira da anterior, por exemplo (taxas fracionárias são possíveis³⁴), teremos como resultado o mesmo espectro, já que as novas cópias serão coincidentes com as já existentes. Sistemas amostrados, no entanto, têm seu comportamento ditado pela taxa de amostragem. Assim, torna-se conveniente representá-los utilizando a Transformada de Fourier de Tempo Discreto (DTFT da sigla em inglês), a qual é função da taxa de amostragem. Temos:

$$X_s(e^{j\omega}) = X_s(j\Omega) \Big|_{\Omega=\frac{\omega}{T}} \quad (1.7)$$

notando que, sendo $X_s(j\Omega)$ periódica, com período Ω_s , $X_s(e^{j\omega})$ será também periódica, com período 2π , o que corresponde à freqüência de amostragem, agora normalizada. Conseqüentemente, se a nova taxa de amostragem for L vezes maior que a original, teremos $(L-1)$ novas cópias da banda-base entre as freqüências normalizadas a cada intervalo igual a 2π , chamadas *imagens*. As informações contidas no espectro original são preservadas, logo, não havendo sobreposições no espectro original, também não haverá no

normalizado, já que as bandas estarão localizadas em

$$|\omega| \in \left[\frac{2n\pi - \omega_b}{L}, \frac{2n\pi + \omega_b}{L} \right], n = 1, 2, \dots, L-1, \text{ ou seja, estarão comprimidas } L \text{ vezes. Uma}$$

representação gráfica destes efeitos pode ser vista na Figura 1.2, para $L = 3$.

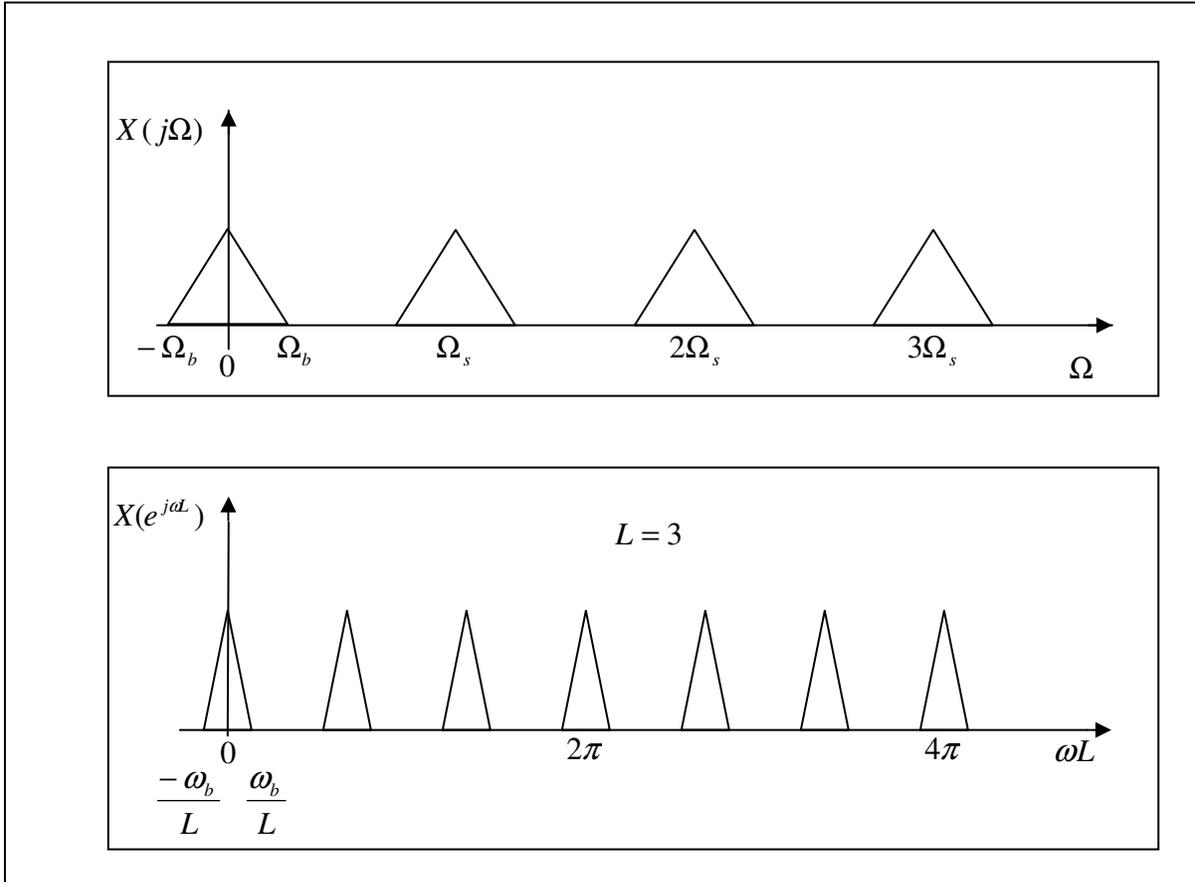


Figura 1.2 – Espectros de $X(j\Omega)$ e $X(e^{j\omega L})$, para $L = 3$

A elevação da taxa de amostragem pode ser obtida simplesmente adicionando $L-1$ amostras nulas entre amostras adjacentes do sinal. Esta operação freqüentemente é modelada por um elemento chamado super-amostrador ou *up-sampler*, simbolizado como na Figura 1.3.

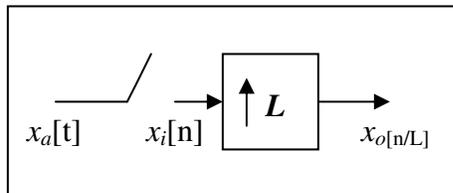


Figura 1.3. Símbolo do *up-sampler*

Dada uma seqüência $x_i[n]$, teremos $x_o[n]$ à saída do *up-sampler*:

$$x_o[n] = \begin{cases} x_i \left[\frac{n}{L} \right], & \text{para } n = kL, k \in \mathbb{Z} \\ 0 & \text{se } \frac{n}{L} \notin \mathbb{Z} \end{cases} \quad (1.8)$$

Em geral, segue-se um filtro, dito interpolador, o qual substituirá as amostras nulas por outras que interpoem o sinal original. Um interpolador digital beneficia-se imediatamente do fato de que $L-1$ amostras do sinal a tratar são nulas, não ocupando memória e reduzindo a complexidade do processamento. Além disto, como o processamento não se dá necessariamente em tempo real, pode-se, eventualmente, contar com algoritmos de interpolação que em tempo real exigiriam um dado a coletar futuramente, sendo, portanto, não causais. Para filtros analógicos, a solução mais comum é adotar um processamento paralelo, resultando em estruturas ditas *polifásicas*, apresentadas adiante.

No domínio do tempo, pode-se frequentemente representar as relações entrada/saída de sistemas discretos por equações a diferenças. Para um sistema linear e invariante no tempo, teremos:

$$\sum_{k=0}^N a_k y(n-k) - \sum_{l=0}^M b_l x(n-l) = 0 \quad (1.9)$$

Assim como a transformada de Laplace permite a solução algébrica de equações diferenciais em sistemas de tempo contínuo, às equações a diferenças são associadas a transformada Z.

A relação entrada/saída descrita na equação (1.9) pode ser descrita no domínio da frequência como a *função de transferência* $H(z)$ do sistema:

$$H(z) = \frac{N(z)}{D(z)} = \frac{\sum_{i=0}^M b_i z^{-i}}{1 + \sum_{i=1}^N a_i z^{-i}} \quad (1.10)$$

Uma função de transferência como descrita acima admite diversas realizações em termos de circuitos ou programas, que contarão sempre com os mesmos elementos básicos, a saber: somadores, atrasadores (registradores) e multiplicadores. Sempre que estes elementos estiverem na mesma ordem da expressão da função de transferência, a

implementação pode ser classificada como estando em uma *forma direta*. Quando em uma determinada forma o número de certo elemento corresponder àquele da função de transferência, esta forma é dita *canônica* em relação a este elemento. Há uma forma direta canônica em relação a todos os elementos, a *forma-direta II* transposta, da abreviatura em inglês (*direct-form*), DF-II_t, da qual temos um exemplo na Figura 1.4.

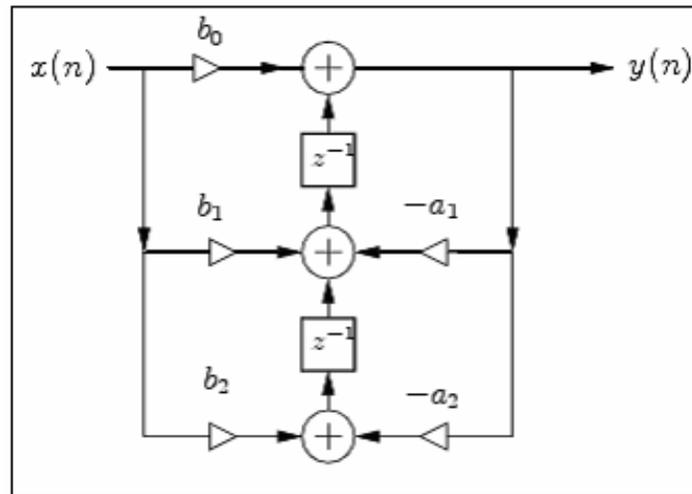


Figura 1.4. Forma direta II_t para um filtro recursivo de 2ª ordem

Formas diretas servem também como blocos básicos de outras implementações para filtros discretos no tempo, tais como as formas *paralela* e *cascata* e, quando aplicadas a filtros SC proporcionam, em geral, economia em área e baixo ruído³⁵.

Filtros interpoladores beneficiam-se de uma transformação importante, a qual permite que parte do filtro opere em baixa frequência, transpondo a elevação da taxa de amostragem para a saída do sistema. Esta transformação³⁶, também conhecida como ‘*identidade nobre*’, está representada na Figura 1.5.

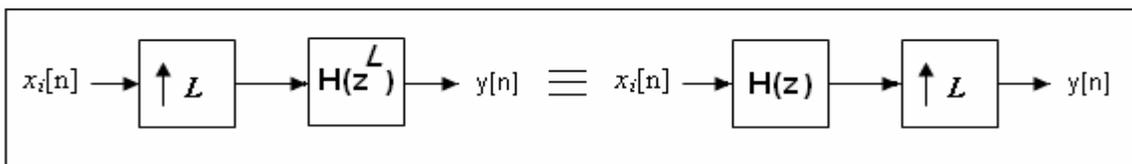


Figura 1.5. Identidade nobre para o interpolador

Outra aplicação desta equivalência é que a configuração resultante é propícia para a implementação de uma outra estrutura, na qual o filtro é decomposto em seções que operam em paralelo. A obtenção destas estruturas a partir do filtro original é conhecida como ‘*decomposição polifásica*’³⁷. Há procedimentos distintos para a obtenção das estruturas polifásicas a partir de funções de transferência recursivas e para as não-recursivas, como estabelecido a seguir^{32,38}.

Dada uma seqüência $x[n]$ qualquer, sua transformada Z, pode ser escrita como:

$$X(z) = \sum_{n=-\infty}^{\infty} x[n]z^{-n} = \sum_{k=0}^{M-1} z^{-k} X_k(z^M) \quad (1.11)$$

onde

$$X_k(z) = \sum_{n=-\infty}^{\infty} x_k[n]z^{-n} = \sum_{n=-\infty}^{\infty} x[Mn+k]z^{-n} \quad (1.12)$$

ou seja, as seqüências estão relacionadas por:

$$x_k[n] = x[Mn+k], 0 \leq k \leq (M-1) \quad (1.13)$$

As expressões (1.4.) e (1.4.8) podem ser prontamente aplicadas a um filtro FIR, como esclarece o exemplo a seguir.

Seja um filtro FIR, especificado por sua função de transferência:

$$H(z) = \sum_{n=0}^8 h(n)z^{-n} \quad (1.14)$$

Exemplificando para $M = 3$, primeiramente expande-se $H(z)$, reordenando os termos convenientemente, obtendo:

$$H(z) = (h[0] + h[3]z^{-3} + h[6]z^{-6}) + z^{-1}(h[1] + h[4]z^{-3} + h[7]z^{-6}) + z^{-2}(h[2]z + h[5]z^{-3} + h[8]z^{-6}) \quad (1.15)$$

ou, ainda, como em (1.11):

$$H(z) = X_0(z^3) + z^{-1}X_1(z^3) + z^{-2}X_2(z^3) \quad (1.16)$$

onde se pode identificar em (1.15):

$$X_0(z) = h[0] + h[3]z^{-1} + h[6]z^{-2} \quad (1.17)$$

$$X_1(z) = h[1] + h[4]z^{-1} + h[7]z^{-2} \quad (1.18)$$

$$X_2(z) = h[2] + h[5]z^{-1} + h[8]z^{-2} \quad (1.19)$$

A estrutura do filtro poderia ser representada como na figura 1.6.

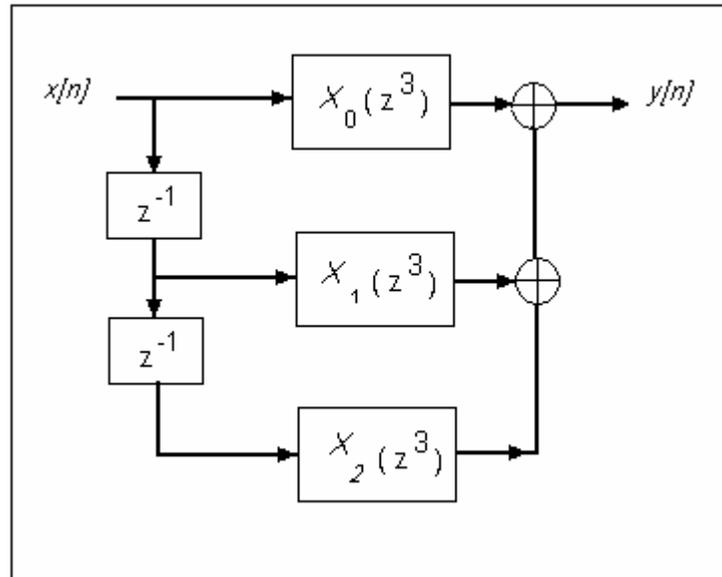


Figura 1.6. Estrutura do filtro FIR após a decomposição polifásica

A decomposição polifásica para um função de transferência recursiva, implica obter-se primeiramente um polinômio $P(z)$, tal que, multiplicado pelo numerador e pelo denominador da função de transferência transforme o denominador em uma função de z^M .

$$H(z) = \frac{N(z) P(z)}{D(z) P(z)} = \frac{N_1(z)}{D_1(z^M)} \quad (1.20)$$

Em um segundo passo, o novo numerador poderá também ser decomposto como já demonstrado, chegando a:

$$H(z) = \frac{\sum_{k=0}^{M-1} z^{-k} N_{1k}(z^M)}{D_1(z^M)} \quad (1.21)$$

Observado que cada seção polifásica terá o mesmo denominador, o mesmo pode ser incluído como um módulo comum, em posição anterior ou posterior à estrutura obtida anteriormente, como representado na Figura 1.7.

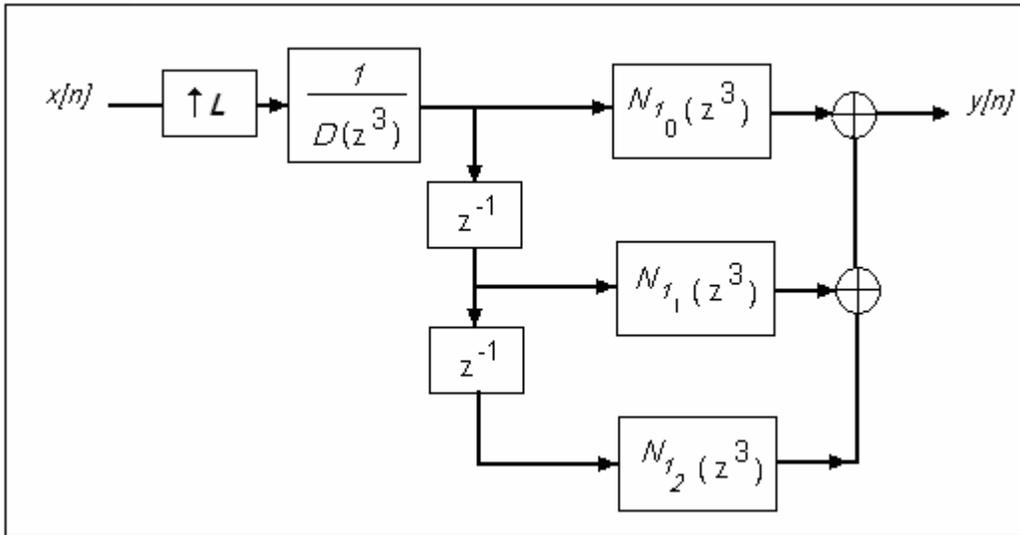


Figura 1.7: Estrutura do filtro recursivo após a decomposição polifásica

Alternativamente, a rede de atrasadores pode ser deslocada para a saída da estrutura. Se a transformação definida pela identidade nobre da Figura 1.5 for aplicada, chega-se à estrutura da Figura 1.8.

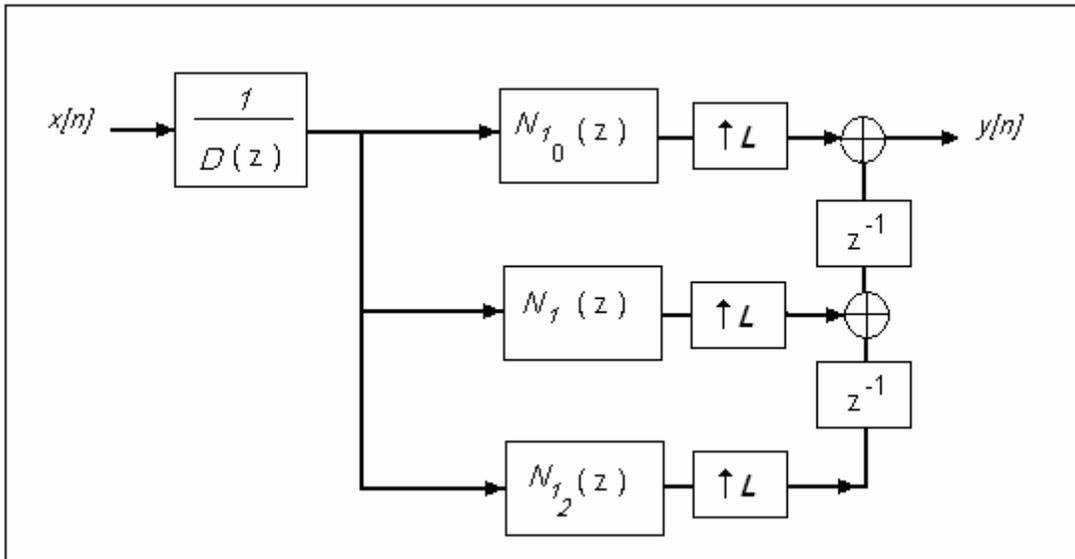


Figura 1.8. Inclusão dos *up-samplers* e transposição dos atrasadores

Finalmente, a estrutura obtida pode ser modelada substituindo a etapa de saída por outra contendo uma chave multiplexadora, cujo período seja correspondente a um atraso do sinal amostrado na taxa mais alta. Esta representação é mais próxima à realidade de um filtro a ser realizado com a técnica de capacitores chaveados e pode ser vista na Figura 1.9.

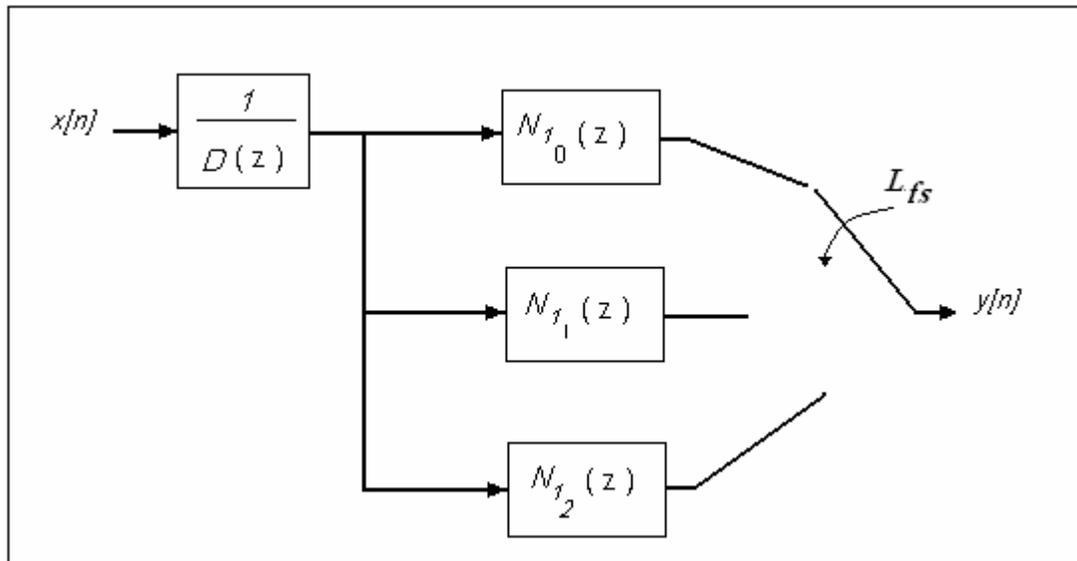


Figura 1.9. Modelo de chave para o filtro recursivo decomposto

Note-se ainda, que a decomposição polifásica de um filtro não recursivo não aumenta sua complexidade, uma vez que trata-se apenas de um rearranjo estrutural. Quando aplicada a um filtro recursivo, alterará o comprimento da seção não recursiva, enquanto o número de pólos da função permanecerá inalterado. As conseqüências destas alterações serão abordadas nas seções seguintes.

1.5 – Sensibilidades da forma direta

A forma direta, apesar de sua simplicidade de implementação, regularidade na estrutura, facilidade de operação polifásica e baixo ruído, tem sido preterida na implementação de filtros em geral. Sua principal desvantagem reside na sensibilidade a variações nos valores dos coeficientes da função de transferência, comumente apontada como mais alta que a obtida nas outras implementações clássicas, notadamente as forma cascata e paralela. Nesta seção, a sensibilidade das formas diretas em geral e uma análise específica para a implementação com capacitores chaveados serão apresentadas.

Uma vez que os primeiros filtros discretos no tempo foram digitais, surgiu naturalmente a preocupação com os problemas de truncamento e arredondamento numéricos, já que o custo de aumentar a precisão ampliando o número de *bits* dos registradores e elementos aritméticos era muito elevado. Podem-se localizar esforços para descrever o efeito dos erros aritméticos na posição dos pólos e zeros de uma função de transferência^{39,40} já no início dos anos 1970. Um resultado interessante⁴¹ será descrito a seguir.

Uma função de transferência $H(z)$, como descrita pela Equação (1.10), será alterada para $\hat{H}(z)$, quando da variação dos coeficientes, sendo:

$$\hat{H}(z) = \frac{\sum_{k=0}^M \hat{b}_k z^{-k}}{1 + \sum_{k=1}^N \hat{a}_k z^{-k}} = \frac{\hat{B}(z)}{\hat{A}(z)} \quad (1.22)$$

onde $\hat{a}_k = a_k + \Delta a_k$ (1.23)

e $\hat{b}_k = b_k + \Delta b_k$ (1.24)

Para determinar o deslocamento Δz_i dos pólos, em função dos coeficientes a_k , obtemos, por uma expansão de Taylor, após desprezar termos de ordens mais altas, a seguinte expressão:

$$\Delta z_i \approx \sum_{k=1}^N \frac{\partial z_i}{\partial a_k} \Delta a_k, \quad i = 1, 2, \dots, N \quad (1.25)$$

Cada termo $\frac{\partial z_i}{\partial a_k}$ em (1.25) pode ser determinado aplicando a regra da cadeia em

$$\left(\frac{\partial A(z)}{\partial z_i} \right)_{z=z_i} \frac{\partial z_i}{\partial a_k} = \left(\frac{\partial A(z)}{\partial a_k} \right)_{z=z_i} \quad (1.26)$$

chegando a:

$$\frac{\partial z_i}{\partial a_k} = \frac{z_i^{N-k}}{\prod_{j=1, j \neq i}^N (z_i - z_j)} \quad (1.27)$$

Notando que o denominador de (1.27) depende do produto das distâncias de um pólo a todos os outros, conclui-se que a existência de pólos concentrados em uma região do círculo unitário implica uma alta sensibilidade da posição dos pólos aos coeficientes do denominador da função de transferência. Para os zeros, um desenvolvimento similar leva, em relação aos coeficientes do numerador, à mesma conclusão. Assim, filtros com faixa de passagem estreita e/ou com faixa de transição estreita, são bastante sensíveis a variações dos coeficientes da função de transferência quando implementados na forma direta.

Em filtros construídos com a técnica de capacitores chaveados, a natureza dos erros é diferente daquela nos digitais, pois os coeficientes são normalmente definidos pela razão de duas capacitâncias. Embora alguns efeitos sobre as funções de transferência sejam similares àqueles causados por erros de truncamento e arredondamento em filtros digitais, o tratamento da questão deve ser diferenciado⁴². A obtenção de expressões tratáveis para previsão dos desvios nas funções de transferência de filtros a capacitores chaveados, realizados na forma direta, pode ser atingida adotando uma abordagem estatística⁴³. Na análise que se segue, supõe-se que cada coeficiente será realizado pela razão dos valores de duas capacitâncias, estando os erros concentrados nos valores destas razões. Utilizando técnicas de *layout* conhecidas é possível obter-se precisões da ordem de 0.1% para estas razões, sem lançar mão de processos especiais^{7,44}. Fatores como injeção de cargas, resistência não nula e ruído térmico nas chaves MOS, ganho e banda finita dos amplificadores, tensões de *offset* e ruído nos mesmos, descasamentos entre transistores etc, podem ser individualmente minimizados por técnicas específicas, as quais serão abordadas nos próximos capítulos, quando for mais conveniente.

As funções de transferência a serem discutidas podem ser consideradas do tipo *passa-baixas*, o que não implica perda de generalidade, uma vez que a análise pode ser estendida a outros tipos de funções. Do mesmo modo, o ganho na banda passante pode ser considerado unitário, enquanto na banda de rejeição o módulo da função de transferência estará abaixo de um valor especificado pelo *ripple* nesta faixa.

Admitindo que os erros ε_{gk} nos coeficientes da função de transferência são todos de natureza aleatória, com distribuição gaussiana, uma vez que os erros sistemáticos podem ser minimizados por técnicas de *layout*⁴⁴, um filtro não recursivo cuja função de transferência pode ser dada por

$$G(\omega) = \sum_{k=0}^{L-1} g_k e^{-j\omega k} \quad (1.28)$$

a qual, devido aos erros nos coeficientes g_k transforma-se em

$$\hat{G}(\omega) = \sum_{k=0}^{L-1} (g_k + \varepsilon_{gk}) e^{-j\omega k} = G(\omega) + \sum_{k=0}^{L-1} \varepsilon_{gk} e^{-j\omega k} \quad (1.29)$$

pode ter os desvios na resposta em frequência avaliados como

$$\Delta G(\omega) = \hat{G}(\omega) - G(\omega) = \sum_{k=0}^{L-1} \varepsilon_{gk} e^{-j\omega k} \quad (1.30)$$

O desvio médio na função de transferência pode ser avaliado admitindo que os erros ε_k são variáveis não correlacionadas, com média zero e desvio-padrão σ_ε , fazendo $\varepsilon_{gk} = \bar{g} \varepsilon_k$,

onde $\bar{g} = \frac{1}{L} \sum_{k=0}^{L-1} |g_k|$ é a média aritmética dos coeficientes do filtro. Nestas condições, o módulo do desvio $|\Delta G(\omega)|$ pode ser modelado por uma variável seguindo a distribuição de Rayleigh⁴⁶, com valor médio:

$$\mu_{|\Delta G|}(\omega) = \frac{\sigma_g \sqrt{\pi L}}{2} \quad (1.31)$$

cujo desvio-padrão é dado por

$$\sigma_{|\Delta G|}(\omega) = \frac{\sigma_g \sqrt{(4-\pi)L}}{2} \quad (1.32)$$

Este resultado indica que o comportamento da média dos desvios na função de transferência é, em primeira aproximação, independente da frequência. O mesmo não ocorre em filtros recursivos, uma vez que os desvios nas funções de transferência causados por variações nas posições dos pólos são, em geral, mais graves que aqueles causados pelos desvios nas posições dos zeros. Os pólos mais críticos, localizados próximos ao círculo unitário e/ou aglomerados em uma região, causam desvios nas regiões da banda passante e de transição, ao mesmo tempo em que alteram a atenuação na banda de rejeição. Similarmente ao descrito pela equação (1.10), pode-se escrever para um filtro recursivo:

$$H(\omega) = \frac{B(\omega)}{A(\omega)} = \frac{\sum_{k=0}^{M-1} b_k e^{-j\omega k}}{1 + \sum_{k=1}^{N-1} a_k e^{-j\omega k}} \quad (1.33)$$

Representando por ε_{ak} e ε_{bk} , respectivamente, os erros em torno dos valores nominais dos coeficientes a_k e b_k , pode-se escrever o desvio na função de transferência original, tornando-a

$$\hat{H}(\omega) = H(\omega) + \Delta H(\omega) = \frac{B(\omega) + \Delta B(\omega)}{A(\omega) + \Delta A(\omega)} \quad (1.34)$$

onde

$$\Delta B(\omega) = \sum_{k=0}^{M-1} \varepsilon_{bk} e^{-j\omega k} \quad \text{e} \quad \Delta A(\omega) = \sum_{k=1}^{N-1} \varepsilon_{ak} e^{-j\omega k} \quad (1.35)$$

Tomando novamente a derivada total da função e considerando os desvios absolutos como sendo de pequena amplitude, após a eliminação de termos de ordem superior, o desvio na função de transferência pode ser avaliado como

$$\Delta H(\omega) \approx \frac{\Delta B(\omega) - H(\omega)\Delta A(\omega)}{A(\omega)} \quad (1.36)$$

Os desvios médios do numerador e do denominador podem ser determinados do mesmo modo como realizado para funções não recursivas, levando a:

$$\mu_{|\Delta B|}(\omega) = \frac{\sigma_b \sqrt{\pi M}}{2} \quad (1.37)$$

$$\mu_{|\Delta A|}(\omega) = \frac{\sigma_a \sqrt{\pi(N-1)}}{2} \quad (1.38)$$

sendo $\sigma_a = \bar{a} \sigma_\varepsilon$ e $\sigma_b = \bar{b} \sigma_\varepsilon$, onde \bar{a} e \bar{b} são as médias aritméticas dos valores dos coeficientes do polinômio $H(\omega)$, dadas respectivamente por:

$$\bar{a} = \frac{1}{N-1} \sum_{k=1}^{N-1} |a_k| \quad (1.39)$$

$$\bar{b} = \frac{1}{M} \sum_{k=0}^{M-1} |b_k| \quad (1.40)$$

Os desvios na função de transferência podem agora ser calculados, lembrando que, pela observação de funções de transferência de filtros práticos geralmente apresentam $\bar{a} \gg \bar{b}$, bem como os coeficientes são quase sempre escalados de forma a que $H(\omega) \approx 1$ na banda-passante, resultando em $\mu_{|\Delta A|}(\omega) \gg \mu_{|\Delta B|}(\omega)$ nesta faixa de frequências. Assim, para a banda passante, através de (1.5.1), segue-se:

$$\mu_{|\Delta H|}(\omega) \approx \frac{\mu_{|\Delta A|}(\omega)}{A(\omega)} = \frac{\sigma_a \sqrt{\pi(N-1)}}{2|A(\omega)|}, \quad \forall \omega \in [0, \omega_p] \quad (1.41)$$

Para a faixa de rejeição, teremos $|H(\omega)| \leq \delta_s \ll 1$ então, considerando ainda $\bar{b} \sqrt{M} \gg \bar{a} \delta_s \sqrt{N-1}$, obtém-se

$$\mu_{|\Delta H|}(\omega) \approx \frac{\mu_{|\Delta B|}(\omega)}{|A(\omega)|} = \frac{\sigma_b \sqrt{\pi M}}{2|A(\omega)|}, \quad \omega \in [\omega_s, \pi] \quad (1.42)$$

Então, o desvio-padrão dos desvios em $H(\omega)$ para cada faixa considerada pode ser determinado. Para a banda-passante

$$\sigma_{|\Delta H|}(\omega) \approx \frac{\sigma_a \sqrt{(4-\pi)(N-1)}}{2|A(\omega)|}, \quad \omega \in [0, \omega_p] \quad (1.43)$$

enquanto para a faixa de rejeição

$$\sigma_{|\Delta H|}(\omega) \approx \frac{\sigma_b \sqrt{(4-\pi)M}}{2|A(\omega)|}, \quad \omega \in [\omega_s, \pi] \quad (1.44)$$

Estas fórmulas foram extensamente comparadas com resultados de simulações de Monte Carlo, demonstrando sua aplicabilidade. Mais ainda, confirmou-se que a distribuição dos desvios nas funções de transferência mostra que seguem a distribuição de Rayleigh, cuja *pdf* é definida como

$$f_{|\Delta H(\omega)|}(x) = \left(\frac{2x}{\lambda_{(\omega)}} \right) e^{-\frac{x^2}{\lambda_{(\omega)}}}, x \geq 0 \text{ e } 0 \text{ se } x < 0 \quad (1.45)$$

onde $\lambda_{(\omega)}$ depende da região considerada, sendo

$$\lambda_{(\omega)} = \begin{cases} \frac{\sigma_a^2(N-1)}{|A(\omega)|^2}, & \omega \in [0, \omega_p] \\ \frac{\sigma_b M}{|A(\omega)|^2}, & \omega \in [\omega_s, \pi] \end{cases} \quad (1.46)$$

Logo, a probabilidade de que o módulo dos desvios da função de transferência esteja em um intervalo definido pode ser avaliada

$$P\{|\Delta H(\omega)| \leq r\sigma_{|\Delta H(\omega)|}(\omega)\} = \int_0^{r\sigma_{|\Delta H(\omega)|}(\omega)} f_{|\Delta H(\omega)|}(x) dx = 1 - e^{-\left(\frac{\pi}{4}\right)r^2}, r > 0 \quad (1.47)$$

Para $r = 5$, a probabilidade em questão é 0.995, o que implica que $\hat{H}(\omega)$ estará, com alto grau de certeza, localizado dentro de um intervalo entre os limites inferior $\beta_l(\omega)$ e superior $\beta_u(\omega)$ tal que:

$$\beta_l(\omega) \leq |\hat{H}(\omega)| \leq \beta_u(\omega) \quad (1.48)$$

sendo

$$\beta_l(\omega) = |H(\omega)| - 5\sigma_{|\Delta H|}(\omega) \quad (1.49)$$

$$\beta_u(\omega) = |H(\omega)| + 5\sigma_{|\Delta H|}(\omega) \quad (1.50)$$

Como exemplo, curvas determinando estes limites para a banda-passante de quatro filtros são apresentadas a seguir. Para todos os filtros temos: $\omega_p = 0,2$; $\omega_s = 0,3$; $\delta_p = 0,1087$; $\delta_s < 0,001$.

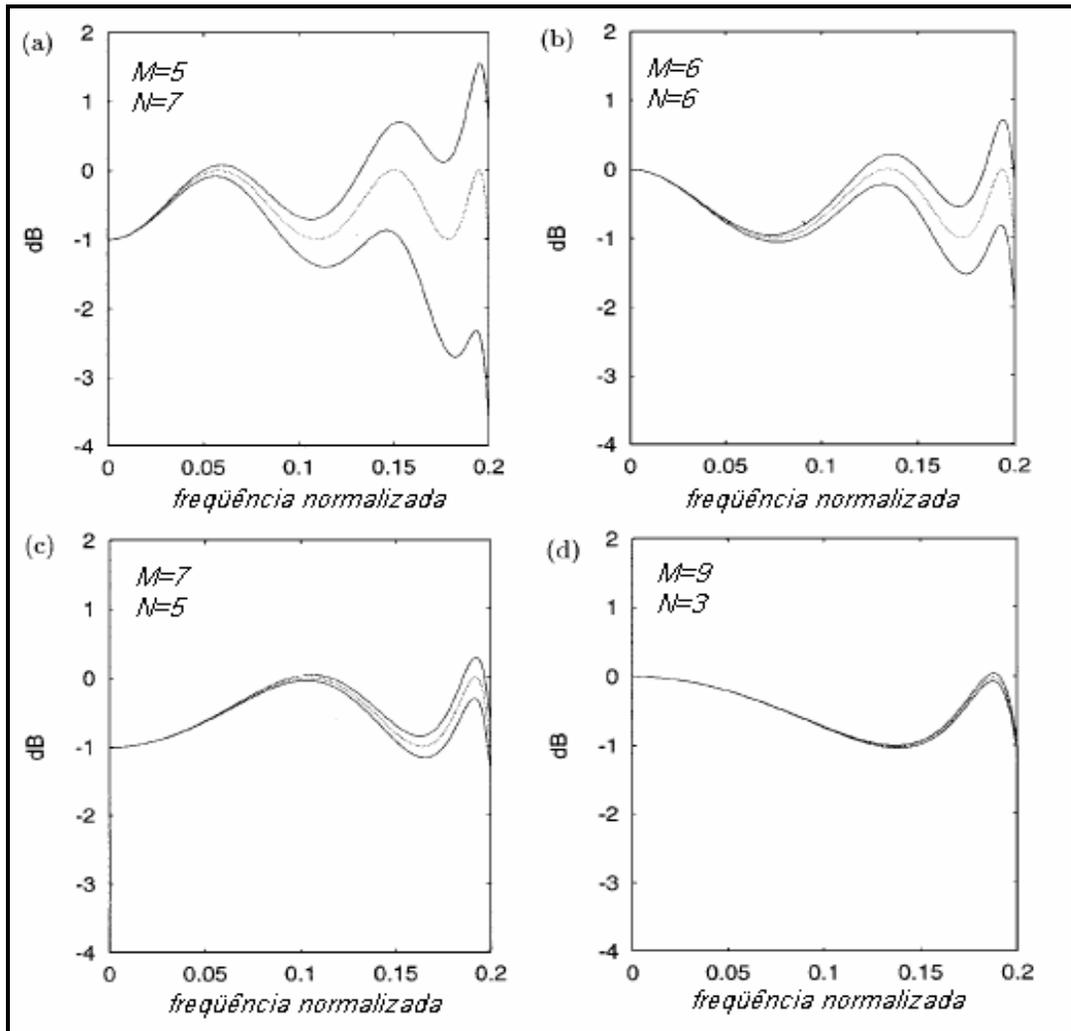


Figura 1.10. Sensibilidades para as bandas-passantes dos filtros do exemplo⁴³

Uma vez que todos estes filtros apresentam atenuações de no mínimo 60 dB na faixa de rejeição, conclui-se, pelo exame dos resultados, que adotar comprimentos diferentes para o numerador (M) e denominador (N) de um filtro realizado na forma direta pode resultar em uma combinação com baixa sensibilidade na faixa de passagem, mantendo a rejeição elevada. Claramente, uma redução no número de pólos deve ser compensada com um aumento no comprimento do polinômio do numerador, ou seja, da

seção não-recursiva do filtro, para atender às especificações em frequência. Como os pólos apresentam comportamento mais crítico em relação à sensibilidade aos coeficientes da função de transferência, esta troca pode ser vantajosa. Note-se que um aumento no comprimento da cadeia do numerador causará uma maior rejeição, mas também um aumento na sensibilidade. A escolha de uma configuração depende de verificações criteriosas destes aspectos. Por outro lado, as fórmulas mostradas acima permitem guiar o processo de escolha com bastante eficiência.

II – Filtros Interpoladores

2.1 – Interpoladores SC na literatura

Em relação aos filtros SC apresentados na literatura, relativamente poucos são interpoladores. O primeiro interpolador usando a técnica de capacitores chaveados construído foi relatado em 1980⁴⁶. O filtro consta de um interpolador passa-baixas de primeira ordem, operando na frequência de 128kHz, precedido por decimador passa-baixas, elíptico de quinta ordem. Um outro avanço surge em 1985, com a introdução das técnicas de decomposição polifásica para circuitos a capacitores chaveados, aplicadas primeiramente a filtros não recursivos⁴⁷. Filtros polifásicos recursivos a capacitores chaveados foram sugeridos em 1990 e 92^{48,49}. Tratavam-se de passa-baixas Chebyshev de terceira e segunda ordem, com seções polifásicas, sendo as arquiteturas simuladas em computador, sem detalhes descrevendo os circuitos. Uma estrutura recursiva polifásica na forma direta foi sugerida em 1996⁵⁰, utilizando funções elípticas passa-baixas de terceira ordem, com três seções polifásicas. A mesma estrutura foi proposta como solução para um circuito comercial em 1999⁵¹, sendo a função elíptica de quarta ordem, com três seções polifásicas e multiplexador operando em 120MHz. No ano seguinte, encontra-se um artigo revisional⁵², uma vez que vários filtros implementados pelos autores foram revistos à luz de desenvolvimentos que permitiam melhorias nos circuitos anteriormente apresentados. Ainda neste ano apresentou-se um interpolador FIR de meia banda, com coeficientes partilhados⁵³. Em 2001 apresentou-se uma proposta de um filtro polifásico, aplicado a sistemas de vídeo digital PAL/NTSC, consistindo de três interpoladores FIR em cascata (totalizando 37 estágios, mas apresentando precisão correspondente a 8 *bits*), cada um dobrando a frequência de amostragem anterior, sendo a amostragem inicial em 13,5MHz, finalizando com um multiplexador em 108MHz e permitindo o uso de um filtro seletor na saída extremamente relaxado – um filtro contínuo de primeira ordem⁵⁴. Neste caso, simulações realísticas foram fornecidas e a complexidade da solução permitiu que oito autores assinassem o trabalho. Finalmente, em 2004 podemos apontar o filtro interpolador SC com melhor desempenho já obtido⁵⁵. Trata-se de um filtro FIR polifásico, com quatro seções operando em 57MHz, seguido de um multiplexador operando em 320MHz. Este filtro foi efetivamente construído utilizando tecnologia MOS 0,35µm e dez protótipos foram testados. A função de transferência foi especificamente trabalhada para resolver um

2.2 – A estrutura na forma direta com $M \neq N$

Da leitura das seções anteriores, é possível concluir que, apesar dos muitos avanços obtidos nas técnicas de capacitores chaveados e do inegável sucesso destas técnicas em responder a necessidades tecnológicas importantes, pouco foi realizado no sentido de obter filtros interpoladores com estruturas de baixa sensibilidade. As funções de transferência recursivas utilizadas até o momento para filtros interpoladores, usam as aproximações de Chebyshev ou elíptica, sendo que sempre que a sensibilidade aos coeficientes da função de transferência apresentou-se como um ponto crítico, a solução tendeu ao uso de filtros não recursivos. Estes últimos, apesar de possibilitarem a realização de filtros de alta frequência, são limitados pelas imperfeições características dos circuitos analógicos, que não permitem a construção de cadeias de atrasadores longas como as que se pode encontrar frequentemente em filtros digitais. A decomposição polifásica minimiza, mas não soluciona a questão. Neste contexto, surge a proposta de utilizar filtros que possam beneficiar-se da atenuação característica dos filtros recursivos, pelo uso de uma seção deste tipo, ao mesmo tempo em que, complementados por uma seção não recursiva, possam atingir a atenuação final pretendida, usando cadeias de atrasadores mais curtas. Assim, minimizam-se simultaneamente os efeitos causados pela aglomeração de pólos e zeros em uma região do círculo unitário, prejudiciais ao desempenho dos filtros discretos no tempo. Como veremos, tais filtros podem ser projetados diretamente no domínio z , não necessitando de um projeto pré-distorcido em frequência, como ocorre naqueles com protótipo analógico, além de não necessitarem de uma frequência de chaveamento muitas vezes superior à banda-passante ou de cuidados especiais para evitar instabilidades, tais como, por exemplo, existem na transformação LDI⁵⁶. O projeto digital de filtros recursivos com diferentes comprimentos para o numerador e denominador pode ser realizado com algoritmos como o de Martinez/Parks⁵⁷, o qual foi mais recentemente melhorado⁵⁸. Os filtros projetados por estes algoritmos não podem ser obtidos através das aproximações analógicas clássicas. Uma especificação de entrada para os mesmos deve conter as ordens desejadas para o numerador (M) e denominador (N) do filtro, as frequências de corte e rejeição, bem como o *ripple* na faixa de passagem. Como resultado, obtém-se os coeficientes de um filtro cuja função de transferência é *equiripple*, contendo todos os zeros sobre o círculo unitário, sendo todas as

raízes complexas conjugadas. Para o algoritmo utilizado, a solução apresentada é ótima, no sentido de que é aquela de menor erro quando comparada à especificação, bem como o de menor *ripple* na faixa de passagem e maior atenuação na banda de rejeição que pode ser obtida com as ordens especificadas para o numerador e denominador da função de transferência. Pode-se afirmar, portanto, que o filtro resultante é o fruto da *alocação ótima de pólos e zeros* para uma especificação dada. A condição de existência desta solução ótima pode ser sumariamente expressada como implicando em que a função de transferência resultante possua no mínimo $M + N + 2$ extremos. No entanto, pode ocorrer o fato de que o algoritmo convirja, mas que o extremo obtido em DC seja inaceitável. Neste caso, sendo N par, uma solução contendo um extremo a mais em relação ao mínimo, mas tornando unitária a amplitude do extremo em $\omega = 0$, pode ser procurada. Esta solução é conhecida como *extra-ripple* e contém $M - 1$ zeros sobre o círculo unitário, sendo o restante localizado sobre o eixo real. Assim, ao optar-se por esta solução, o valor original de M na especificação deve ser acrescido de uma unidade.

2.3- Filtro Interpolador com alocação ótima de pólos e zeros

Para verificar os princípios estabelecidos até este momento, escolheu-se um filtro para a faixa de vídeo. Esta é uma das faixas mais utilizadas em aplicações comerciais, apresenta desafios tecnológicos não triviais, ao mesmo tempo em que, não correspondendo ao limite de frequência do estado da arte, evita que efeitos de difícil controle no projeto do circuito venham a mascarar os resultados obtidos.

Como a frequência inicial da faixa de rejeição na banda de vídeo é de $4,5\text{MHz}$, respeitando o critério de Nyquist teríamos uma frequência de chaveamento mínima igual a 9MHz . Desta forma, a escolha de uma frequência de chaveamento mínima de 10MHz , dada à facilidade de obtenção de cristais osciladores nesta frequência, parece ser natural. O filtro escolhido tem as especificações resumidas na Tabela 2.1.

Tabela 2.1 Especificações básicas do filtro proposto

Interpolador, com frequências de chaveamento de 10 e 30MHz
ω_p , banda-passante: 3,6MHz
δ_p , ripple na banda passante: $\pm(0,2)dB_{\max}$
ω_s , início da faixa de rejeição: 4,5MHz
δ_s , ripple na faixa de rejeição: $< (-30)dB$

Os valores ótimos para os coeficientes da função de transferência correspondente a estas especificações foram obtidos pelo algoritmo citado na seção anterior⁵⁸, o qual foi gentilmente cedido pelos autores. Como resultado, chega-se a função *extra-ripple* com $M = 12, N = 3$, cujos coeficientes estão listados na Tabela 2.2.

Tabela 2.2 Coeficientes do Filtro proposto, sendo a_n os do denominador e b_n os do numerador.

$a_0=-1,3427$	$a_1=0,8475$				
$b_0=0,0345$	$b_1=0,0322$	$b_2=0,0633$	$b_3=0,0779$	$b_4=0,0859$	$b_5=0,0825$
$b_6=0,0685$	$b_7=0,0480$	$b_8=0,0266$	$b_9=0,0051$	$b_{10}=0,0095$	$b_{11}=-0,0174$

A função de transferência correspondente pode ser vista na Figura 2.2, enquanto detalhes da banda passante e da fase nesta região podem ser apreciados na Figura 2.3. Note-se que a fase é aproximadamente linear até bem próximo do limite da banda-passante. Pode-se demonstrar facilmente que um filtro elíptico com as mesmas características de amplitude e fase deve possuir ordem igual a cinco.

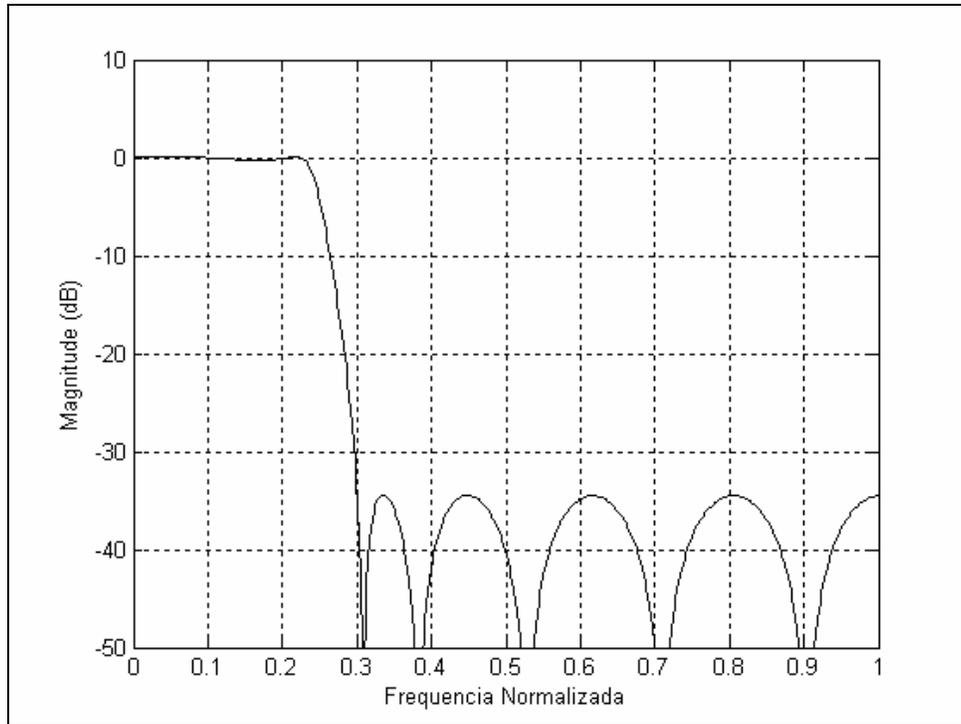


Figura 2.2. Resposta em frequência ideal do filtro proposto

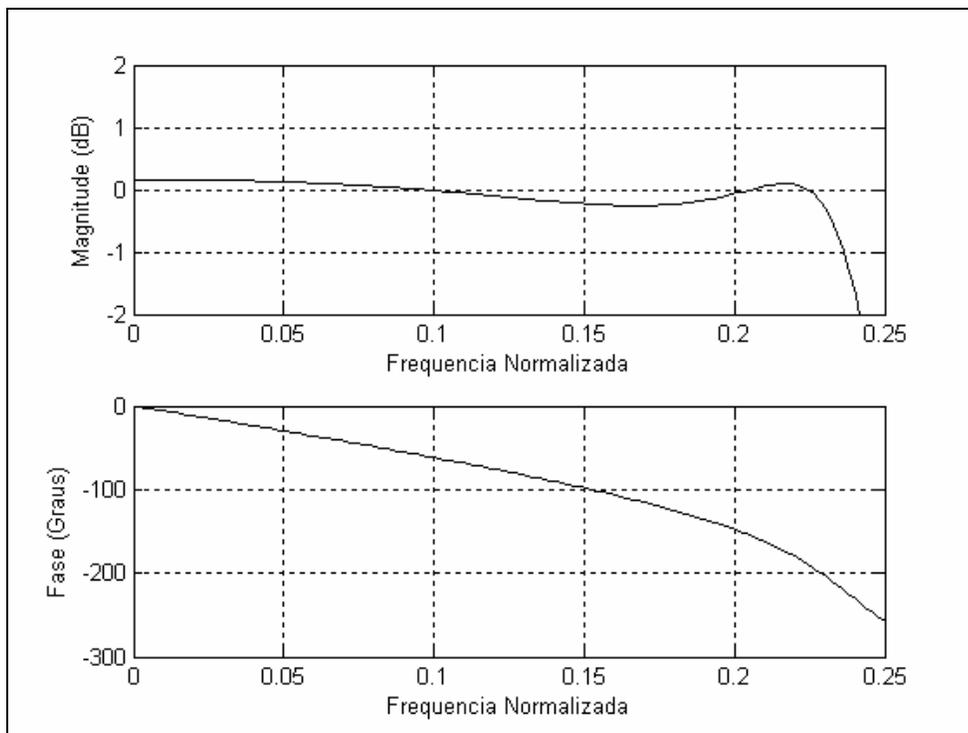


Figura 2.3 Detalhes da amplitude e da fase na banda-passante

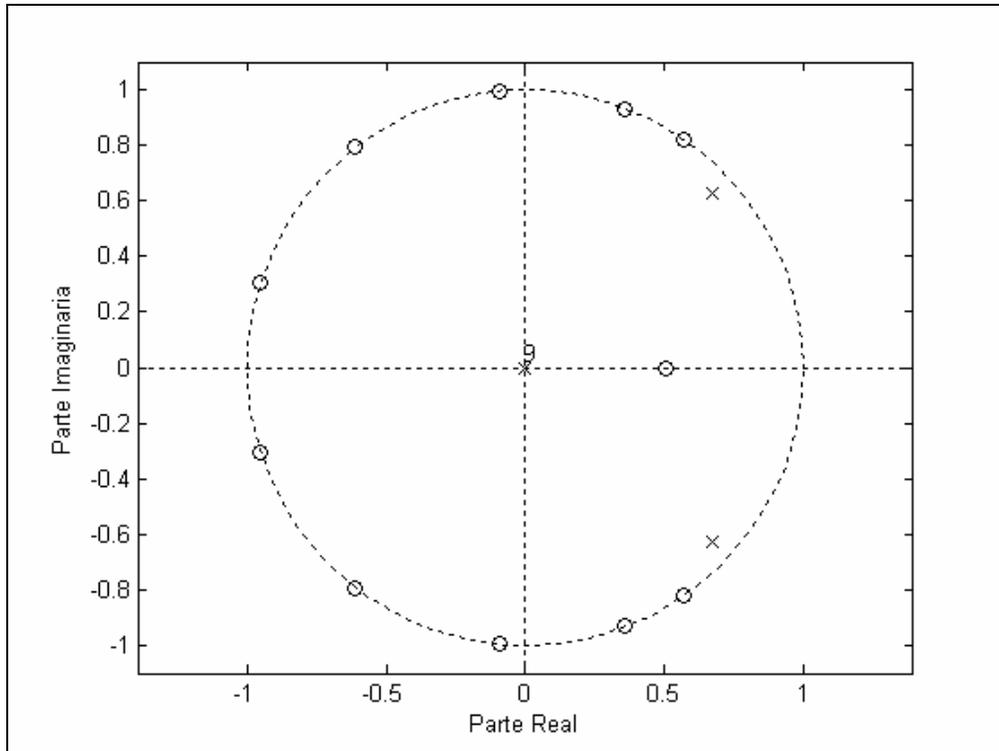


Figura 2.4. Constelação de pólos e zeros para o filtro proposto

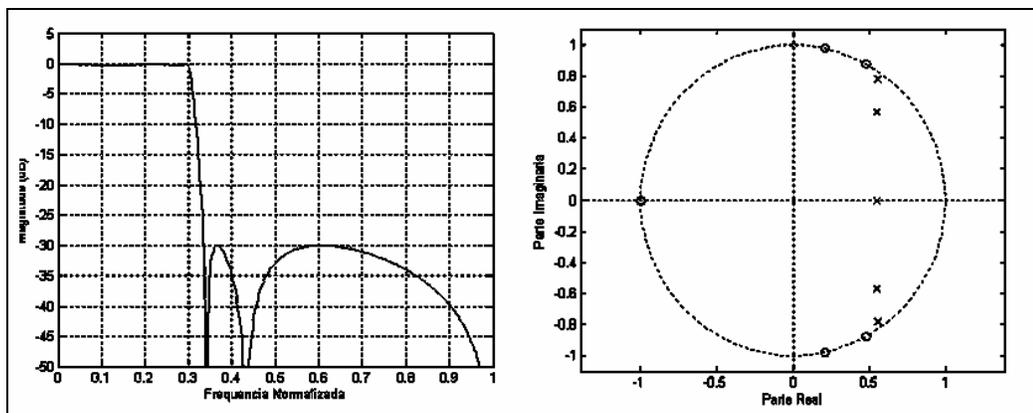


Figura 2.5 Resposta em frequência e constelação de pólos e zeros para o filtro elíptico de quinta ordem

As Figuras 2.4 e 2.5 mostram as constelações de pólos e zeros do filtro proposto e do filtro elíptico equivalente. Pode-se notar que, especialmente, os pólos do filtro elíptico encontram-se mais concentrados além de estarem em maior número em relação ao filtro proposto, o que lhe confere alta sensibilidade em relação às variações dos coeficientes da função de transferência, como já foi visto na seção 1.5.

Tabela 2.3. Coeficientes do filtro decomposto para $L=3$, sendo a_i os do denominador e b_{ij} das seções FIR.

$a_0=0,993$	$a_1=0,609$				
$b_{11}=0,0345$	$b_{12}=0,232$	$b_{13}=0,394$	$b_{14}=0,224$	$b_{15}=0,0106$	$b_{16}=-0,0125$
$b_{21}=0,0784$	$b_{22}=0,311$	$b_{23}=0,371$	$b_{24}=0,145$	$b_{25}=-0,002$	--
$b_{31}=0,139$	$b_{32}=0,366$	$b_{33}=0,311$	$b_{34}=0,065$	$b_{35}=0,013$	--

A decomposição polifásica pode ser realizada, após a obtenção da nova função de transferência, como já abordado na seção 1.4. A Tabela 2.3 contém os valores dos novos coeficientes, separados pelas três seções polifásicas. Percebe-se que o grau do numerador foi aumentado e o mesmo conta agora com 16 zeros, contra os 12 da função original, enquanto o grau do denominador foi mantido. A Figura 2.6 mostra a constelação de pólos e zeros resultante da transformação da função $H(z)$. Note-se que a função de transferência original mantém-se pela eliminação algébrica dos pólos e zeros extras. No domínio da frequência, poderíamos interpretar que a parte do filtro que trabalha em baixa frequência opera uma versão decimada do sinal de saída, apresentando uma função de transferência expandida L vezes em relação àquela pretendida ao final. A interpolação, por sua vez, realiza uma compressão de L vezes no espectro, sendo o resultado final um filtro de banda mais estreita.

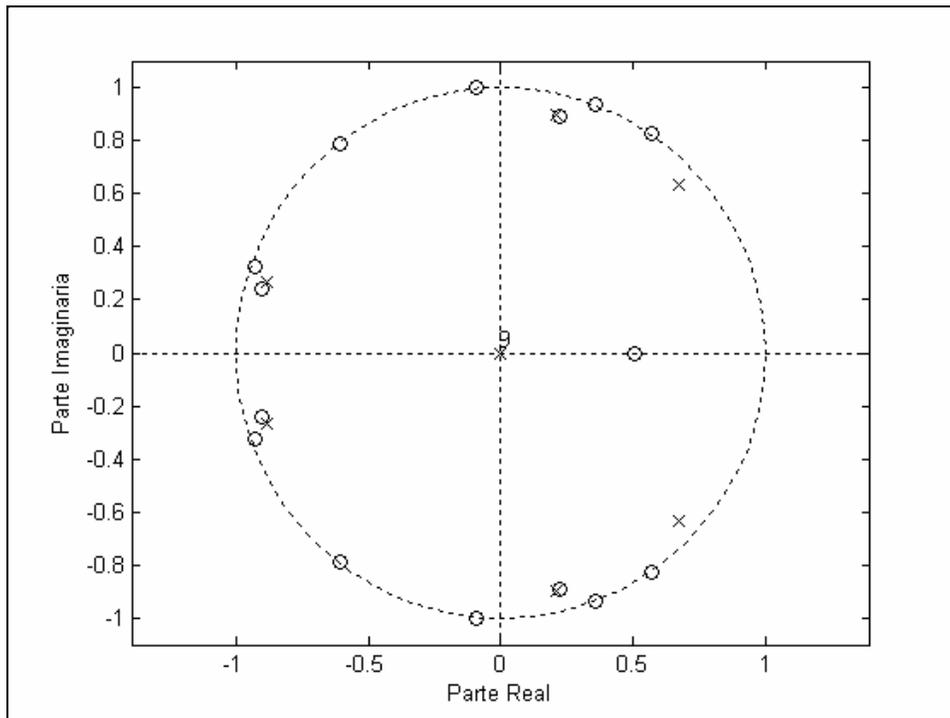


Figura 2.6 Constelação de pólos e zeros para a função de transferência não decomposta

O fato de a nova função apresentar um número maior de zeros indica que a sensibilidade aos coeficientes da função de transferência deve ser aumentada na banda de rejeição. O descasamento entre pólos e zeros também contribuirá para esta elevação, embora os efeitos sejam reduzidos pela anulação parcial. Por outro lado, a posição favorável dos pólos indica que o filtro decomposto provavelmente acabará por apresentar uma sensibilidade aos valores dos coeficientes baixa na banda-passante. Eventualmente, esta sensibilidade será menor que a do filtro original. Ou seja, espera-se que os desvios na função decomposta sejam mantidos pela alteração da frequência de chaveamento. Para verificar este ponto, análises de Monte Carlo foram realizadas para os dois filtros em questão. A análise de Monte-Carlo deve ser realizada levando em conta o fato de que o filtro assume três configurações diferentes ao longo do tempo, cada uma correspondendo a uma posição da chave multiplexadora da saída. Assim, a resposta em frequência final do filtro corresponde à soma de três funções, defasadas entre si, o que pode ser expresso pela Equação 2.1.

$$X(z) = \frac{\sum_{k=0}^{M-1} z^{-k} X_k(z^L)}{D(z^L)} \quad (2.1)$$

Uma visualização do módulo e fase da resposta em frequência ($|H(z)|_{|z=e^{j\omega}}$) de cada seção do filtro para cada posição da chave multiplexadora pode ser apreciada na Figura.2.7. O módulo da soma das respostas de cada seção, avaliado como descrito acima, resulta em uma resposta em frequência muito próxima à ideal, como mostrado na Figura 2.8. As diferenças são devidas aos erros numéricos acumulados no processo de cálculo. Este algoritmo pode também ser utilizado para calcular as variações na resposta em frequência do filtro pelo método de Monte-Carlo. Para tanto, basta repetir o procedimento, fazendo, a cada passagem, todos os coeficientes variarem segundo uma distribuição de probabilidades dada. Uma maneira alternativa de realizar a análise de Monte-Carlo é determinar a resposta ao impulso do filtro em cada passagem, para posteriormente obter as respostas em frequência calculando a transformada de Fourier de cada resposta impulsional. Este procedimento é comparável ao anterior, em tempo e precisão, mas exige o cuidado de determinar a priori, quantos pontos devem ser utilizados no cálculo de cada resposta impulsional, já que poucos pontos resultarão em respostas pouco precisas e um excesso de

pontos exigirá mais recursos computacionais e mais tempo de cálculo, sem melhorar significativamente a resposta final.

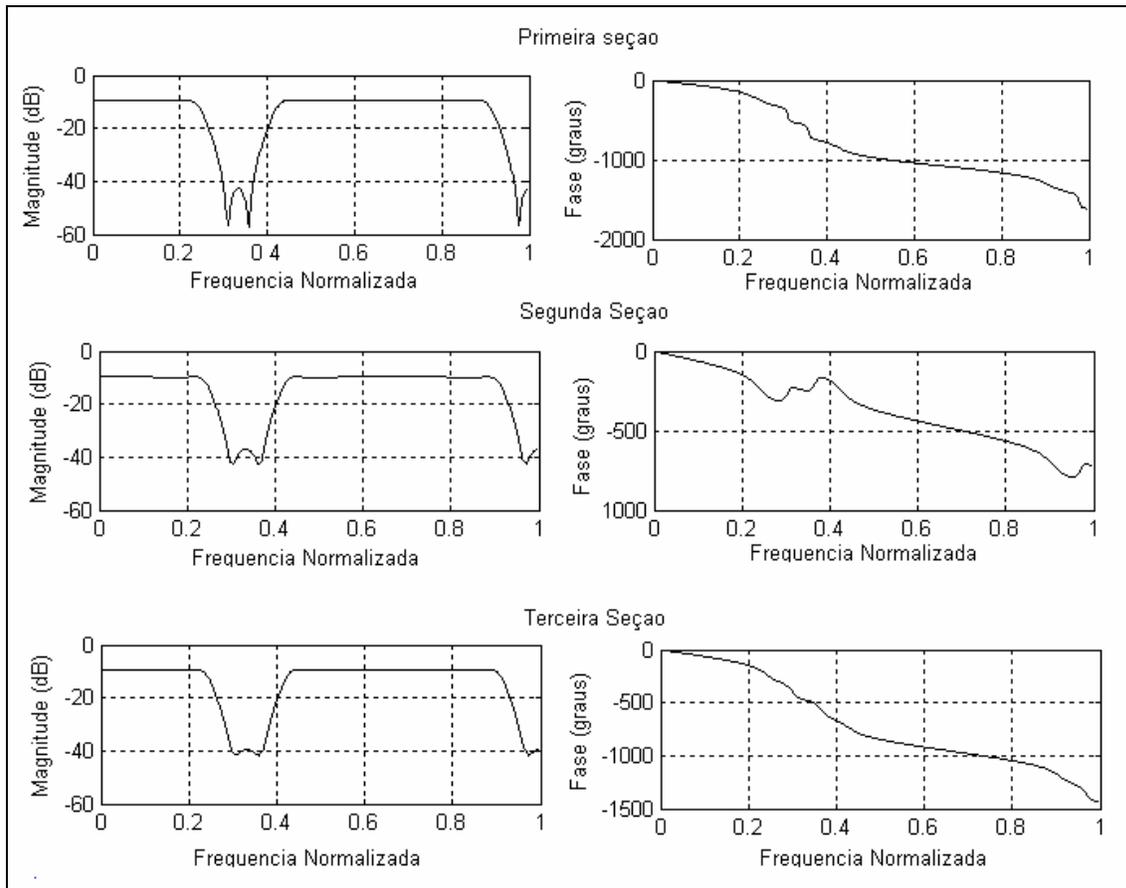


Figura 2.7 Módulo e fase das respostas das seções polifásicas do filtro

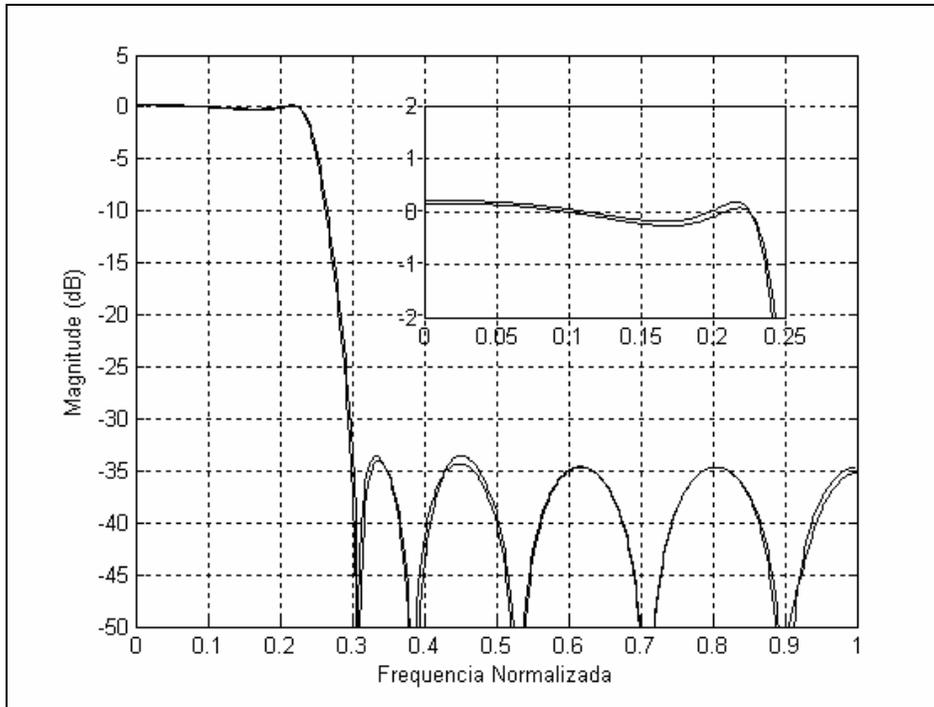


Figura 2.8. Soma das seções comparada à curva ideal

As Figuras 2.9 e 2.10 foram obtidas pela simulação de Monte-Carlo da função de transferência não decomposta e da decomposta em três seções polifásicas. Distribuições gaussianas foram utilizadas para esta finalidade. Para cada filtro, mil casos foram simulados para variações nos coeficientes onde $3\sigma = 0,001c_i$, onde c_i representa o valor nominal do i -ésimo coeficiente. Como esperado, pelos motivos já expostos, a função original apresenta maior sensibilidade na banda passante comparativamente à correspondente do filtro decomposto, ocorrendo o inverso na banda de rejeição. Uma vez que a especificação foi cumprida em ambas as regiões do filtro decomposto, considera-se que este é um bom indicativo de que a versão em circuito também possa fazê-lo.

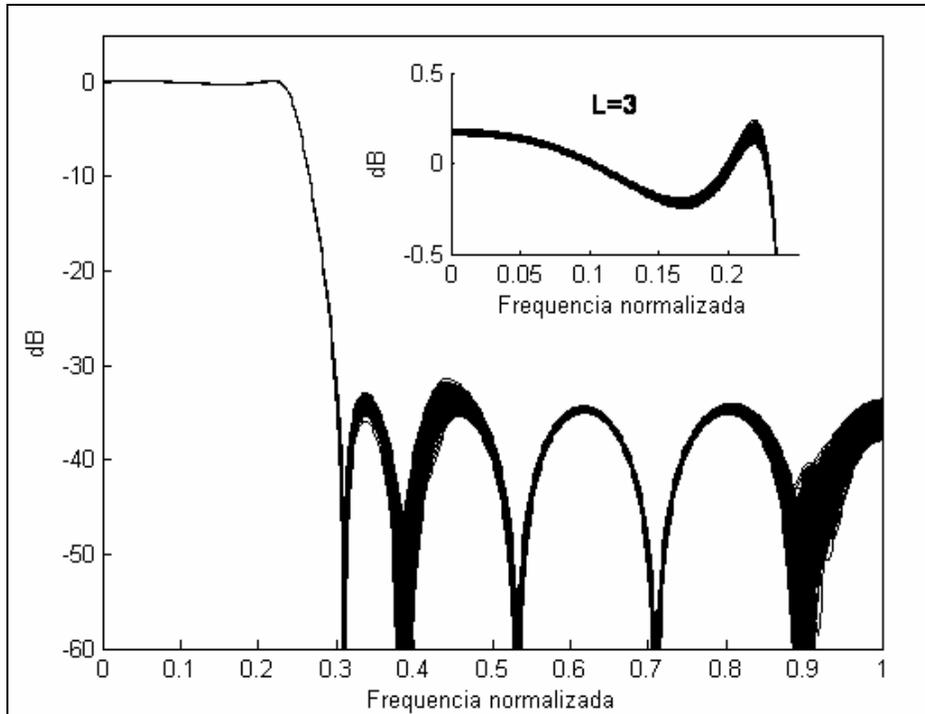


Figura 2.9. Simulação de Monte Carlo para o filtro decomposto

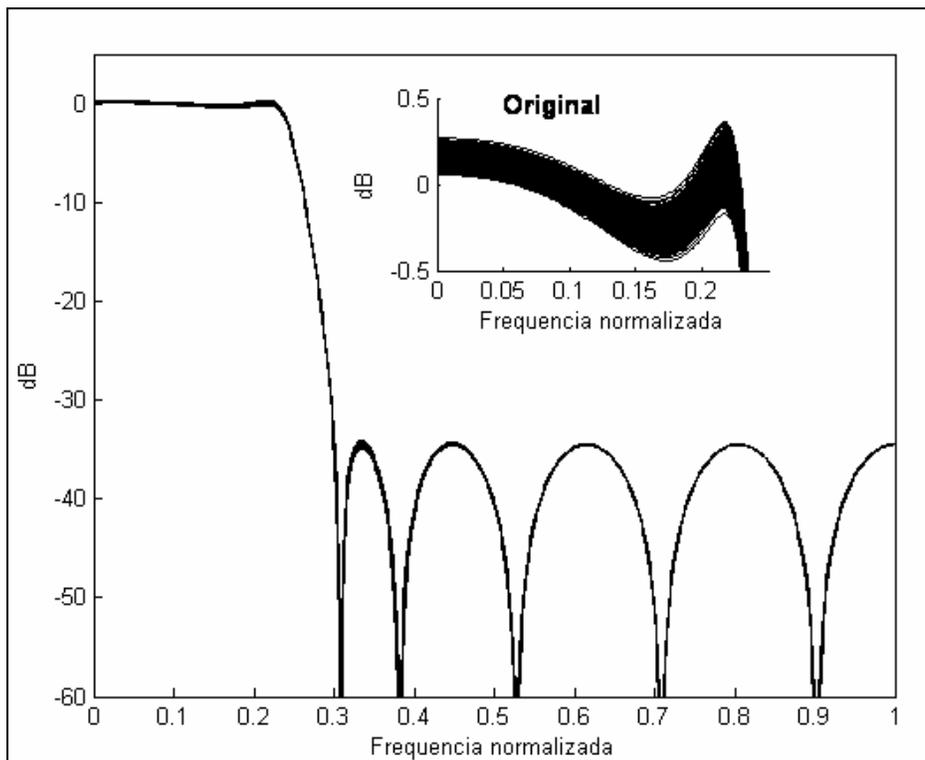


Figura 2.10. Simulação de Monte Carlo para o filtro original

Algumas outras escolhas relativas ao projeto afetam o desempenho do circuito como um todo e servem como guia para o projeto dos circuitos do filtro. A primeira destas é a escolha da tecnologia de integração a utilizar. Entre as disponíveis, utilizou-se para um projeto preliminar a AMS-0,8 μ m para 5V, por ter sido uma tecnologia bastante utilizada e cujos limites estavam bem determinados, permitindo comparações com outros projetos. Após alguns testes, esta tecnologia foi abandonada, por ter sido extinta pelo fabricante. O projeto seguiu utilizando a tecnologia AMS-0,35 μ m para 3,3V. Esta é uma tecnologia ativa e oferece boas perspectivas para a faixa de frequências utilizadas. No intuito de minimizar a potência final e facilitar a migração para outras tecnologias, realizou-se o projeto para 2,5V ($\pm 1,25V$).

Outra escolha, a qual foi tomada após os testes preliminares, diz respeito ao tipo dos amplificadores a utilizar. A escolha recaiu sobre circuitos diferenciais. Embora o projeto não diferencial seja econômico em termos de potência e área de silício, resultados precisos⁵⁹ só podem ser obtidos com uma escolha criteriosa da arquitetura do filtro, dimensionamento adequado de seus componentes e cuidados especiais no *layout*. Já circuitos diferenciais apresentam reconhecidamente alta rejeição a ruídos de modo comum, rejeitam naturalmente harmônicos pares, reduzindo a distorção harmônica e reduzem os efeitos da injeção de cargas geradas por chaves analógicas. As contrapartidas são: maior potência e área de silício ocupada, não somente nos amplificadores, mas também nos circuitos associados e pela exigência de circuitos de controle de *modo comum*. Como as vantagens de circuitos diferenciais estão, de um modo geral, ligadas à precisão dos circuitos, utilizá-los parece uma escolha natural. Um ponto que orienta o projeto neste caso é a preocupação com a potência final.

Merece atenção também a escolha do tipo de acumulador a implementar no filtro. A Figura 2.11 mostra duas opções para os acumuladores. Na primeira, apresentada na Figura 2.11 a, S_1 e S_2 representam amplificadores somadores, trabalhando em taxa baixa, sendo o amplificador de saída apenas um *buffer* para C_o . Na segunda, representada na Figura 2.11 b, o amplificador de saída atua como somador *multiplexado* e como *buffer* para C_o . A segunda opção pode parecer, à primeira vista, mais atraente, por implicar economia de $(L-1)$ somadores. Note-se, porém, que um amplificador *multiplexado* por L , terá sua potência aumentada da ordem de L vezes. Sendo este amplificador um *buffer*, o capacitor de

realimentação poderá apresentar um valor apenas suficiente para minimizar os efeitos de injeção de carga nas chaves. Já em um somador, este capacitor terá seu valor determinado pelas capacitâncias associadas aos valores dos multiplicadores m_i , o que, em geral, resultará em uma carga elevada se considerada a frequência de operação, aumentando a potência do mesmo. Amplificadores rápidos, sabidamente, tendem a apresentar respostas com transitórios oscilantes. Minimizar estes efeitos em um somador cuja carga é variável a cada ciclo é, evidentemente, mais difícil do que fazê-lo em um tempo mais longo, com carga fixa. Assim, somadores dedicados para cada seção polifásica proporcionarão, em princípio, maior precisão ao resultado final, já que os problemas de convergência serão minimizados.

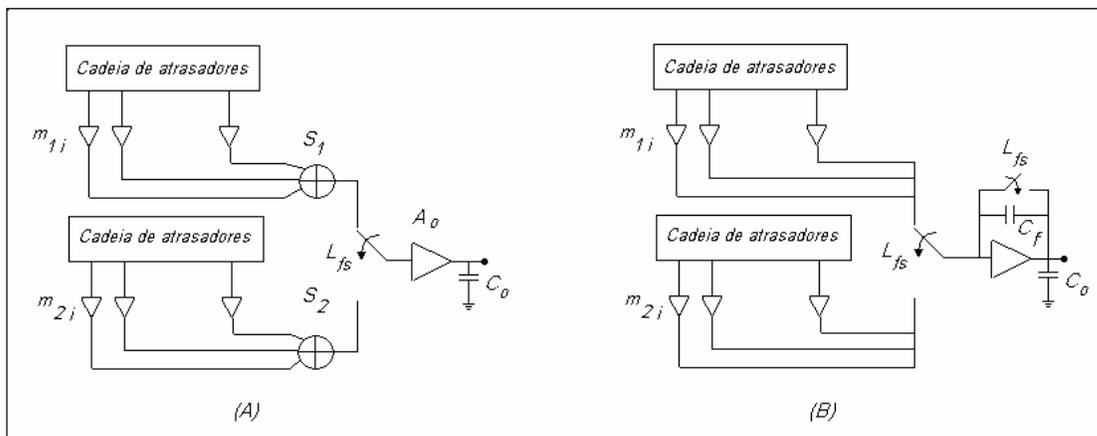


Figura 2.11. Esquemas possíveis para os acumuladores

Quanto aos circuitos de *clock*, procurou-se minimizar o número de fases dos circuitos do filtro, utilizando sempre que possível, circuitos bifásicos. Os ciclos ativos dos circuitos de *clock* influenciam, como mostrado posteriormente, o desempenho, a potência e as áreas dos circuitos. Outros projetos privilegiaram circuitos multifásicos⁵⁴, especialmente nos atrasadores. Excelentes resultados podem ser obtidos com ambas as técnicas. No entanto, circuitos atrasadores bifásicos resultam em estruturas reconhecidamente de baixo ruído⁶⁰, tendo sido, por isto, escolhidas para este projeto.

A Figura 2.13 representa um esquema geral do filtro, cujos diversos componentes serão analisados detalhadamente nas seções seguintes. O sinal de entrada é amostrado e retido pelo *sample-hold* (S/H) da entrada e alimenta o primeiro amplificador (A1), cujo ganho é unitário em relação a este sinal. Este mesmo amplificador serve à parte recursiva do filtro, a qual partilha dois atrasadores com a seção não recursiva. Os ganhos nesta seção são definidos pelos capacitores que realimentam os sinais dos atrasadores. Esta seção é

crítica por ser a que define as posições dos pólos do circuito, ao mesmo tempo em que deve alimentar a parte recursiva com uma cópia precisa do sinal de entrada. A rede de atrasadores é comum a todas as seções polifásicas. Ao final de cada seção polifásica tem-se um somador (S_i), como já discutido. Os somadores encontram-se ligados a um conjunto de chaves rápidas que formam o *multiplexador* (MUX), juntamente com o *buffer* de saída (A_o), o qual é também responsável por alimentar o capacitor de carga, representando a capacitância de entrada do circuito seguinte, em geral, um filtro de reconstrução, contínuo, de ordem baixa (FR).

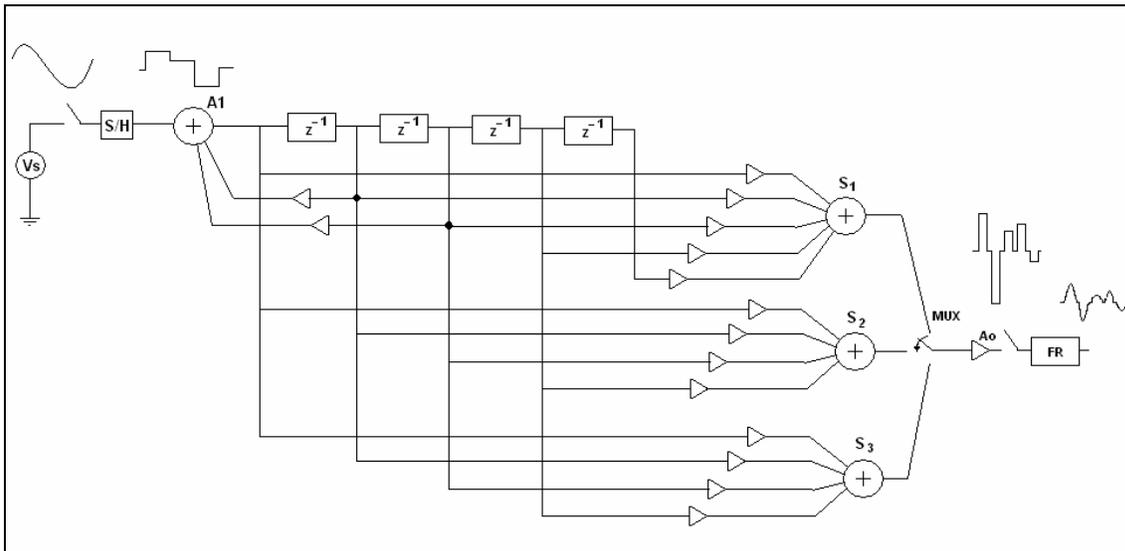


Figura 2.13 Esquema genérico do filtro

III- Capacitores, Chaves , OTAs e Ruído

Do ponto de vista do projetista de circuitos, alguns conceitos gerais devem ser respeitados em relação aos capacitores, ainda que grande parte dos problemas tecnológicos relativos a estes sejam responsabilidade do projetista do *layout*. Cabe ao projetista de circuitos escolher o valor da capacitância mínima a ser utilizada, a qual deve ser bem maior que a maior capacitância parasita do circuito considerado. Em circuitos críticos, convém apontar a posição do *bottom plate*, como uma indicação a ser seguida pelo projetista do *layout*. A escolha dos valores a utilizar depende de vários fatores. De um lado, capacitores pequenos representam economia em área e potência, já que os amplificadores e chaves associados aos mesmos serão menores. Por outro lado, podem ser associados a níveis de ruído mais altos, têm maior sensibilidade aos efeitos de injeção de cargas das chaves e são, relativamente, mais sujeitos aos erros de construção⁶¹. Já ao elevar os valores dos capacitores para evitar alguns dos problemas citados, deve-se avaliar a capacitância total do circuito, evitando áreas exageradamente grandes, bem como excessivo gasto de energia.

Um dos motivos pelos quais circuitos analógicos discretos no tempo, quase que em sua totalidade, são construídos na tecnologia MOS, reside na simplicidade de construção de chaves analógicas com transistores MOS. Embora seja possível realizar, sob certas condições, chaves de excelente qualidade, há limitações a considerar, como veremos a seguir. Seja a chave NMOS representada na Figura 3.1-a. Quando V_{ck} estiver em seu estado baixo, o transistor estará em corte, podendo ser considerado um circuito aberto na maior parte dos casos práticos. Quando V_{ck} estiver em seu estado alto, se $(V_{ck} - V_{source}) > V_T$ e $V_{ds} < (V_{gs} - V_T)$, o transistor estará polarizado na região de triodo, apresentando uma resistência baixa entre dreno e *source*. Considerando que a frequência de chaveamento seja bem mais alta que a do sinal de entrada, pode-se tomar V_s como constante no intervalo em questão. Se a resistência do canal (R_{on}) for considerada fixa neste intervalo, seu valor pode ser determinado para um tempo de conversão (t_c) e um erro relativo (ϵ) entre as tensões de entrada e saída, como na Equação 3.1.

$$R_{on} = \frac{-t_c}{\ln(\epsilon)C_o} \quad (3.1)$$

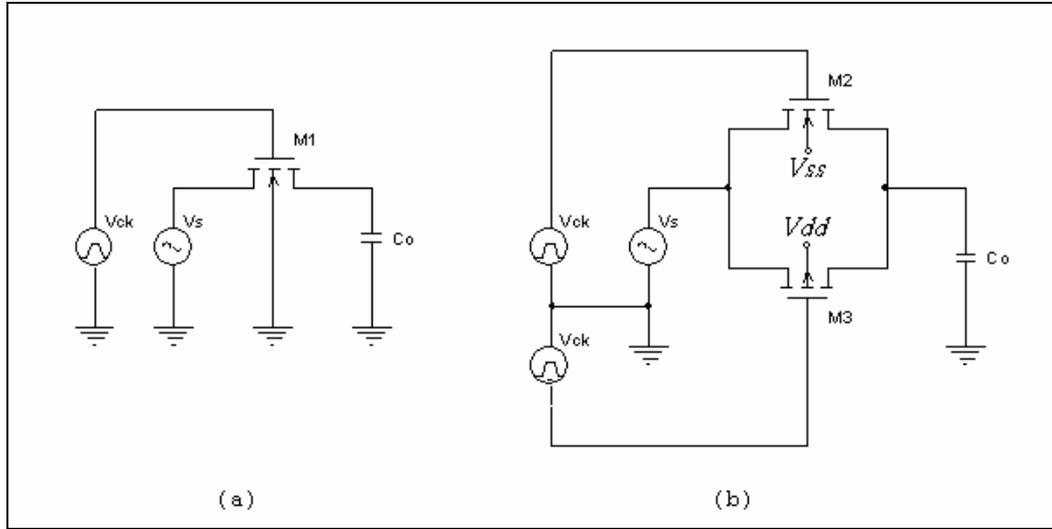


Figura 3.1. Chave analógica simples (a) e complementar (b)

As dimensões do transistor dependerão do nível do sinal de entrada considerado, sendo definidas por:

$$\frac{W_n}{L_n} = \frac{-\ln(\epsilon)C}{\mu_n C_{ox} t_c (V_{ck} - V_s - V_T)} \quad (3.2)$$

Pode-se perceber que este tipo de chave só pode ser utilizado com um sinal de baixo nível em relação ao sinal de *clock*. Uma solução melhor, neste sentido, pode ser obtida usando dois transistores em paralelo, sendo um do tipo N e outro do tipo P, resultando em uma chave dita ‘complementar’, representada na Figura 3.1b. A solução mais simples ocorre quando as fontes de alimentação são simétricas em torno do nível zero, como adotado no projeto em questão. Neste caso, o maior valor para a resistência de canal equivalente ocorrerá quando o nível de tensão de entrada for igual a zero. Pode-se facilmente demonstrar que a resistência equivalente será a mais constante possível para o intervalo de excursão do sinal de entrada quando as resistências de canal de ambos os transistores coincidirem neste ponto. Assim, considerando ainda que as tensões de limiar são, em módulo, aproximadamente iguais, bem como seus comprimentos L , chega-se à relação necessária entre as larguras dos transistores:

$$\frac{W_p}{W_n} \approx \frac{\mu_n}{\mu_p} \quad (3.3)$$

Além do fato de que a resistência equivalente das chaves varia em função do sinal de entrada, dois efeitos degradam ainda sua resposta: a *injeção de cargas* e o *clockfeedthrough*. O *clockfeedthrough* é o acoplamento do sinal de *clock* aos circuitos de dreno e *source*, através dos capacitores de *overlap* inter-eletródicos do transistor, C_{ov_gs} ou C_{ov_gd} , os quais formam um divisor de tensão capacitivo quando associados a um capacitor de saída C_o . De um modo geral, este efeito pode ser controlado apenas pela escolha do capacitor mínimo.

Para que um transistor MOS entre em condução, deve-se estabelecer uma carga abaixo do eletrodo de *gate*. No caso de uma chave analógica, supondo que a tensão de saída praticamente igualou-se à de entrada, pode-se fazer $V_{ds} \approx 0$ e calcular esta carga para um transistor N, pela Equação 3.4

$$Q \approx WLCox(V_{ck} - V_s - V_t) \quad (3.4)$$

onde o efeito de corpo foi desprezado. Quando a chave for aberta, o transistor entra em corte e esta carga deve ser redistribuída pelos circuitos de dreno e *source*. Sendo um fenômeno transitório, a redistribuição de cargas não ocorre de forma intuitiva, sendo dependente do tempo de transição do sinal de *clock* e das impedâncias ligadas aos terminais de dreno e *source* do transistor. Diversos autores dedicaram-se a este tema, até que um modelo analítico geral foi apresentado⁶². Por simplicidade, apresentaremos separadamente os resultados de interesse, com o auxílio da Figura 3.2.

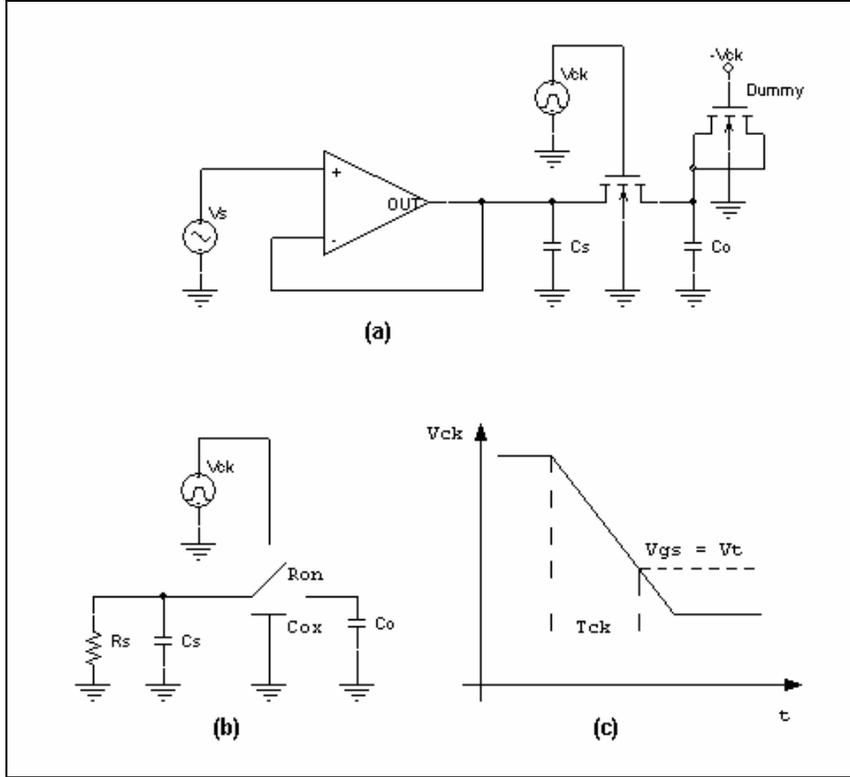


Figura 3.2. Sample-Hold simplificado (a), Circuito equivalente (b) e diagrama de tempo (c)

Definindo a constante de tempo σ_L como

$$\sigma_L = R_{on} \left(\frac{C_s C_o}{C_s + C_o} \right) \quad (3.5)$$

para tempos de transição do *clock* rápidos ou moderados, a parcela da carga acumulada em C_{ox} injetada em C_o será aproximadamente:

$$Q_{inj} \approx \frac{1}{2} Q_{ox} \left(1 - \frac{\left[C_s \left(1 + \frac{T_{ck}}{\sigma_L} \right) - C_o \right] \left(1 - e^{-\frac{T_{ck}}{\sigma_L}} \right)}{\left[C_s \left(1 + \frac{T_{ck}}{\sigma_L} \right) + C_o \right]} \right) \quad (3.6)$$

Ou seja: se $T_{ck} \ll \sigma_L$, então $Q_{inj} \approx \frac{Q_{ox}}{2}$, logo, a carga distribui-se igualmente entre os capacitores C_s e C_o , independentemente de seus valores. No caso em que o desligamento venha a ocorrer de forma extremamente lenta ($T_{ck} \gg R_s C_s$ e $T_{ck} \gg \sigma_L$), então toda carga em excesso acumulada em C_s dissipa-se antes de o transistor chegar ao

estado de corte. Isto equivale a transferir toda carga do canal à terra. Desta forma, a carga injetada no capacitor de saída C_o será nula, eliminando a tensão de erro. Infelizmente, este tipo de transição dificilmente pode ser adotada em circuitos práticos. A maneira de aproveitar o fato de que a carga divide-se igualmente entre os circuitos de dreno e *source*, para um *clock* rápido, consiste em ligar a estes terminais transistores com metade da área do transistor da chave, com o único objetivo de absorver metade da carga do canal cada um, quando a chave for desligada⁶³. São os chamados transistores *dummy*, como representado na Figura 3.2 a. Note-se que a fase do *clock* dos *dummies* é oposta à do(s) transistore(s) da chave. Adicionalmente, estes transistores também absorvem a carga em excesso proveniente do *clockfeedthrough*. Vale ainda comentar que configurações diferenciais eliminam a injeção de carga de modo comum, bem como harmônicos de ordem par no sinal transmitido, os quais podem ser gerados por termos de segunda ordem na expressão da corrente do transistor chave (como os do efeito de corpo, não considerados na análise)⁶⁴. Além disto, os princípios aqui expostos foram confirmados em circuitos integrados especialmente projetados para esta finalidade⁶⁵, o que indica que seu uso leva, em geral, a bons resultados.

Amplificadores em circuitos a capacitores chaveados têm a importante missão de permitir a transferência total de carga entre capacitores, o que se dá, em primeira aproximação, de forma impulsional. Normalmente são utilizados amplificadores operacionais de transcondutância (OTA's, da sigla em inglês). Nas análises que se seguem, por simplicidade, freqüentemente configurações não diferenciais serão utilizadas. Não há prejuízo neste procedimento, pois estas análises podem ser facilmente estendidas para o caso diferencial. Na Figura 3.3 temos um modelo de um amplificador inversor construído com um OTA. Sua resposta no tempo pode ser compreendida mais facilmente se separarmos seu funcionamento em duas partes. A primeira, supondo que os capacitores encontram-se descarregados e SW1, uma chave ideal, acaba de ser fechada, permanecendo SW2 e SW3 abertas. Para um funcionamento *linear* do OTA, pode-se proceder à análise como a seguir.

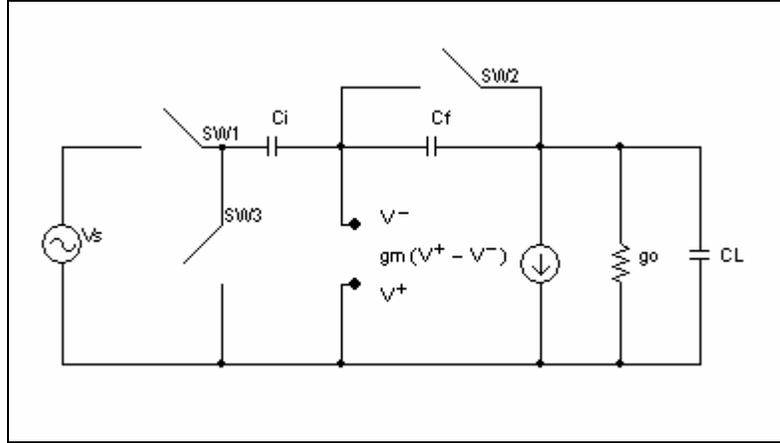


Figura 3.3. Modelo de um amplificador SC inversor

Supondo que V_s seja constante, a tensão de saída seguirá a expressão:

$$V_o = V_s C_i \left(\frac{(gm(CL + C_f) + g_o C_f)(C_i + C_f) e^{\left(\frac{(C_f gm + g_o(C_f + C_i))t}{CL(C_i + C_f) + C_i C_f} \right)}}{(CL(C_i + C_f) + C_i C_f)(g_o(C_i + C_f) + gm C_f)} - \frac{gm}{g_o(C_i + C_f) + gm C_f} \right) \quad (3.7)$$

Na prática, o que separa este amplificador da idealidade é o fato de que $g_o \neq 0$. Se isto ocorresse, o amplificador base apresentaria um ganho infinito para dc e o ganho realimentado corresponderia ao inverso da razão dos capacitores para tempos muito maiores que a constante de tempo do primeiro termo, como pode ser observado em:

$$V_o = V_s C_i \left(\frac{(CL + C_f)(C_i + C_f) e^{\left(\frac{(C_f gm)t}{CL(C_i + C_f) + C_i C_f} \right)}}{(CL(C_i + C_f) + C_i C_f) C_f} - \frac{1}{C_f} \right) \quad (3.8)$$

Para valores típicos, isto significa que g_o deve ser da ordem de 10^{-7} a $10^{-9} S$ para que V_o aproxime V_s com um erro da ordem de 0.1%. Note-se ainda que a tensão inicial depende dos valores dos capacitores, o que eventualmente deve ser levado em conta em circuitos críticos.

Na fase seguinte, SW1 abre-se enquanto SW2 e SW3 fecham-se, descarregando os capacitores. O capacitor C_f descarrega-se através de SW2, deixando C_i em paralelo com CL . A nova tensão de saída, V_o' será, em um primeiro instante e dependendo do ganho, ligeiramente diferente da tensão final, podendo ser avaliada por:

$$V_o' \approx V_s \left(\frac{C_i}{CL + C_i} \right) \left(\frac{C_f + CL}{CL} \right) \quad (3.9)$$

Em seguida, a tensão decairá exponencialmente, sendo:

$$V_o = V_o' e^{\left(\frac{-(gm+go)t}{CL+C_i} \right)} \quad (3.10)$$

Os OTA's MOS são, em geral, baseados em amplificadores em configuração *cascode*. Esta configuração clássica permite construir circuitos com alta impedância de entrada, alto ganho de tensão e banda larga, pelo fato de que os transistores de entrada M1 e M3 na Figura 3.4 trabalham com ganho de tensão baixo, reduzindo os efeitos das impedâncias refletidas no circuito de entrada. Duas configurações são possíveis: o cascode *telescópico* da Figura 3.4 a e o cascode *dobrado* da Figura 3.4 b.

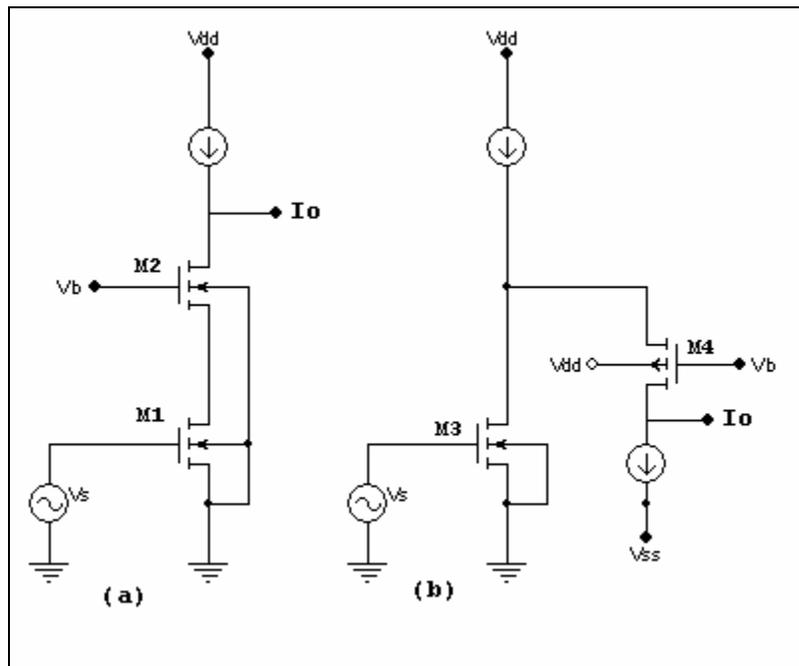


Figura 3.4. Amplificador cascode (a) e cascode dobrado (b)

Os amplificadores telescópicos são os preferidos em configurações onde se deseja banda larga e ruído mais baixo⁵⁵, por contarem apenas com transistores do tipo N. No entanto, apresentam excursões de saída menores que as do cascode dobrado e uma dificuldade para circuitos SC: o nível de tensão de entrada é diferente do de saída. Assim, sempre que a banda não tiver que ser levada ao limite dos transistores, a configuração em cascode dobrado⁵⁹ deve ser preferida em circuitos SC. Note-se que uma excursão de saída mais elevada significa uma relação sinal/ruído melhor, o que geralmente reduz a

desvantagem do cascode dobrado em relação ao maior nível de ruído. Em ambos os casos, as dimensões destes transistores e a corrente de polarização dos mesmos definirão o gm do OTA, ocorrendo o mesmo no caso diferencial. Como veremos posteriormente, outra preocupação fundamental quanto à configuração dos circuitos periféricos ao amplificador de entrada reside na resistência de saída do amplificador, pelos motivos já apresentados.

No dimensionamento dos transistores de entrada, em aplicações de baixa frequência, o comprimento L deve ser maximizado, o que reduz o ruído e propicia altos ganhos de tensão. Já em aplicações de alta frequência, o valor de L determina a frequência de transição do transistor, a qual é dada por:

$$\omega_T \approx \frac{\mu \Delta V_{gs}}{L^2} \approx \frac{gm}{C_{gs} + C_{gd}} \quad (3.11)$$

Assim, transistores do tipo N apresentam frequência de transição mais alta que os do tipo P, dada a maior mobilidade dos elétrons, quando comparada à das lacunas. Para obter frequências de transição mais elevadas, o comprimento dos transistores deve ser o menor possível e a corrente de polarização alta, o que aumenta o termo $\Delta V_{gs} = (V_{gs} - V_T)$. No entanto, o necessário aumento de ΔV_{gs} , limita a excursão máxima do sinal do amplificador ao mesmo tempo em que aumenta potência dissipada. Pode-se ainda acrescentar que a frequência de transição é diretamente proporcional à raiz quadrada da largura dos transistores.

O dimensionamento dos transistores de entrada inicia-se pela determinação do gm necessário para chegar-se à tensão final em um tempo t_{conv} determinado, a menos de um erro ε especificado, partindo da Equação 3.8. Em segundo lugar, determina-se a corrente máxima a ser fornecida pelo OTA à carga, multiplicando-se o gm obtido pelo valor inicial da tensão de entrada do OTA. Este será o valor da corrente de polarização do par diferencial de entrada. O cálculo pode ser simplificado particularizando-se para o caso do ganho unitário (o que cobre todos os casos do filtro, por excesso), fazendo $C_f = C_i = C$ e $CL = kC$, obtendo-se:

$$I_o = \frac{V_s C (1+k) \left(\ln(2) - \ln \left(\frac{\varepsilon(1+2k)}{1+k} \right) \right)}{t_{conv}} \quad (3.12)$$

A largura dos transistores pode ser calculada por:

$$W = \frac{2 \left(\ln(2) - \ln \left(\frac{\varepsilon(1+2k)}{1+k} \right) \right)}{t_{conv} \Delta V_{gs}^2 \mu C_{ox}} V_s LC(1+2k) \quad (3.13)$$

Como veremos, estes valores frequentemente serão objeto de ajustes, mas representam, no mínimo, uma boa escolha inicial.

Amplificadores trabalhando em regime linear são boas opções se o tempo de convergência for pequeno em relação ao tempo de chaveamento. Se este não for o caso, uma solução mais econômica, em termos de potência, é possível, se a corrente de polarização for escolhida abaixo do valor máximo determinado como proposto para o amplificador linear. Neste caso, por algum tempo, a corrente de carga do capacitor CL será constante e praticamente igual à corrente de polarização do par diferencial. Conseqüentemente, a tensão no mesmo variará com uma taxa constante, conhecida como *slew-rate* (SR),

$$SR = \left(\frac{dV_o}{dt} \right)_{MAX} \approx \frac{I_o}{CL} \quad (3.14)$$

até o ponto em que $(V^+ - V^-)gm = I_o$. Neste instante, o funcionamento do circuito torna-se linear. Note-se que ao reduzir-se a corrente de polarização, exige-se um transistor maior para um dado gm . Assim, esta solução deve ser estudada caso a caso. Uma avaliação de W pode ser obtida se conhecermos os valores de CL e k e escolhermos o tempo a percorrer no regime de *slew-rate*, t_c e o tempo de conversão t_{conv} , para um erro relativo ε . Pode-se calcular o tempo t_c para uma corrente de polarização I_{sr} por:

$$t_c = \frac{V_s(k+1)C}{I_{sr}} - \frac{(2k+1)C}{gm} \quad (3.15)$$

A partir deste ponto, a tensão de saída varia exponencialmente e pode ser aproximada por:

$$V_o \approx \frac{V_s \left(2e^{\left(\frac{-gmt}{C(2k+1)} \right)} (k+1) - (2k+1) \right)}{2k+1} \quad (3.16)$$

Pode-se então obter o gm necessário para que a tensão de saída atinja $-V_s$ a menos de um erro ε , para um tempo $t = t_{conv}$. A substituição deste valor de gm na Equação 3.15 levará ao valor de I_{sr} . De posse de I_{sr} , pode-se calcular W :

$$W \approx \frac{2gm^2L}{\mu Cox I_{sr}} \quad (3.17)$$

Apesar das aproximações adotadas, estes resultados são suficientemente precisos para tempos em *slew-rate* da ordem de 10% do tempo de conversão ou maiores.

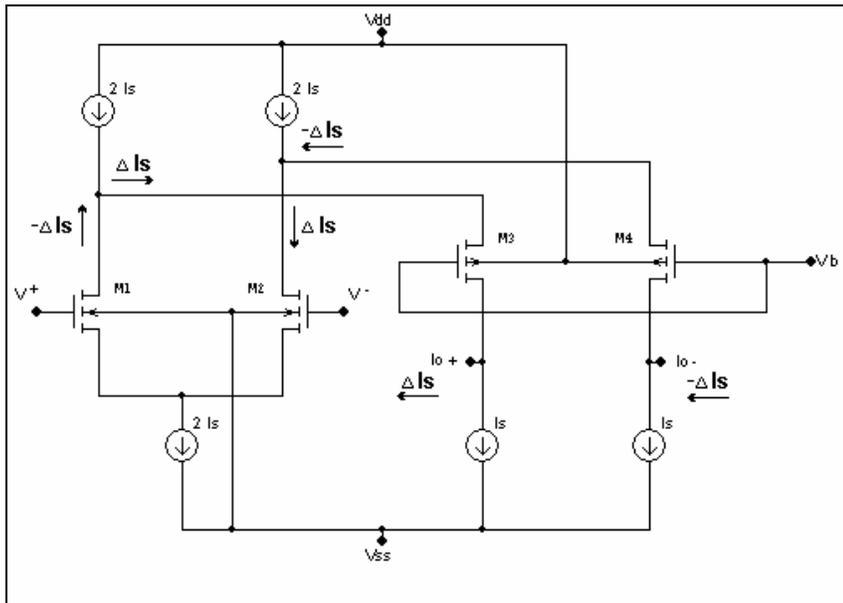


Figura 3.5. Estrutura simplificada do OTA diferencial

Na Figura 3.5 temos uma visão simplificada da estrutura do OTA diferencial. No estado quiescente, todos os transistores têm $I_{ds} = I_s$. A aplicação de um sinal diferencial entre V^+ e V^- causa um desequilíbrio simétrico ΔI_s , entre os transistores, já que as correntes de dreno de $M1$ e $M2$ somadas resultam sempre em $2I_s$. Na saída, estas diferenças devem ser supridas pela carga, ou fornecidas à mesma, conforme seu sentido. Fica claro que o ganho de tensão depende do gm do par diferencial e da impedância Z_L existente entre os terminais $Io+$ e $Io-$ na saída do OTA. Por inspeção chega-se a:

$$v_o = (v^+ - v^-) gm_{diff} Z_L \quad (3.18)$$

A impedância Z_L , por sua vez, pode ser avaliada pela conexão em paralelo de duas impedâncias iguais, ligadas aos terminais de saída, correspondendo cada uma à conexão em

paralelo da impedância de saída de cada fonte de corrente I_S com a impedância de saída de $M3$ ou $M4$, respectivamente. Evidencia-se, portanto, a importância de se utilizarem fontes de corrente em configurações que privilegiem a resistência de saída e a precisão nos valores de corrente, já que qualquer desvio em relação ao valor nominal afetará a saída, da mesma forma que os desvios causados pelo sinal de entrada, gerando *offsets* de tensão e corrente. Além disso, a tensão necessária para operar estes circuitos afeta a excursão máxima do sinal de saída.

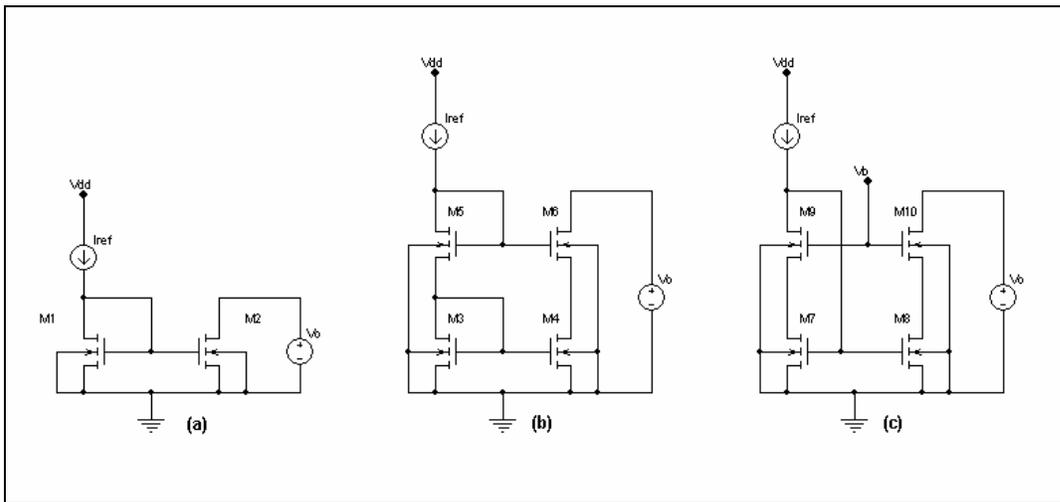


Figura 3.6 Espelho de corrente simples (a), Cascode (b), Cascode de baixa tensão

Na Figura 3.6 temos as três opções mais utilizadas para os espelhos de corrente, cujas características encontram-se resumidas na Tabela 3.1.

Tabela 3.1 Características aproximadas dos espelhos de corrente da Figura 3.6

Tipo de Espelho	Resistência de saída	Vmin	$S_{V_o}^{I_o}$
a	r_{ds}	ΔV	λI_o
b	$g_m r_{ds}^2$	$2\Delta V + 2V_T$	$\lambda^2 I_o^2 / g_m$
c	$g_m r_{ds}^2$	$2\Delta V$	$\lambda^2 I_o^2 / g_m$

Para todos os circuitos, a corrente de saída depende das dimensões dos transistores base: $(M1, M2)$, $(M3, M4)$ e $(M7, M8)$, respectivamente. Calculando para o caso (a):

$$I_o = \frac{W_2}{W_1} \frac{L_1}{L_2} \frac{(1 + \lambda_2 V_{ds_2})}{(1 + \lambda V_{ds_1})} I_{ref} \quad (3.19)$$

Como, em geral, os comprimentos são iguais, vemos que há um fator de ampliação igual à razão das larguras dos transistores. Esta razão deve ser mantida baixa e os transistores devem apresentar as maiores dimensões possíveis para que o erro devido às variações dimensionais seja reduzido⁶⁶.

O espelho simples (Figura 3.6 a) apresenta as vantagens de economia de espaço e baixa tensão de trabalho. No entanto, sua sensibilidade às variações da tensão de saída é elevada e sua resistência de saída é baixa. A resistência de saída pode ser muito aumentada, assim como a sensibilidade reduzida por, tipicamente, duas ordens de grandeza, pelo uso de estruturas cascode (Figura 3.6 b e 3.6 c). A idéia desta configuração é a de manter constante a tensão V_{ds} do transistor base, reduzindo grandemente o erro devido ao termo $(1 + \lambda V_{ds_2})$ da Equação 3.19. A resistência de saída fica aumentada pois o transistor base pode ser visto como um resistor fixo, realimentando negativamente o amplificador formado pelo transistor de saída ($M6$ e $M10$), em configuração gate-comum. No caso do cascode da Figura 3.6 b, isto é conseguido às custas de uma tensão mínima alta, o que limita a excursão de sinal do amplificador. O circuito da Figura 3.6 c resolve este problema, mas exige o uso de uma tensão de polarização extra, sendo portanto menos econômico. No entanto, há outra vantagem neste circuito: o transistor-base ($M7$) também tem sua tensão V_{ds} estabilizada, em um valor igual ao do seu espelho ($M8$). Desta forma, melhora-se a precisão no casamento das correntes.

No projeto dos circuitos do filtro, utilizou-se o espelho da Figura 3.6 c. O fator de ampliação foi mantido abaixo de quatro e os transistores realizados com um comprimento igual a três vezes o mínimo permitido pela tecnologia empregada. Isto garante um aumento de uma ordem de grandeza na resistência de saída da fonte, além de reduzir os efeitos de canal curto. Adicionalmente, o valor de ΔV_{gs} foi mantido da ordem de 0.1V para garantir a maior excursão do sinal. Estes fatores combinados levam a transistores com áreas grandes, o que é aceitável neste caso, pois isto reduz os erros gerados pelo descasamento das dimensões dos transistores.

Para que se obtenham erros de convergência menores que 0.1% em um amplificador de tensão realimentado negativamente com ganho unitário, o ganho mínimo do amplificador não realimentado deve ser de 60dB. Infelizmente, se avaliarmos a resistência

de saída dos transistores na tecnologia 0,35 μ m como da ordem de 50k Ω e um g_{m_d} típico na ordem de $10^{-3} S$, concluiremos que o ganho de tensão em malha aberta do circuito da Figura 3.5 é da ordem de 50dB. Ainda que um projeto cuidadoso possa levar a melhores resultados, seria temerário manter esta configuração. Uma solução para este problema consiste no uso de amplificadores *reforçadores* para o amplificador e de fontes de corrente em configuração cascode, representados na Figura 3.7.

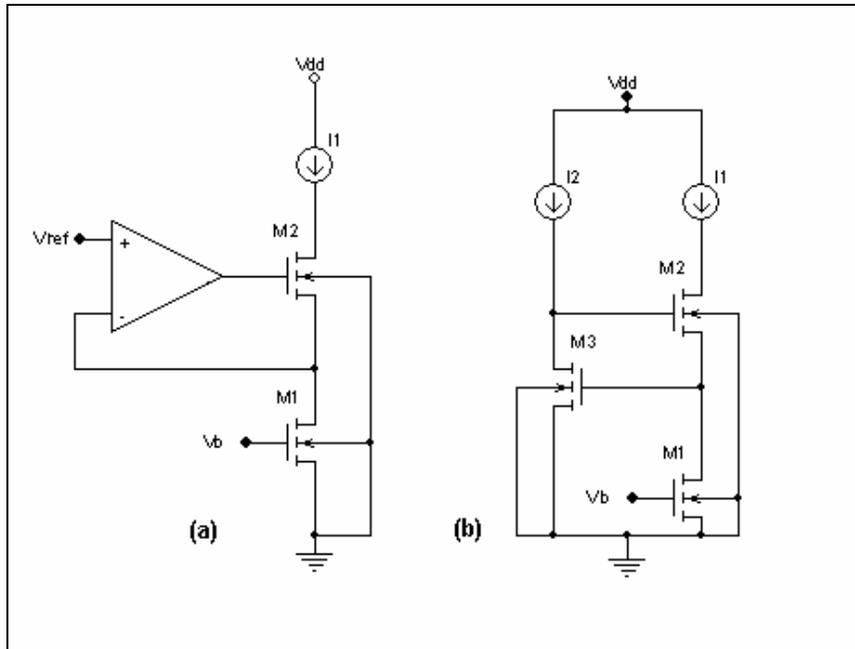


Figura 3.7. Cascode reforçado (a) e circuito implementado (b)

O amplificador representado na Figura 3.7 a tende a manter constante a tensão de *source* do transistor $M2$ no valor da tensão referência. Este amplificador frequentemente é construído com apenas um transistor, como na Figura 3.7 b. Uma análise aplicando um modelo simplificado de pequenos sinais mostrará uma resistência de saída dada por:

$$R_o \approx gm r_{ds}^2 (1 + gm r_{ds}) \approx gm^2 r_{ds}^3 \quad (3.20)$$

O que é significativamente maior que o valor obtido para o cascode simples, permitindo atingir ganhos maiores que 100 dB para circuitos de baixa frequência. Porém, a aplicação do reforçador ao amplificador cascode dobrado implica na adição de pólos e zeros extras em sua função de transferência de malha aberta. A utilização de amplificadores assim construídos como *buffers* pode facilmente tornar estes amplificadores instáveis ou com estreita margem de fase, levando a respostas ao degrau sub-amortecidas, prejudicando a convergência, a despeito do ganho alto. A otimização do cascode reforçado (vale dizer: a

obtenção de um amplificador com alto ganho, margem de fase determinada e potência mínima) só foi aproximada através de procedimentos baseados em análises numéricas e projetos recursivos^{67,68}. Critérios de projeto heurísticos, baseados nestas análises, possibilitando projetos práticos, também exigem alguma otimização. Estes resultados podem ser aproximados por análises simplificadas do circuito, sem que simulações extensivas sejam necessárias, resultando em circuitos de bom desempenho, sem a pretensão de serem ótimos.

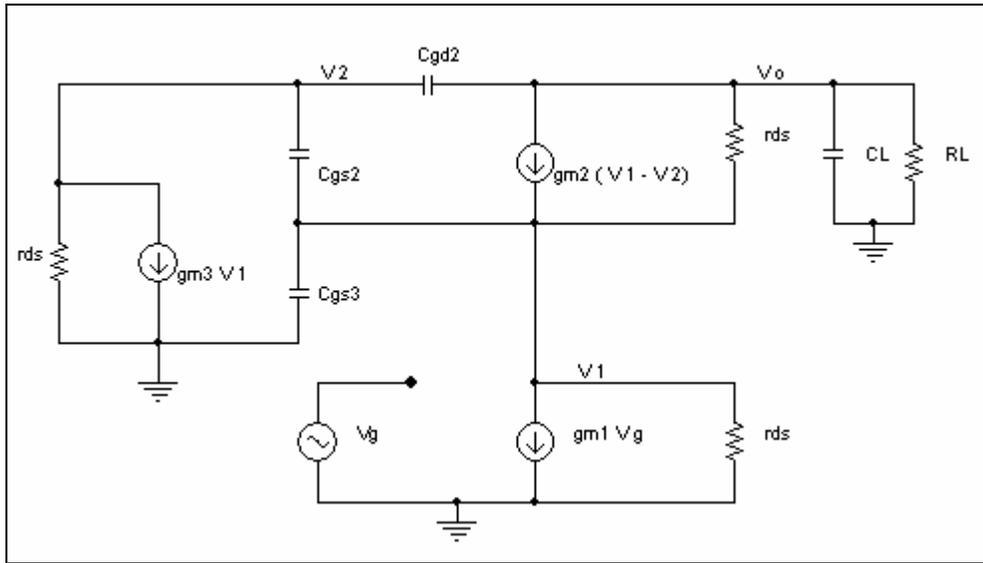


Figura 3.8. Modelo simplificado para pequenos sinais do cascode reforçado

Temos na Figura 3.8 um circuito equivalente para pequenos sinais para o cascode reforçado. Note-se que as fontes de corrente devidas ao efeito de corpo foram desprezadas, assim como capacitâncias parasitas e as inter-eletródicas com valores relativamente baixos, cuja reflexão seja menos importante ou por encontrarem-se em paralelo com capacitâncias de valores mais elevados. Por inspeção, como o ganho dc do circuito é aproximadamente $-gm_1/gL$ e há um pólo dominante de baixa frequência em $\omega_d = gL/CL$, temos que o produto ganho-banda passante do circuito (GB) é dado por:

$$GB \approx \frac{gm_1}{CL} \quad (3.21)$$

Fazendo $Cgd_2 = \alpha Cgs_2$, o zero de frequência mais baixa ocorrerá aproximadamente em:

$$\omega_z \approx \frac{gm_3}{Cgs_2} \quad (3.22)$$

Pólos complexos conjugados ocorrerão com parte real na frequência aproximada de:

$$\omega_{pd} \approx \frac{gm_2}{2(Cgs_2 + Cgs_3)} \quad (3.23)$$

Logo, como orientação geral, para obter uma margem de fase aceitável é necessário aumentar a frequência ω_{pd} , procurando manter ω_z em uma posição anterior a ω_{pd} . Algumas escolhas são conflitantes, por exemplo, a redução das dimensões de $M3$ também reduz Cgs_3 e gm_3 , aumentando ω_{pd} , mas é conflitante com o fato de que este valor determina o ganho necessário para atingir a resistência de saída desejada para o OTA. Para alterar gm_3 , a melhor opção inicial é variar sua corrente de polarização. O aumento das dimensões de $M2$ também aumenta Cgs_2 , eliminando a melhoria obtida pelo aumento em gm_2 . Aumentar a corrente de $M2$ também é uma solução limitada, pois exige alterações em outros pontos do circuito. Neste projeto, utilizaram-se como valores iniciais $gm_2 \approx gm_1$ e $gm_3 \approx gm_2/4$, como solução de compromisso, em parte guiada por simulações. De um modo geral, cada amplificador projetado exige pequenos ajustes. Como ponto de partida para o ajuste, deve-se estudar a resposta ao degrau do circuito, para determinar se o ganho atingido permite obter o erro de convergência desejado. Se este ganho não for atingido, pode-se, em primeira instância, variar as dimensões de $M1$, variando assim o GB, para posteriormente variar a corrente de $M3$, alterando a margem de fase. Note-se que é ainda possível variar a corrente de polarização do filtro, mas este procedimento deve ser feito criteriosamente, pois exige várias operações para correção do resto do circuito. Por outro lado, pode ocorrer que a convergência fique prejudicada pelo fato de que a margem de fase esteja estreita. Neste caso devem-se ajustar primeiramente as dimensões ou a corrente de polarização do transistor reforçador. Variar as dimensões de $M3$ movimenta o zero e ligeiramente os pólos. A variação da corrente em $M3$ move, em primeira instância apenas o zero. Note-se que qualquer variação nas dimensões ou correntes nos transistores acarreta variações na excursão máxima do sinal, a qual deve ser, a priori, levemente super-dimensionada para permitir estes ajustes.

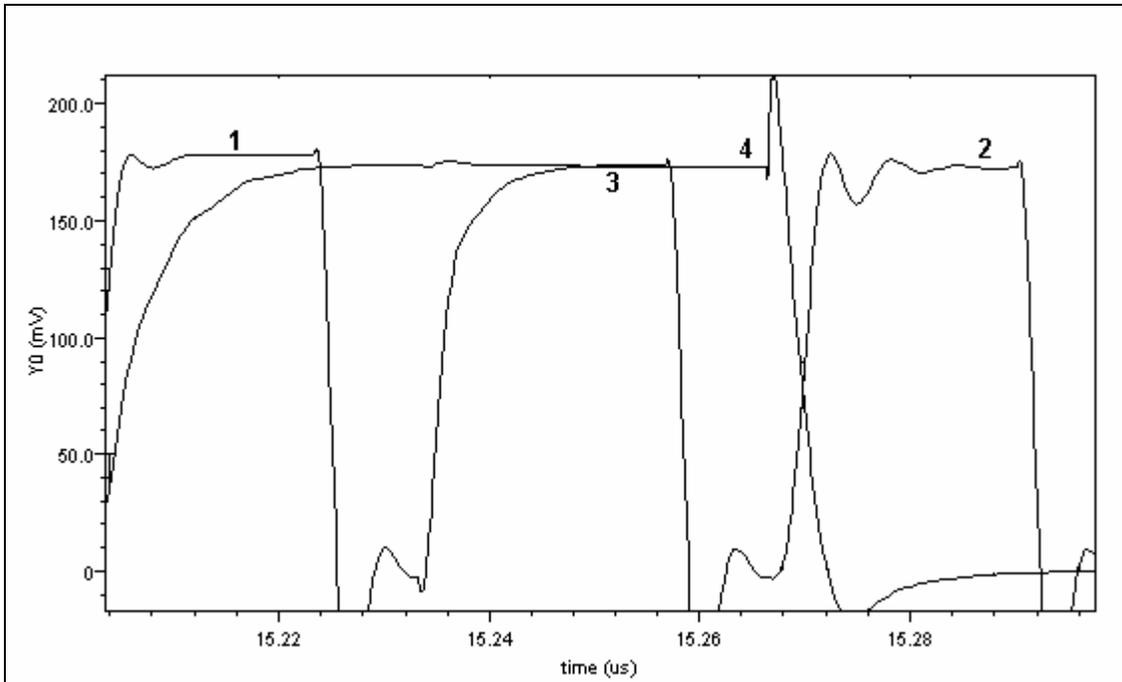


Figura 3.9 Exemplos de diferentes ajustes em amplificadores

Como exemplo dos resultados destes procedimentos, temos na Figura 3.9 as saídas de quatro amplificadores do filtro, em uma fase de ajustes do mesmo, apresentando comportamentos diversos. Os amplificadores 1,2 e 3 correspondem às três saídas das seções FIR, quando multiplexadas, enquanto a 4 corresponde à saída de um atrasador. Note-se que, do ponto de vista da resposta transitória, apenas a saída 2 exige um ajuste, pois seu comportamento ainda é oscilante ao fim da fase.

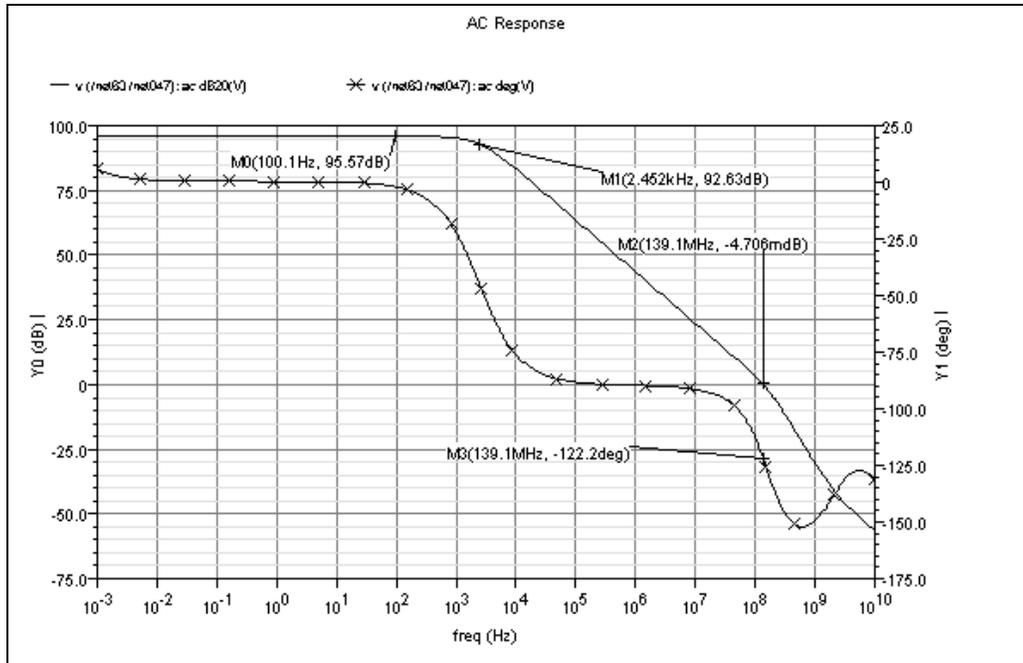


Figura 3.10 Resposta ac de um OTA projetado para $CL=1pF$ e $t_{conv} = 40ns$

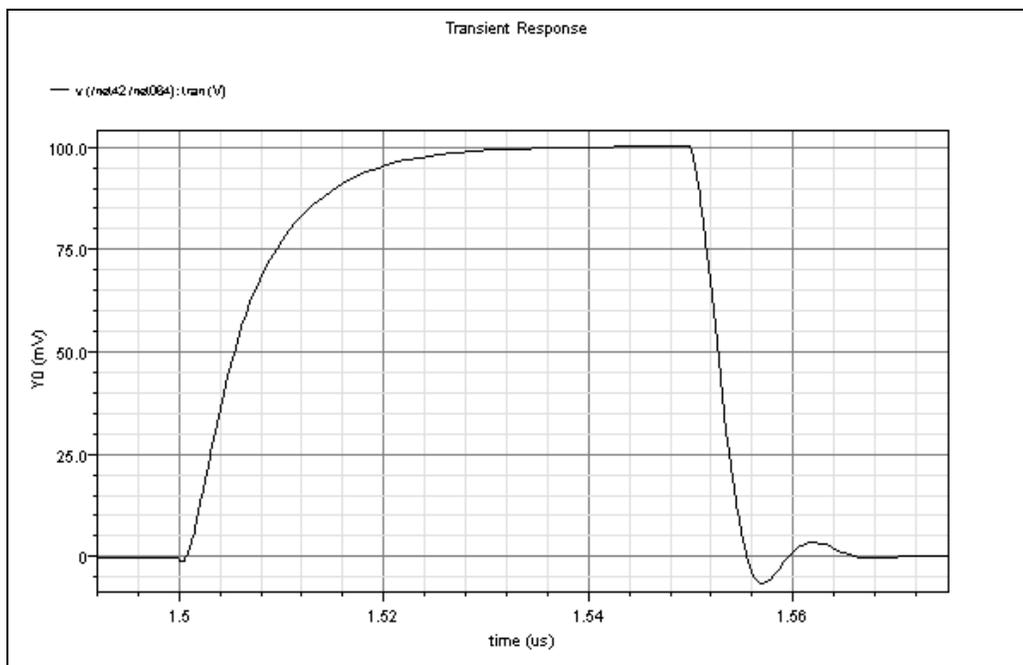


Figura 3.11. Resposta transitória do OTA da Figura 3.9

As Figuras 3.10 e 3.11, mostram resultados obtidos por simulação, usando o programa Cadence Spectre-RF®, as respostas ac (Figura 3.10) e transitória (Figura 3.11) de um dos OTA do filtro, projetado para uma carga de $1pF$ e tempo de estabilização de $40ns$, usando o regime de *slew-rate* por aproximadamente $15ns$. O ganho dc é de

aproximadamente 96dB, $GB \approx 140\text{MHz}$ e a margem de fase em torno de 58 graus. O comportamento da fase próximo à frequência unitária corresponde ao esperado pela análise simplificada.

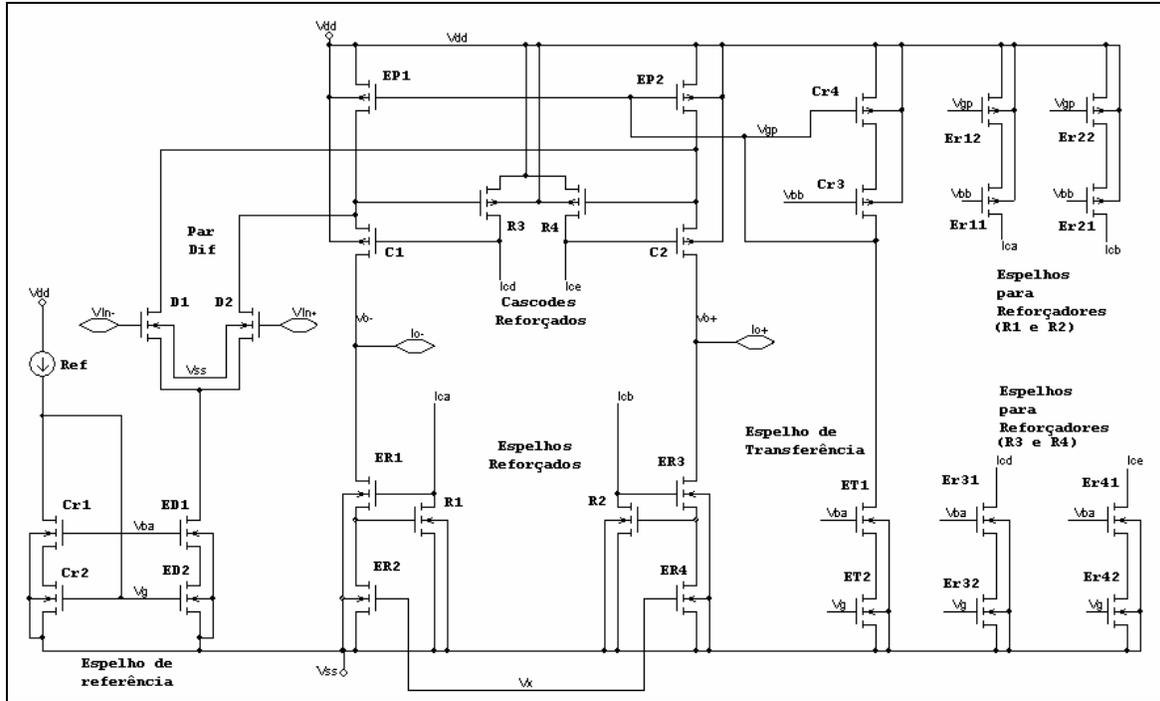


Figura 3.14. Estrutura geral dos amplificadores

Vemos na Figura 3.14 a estrutura completa dos amplificadores utilizados. A fonte de corrente (Ref) é a referência de corrente para todo o circuito. Os transistores (Cr1 e Cr2) formam, juntamente com (ED1 e ED2) um espelho de corrente cascode de baixa tensão, sendo responsáveis por alimentar o par diferencial (D1 e D2) e distribuir a tensão de referência (Vg), correspondente à tensão V_{gs} de (Cr2). Já a tensão (Vba), a referência de tensão do cascode de baixa tensão, também é distribuída para os outros espelhos de corrente do tipo N. Assim, estas referências alimentam os espelhos (Er31 a Er42) que servem aos transistores reforçadores do amplificador cascode (R3 e R4). O espelho de corrente de transferência (ET1 e ET2), como o nome sugere, transfere o valor da corrente de referência (Ref) aos espelhos de corrente do tipo P. Esta corrente alimenta um espelho formado por (Cr3 e Cr4), cuja função é similar ao formado por (Cr1 e Cr2). Seus potenciais de referência (Vbb e Vgp) alimentam os espelhos (Er11 a Er22) que polarizam os transistores reforçadores dos espelhos reforçados da saída (R1 e R2), bem como as

referências de corrente (EP1 e EP2) dos transistores P do cascode que completa o par diferencial (C1 e C2). Todo o projeto foi escalado em função das larguras do espelho de referência e do par diferencial, simplificando a reprodução do esquema para os diversos amplificadores utilizados, dimensionados em função das cargas capacitivas e dos tempos de convergência, como listado nas Tabelas 4.1 e 4.2.

Resta comentar ainda outro circuito periférico ao amplificador: o controlador do nível de tensão de modo comum da saída do amplificador. Em um amplificador diferencial realimentado negativamente, o nível de tensão entre as duas saídas fica, em geral, igualado. No entanto, o nível médio desta tensão não é definido, correndo-se o risco de levar o amplificador à saturação ou ao corte. Há circuitos específicos para o controle da tensão de modo comum, com funcionamento linear⁶⁹ ou chaveado⁷¹. Provavelmente o mais simples e mais popular, por sua efetividade, é o que se encontra esquematizado na Figura 3.15. Seu funcionamento pode ser descrito, de forma simplificada, como a seguir. A idéia deste circuito é a de carregar-se, na fase Ck , um capacitor com a tensão correspondente à existente entre a tensão Vg , e uma outra, que será a correspondente ao nível comum da saída. No caso do circuito em questão, este potencial é o de terra. Na outra fase Ckb , esta tensão é transferida, sendo aplicada entre os pontos Vx e as saídas. Com isto, o potencial das saídas fica igual ao da referência. Os capacitores utilizados devem ser pequenos para não representarem uma carga significativa ao circuito de saída, ao mesmo tempo em que seu valor deve ser suficiente para minimizar os efeitos de injeção de carga. Utilizaram-se capacitores de 100 fF e chaves N de tamanho mínimo, minimizando o efeito de injeção de cargas.

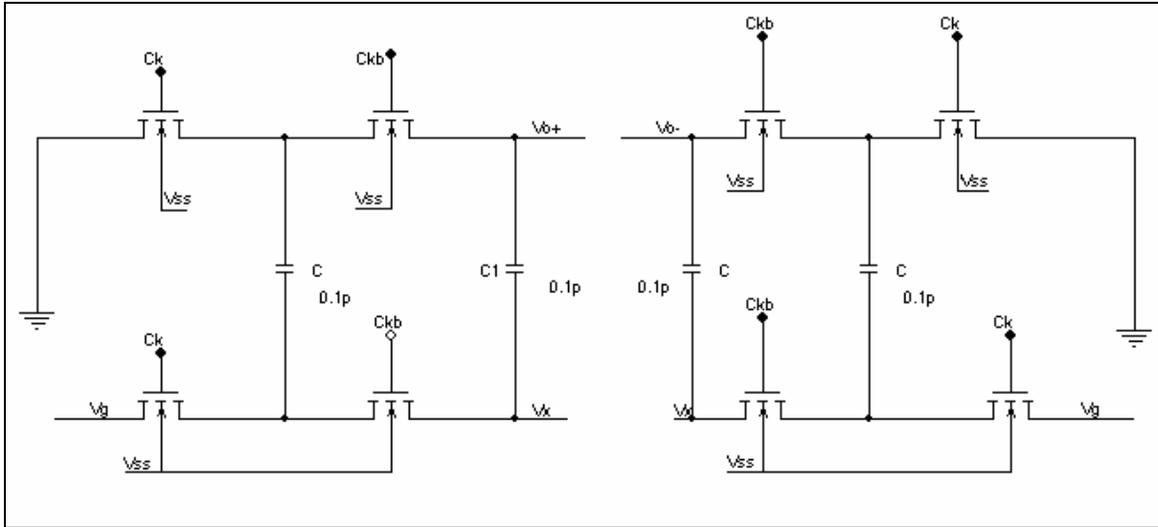


Figura 3.15 Circuito de controle do modo comum.

Outra aplicação dos amplificadores no filtro reside nos circuitos atrasadores. Como comentado na Seção 2.3, utilizaram-se atrasadores unitários ao longo do filtro, evitando o uso de circuitos exigindo geradores de fase extras e transferências de carga intermediárias entre capacitores, o que, em geral, reduz a precisão do circuito. Cada atrasador unitário é produzido pela colocação em série de dois meio atrasadores. Nestes, o primeiro atrasador demanda uma potência média baixa, pois sua carga corresponde apenas às capacitâncias de entrada da segunda seção, a qual será responsável por alimentar os capacitores formadores dos coeficientes. Um esquema dos meio atrasadores utilizados encontra-se nas Figuras 3.16 a e b. Na Figura 3.16 a, o amplificador encontra-se com ganho unitário, pela aplicação da chave fechada *CH2* entre a saída e sua entrada inversora. Assim, a tensão de saída é, em primeira aproximação igual à tensão de *offset* da entrada, V_{off} . Ao mesmo tempo, *CH1* permite que a tensão de entrada seja amostrada no capacitor C_i , cuja tensão final será $V_{ci} = V_s - V_{off}$. Na fase seguinte, o amplificador terá o capacitor C_i ligado entre a entrada inversora e a saída, por meio de *CH3*. A tensão de saída do amplificador será : $V_o = V_{ci} + V_{off} = V_s$. Se chaves lentas forem utilizadas, recomenda-se o uso de um capacitor de pequeno valor ligado em paralelo com a chave *CH3*, com o objetivo de garantir que a malha de realimentação estará fechada a qualquer tempo.

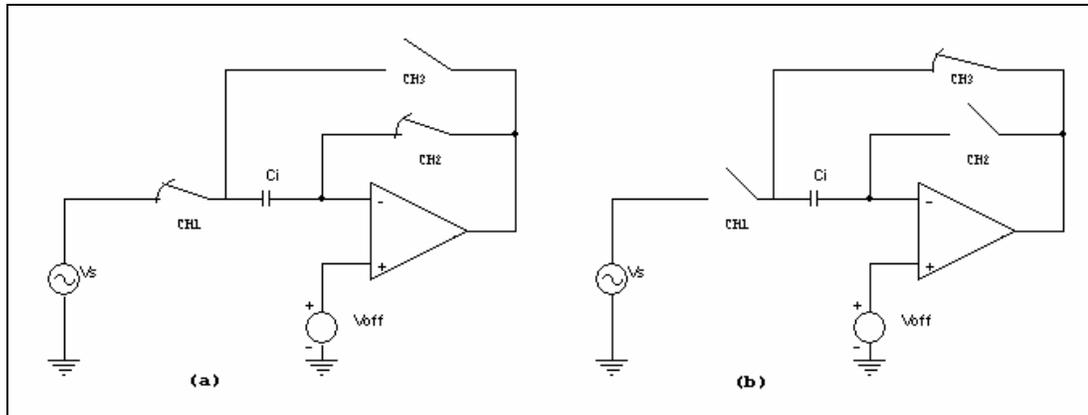


Figura 3.16. Meio atrasador insensível ao *offset* dos OTAs

3.1- Ruído em filtros SC

Para circuitos integrados MOS, dois tipos de ruído são dominantes sendo, quase universalmente, os únicos avaliados para filtros⁷⁶ O primeiro, e mais importante para circuitos de banda larga, é o *ruído térmico*, causado pelo movimento aleatório dos portadores de carga em um condutor. As amplitudes destes movimentos são proporcionais às temperaturas dos condutores em questão. O efeito desta movimentação é o de gerar diferenças nas concentrações de cargas ao longo do condutor, o que equivale a dizer que ocorrem diferenças de potencial ao longo do mesmo, ainda que o condutor esteja isolado de qualquer circuito e não sofra a ação de campos eletro-magnéticos. A distribuição de amplitudes destas diferenças de potencial é completamente aleatória, sua média é nula e sua variância pode ser medida ou computada, correspondendo à potência do sinal, se um resistor com resistência igual a um Ohm for considerado como carga. Se examinada no domínio da frequência, esta tensão está associada a uma densidade espectral de potência (PSD, da sigla em inglês) constante até frequências maiores que $10^{12} Hz$. Assim, para grande parte dos circuitos práticos este espectro contém todas as possíveis componentes de frequência da banda passante. Por analogia com a luz, este sinal também é chamado de '*ruído branco*'. Para um resistor, por exemplo, a PSD associado à tensão de ruído tem amplitude constante, para toda a faixa de frequências, sendo sua PSD unilateral igual a

$$S_V = 4K\theta R \quad (v^2 / Hz) \quad (3.24)$$

onde $K = 1.38 \times 10^{-23} (VC / K)$ é a constante de Boltzman, θ é a temperatura absoluta e R o valor do resistor em Ohms. Em termos de circuito, um resistor pode ser modelado como um

resistor ideal, em série com uma fonte de tensão de ruído cuja tensão média quadrática dependerá do intervalo de frequências considerado, sendo igual a

$$\overline{v_n^2} = \int_{f_1}^{f_2} S_v(f) df \quad (3.25)$$

Este modelo admite um equivalente Norton, com o mesmo resistor ideal sendo agora colocado em paralelo com uma fonte de corrente tal que $\overline{i_n^2} = \overline{v_n^2} / R^2$. Consequentemente, a PSD de corrente para um resistor será

$$S_i = \frac{4k\theta}{R} \quad (A^2 / Hz) \quad (3.26)$$

Em circuitos a capacitores chaveados, os transistores MOS atuam como amplificadores e como chaves. Quando são utilizados em condução, o ruído associado ao circuito dreno-*source* pode ser modelado como um resistor de valor r_o em paralelo com uma fonte de corrente de ruído, como na Figura 3.17.

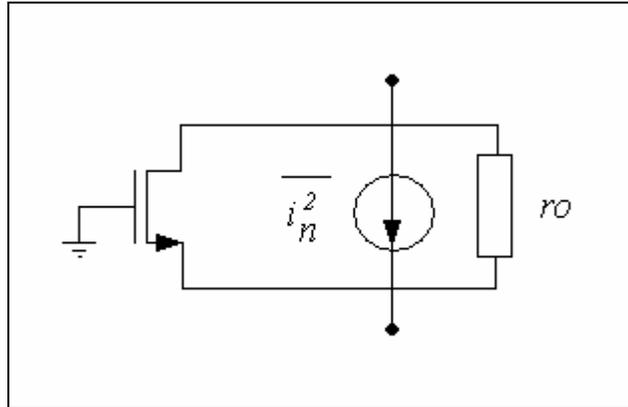


Figura 3.17 Circuito equivalente de ruído para um transistor MOS

A fonte de corrente tem uma PSD que pode ser avaliada por

$$\overline{i_n^2} = 4K\theta\gamma gds_0 \approx 4K\theta\gamma gm \quad (3.27)$$

onde gds_0 é igual à condutância entre dreno e *source* para $vds = 0$, ou seja, R_{on}^{-1} , que pode ser substituído por gm se o canal for longo e $\gamma = 2.5$ para transistores com $L = 0.25\mu m$. A maior tensão de ruído presente na saída pode ser calculada como:

$$\overline{v_n^2} = \overline{i_n^2} r_o^2 = 4K\theta \left(\frac{2}{3} gm \right) r_o^2 \quad (3.28)$$

A fonte de corrente pode ser substituída por uma fonte de tensão aplicada ao *gate* do transistor, com densidade espectral de potência dada por

$$\overline{v_{in}^2} = \overline{i_n^2} r_o^2 / A_v^2 = 4K\theta \left(\frac{2}{3} gm \right) r_o^2 / (gm r_o)^2 = \frac{8}{3} K\theta \frac{1}{gm} \quad (3.29)$$

Dado um sistema linear invariante no tempo, com resposta em frequência $H(j\omega)$, se à sua entrada for aplicada uma tensão de ruído com uma PSD S_{v_i} , a densidade espectral de potência de ruído da saída será

$$S_{v_o} = S_{v_i} |H(j\omega)|^2 \quad (3.30)$$

Usando este fato, podemos avaliar a densidade espectral de potência de uma chave MOS. O ruído associado a uma chave MOS em aberto é virtualmente nulo. Para a chave em condução, a PSD da tensão de ruído será $\overline{v_n^2} = \overline{i_n^2} r_o^2$, onde $r_o = R_{on}$, logo:

$$\overline{v_n^2} = 4K\theta\gamma R_{on} \quad (3.31)$$

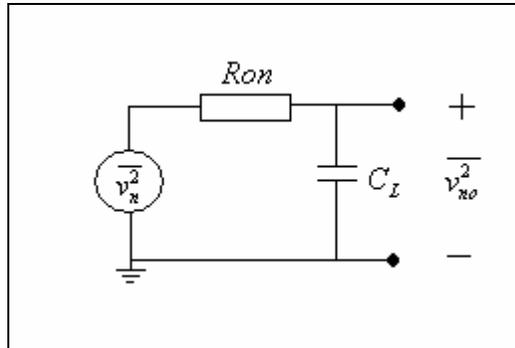


Figura 3.18 Circuito equivalente de ruído para uma chave MOS

Modelando o circuito como o da Figura 3.18, a potência de ruído da saída pode ser avaliada por

$$\overline{v_{no}^2} = \int_0^{\infty} 4K\theta\gamma \left| \frac{1}{1 + j\omega R_{on} C_L} \right|^2 d\omega = \frac{K\theta\gamma}{C_L} \quad (3.32)$$

Conclui-se que o ruído associado a uma chave MOS independe das dimensões do transistor, sendo inversamente proporcional à capacitância de carga. Este é um fator importante para avaliação da capacitância mínima a utilizar em um filtro.

O outro tipo de ruído considerado é conhecido como *flicker*, ou $1/f$, uma vez que sua PSD varia inversamente com a frequência. Este ruído é dependente do processo de fabricação dos circuitos MOS e, aparentemente, não há consenso sobre qual seja a principal causa do mesmo. A causa mais citada deste ruído reside na ocorrência de defeitos de superfície na interface entre o monocristal de Si e o óxido do *gate*. Estes defeitos gerariam distorções no campo elétrico existente entre o *gate* e o canal. Portadores de carga movimentando-se próximos às zonas defeituosas seriam então momentaneamente capturados pelo campo, sendo liberados depois de algum tempo, causando flutuações na corrente dreno-*source*. Há mais de uma expressão aceita para a PSD de tensão de ruído $1/f$, sendo que a mais comumente citada é:

$$S_{VF} = \frac{Kp}{Cox^2} \frac{1}{WL} \frac{1}{f^c} \quad (3.33)$$

onde Kp é uma constante dependente do processo de fabricação, e o expoente da frequência é tal que $0.7 \leq c \leq 1.2$, sendo quase universalmente tomado como unitário nos artigos relativos a circuitos a capacitores chaveados. Em geral, admite-se que transistores do tipo P apresentam ruído $1/f$ mais baixo que os N, sendo sua constante de processo entre duas a dez vezes mais menor. No entanto, o que fica patente na análise da expressão da PSD é que transistores com área elevada apresentarão menor ruído $1/f$. Na análise de ruído de chaves analógicas MOS, em geral apenas o ruído térmico é considerado, pois as frequências de chaveamento e os ciclos-ativos, na maior parte das aplicações, levam a tempos muito menores que aqueles onde o ruído $1/f$ ocorre.

Sendo as correntes de ruído associadas aos transistores variáveis aleatórias, de um modo geral, não correlacionadas e com média nula, sua associação resultará na soma dos valores das correntes médias quadráticas de cada fonte. Partindo deste princípio, é possível avaliar o ruído associado a circuitos contendo transistores em configurações amplificadoras ou em fonte de corrente constante. Deve-se notar nestas análises que as fontes de sinal de ruído não possuem sentido específico para a corrente ou tensão. A análise de circuitos complexos está fora do escopo deste trabalho, mas cabe apontar uma orientação geral, a qual pode ser deduzida facilmente, como a seguir. Seja o circuito da Figura 3.19, um amplificador em *source* comum (CS) com carga ativa. Aplicando o circuito equivalente da

Figura aos transistores M1 e M2, chega-se facilmente à expressão da PSD da tensão de ruído da saída:

$$\overline{v_{no}^2} = 4K\theta\gamma\left(\frac{1}{gm_1} + \frac{gm_2}{gm_3}\right) \quad (3.34)$$

a qual indica que transistores em configuração amplificadora (M1), devem possuir gm alto, sendo o inverso para aqueles em configuração de fonte de corrente (M2).

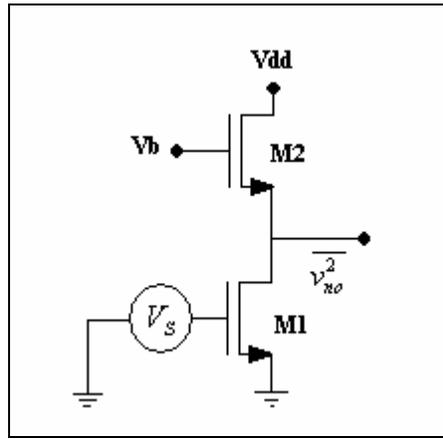


Figura 3.19 Circuito equivalente de ruído para um amplificador CS.

O ruído associado a amplificadores realimentados pode ser calculado se o sinal de entrada for substituído pelo ruído total do amplificador refletido para a entrada. Após este passo, a PSD do circuito como um todo pode ser calculada, levando em conta o ruído introduzido pelos componentes formadores do circuito de realimentação, de modo similar ao que foi utilizado para o cálculo da potência de ruído da chave MOS. Claramente, o ruído será o mesmo para cada fase do *clock* e sua banda será limitada pela resposta do amplificador realimentado. Ainda assim, de uma forma geral, a banda equivalente de ruído será maior que a frequência de chaveamento, causando a replicação de *aliases* na banda de passagem. Se o erro de convergência dos amplificadores for associado ao comprimento N , de uma palavra digital em *bits*, necessário para atingir o mesmo erro percentual pretendido com o circuito analógico, é possível avaliar o aumento do ruído na banda-passante pelo efeito acumulado dos *aliases*⁷⁷. Para um sistema bifásico, sendo o erro de convergência

equivalente à parcela equivalente a metade do *bit* menos significativo, para uma frequência de chaveamento f_s , e uma constante de tempo para a convergência τ , a condição será

$$\frac{1}{2\tau f_s} < (N+1)\ln 2 \quad \text{ou} \quad \frac{f_{3dB}}{f_s} > \frac{(N+1)\ln 2}{\pi} \quad (3.35)$$

a qual, para $N=10$, correspondendo a um erro de convergência menor que 0.1%, fornece $f_{3dB} > 2.43f_s$. Considerando um amplificador cujo ganho em baixa frequência seja G_0 , apresentando um pólo simples em $s = \tau$, cuja PSD seja S_V , aplicando a Equação 3.30, chega-se à PSD da saída, expressada na Equação 3.36.

$$S_{out}(f) = \frac{G_0^2 S_V}{2\tau f_s} \quad (3.36)$$

Isto indica que a PSD foi ampliada pelo fator $(1/2\tau f_s)$, o que, para 10bits representa aproximadamente 7.6 vezes.

Estendendo esta idéia, o ruído associado a um filtro pode ser calculado se todas as fontes de ruído forem avaliadas e sua resultante aplicada à entrada do circuito. Esta tarefa, que já seria desafiadora em um filtro contínuo, é mais trabalhosa ainda em circuitos amostrados. Para estes, o ruído deve ser calculado a cada estado de cada fase de *clock* e propagado para a fase seguinte. Os efeitos dos ruídos térmico e *flicker* foram estudados por diversos autores^{60,78,79}, para circuitos de pequeno porte, tais como integradores sem perdas. Sua aplicação manual é, decididamente, inviável para circuitos tais como filtros, mesmo de baixa ordem. Análises automatizadas foram propostas⁸⁰, mas exigem a construção de programas, em geral, bastante complexos. Para estes, filtros de pequeno porte foram analisados com sucesso.

IV) Implementação do Filtro Interpolador com Alocação Ótima de Pólos e Zeros

Vemos na Figura 4.1 um esquema do filtro construído, com os valores dos multiplicadores indicados. A primeira escolha a fazer diz respeito à capacitância unitária de cada somador. Escolhendo um valor de $1pF$ para os somadores S_1, S_2 e S_3 , teremos os valores de cada capacitor associado a um coeficiente com capacitância em pF, igual ao valor numérico do coeficiente. Se eliminarmos o quarto coeficiente da segunda seção, cujo valor ($-0,002$) é muito baixo quando comparado aos outros, teremos uma capacitância mínima de aproximadamente $13fF$. No entanto, deseja-se que este valor esteja na ordem de grandeza de $100fF$, pelos motivos já discutidos no capítulo anterior. Uma solução seria utilizar $10pF$ como capacitância unitária, no entanto, isto aumentaria demasiadamente o consumo de energia do filtro, bem como a capacitância total. Para manter a capacitância unitária em $1pF$ é necessário implementar os coeficientes de valor mais baixo através de uma associação de capacitores que utilize valores próximos a $100fF$ como valor mínimo.

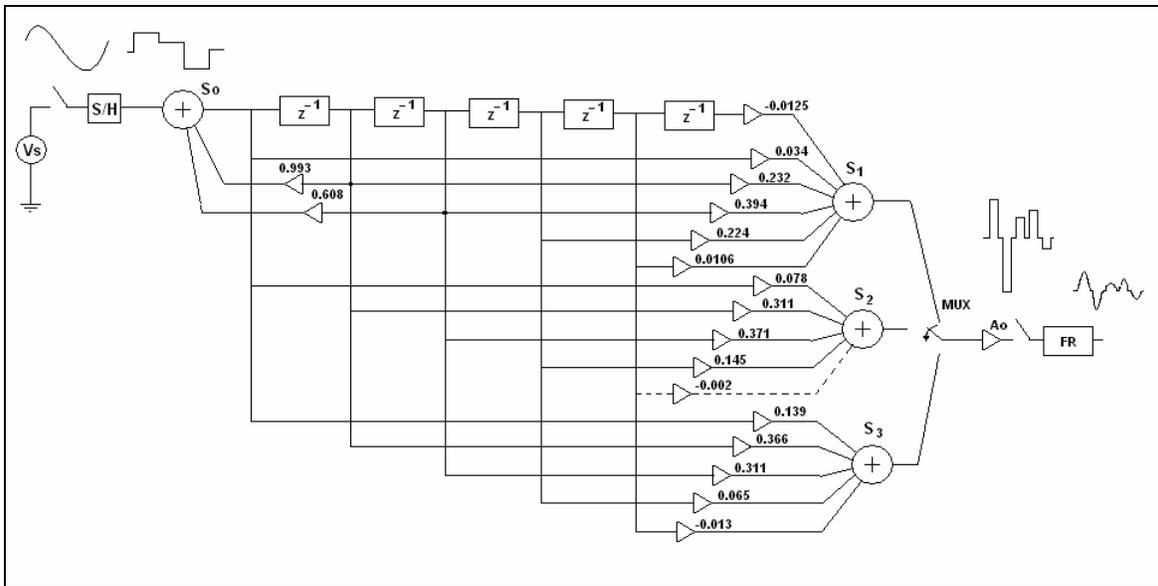


Figura 4.1 Esquema do filtro I, com os valores dos coeficientes.

A Figura 4.2 mostra uma associação possível. Cada capacitor C_n pode ser substituído pela associação de três capacitores C_1, C_2, C_3 , calculados de tal forma a manter

a corrente do terminal de *terra virtual* igual para a mesma tensão de entrada V_s nos dois casos. Assim, teremos:

$$C_n = \frac{C_1 C_2}{C_1 + C_2 + C_3} \quad (4.1)$$

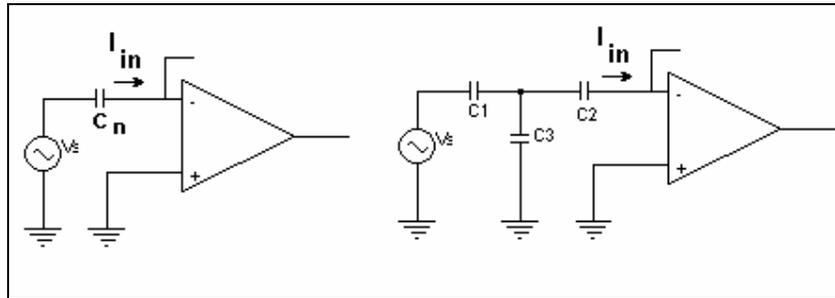


Figura 4.2 Associação para substituir capacitores de pequeno valor

Em cada caso, escolhendo $C_1 \approx C_2$ com valor na ordem de 100fF , é possível determinar C_3 e calcular a capacitância equivalente ligada à fonte de sinal, para que esta última também tenha o valor aproximado da ordem de 100fF . A Tabela 4.1 sumariza os valores escolhidos e os resultados das capacitâncias equivalentes.

Tabela 4.1 Valores dos capacitores e capacitâncias equivalentes em fF

C_n	C_1	C_2	C_3	C_{eq}
34,5	120	120	177,4	85,5
10,6	100	97	718,1	87
12,5	100	100	600	87,5
13	100	100	569	87

Para o somador da seção recursiva (S_o), a capacitância unitária foi fixada em 200fF . As capacitâncias de entrada dos meio atrasadores foram escolhidas como 100fF . A capacitância de carga do amplificador de saída (A_o) foi avaliada em 5pF , correspondendo à capacitância de um possível filtro de reconstrução ou a um ponto de teste de baixa capacitância ($3,3\text{pF}$). Estes dados permitem avaliar as capacitâncias de carga de todos os amplificadores do circuito. Para projetar as chaves e dimensionar os

amplificadores, é necessário definir a excursão do sinal dos amplificadores e o *ciclo-ativo* de cada sinal de *clock*. Do ponto de vista da relação sinal/ruído, a excursão do sinal deve ser maximizada. Por outro lado, isto significa aumentar a potência dos amplificadores. Um valor de $2V_{pp}$ foi escolhido, como solução de compromisso, embora uma excursão em torno de $2,6V_{pp}$ possa ser atingida com os amplificadores propostos, sem que alterações marcantes em seus projetos sejam necessárias. Quanto ao ciclo ativo dos sinais de *clock*, do ponto de vista da convergência, o ciclo ativo deveria ser o maior possível, exigindo amplificadores com *gm* e consumo de energia mais baixos. Neste caso, como o multiplexador adquire amostras em períodos regulares e o período do *clock* das seções FIR é de $100ns$, cada seção FIR apresentaria um sinal à saída dos somadores S_1, S_2 e S_3 , convergindo em tempos menores que $16,50$ e $83ns$ respectivamente, como visto no exemplo da Figura 4.3. Assim, para a primeira seção, todos os amplificadores de saída dos atrasadores deveriam proporcionar saídas convergentes em tempos bem menores que $16ns$. Como os atrasadores são comuns a todas as seções FIR, esta solução resultaria em desperdício de área e consumo mais elevado que o necessário. Evidentemente seria possível manter este esquema de chaveamento pela utilização de linhas de retardo separadas, cujas saídas convergissem em tempos iguais a t_a, t_b e t_c , respectivamente. Além da utilização de área muito maior, a economia em potência é apenas aparente, já que amplificadores com convergência lenta tendem também a decair lentamente, o que exigiria uma elevação no consumo para evitar este fato. A Figura 4.4 mostra o esquema utilizado, o qual soluciona estes problemas, ao custo da inclusão de um meio-atrasador e de um atrasador extras no circuito.

A Figura 4.5 mostra a temporização neste esquema. Neste caso, o ciclo ativo do *clock* utilizado nas seções FIR passa a ser igual a $2/3$ enquanto o dos *clocks* do multiplexador de $1/4$. Agora o somador da primeira seção FIR deve convergir em aproximadamente $45ns$, correspondendo ao ponto t_a na Figura 4.5. A segunda seção precisa de um atrasador com período igual a $1/2D = 1/3T$, cujo amplificador convirja em aproximadamente $25ns$, o mesmo ocorrendo com o atrasador de um período da terceira seção FIR. Com isto, apenas os atrasadores precisam possuir amplificadores rápidos, proporcionando considerável economia de energia e área.

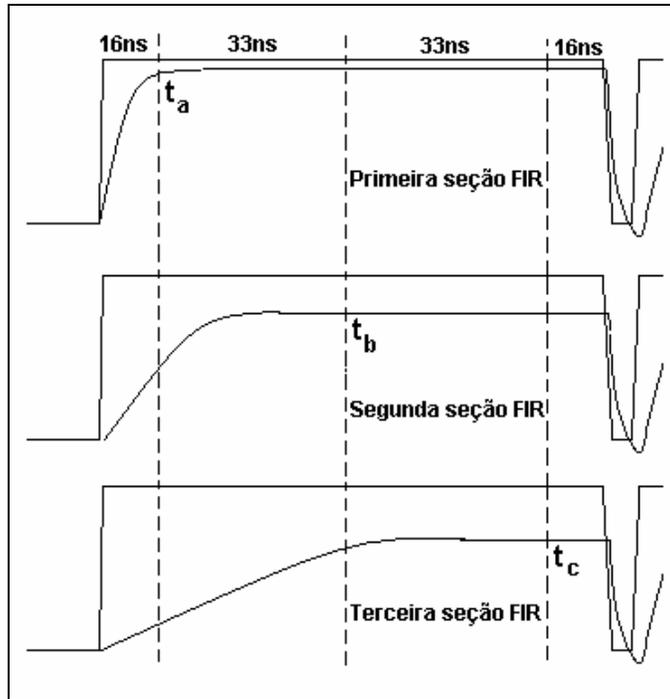


Figura 4.3 Possível esquema de chaveamento

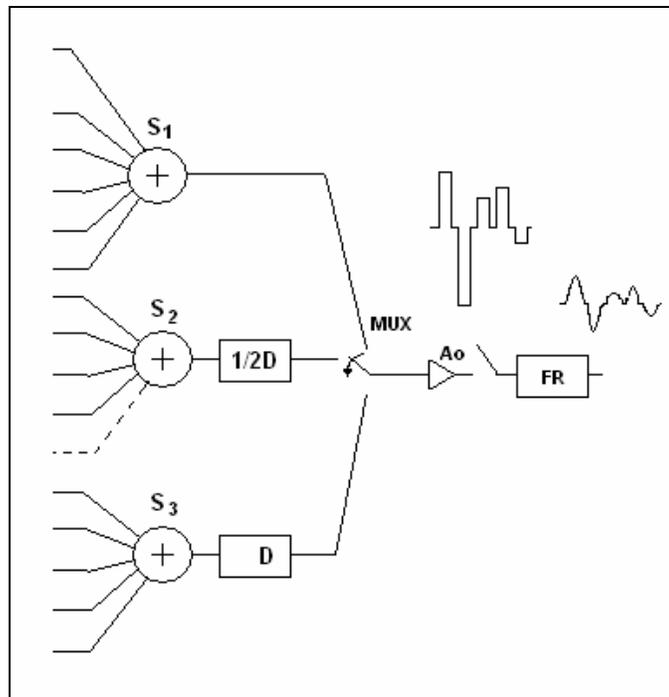


Figura 4.4 Esquema utilizado

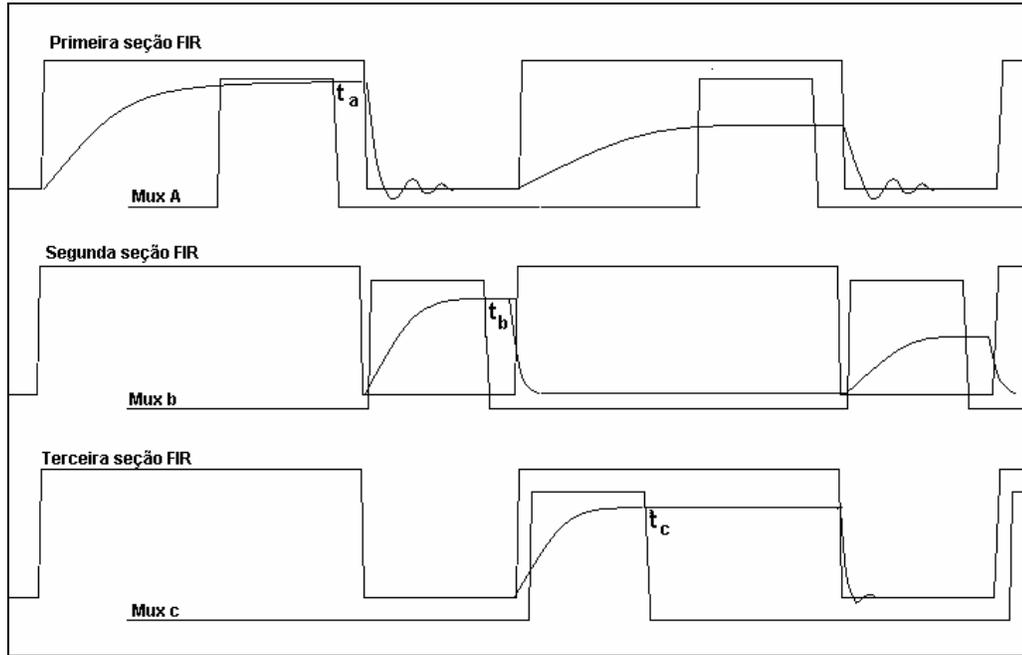


Figura 4.5 Temporização no esquema utilizado

Outro ponto a comentar é que o ciclo ativo do multiplexador é, em alguns projetos relatados na literatura⁵¹, igual ao período dividido pelo fator de interpolação, que no caso em questão seria $1/3$. Isto implica utilizar um amplificador de saída multiplexado como no esquema da Figura 4.6(a), ali simplificado para $L = 2$. Embora este esquema permita que a tensão de saída não tenha que retornar a zero entre cada posição da chave multiplexadora, pode ocorrer, por curtos intervalos de tempo, que a malha de realimentação do OTA fique aberta, o que por sua vez pode, desestabilizar o amplificador ou o circuito de correção do modo-comum. Isto foi verificado em algumas simulações realizadas, levando à escolha do esquema da Figura 4.6(b), o qual demanda uma potência ligeiramente maior, por causa do menor tempo de conversão.

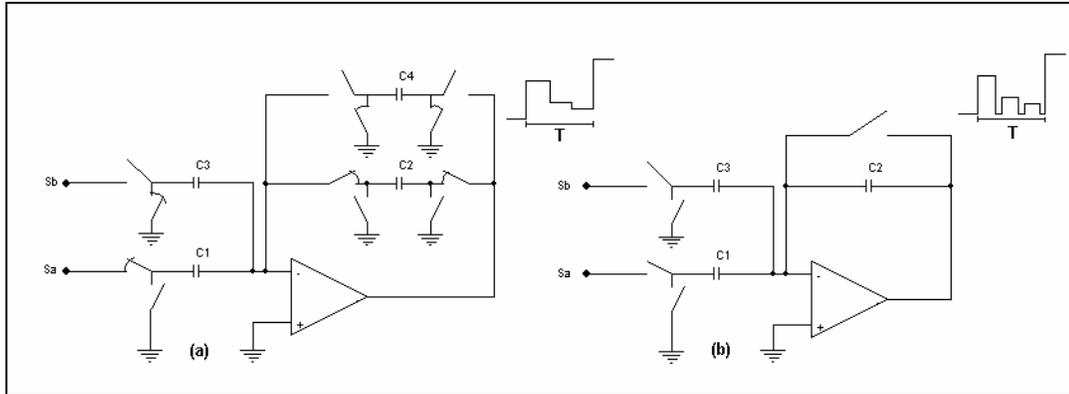


Figura 4.6 Possíveis amplificadores para o circuito multiplexador

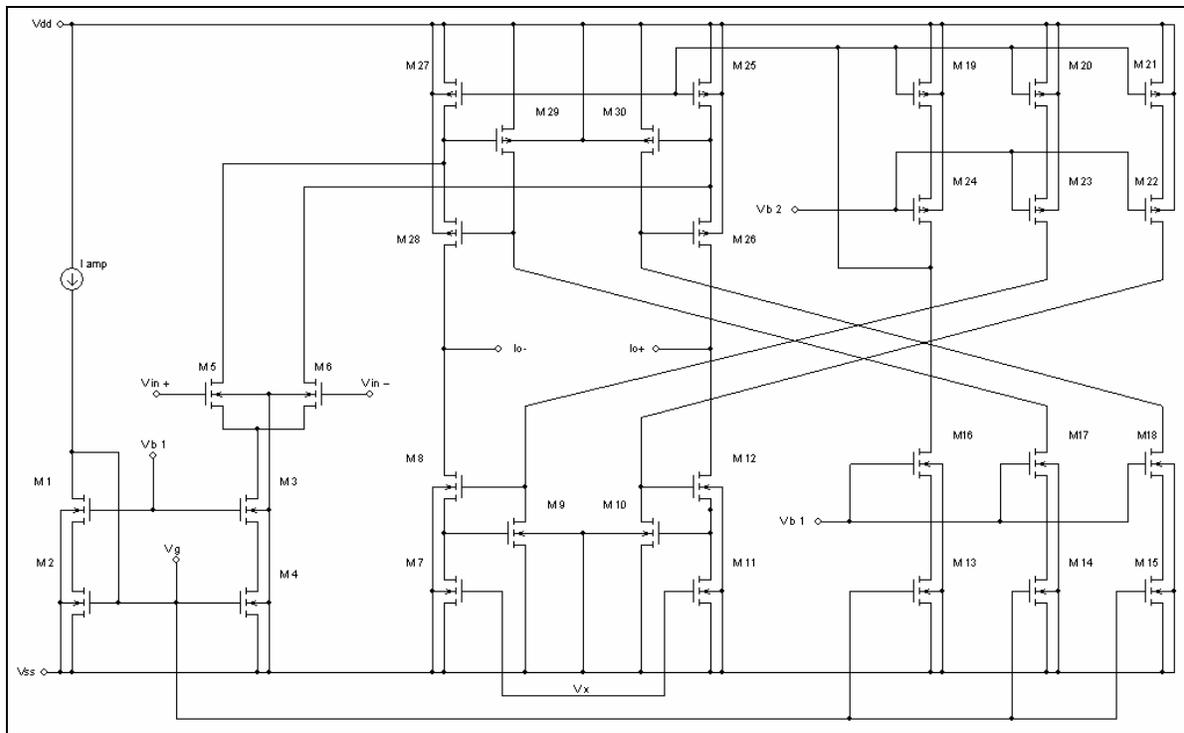


Figura 4.7 Estrutura interna dos amplificadores

Tabela 4.2 Dimensões dos transistores tipo N dos amplificadores

Transistores N	M 1,2	M 3,4,13,16	M 5,6	M 7,8,11,12	M 14,15,17,18
W	W1	4 W1	Wdif	2 W1	0.5W1
$L = 0,35\mu m$	3L	3L	L	3L	3L

Tabela 4.3 Dimensões dos transistores tipo P dos amplificadores

Transistores P	M 20,21,22,23	M 19,24,25,27	M 29,30	M 26,28
W	2 W1	16 W1	Wdif	4 Wdif
$L = 0,35\mu m$	3L	3L	L	L

A Figura 4.7 mostra a estrutura interna dos amplificadores, a qual pode ser especificada a partir dos valores de I_{amp} , W1 e Wdif, que correspondem à corrente de referência, à largura do transistor do espelho de corrente diretamente ligado à fonte de referência de corrente e da largura dos transistores do par diferencial, o que pode ser apreciado nas Tabelas 4.2 e 4.3. As tensões de polarização dos espelhos de corrente são iguais para todos os amplificadores, sendo $V_{b1} = 1.2V$ e $V_{b2} = 1.1V$.(em relação a V_{DD} e V_{SS} respectivamente. O projeto assim parametrizado é mais facilmente escalado, permitindo ajustes mais rápidos. Diversos amplificadores foram projetados, em função das necessidades em cada uma das etapas do filtro, cuja versão em blocos pode ser vista na Figura 4.8, estando suas características listadas na Tabela 4.4.

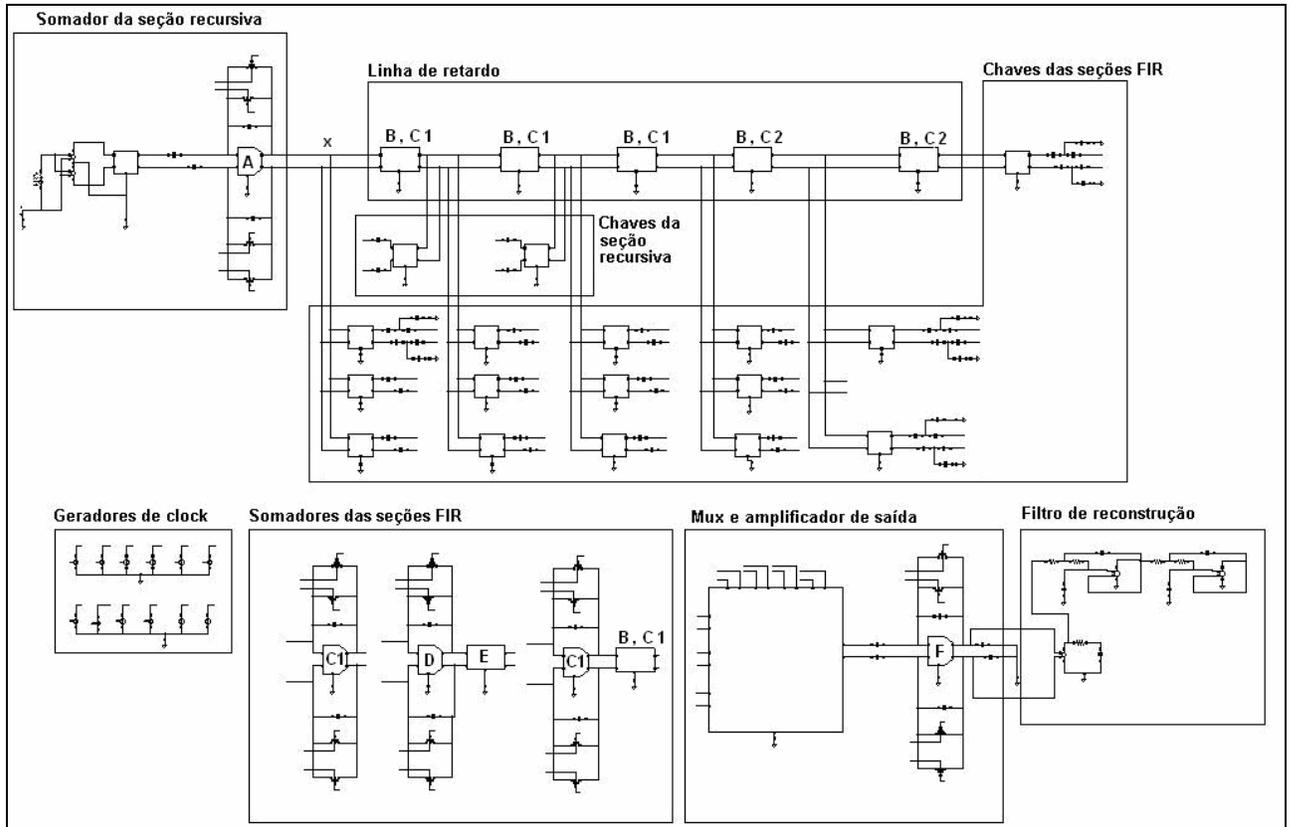


Figura 4.8 Diagrama dos circuitos do filtro I, representados em blocos.

Tabela 4.4 Características dos amplificadores utilizados

Tipo	$I_{amp}(\mu A)$	$Wl(\mu m)$	$Wdif(\mu m)$	$CL(fF)$	$Tck(ns)$	$P(mW)$	$S(mm^2)$	Quantidade	$\Sigma P(mW)$	$\Sigma S(mm^2)$
A	27	32	220	630	66	0,9	0,002	1	1	0,0020
B	12	10	78	200	66	0,4	0,0007	6	2,4	0,0042
C ₁	35	42	60	1200	66	1,1	0,0017	5	5,5	0,0085
C ₂	9	10	54	180	66	0,3	0,0006	2	0,6	0,0012
D	15	18	110	200	66	0,6	0,001	1	0,6	0,0010
E	30	84	85	200	23	1	0,0033	1	1	0,0033
F	330	195	520	5000	23	10,7		1	10,7	0,009
Totais	-	-	-	-	-	-	-	17	22	0,029

Alguns amplificadores foram superdimensionados para garantir uma convergência melhor que 0.1%. É o caso do amplificador A, da entrada, o qual serve a todas as seções do filtro. A Figura 4.9 mostra o resultado de um teste da seção recursiva para entradas de 1V. Nota-se que o erro de convergência no primeiro amplificador é desprezível, como pretendido. Após a passagem pelo primeiro atrasador e a chave com os capacitores relativos ao coeficiente igual a 0,998, o erro percentual é cerca de 0,1% . Após a passagem pelos dois primeiros atrasadores e realimentado com ganho 0,608, o erro chega a 0,3%.

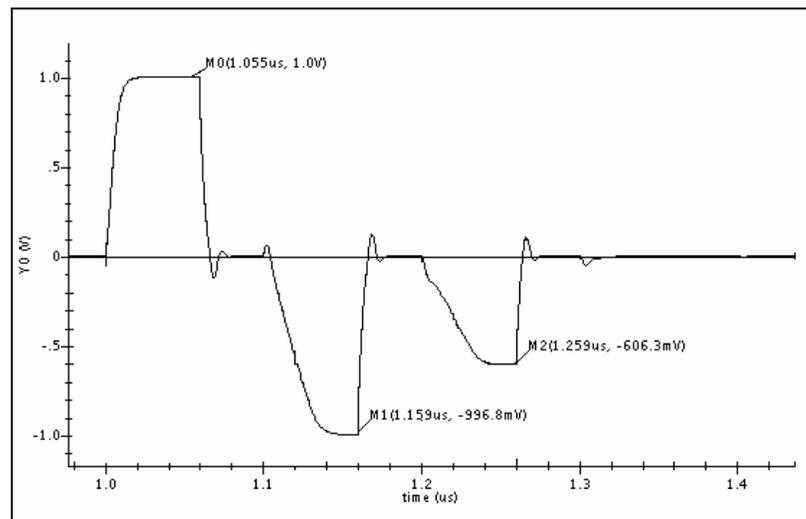


Figura 4.9 Resultado do teste na seção recursiva

Somando os valores das capacitâncias associadas aos coeficientes e aquelas utilizadas nos circuitos de realimentação dos amplificadores e retardadores, a capacitância total do filtro é de $21,5pF$, excluindo $10pF$ de carga do amplificador de saída. Aproximadamente um terço deste valor foi utilizado para a implementação dos quatro coeficientes de baixo valor listados na Tabela 4.1. Vale notar que o circuito é completamente diferencial, o que exige a duplicação de todos os capacitores. A potência consumida pelo filtro é apenas $11,3mW$, enquanto o amplificador de saída consome $10,7mW$. Uma comparação justa com outros filtros da literatura é difícil de produzir, tendo em vista que as arquiteturas utilizadas, bem como as tecnologias, tensões de alimentação, frequências de chaveamento, precisão obtida, entre outros fatores, são muito diversificados. Os exemplos que se seguem, no entanto, permitem apreciar os avanços obtidos.

Um filtro interpolador polifásico, com arquitetura próxima à apresentada aqui⁵¹, implementando uma função elíptica de quarta ordem ($N = M = 4$), simulado para a

tecnologia de $0,35\mu m$, com fonte de alimentação de $3V$, frequências de chaveamento de 40 e $120MHz$ para o filtro e para o multiplexador, respectivamente, com 5 amplificadores completamente diferenciais, constando de apenas 8 transistores cada um e ganho de tensão de 300, apresenta uma potência total de $22mW$, com capacitância total de $37,6pF$. O filtro foi simulado com chaves idealizadas com resistor série e sem teste de sensibilidade aos coeficientes. O mesmo problema usado como motivação para este filtro foi brilhantemente resolvido mais tarde, pelos mesmos autores, utilizando um filtro FIR⁵⁵. Um filtro decimador para a banda de vídeo, construído em tecnologia $0,8\mu m$, com fonte de alimentação de $5V$, sendo 36 amplificadores de saída simples, ganho de tensão de 50.000 e excursão de $1,4V_{pp}$, capacitância unitária de $100fF$, operando em 48 e $16MHz$, teve seu consumo medido em torno de $30mW$, expurgando os amplificadores para os PADS de teste⁷². Em vista destes resultados, parece ser justo dizer que o filtro aqui proposto apresenta baixo consumo e baixa capacitância total, o que indica uma área final igualmente baixa.

Para verificar o funcionamento do filtro e de seus componentes, dois programas simuladores de circuitos foram utilizados: O Spectre RF e o Orcad V10.3, ambos da Cadence ®. O Spectre–RF permite realizar análises *ac* em sistemas amostrados, por meio de uma opção denominada *pac* (periodic ac), bem como análises de ruído nestes sistemas (pnoise). Estas análises, no entanto, associadas a outras acessórias, podem levar, por exemplo, 10h para fornecer um resultado, para um sistema como o filtro em estudo, quando realizadas em uma estação Sun ® Ultra-45 Workstation, provida com 2GBytes de RAM. O Orcad, por sua vez, não permite as análises citadas, mas é bastante eficiente em análises transitórias, permitindo a realização de análises como a de Monte Carlo sem recorrer ao uso de uma ‘estação de trabalho’. A resposta em frequência do filtro foi obtida através da análise *pac* e através da transformada de Fourier da saída simulando a resposta transitória ao impulso unitário. Os resultados obtidos são equivalentes e podem ser apreciados nas Figuras 10,11 e12.

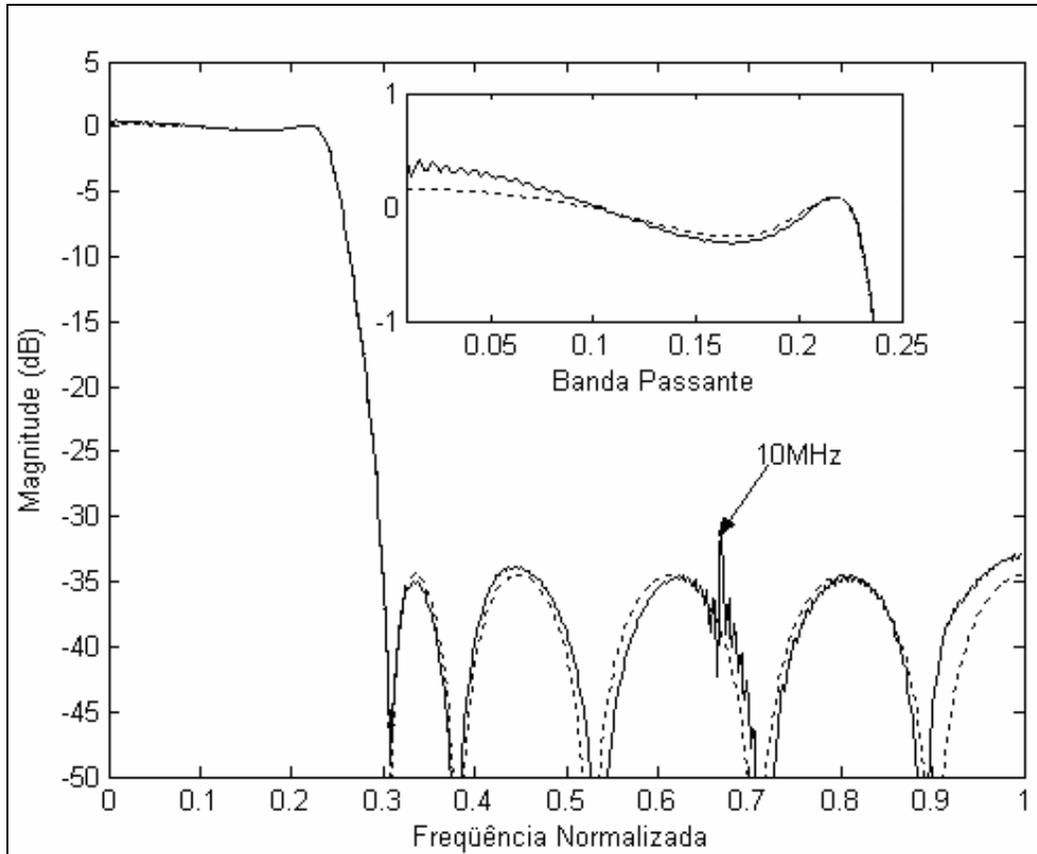


Figura 4.10 Resposta do filtro computada através da resposta impulsional (Spectre-RF) – com 300 pontos, comparada à ideal (pontilhada)

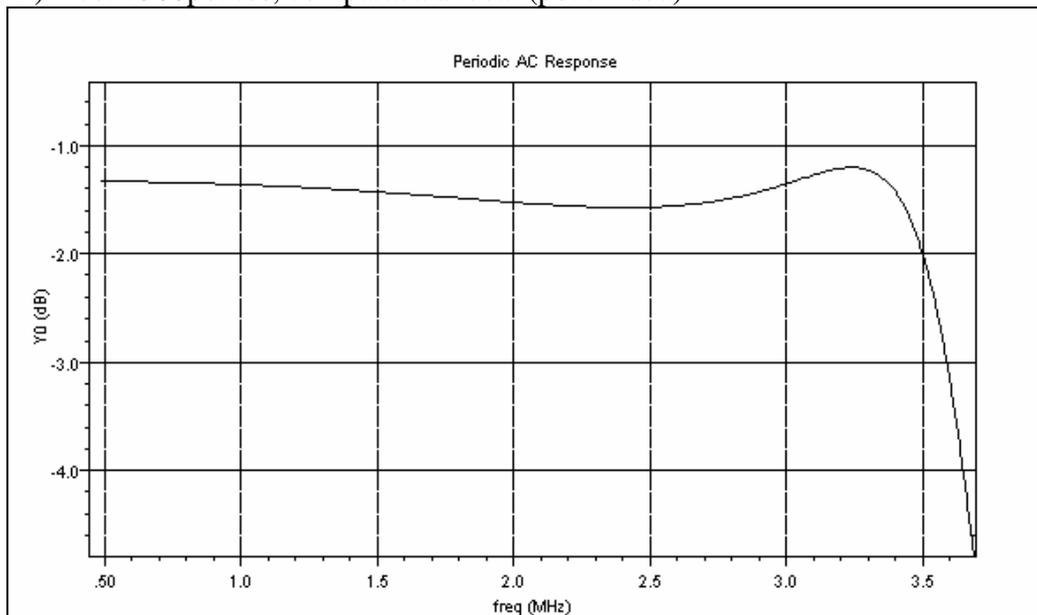


Figura 4.11 Resposta do filtro na Banda-Passante, obtida com análise pac do Spectre-RF

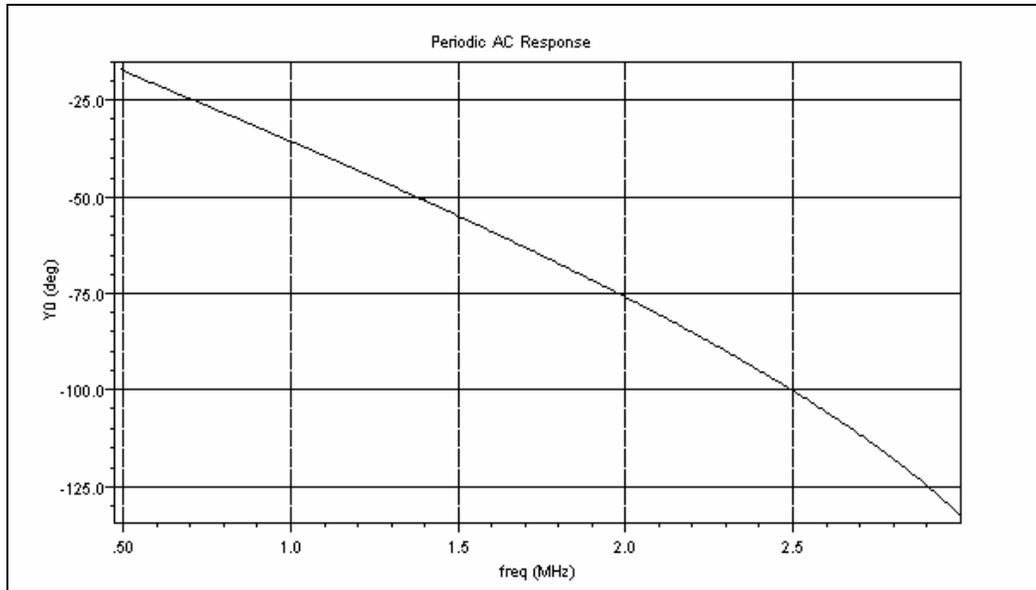


Figura 4.12 Resposta de fase na banda passante

A concordância entre a resposta ideal e a realizada é muito boa, em ambos os métodos. Na Figura 4.10, fica nítida a interferência da frequência de chaveamento de 10MHz , sem que a especificação do filtro tenha sido violada, uma vez que o sinal está abaixo da marca de 30dB . A fase do filtro é aproximadamente linear na banda passante, tornando o uso de um filtro equalizador desnecessário na maioria das aplicações.

A sensibilidade aos coeficientes pode ser verificada realizando uma análise pelo método de Monte Carlo. Para isto, duzentas simulações em regime transitório da resposta ao impulso do filtro foram realizadas. Para cada uma destas simulações, todos os valores dos capacitores foram aleatoriamente variados, seguindo uma distribuição gaussiana, com $3\sigma = 0,2\%$ dos valores nominais. Estas simulações foram repetidas, alterando os modelos dos transistores segundo os piores casos de velocidade e ganho, sem que os resultados tenham apresentado diferenças notáveis em relação àqueles onde apenas os valores dos capacitores foram alterados. Isto significa que o projeto é robusto em relação aos amplificadores e às chaves. As Figuras 4.13, 14 e 15 mostram os resultados destas simulações.

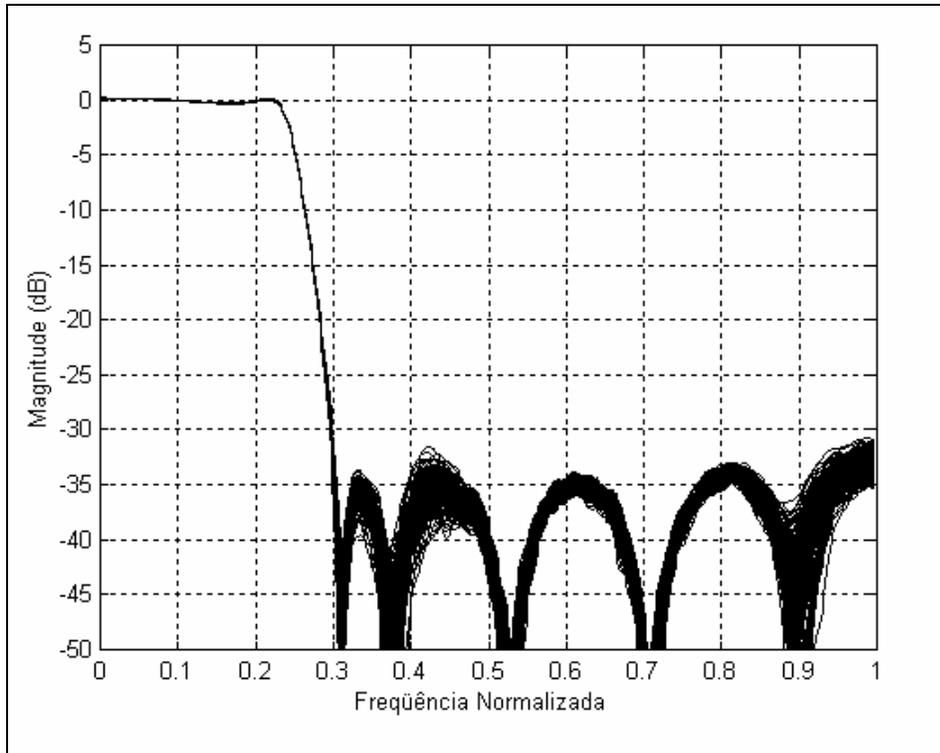


Figura 4.13 Simulação de Monte Carlo. 200 casos. Resposta completa.

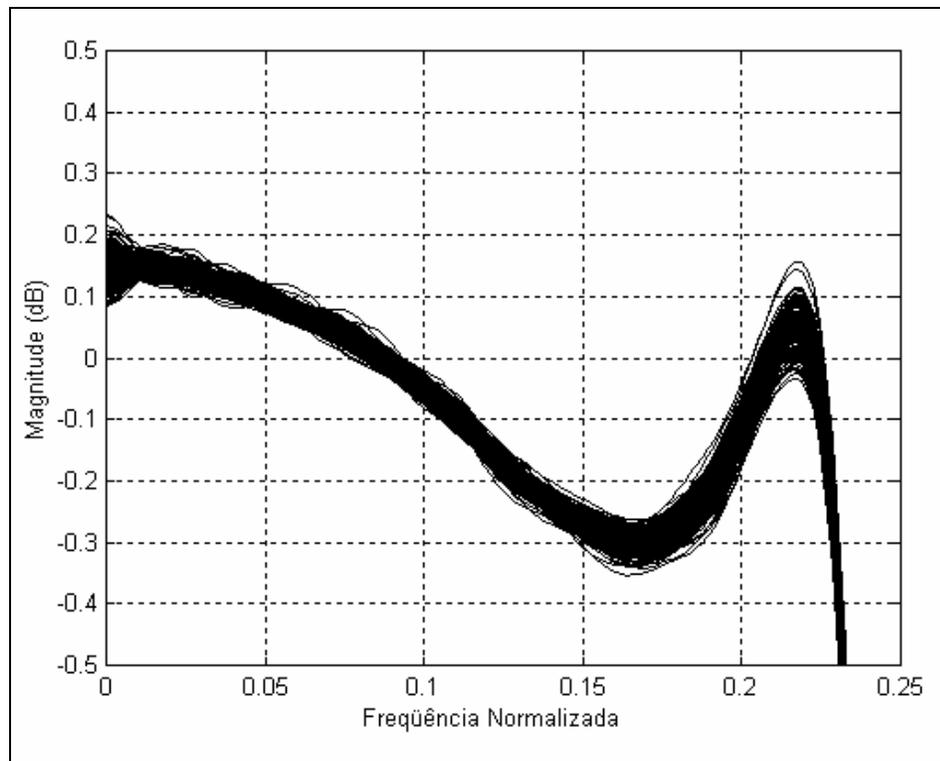


Figura 4.14 Simulação de Monte Carlo. 200 casos, banda passante.

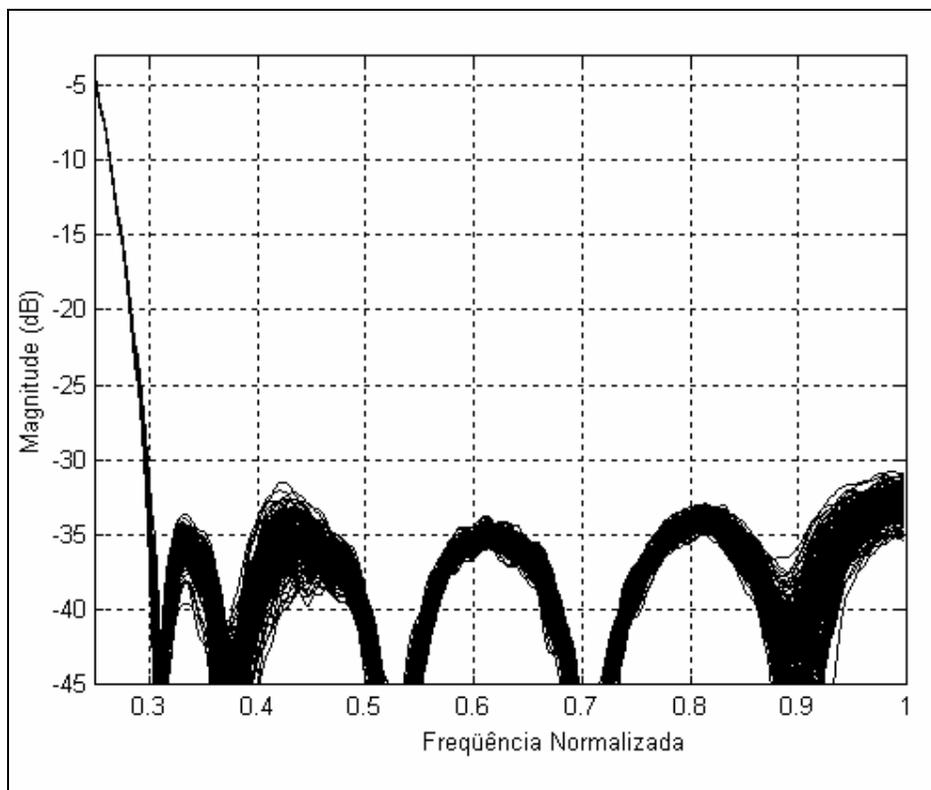


Figura 4.15 Simulação de Monte Carlo. 200 casos, banda de rejeição.

A Figura 4.14 demonstra que as variações ao longo da banda passante são, quase em toda a faixa, menores que $0,1dB$, a menos do ponto mais sensível, na borda da faixa de passagem ($\omega \approx 0,22$), onde a variação máxima pico a pico é menor que $0,2dB$.

A distorção harmônica total associada a um sinal de saída de um sistema, ao qual foi aplicado um sinal de entrada senoidal, é definida como a razão entre a soma das potências médias das componentes harmônicas do sinal de saída, dividida pela potência média deste sinal:

$$THD = \frac{\sqrt{\sum_{i=2}^N V_{(i)}^2}}{V_1} \times 100\% \quad (4.2)$$

Para avaliar a THD foi utilizada uma função do Spectre-RF, a qual fornece as componentes da DFT (Discrete Fourier Transform) de um sinal discreto no tempo. Assim, várias amostras da DFT correspondente a um ciclo da tensão de saída do filtro em $f = 100KHz$ foram tomadas, para tensões de entrada variando entre 0,1 e 1,5V, avaliando a THD para a banda-passante. A escolha de $100KHz$ como frequência de teste deve-se ao

fato de que, nesta frequência, as distorções de fase são quase nulas, sendo as componentes harmônicas introduzidas basicamente pelos elementos do filtro. Estes valores foram comparados com outros obtidos analisando, com outra função do Spectre-RF, a THD da senóide presente na saída de um filtro de reconstrução. Para este fim utilizou-se um filtro Butterworth de quarta ordem, com banda igual a dez vezes a frequência de teste ($1MHz$) e atenuação de $80dB$ na frequência igual à metade da frequência de chaveamento do filtro interpolador ($15MHz$) e configuração Sallen-Key de ganho unitário, construído com elementos idealizados. A THD segue a curva da Figura 4.16. Nota-se alguma incerteza para os valores abaixo de 1% , tendo em vista a soma de valores muito baixos para os harmônicos. Como o filtro foi projetado para um sinal de entrada de $1V_p$, um valor de $0,6\%$ para a THD foi tomado como referência ($\approx -45dB$). Este valor é comparável a outros obtidos para excursões mais baixas, por exemplo, $-43dB; 0,5V_p$ ⁵⁹ e $-50dB; 0,75V_p$ ⁵¹.

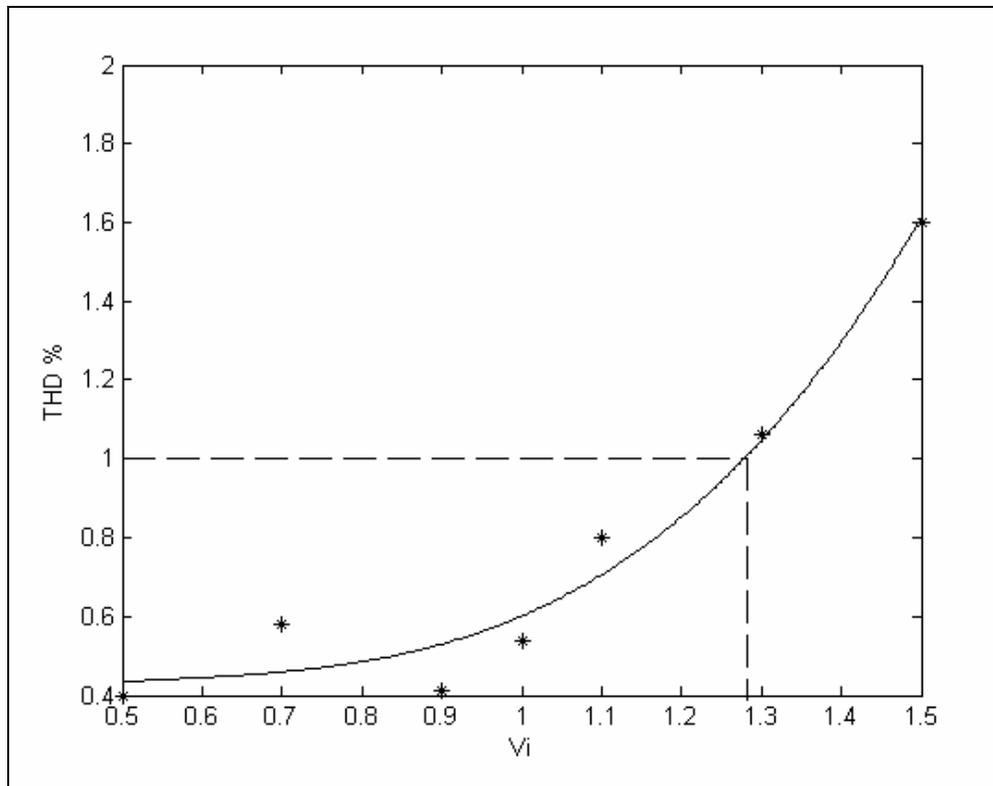


Figura 4.16 THD do filtro em função da tensão de pico da entrada

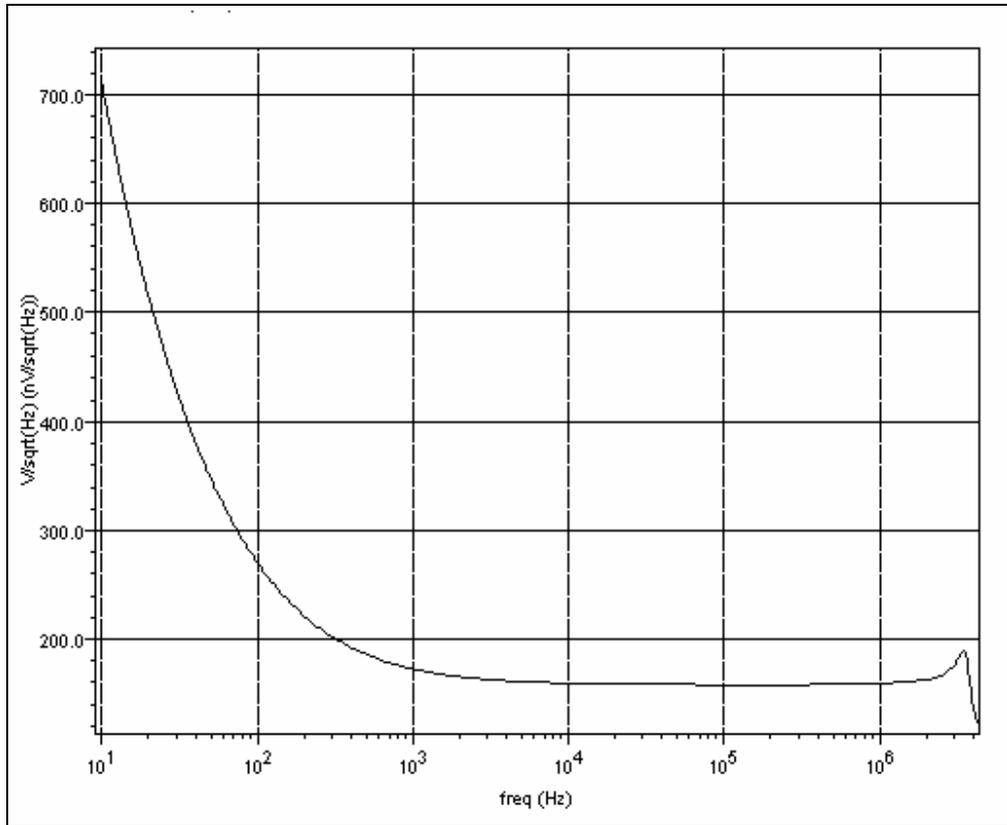


Figura 4.17 Ruído de saída do filtro, incluindo a componente $1/f$

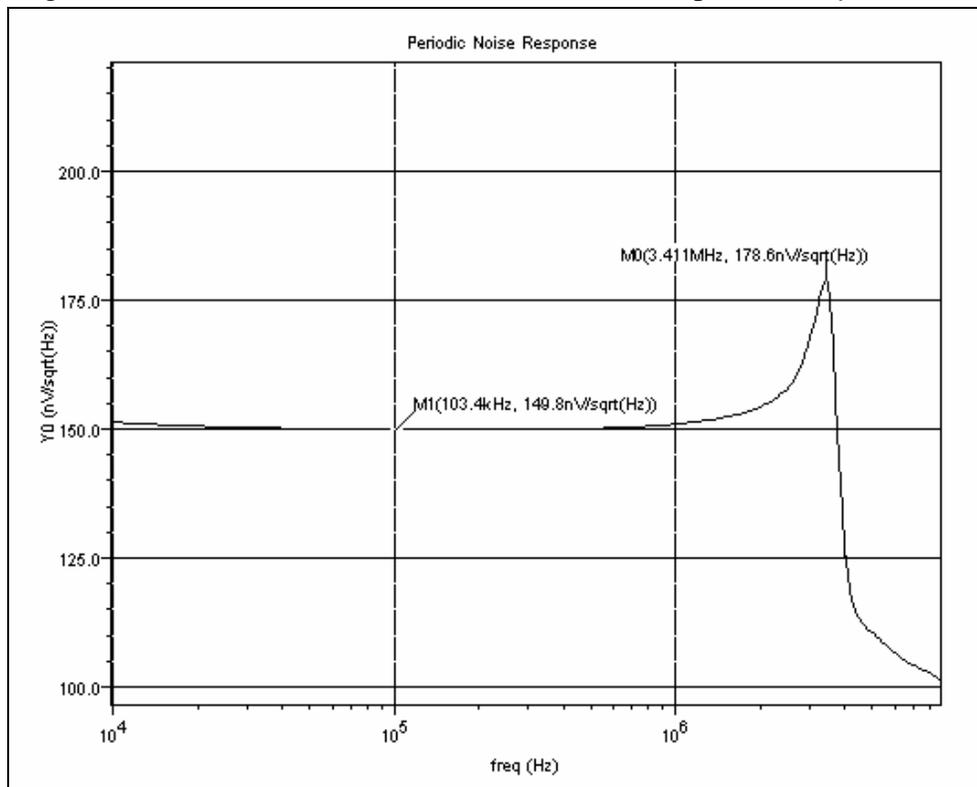


Figura 4.18 Ruído de saída do filtro, após o limiar do $1/f$

Temos nas Figuras 4.17 e 4.18 uma medida do espectro de potência de ruído do filtro, avaliado na saída do multiplexador. É possível constatar que a frequência limiar entre o ruído térmico e o $1/f$ é de aproximadamente $50kHz$, o que está de acordo com a literatura⁷³. Este valor pode ser creditado ao uso de transistores com área grande, comprimento acima do mínimo e gm baixo nos espelhos de corrente dos OTAs. Integrando a área sob a curva da Figura 4.17, encontra-se, uma tensão de ruído de aproximadamente $342\mu V_{rms}$, considerando a banda-pasante e a faixa de transição. Como o filtro foi projetado para uma excursão de saída dos OTAs de $2V_{pp}$, onde apresenta uma THD abaixo dos 1% normalmente considerados, é possível avaliar a faixa dinâmica do mesmo em $65dB$. Este valor é comparável, por exemplo, aos $68dB$ obtidos para um filtro de mesma tecnologia, fonte de alimentação e excursão de sinal⁵⁵ e pode ser creditado ao uso de uma configuração completamente diferencial nos OTAs.

V – Filtros com Ordem Aumentada

Uma segunda proposta para a obtenção de filtros interpoladores de baixa sensibilidade às variações dos coeficientes da função de transferência, na forma direta, será apresentada neste capítulo. Esta consiste em utilizar simultaneamente a alocação ótima de pólos e zeros, e número de zeros diferente do número de pólos, como no primeiro filtro apresentado, acrescentando agora pólos e zeros extras à função de transferência original. Para que o módulo da função de transferência permaneça inalterado, cada zero incluído será coincidente com um novo pólo. Este procedimento altera apenas a sensibilidade do filtro e, como veremos, é mais indicado para filtros interpoladores.

Por uma questão de conveniência do leitor, lembramos aqui, em parte, a análise de sensibilidade das formas diretas apresentada anteriormente, no capítulo 1.

A função de transferência de um filtro recursivo, expressa no domínio z é dada por:

$$H(z) = \frac{B(z)}{A(z)} = \frac{\sum_{k=0}^{M-1} b_k z^{-k}}{1 + \sum_{k=1}^{N-1} a_k z^{-k}} \quad (5.1)$$

Várias figuras de mérito foram derivadas no sentido de avaliar o desempenho desta classe de filtros^{41,43,70,71}, quase sempre associando desvios na resposta em frequência às alterações nas posições dos pólos ou a alterações nos valores dos coeficientes do polinômio do denominador da função de transferência. Este é um caminho natural, pois a maior dificuldade encontrada na realização de filtros na forma direta, consiste no fato de que uma alteração no valor de um único coeficiente no denominador da função de transferência causa um deslocamento na posição de todos os pólos da mesma. Assim, da expressão (5.1) conclui-se que o efeito cumulativo das alterações nos coeficientes do denominador, levam a deslocamentos nas posições dos pólos dadas por:

$$\Delta z_i \approx \frac{\sum_{k=1}^{N-1} \Delta a_k z_i^{N-k}}{\prod_{k=1, i \neq k}^{N-1} (z_i - z_k)} \quad (5.2)$$

A amplitude da resposta em frequência para um filtro como o que estamos estudando pode ser descrita como:

$$|H(e^{j\omega})| = \frac{|b_0| \prod_{k=1}^{M-1} |e^{j\omega} - \zeta_k|}{\prod_{k=1}^{N-1} |e^{j\omega} - z_k|} \quad (5.3)$$

onde $\zeta_k, k=1,2,\dots,M-1$, são os zeros da função de transferência. A forma da função de transferência de um filtro pode ser, portanto, avaliada a partir do seu diagrama de pólos e zeros dado no plano Z .

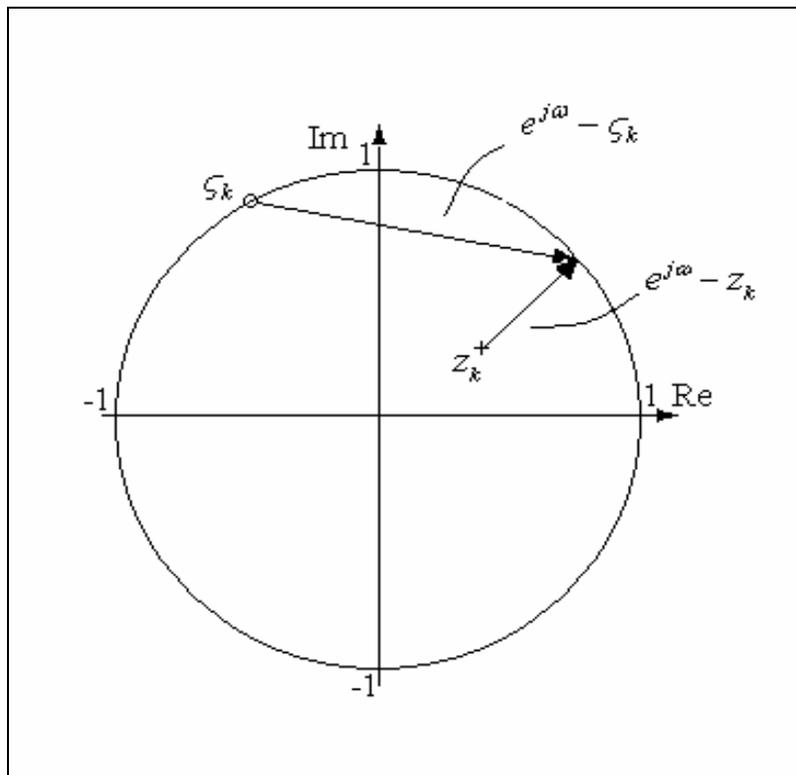


Figura 5.1 Interpretação gráfica dos termos da Equação (5.3)

Isto fica ilustrado na Figura 5.1, onde a resposta em uma frequência dada pode ser avaliada pela razão dos módulos dos vetores $e^{j\omega} - \zeta_k$ e $e^{j\omega} - z_k$, que representam as distâncias dos zeros e dos pólos ao círculo unitário, nesta frequência.

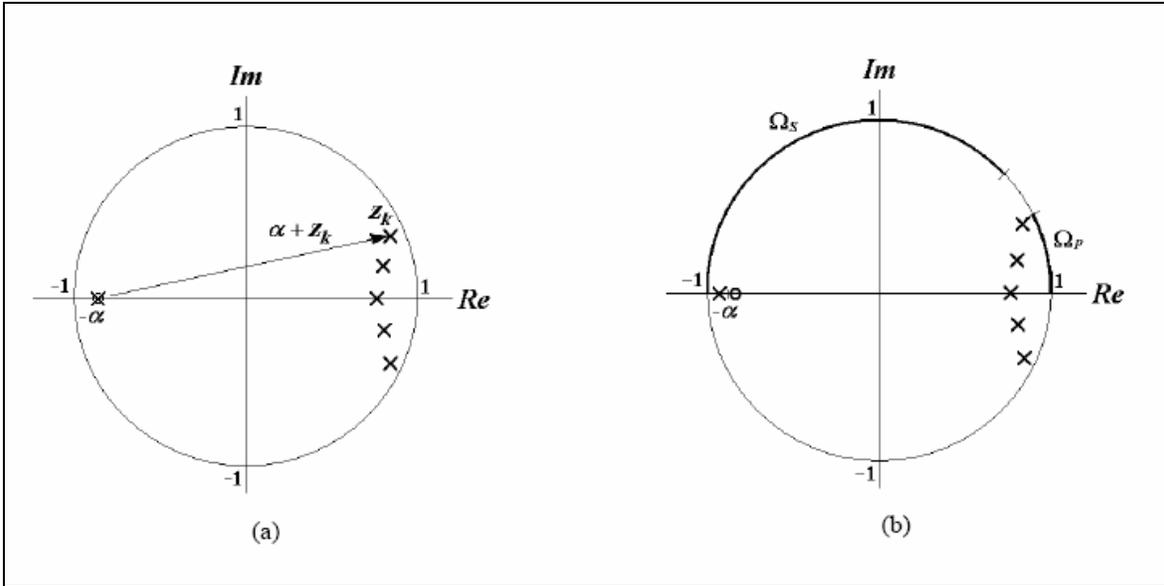


Figura 5.2 Inserção de um par pólo-zero na posição $-\alpha$ (a) e descasamento (b)

A inserção de um par pólo-zero coincidente, como na Figura 5.2(a), manterá a resposta em frequência do filtro inalterada. No caso real, pequenas imperfeições nos componentes gerarão deslocamentos nas posições dos pólos e zeros, fazendo com que o par inserido não seja mais coincidente, como visto na Figura 5.2(b), causando distorções na resposta em frequência. Porém, se a posição do par pólo-zero estiver suficientemente afastada da região da banda-passante, indicada por Ω_p na Figura 5.2(b), então a influência deste descasamento será desprezível, pois os deslocamentos são muito menores que as distâncias entre qualquer elemento do par e $e^{j\omega}$, para $\omega \in \Omega_p$. O mesmo não pode ser afirmado em relação à banda de rejeição. Neste caso, o deslocamento do pólo em direção ao círculo unitário é mais crítico, gerando maiores alterações na função de transferência nesta região. Se a função de transferência em questão tiver a presença de um zero na posição -1, esta tendência fica bastante aliviada. Em qualquer caso, como a Equação 5.2 depende inversamente dos produtos entre os pólos, a inclusão do par pólo-zero coincidente longe da constelação de pólos do sistema original, de tal forma que $|\alpha + z_k| > 1, k = 1, 2, \dots, N-1$ incluirá fatores maiores que 1 no denominador, o que reduzirá a sensibilidade da função de transferência em relação às variações de seus coeficientes, como pretendido.

A técnica de inserção de pólos e zeros foi tentada com filtros digitais^{74,75}. As figuras de mérito adotadas à época concentram todos os efeitos das variações dos coeficientes em um único número. Esta abordagem é boa quando a sensibilidade é aproximadamente constante ao longo de toda a faixa de resposta do filtro, mas falha ao descrever efeitos localizados, tais como os descritos acima para a posição do pólo junto ao círculo unitário ao final da faixa de rejeição. Além disto, soluções viáveis em filtros digitais nem sempre são aplicáveis a filtros analógicos, tendo em vista que as causas de erros em cada um deles são de natureza diversa. Assim, não há, por exemplo, erros de quantização em circuitos analógicos, que por sua vez, sofrem de imprecisões causadas por efeitos tais como ganho finito dos amplificadores, injeção de cargas nas chaves, etc. Desta forma, análises desenvolvidas para filtros digitais não podem ser aplicadas diretamente a filtros analógicos, sem que estes fatores sejam levados em conta. Em vista disto, uma nova figura de mérito foi desenvolvida, para permitir ao projetista uma previsão do desempenho de um dado filtro modificado pela inserção de um par pólo-zero coincidente, levando em consideração a resposta em freqüência, nas faixas de passagem e rejeição do mesmo.

Como já estabelecido no capítulo II, repetindo aqui para conveniência do leitor, os desvios padrões dos desvios na função de transferência, devidos às variações nos coeficientes soa dados por:

$$\sigma_{|\Delta H|}(\omega) \approx \begin{cases} \frac{\sigma_\varepsilon \sum_{k=1}^{N-1} |a_k|}{|A(\omega)|} \sqrt{(4-\pi)(N-1)}, & \omega \in \Omega_p \\ \frac{\sigma_\varepsilon \sum_{k=1}^{M-1} |b_k|}{|A(\omega)|} \sqrt{(4-\pi)M}, & \omega \in \Omega_s \end{cases} \quad (5.4)$$

Se um pólo e um zero, ambos localizados em $z = -\alpha$, com $|\alpha| < 1$, forem inseridos, a função de transferência modificada será:

$$\begin{aligned} G(z) &= \frac{P(z)}{Q(z)} = \frac{B(z)(1+\alpha z^{-1})}{A(z)(1+\alpha z^{-1})} \\ &= \frac{\sum_{k=0}^M p_k z^{-k}}{1 + \sum_{k=1}^N q_k z^{-k}} \end{aligned} \quad (5.5)$$

Então, a Equação 5.4 pode ser reescrita como:

$$\sigma_{|\Delta G|}(\omega) \approx \begin{cases} \frac{\sigma_\varepsilon \sum_{k=1}^{N-1} |q_k|}{|Q(\omega)|} \sqrt{(4-\pi)N}, & \omega \in \Omega_p \\ \frac{\sigma_\varepsilon \sum_{k=1}^{M-1} |p_k|}{|Q(\omega)|} \sqrt{(4-\pi)M+1}, & \omega \in \Omega_s \end{cases} \quad (5.6)$$

Para avaliar as alterações na sensibilidade da nova função de transferência em relação à original, definiu-se a razão:

$$R(\omega) = \frac{\sigma_{|\Delta H|}(\omega)}{\sigma_{|\Delta G|}(\omega)} \quad (5.7)$$

Então, $R(\omega) > 1$ significa que o desvio na resposta em frequência do filtro modificado, na frequência ω , causado pelas variações nos valores das razões de capacitâncias, é menor que variação correspondente, no filtro original. Evidentemente, quanto maior $R(\omega)$, maior será o ganho em sensibilidade às variações dos coeficientes e mais efetiva será a alteração imposta ao filtro. Substituindo as Equações 5.4 e 5.6 em 5.7, e notando que:

$$1|Q(\omega)| = |B(\omega)| |1 + \alpha e^{-j\omega}| \quad (5.8)$$

A razão definida na Equação 5.7 pode ser reescrita para cada faixa de frequências do filtro, explicitando a dependência do ganho de sensibilidade com a posição de α , resultando para a banda-passante:

$$R_p(\omega, \alpha) = \frac{\sum_{k=1}^{N-1} |a_k|}{\sum_{k=1}^N |q_k|} \sqrt{\frac{N}{N-1}} |1 + \alpha e^{-j\omega}|, \quad \omega \in \Omega_p \quad (5.9)$$

Enquanto que, para a banda de rejeição:

$$R_s(\omega, \alpha) = \frac{\sum_{k=1}^M |b_k|}{\sum_{k=1}^{M+1} |p_k|} \sqrt{\frac{M+1}{M}} |1 + \alpha e^{-j\omega}|, \quad \omega \in \Omega_s \quad (5.10)$$

Embora os coeficientes q_k e p_k dependam do valor de α , o fator $|1 + \alpha e^{-j\omega}|$ tem um efeito dominante sobre $R_s(\omega, \alpha)$ e $R_p(\omega, \alpha)$. Para a banda passante, $R_p(\omega, \alpha)$ aumenta com $\alpha \rightarrow 1$ em $|1 + \alpha e^{-j\omega}|$, significando uma redução na sensibilidade às variações nos coeficientes. Adicionalmente, como $|1 + \alpha e^{-j\omega}| = |e^{j\omega} + \alpha|$, a distância do par pólo-zero para $e^{j\omega}$ permanece virtualmente constante para $\omega \in \Omega_p$, como observável na Figura 5.2(b), o que permite concluir que $R_p(\alpha, \omega)$ é uma função de α praticamente independente da frequência na região da banda-passante. Por outro lado, a Equação 5.10 mostra que o preço a pagar pela redução da sensibilidade na banda-passante é um aumento na sensibilidade na banda de rejeição ($\omega \in \Omega_s$), uma vez que $|e^{j\omega} + \alpha|$ diminui para $\alpha \rightarrow 1$, o que ocorre mais rapidamente quando $\omega \rightarrow \pi$, ou seja, à medida em que se aproxima o final da banda de rejeição.

Uma vez que, para uma dada função de transferência, é possível escolher $M \neq N$, uma vasta gama de soluções está à mão do projetista. A posse dos indicadores apresentados permite rapidamente avaliar analiticamente o impacto da inclusão do par pólo-zero em cada caso. Estas escolhas devem ser acompanhadas de um julgamento levando em conta o custo do aumento da complexidade do filtro, incluindo aí o aumento da ordem do numerador e denominador da função de transferência ($M + N$), a nova capacitância total, a dispersão nos valores dos coeficientes, o número de chaves e OTAs, etc.

5.2 Exemplos e discussões

A inclusão de pares pólo-zero coincidentes em filtros de banda estreita obtidos através das aproximações clássicas, tais como a de Chebyshev e elíptica, embora possa permitir uma melhoria na sensibilidade aos coeficientes, na maior parte dos casos ainda é insuficiente para torná-los viáveis. Isto ocorre porque a obtenção de um ganho razoável na faixa de passagem nestes filtros exige a alocação de vários pólos aglomerados junto ao círculo unitário, fazendo com que a sensibilidade aos coeficientes seja elevada demais para que algum resultado prático possa resultar da aplicação da técnica aqui apresentada. De um modo geral, estes filtros não podem ser realizados com técnicas analógicas, onde a resolução está limitada a 10 bits. Para estender o uso da técnica de inclusão de um par pólo-zero coincidente a filtros analógicos de banda estreita, é necessário lançar mão de funções de transferência empregando $M < N$, usando a alocação ótima discutida no capítulo 1. Neste caso, mostraremos que uma redução na sensibilidade na ordem de três vezes pode ser atingida, ao custo de um pequena aumento de complexidade e de potência no filtro.

Tomemos como exemplo um filtro a capacitores chaveados com atenuação superior a $35dB$, *ripple* na banda-passante de $0,4dB$, banda passante limitada à frequência normalizada (ω/π) igual a $0,1$ e banda de rejeição iniciando-se em $0,2$. Um filtro elíptico cumprindo estas especificações deve ser de ordem quatro, ou seja, apresentar $M = N = 5$. Seu diagrama de pólos e zeros, neste caso, com um par incluído em $z = -0,9$, encontra-se na Figura 5.3. Para demonstrar a sensibilidade deste filtro às variações dos coeficientes, simulações de Monte-Carlo, considerando variações nos coeficientes com desvio máximo de $0,1\%$ foram realizadas. Os resultados para a função original e para esta função com a inserção de um par pólo-zero em $\alpha = -0,9$ estão mostrados nas Figuras 5.4 e 5.5, onde 1000 amostras foram avaliadas. É possível notar que, embora a sensibilidade na banda passante tenha sido bastante reduzida, o filtro está longe de cumprir a especificação. Há variações da ordem de $30dB$ no centro da banda passante, no filtro original, reduzidas para desvios da ordem de $10dB$, pela inserção do par-pólo-zero. A sensibilidade na faixa de rejeição, apesar de ampliada, não se tornou problemática, sendo quase imperceptível sua variação na escala utilizada.

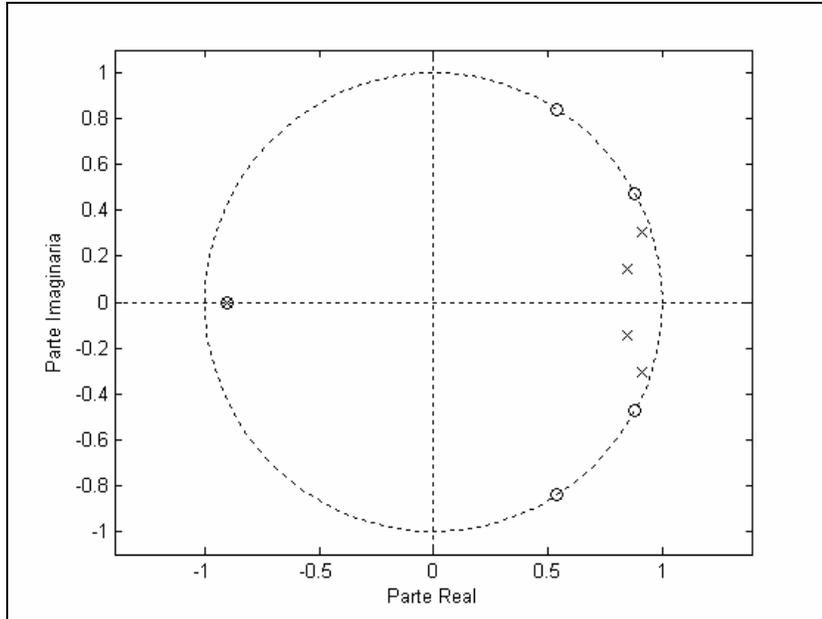


Figura 5.3 Diagrama de pólos e zeros do filtro elíptico

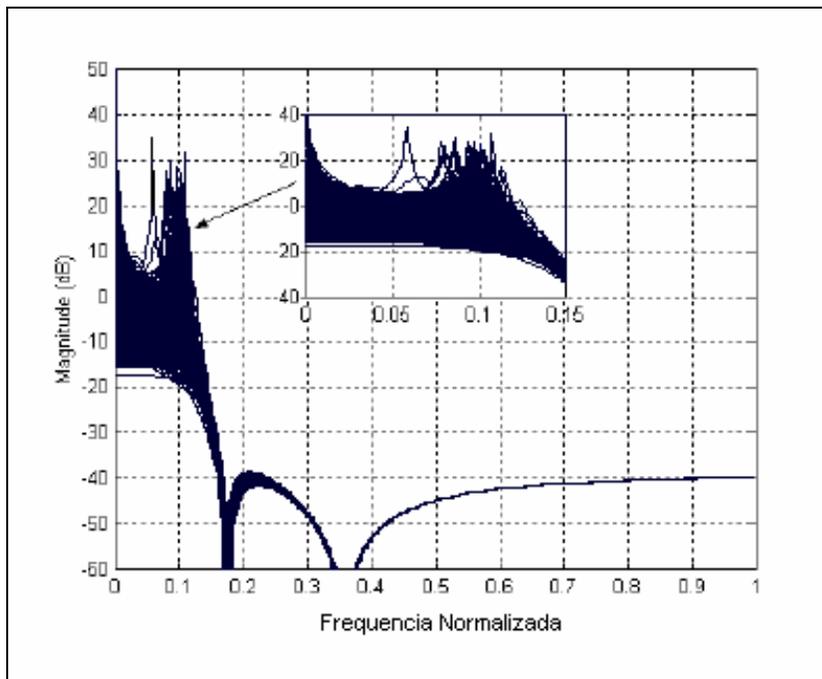


Figura 5.4 Monte-Carlo para o filtro elíptico $M=N=5$

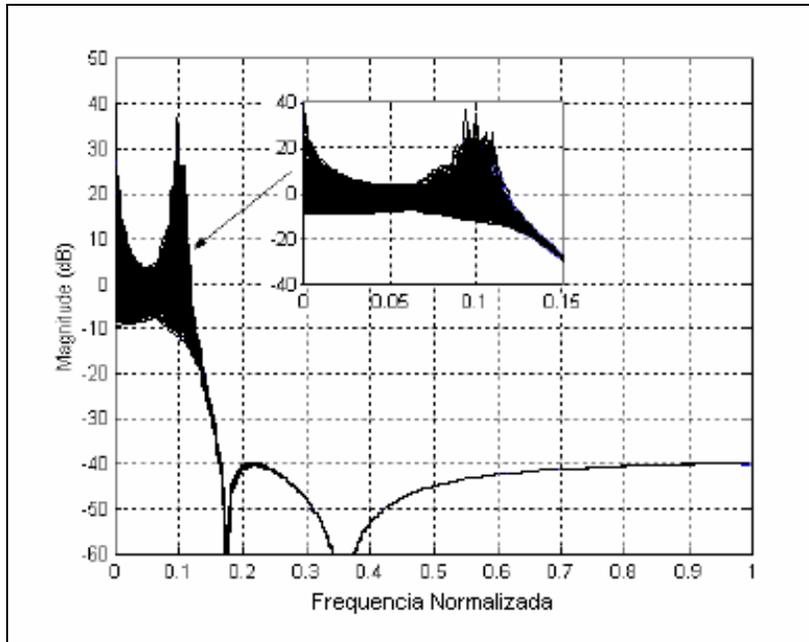


Figura 5.5 Monte-Carlo para filtro elíptico da Figura 5.3, com pólo-zero em $\alpha = -0,9$

Para efeito de comparação, um filtro cumprindo a mesma especificação foi projetado, utilizando a alocação ótima de pólos e zeros, com configuração $M = 10, N = 3$. Um diagrama esquemático deste filtro, para uma realização bifásica, está representada na Figura 5.6, sendo os amplificadores representados com saída simples por conveniência.

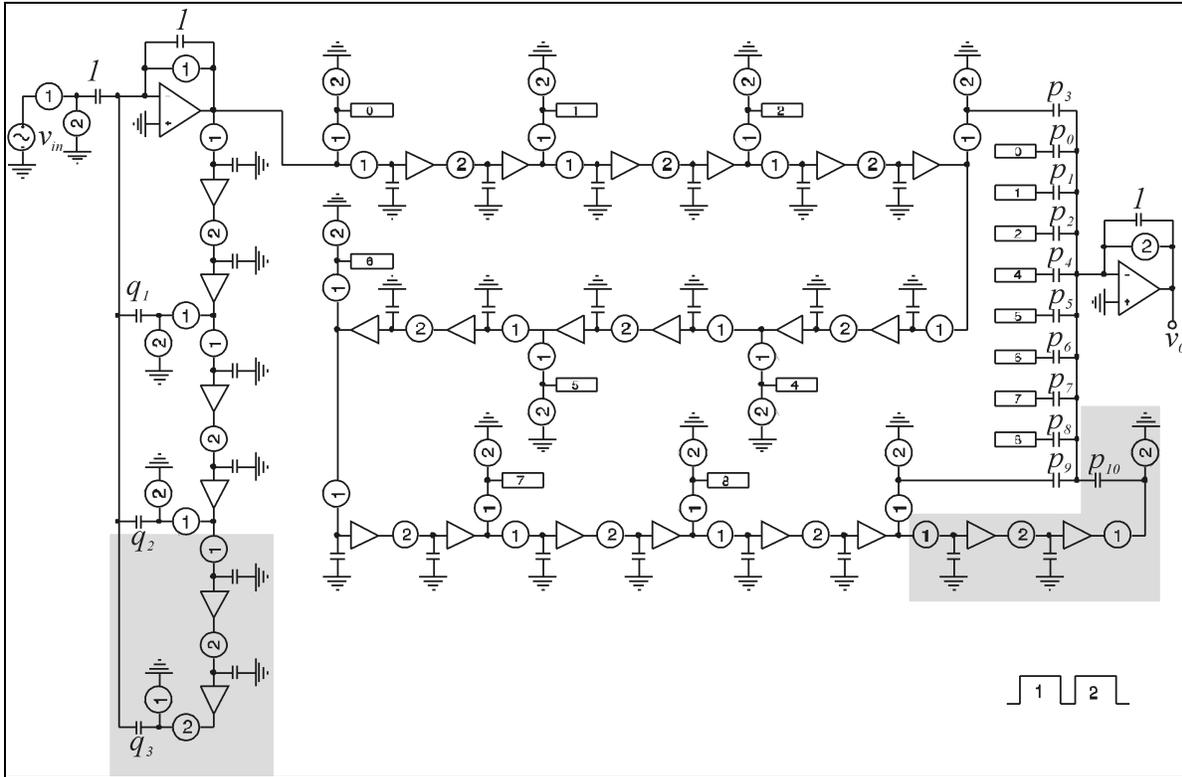


Figura 5.6 Representação esquemática do filtro proposto, com elementos extras representados em cinza

Este circuito foi simulado utilizando a tecnologia AMS 0,35 μ m, com fonte simétrica de $\pm 1,25V$, OTAs em configuração diferencial e capacitância unitária de 100fF, com chaves complementares. No desenho, cada círculo corresponde a uma fase do *clock*. Os elementos representados em cinza representam os circuitos adicionados para formar o par pólo-zero inserido na função de transferência original. Os coeficientes do filtro original e do modificado estão listados nas Tabelas 5.1 e 5.2, respectivamente.

Tabela 5.1 Coeficientes do filtro original

a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	b_1	b_2
0,0235	-0,0044	0,016	0,014	0,0150	0,015	0,014	0,016	-0,0044	0,0235	-1,644	0,7751

Tabela 5.2 Coeficientes do filtro modificado

p_0	p_1	p_2	p_3	p_4	p_5	p_6	p_7	p_8	p_9	p_{10}	q_1	q_2	q_3
0,0235	0,0167	0,0121	0,0284	0,0276	0,0285	0,0275	0,0286	0,01	0,0195	0,0212	-0,744	-0,704	0,6976

Simulações de Monte-Carlo para a função de transferência foram realizadas, nas mesmas condições adotadas para o filtro elíptico, para a versão original e modificada do filtro, totalizando 1000 amostras em cada caso. Para o circuito, 200 amostras foram simuladas em cada caso, sendo os resultados bem próximos aos da simulação na função de transferência, encontrando $R_p(0, -0,9) = 2,4$, contra 2,54 previstos pela simulação de Monte-Carlo e 2,6 pela Equação 5.9. Para a faixa de rejeição, obtivemos $R_s(0,6, -0,9) = 0,7$ valor idêntico ao obtido pelo uso da Equação 5.10, contra 0,88 da simulação de Monte-Carlo. O diagrama de pólos e zeros, incluindo um par pólo-zero em $z = -0,9$ está ilustrado na Figura 5.7. As Figuras 5.8 e 5.9 mostram os resultados para o filtro original e para o modificado, respectivamente, ressaltando as bandas de passagem. As Figuras 5.10 e 5.11 ressaltam a banda de rejeição. Para o filtro alterado pela inclusão de um par pólo-zero em $z = -0,9$, é bastante nítido o ganho em sensibilidade na faixa de passagem, assim como o discreto aumento da mesma ao fim da banda de rejeição.

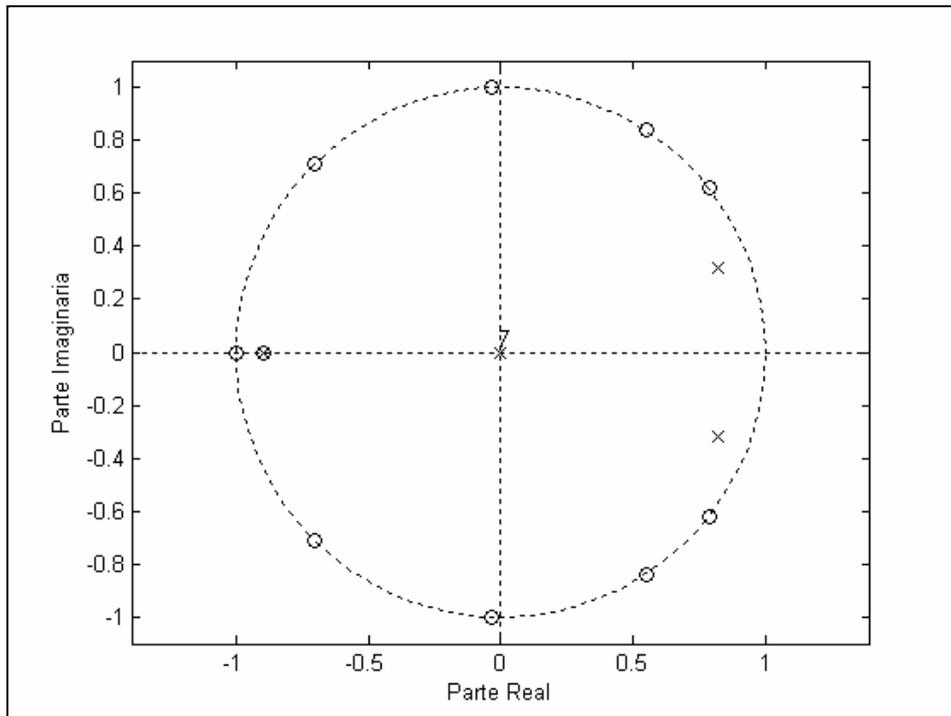


Figura 5.7 Diagrama de pólos e zeros do filtro com $M=10$, $N=3$

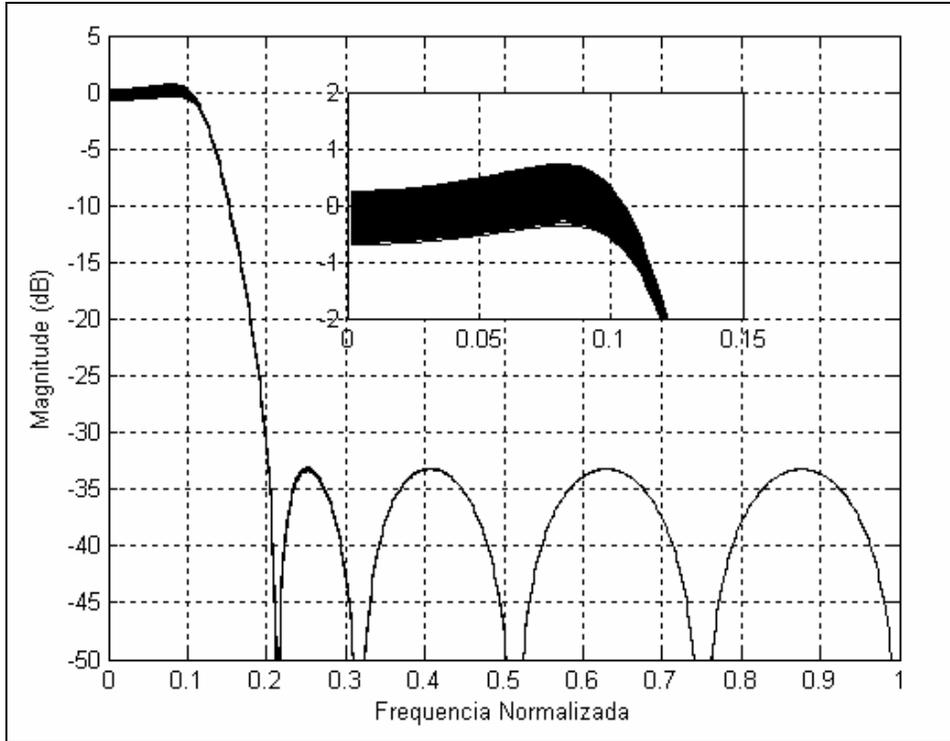


Figura 5.8 Simulação de Monte-Carlo para o filtro $M=10, N=3$, original

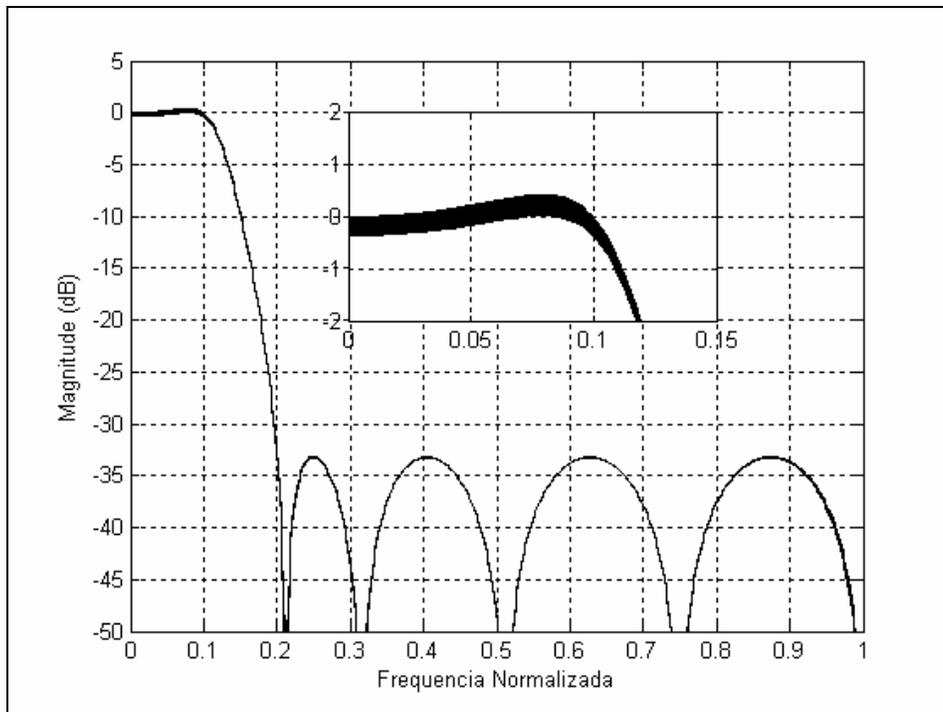


Figura 5.9 Simulação de Monte-Carlo para o filtro $M=10, N=3$, com pólo-zero em $z = -0,9$

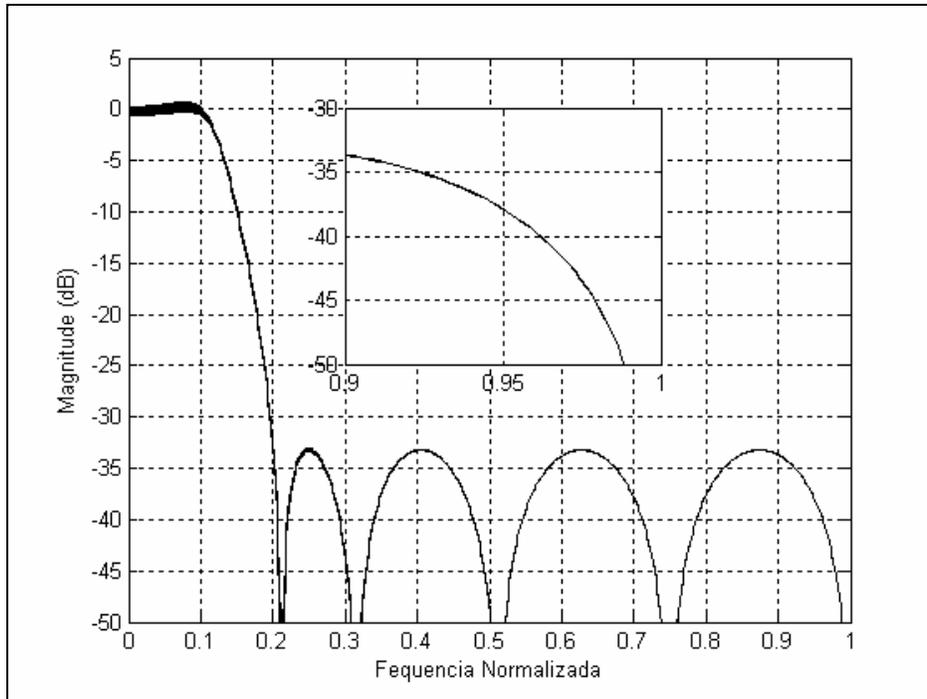


Figura 5.10 Simulação de Monte-Carlo para o filtro original, ressaltando a faixa de rejeição

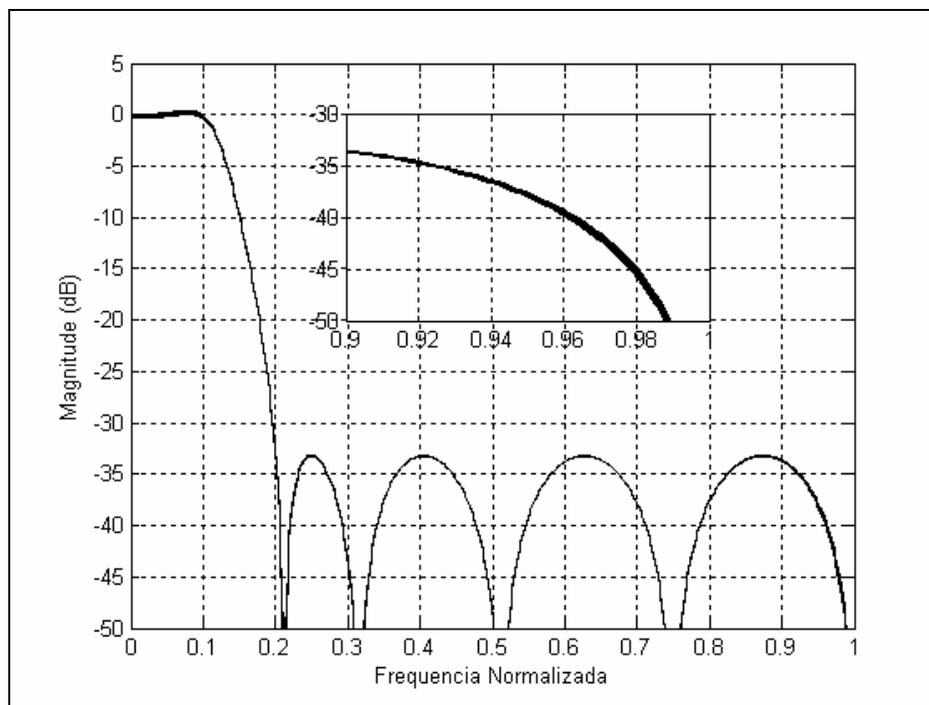


Figura 5.11 Simulação de Monte-Carlo para o filtro modificado, ressaltando a faixa de rejeição.

Para este filtro, $R_p(\omega, \alpha)$ e $R_s(\omega, \alpha)$ estão ilustrados nas Figuras 5.12 e 5.13, respectivamente, para α variando entre 0 e 1, ou seja, sobre a parte eixo real negativo do plano complexo. A Figura 5.12 mostra que o valor de $R_p(\omega, \alpha)$ é sempre maior que a unidade, aumentando quando o par pólo-zero real é deslocado da origem ao outro extremo do eixo real. A partir de $\alpha \approx -0,5$, $R_p(\omega, \alpha)$ varia pouco, decrescendo suavemente. Como já comentado, isto demonstra que $R_p(\omega, \alpha)$ é praticamente independente de ω , na banda-passante do filtro.

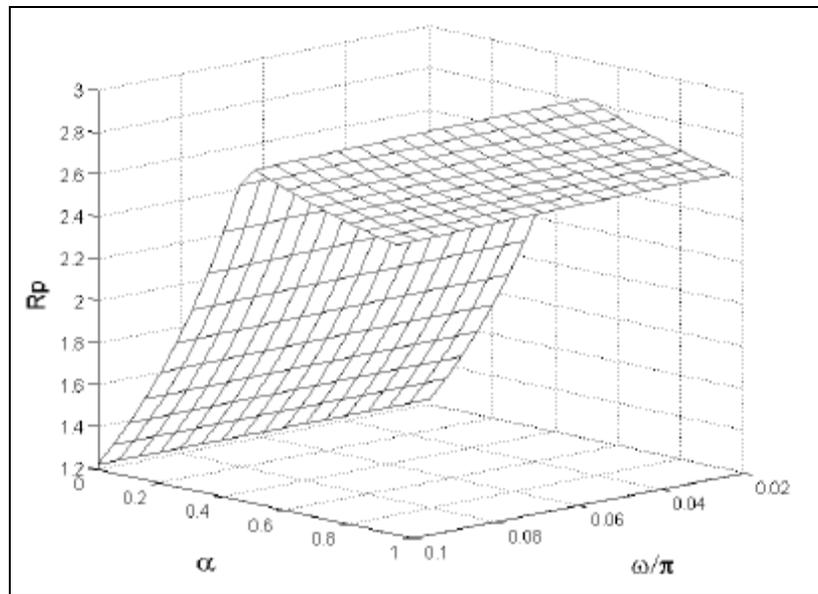


Figura 5.12 Comportamento de $R_p(\omega, \alpha)$ para o filtro com $M=10, N=3$

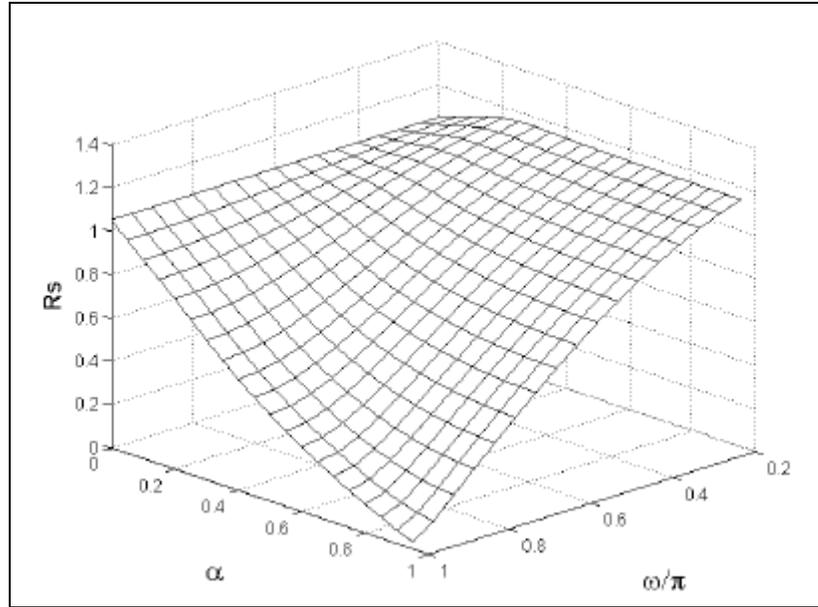


Figura 5.13 Comportamento de $R_s(\omega, \alpha)$ para o filtro com $M=10, N=3$

Por outro lado, como pode ser apreciado na Figura 5.13, a redução de $R_s(\omega, \alpha)$ nesta região, atingindo seu valor mínimo para $z = -1$, indica o aumento de sensibilidade nesta região. Um bom resultado, combinando estes dois fatores, foi obtido para $\alpha = -0,9$. A validade destes indicadores foi verificada a partir da simulação de Monte-Carlo para 10.000 casos, utilizando variações de 0,01%. A avaliação de $R_p(\omega, \alpha)$ foi realizada para $\omega = 0$ e a de $R_s(\omega, \alpha)$ em $\omega \approx 0,6$ para α variando sobre o eixo real, para $0 \leq \alpha \leq 0,9$. Estes valores estão comparados aos valores teóricos nas Figuras 5.14 e 5.15, respectivamente. Observa-se que os indicadores fornecem resultados em boa concordância com aqueles obtidos pelas simulações de Monte-Carlo.

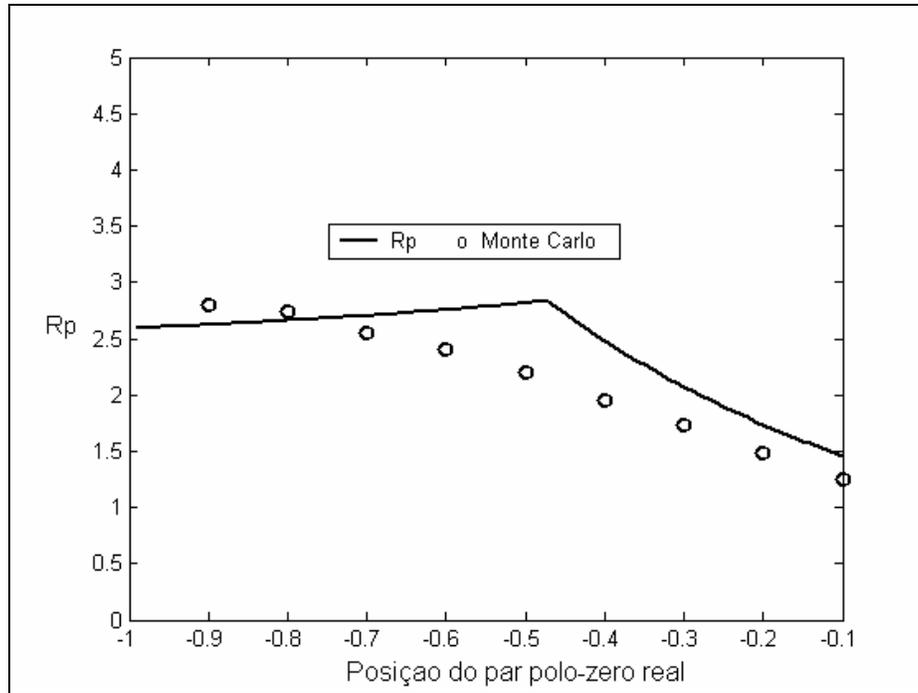


Figura 5.14 Simulação de Monte-Carlo para $R_p(\omega, \alpha)$

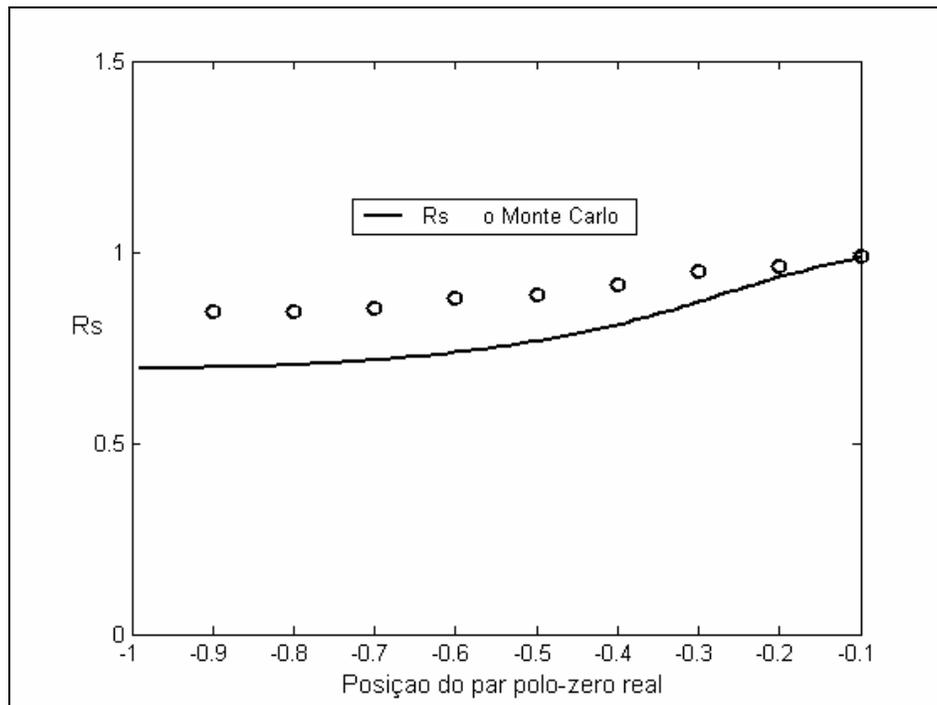


Figura 5.15 Simulação de Monte-Carlo para $R_s(\omega, \alpha)$

Uma simples análise gráfica, com auxílio da Figura 5.2, por exemplo, revela que, para que seja efetivo, um par pólo-zero coincidente complexo, deve ser posicionado na região média da banda de rejeição, próximo ao círculo unitário. O motivo para isto é que os pólos devem manter uma distância mínima de uma unidade de raio, entre si, como discutido anteriormente. Assim, não há muita liberdade de escolha quanto à posição de pares complexos que satisfaçam esta regra. Além disto, os ganhos de sensibilidade são comparáveis aos obtidos pela inclusão de um par sobre o eixo real, exigindo, porém, muito mais componentes do circuito. Adicionalmente, mais componentes significam maiores possibilidades de descasamento, o que torna esta opção descartável para a técnica de SC. Para o caso de pares reais múltiplos, pode-se demonstrar que os mesmos implicam em uma degradação muito mais acentuada na banda de rejeição que um par simples. Para obter bons resultados, é necessário mover o par na direção da origem, o que reduz a efetividade da sua inclusão. Este efeito está exemplificado nas Figuras 5.16 a e b. A inclusão de um par pólo-zero duplo em $z = -0,9$ reduziu a sensibilidade na banda-passante da ordem de quatro vezes. No entanto, a sensibilidade no extremo da banda foi fortemente alterada em relação ao resultado da Figura 5.11.

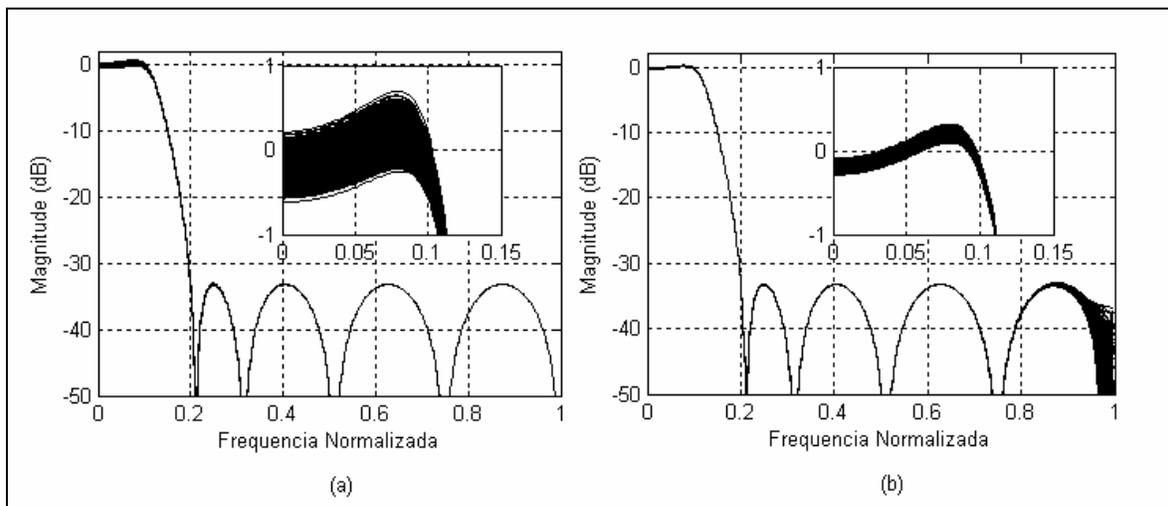


Figura 5.16 – Simulação de Monte-Carlo para o filtro com $M=10, N=3$, desvio máximo de 0,1% (a) Simulação, para o filtro com a inclusão de um par pólo-zero duplo em $z = -0,9$ (b)

Conclui-se que, para a técnica de capacitores chaveados, a inclusão de um par pólo-zero coincidente real simples pode ser bastante efetiva, no sentido de que proporciona uma redução na sensibilidade às variações dos coeficientes, ao mesmo tempo em que o faz com baixo custo.

Finalmente, vale comentar que esta técnica é mais indicada para o uso em filtros interpoladores, pois estes são, quase necessariamente, seguidos de filtros de reconstrução. Isto é vantajoso, pois reduz significativamente o efeito do aumento da sensibilidade ao fim da faixa de rejeição. Funções de transferência que apresentem zeros próximos ao fim da faixa de rejeição devem ser preferidas para o uso desta técnica, pois permitem a localização do par pólo-zero mais próximo ao círculo unitário, sem que variações nas mesmas levem o filtro a descumprir suas especificações. Apenas como exemplo, ilustramos nas Figuras 5.17 a e b simulações de Monte-Carlo para o filtro com $M=10$ e $N=3$, com desvio padrão propositalmente muito alto para as variações dos coeficientes. Verifica-se que, na faixa de passagem, o filtro não cumpre mais a especificação. Tal não ocorre, no entanto, no extremo da faixa de rejeição, onde a presença do zero da função de transferência minimizou os efeitos das variações dos coeficientes.

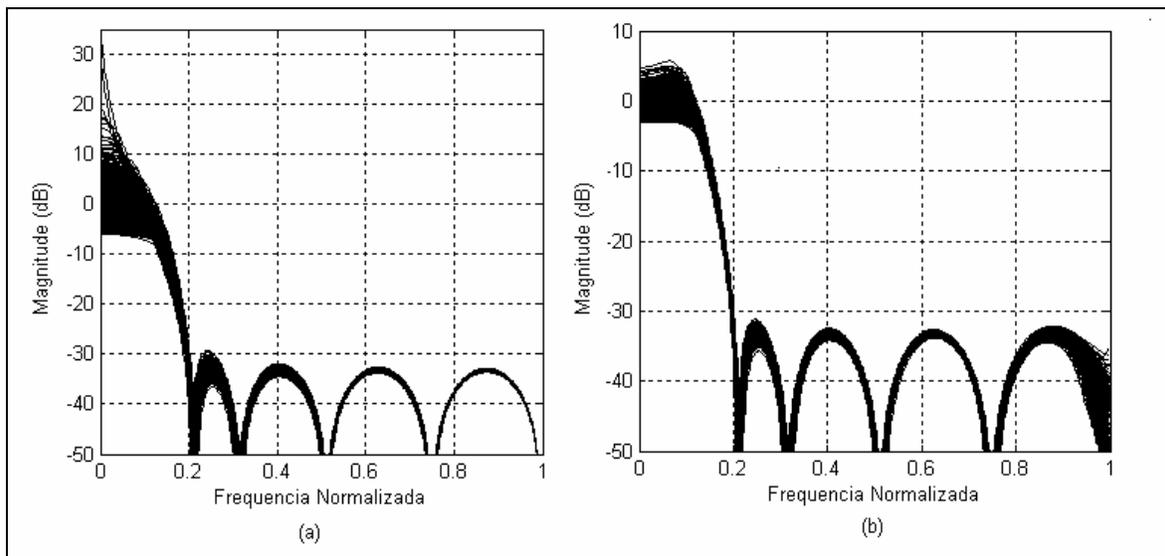


Figura 5.17 - Simulação de Monte-Carlo para o filtro $M=10, N=3$, 2% de variação máxima (a). Simulação de Monte-Carlo para o filtro modificado com pólo real em $z = -0,9$, 2% de variação máxima (b)

5.3 - Solução Polifásica.

Já foi visto anteriormente que, para um filtro interpolador passa-baixas, na forma direta, com $M \neq N$, apresentando um número reduzido de pólos, a sensibilidade da versão polifásica, na banda passante, pode ser inferior à da versão não-polifásica. Uma forma de perceber este fato é lembrar que a resposta em frequência das seções do filtro que operam em baixa frequência podem ser vistas como uma versão decimada da resposta do filtro após à interpolação. Em outras palavras, se tomarmos a frequência normalizada, encontraremos uma versão expandida da resposta existente após à interpolação. Para que esta expansão ocorra, os pólos do sistema devem deslocar-se para posições mais favoráveis. Na Figura 5.18, cada novo zero inserido para obter-se o denominador pretendido para a solução polifásica, como função de z^L , está anulado por um pólo coincidente, o que mantém a função inalterada.. Analisando este diagrama sob a luz da Equação 5.2, percebe-se que, na função transformada, os pólos extras encontram-se afastados dos originais. Assim, esta é uma razão para o filtro polifásico apresentar uma sensibilidade na banda passante mais baixa que o não polifásico. O filtro polifásico pode ser entendido como uma forma viável de realizar a inclusão de múltiplos pares pólo-zero coincidentes na função de transferência. Note-se que esta inclusão é mais eficiente em funções de transferência com baixo número de pólos. O aumento do número de zeros, e o leve descasamento entre os pares coincidentes, evidentemente aumenta a sensibilidade na região de rejeição, o que não chega a comprometer o desempenho do filtro. Espera-se que a solução polifásica, quando adotada em conjunto com a inserção de um par pólo-zero coincidentes extra, leve a um filtro com sensibilidade aos coeficientes ainda mais baixa. Para verificar este ponto, os dois casos foram simulados. Vejamos primeiramente o caso da solução polifásica para a versão original do filtro. Os resultados podem ser apreciados nas Figuras 5.19 a e b, onde as simulações de Monte-Carlo foram realizadas para 1000 casos, com $3\sigma = 0,1\%$. O custo a pagar, em termos de circuito, para a realização polifásica, inclui o aumento da capacitância total, a inclusão de três amplificadores somadores, chaves para os coeficientes formadores dos novos zeros (4), a chave multiplexadora (3 seções rápidas). Em relação à configuração original não polifásica, as razões dos desvios-padrões são de 10,4 na faixa de passagem e 0,085 na banda de rejeição. Logo, a sensibilidade foi melhorada uma ordem de grandeza na faixa de passagem e aumentada 11,7 vezes na banda de rejeição. A solução polifásica com

a inclusão de um par pólo-zero em $z = -0,9$ pode ser comparada com a polifásica do filtro original com o auxílio das Figuras 5.20, 5.21 e da Tabela 5.4. A melhoria em relação à solução polifásica original é de aproximadamente 1,95 vezes na faixa de passagem, ou seja, 20,5 vezes em relação à função de transferência original, não polifásica. A sensibilidade na faixa de rejeição é, ao longo desta região, mais alta que na solução polifásica original. No entanto, especificamente no ponto de teste que adotamos para as outras funções de transferência, $\omega = 0,6$, as sensibilidades são praticamente iguais, sendo $R_s(0,6, -0,9) = 0,996$. O custo da inclusão do par pólo-zero na configuração polifásica comparada à configuração polifásica original é de mais um atrasador, além das capacitâncias e chaves para gerar três coeficientes extras na seção não recursiva e um na recursiva. Assim, comparando o custo de incluir um par pólo-zero em um circuito não polifásico com o de incluí-lo em um circuito polifásico, vemos que a inclusão do par-pólo zero no circuito polifásico exige um amplificador a menos e duas chaves a mais. Como a solução polifásica contém um número maior de elementos, a inclusão do par pólo-zero em um circuito polifásico representa, em termos relativos, um custo bem mais baixo que o da mesma intervenção no circuito original, não polifásico. Em outras palavras, pode-se afirmar que se a solução polifásica for adotada para o filtro original, é vantajoso incluir o par pólo-zero, pois a relação custo/benefício é favorável.

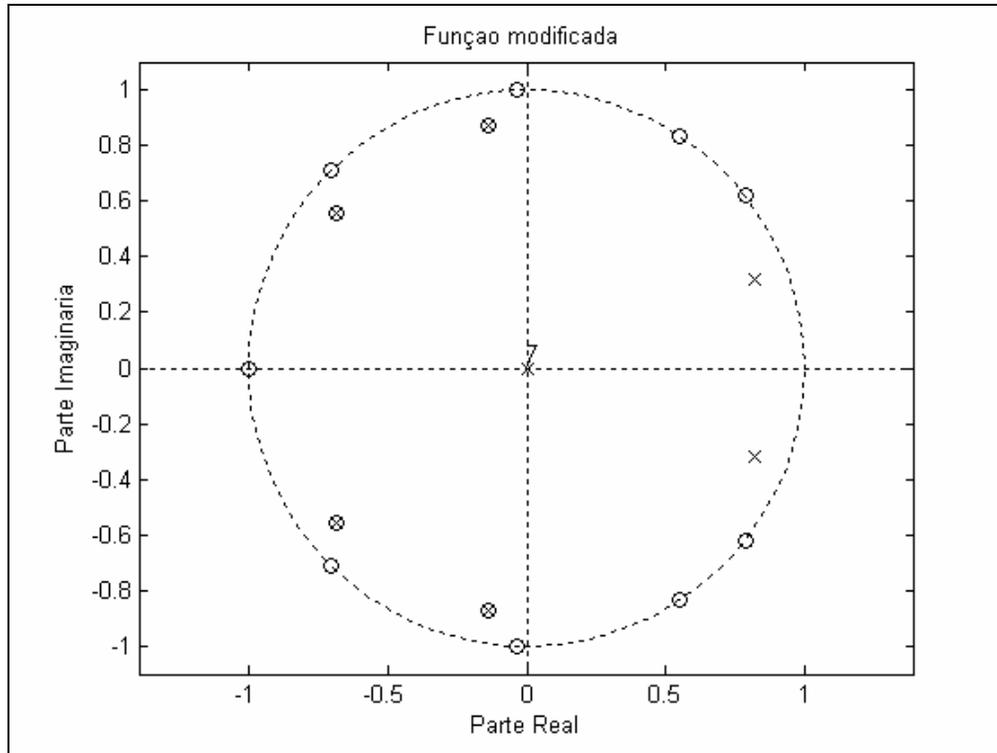


Figura 5.18 Diagrama de pólos e zeros de $H(z)$ para o filtro original na sua versão polifásica ($L = 3$)

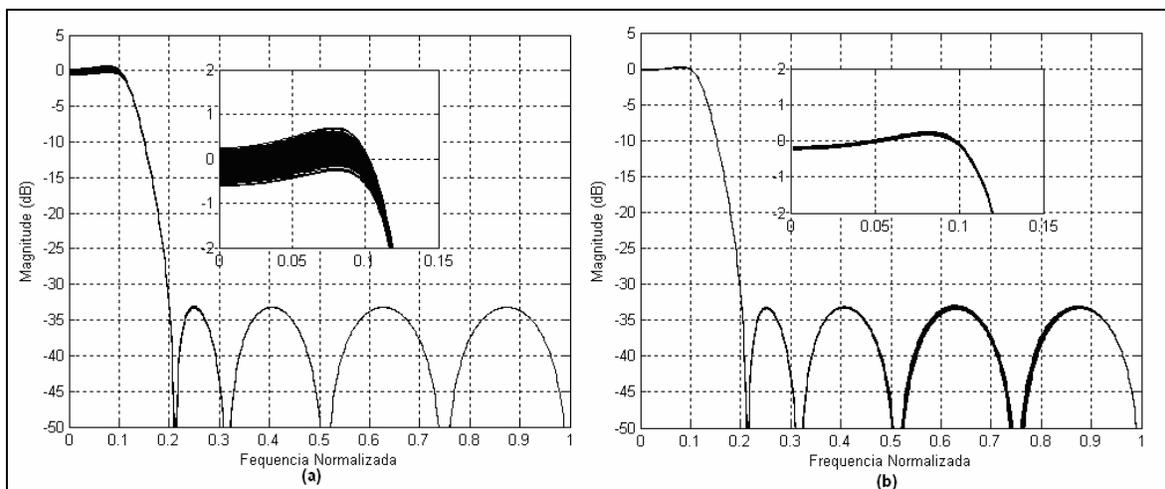


Figura 5.19 Simulação de Monte-Carlo para o filtro com $M=10, N=3$ (a).
Idem para o filtro polifásico, com $L=3$ (b)

Tabela 5.3 Coeficientes do filtro original, polifásico, $L = 3$

$a_0 = -0,6205$	$a_1 = 0,46566$			
$q_{11} = 0,0235$	$q_{12} = 0,06176$	$q_{13} = 0,09502$	$q_{14} = 0,07396$	$q_{15} = 0,0273$
$q_{21} = 0,03423$	$q_{22} = 0,07736$	$q_{23} = 0,09545$	$q_{25} = 0,05895$	$q_{25} = 0,01412$
$q_{31} = 0,05406$	$q_{32} = 0,08439$	$q_{33} = 0,07701$	$q_{34} = 0,0493$	--

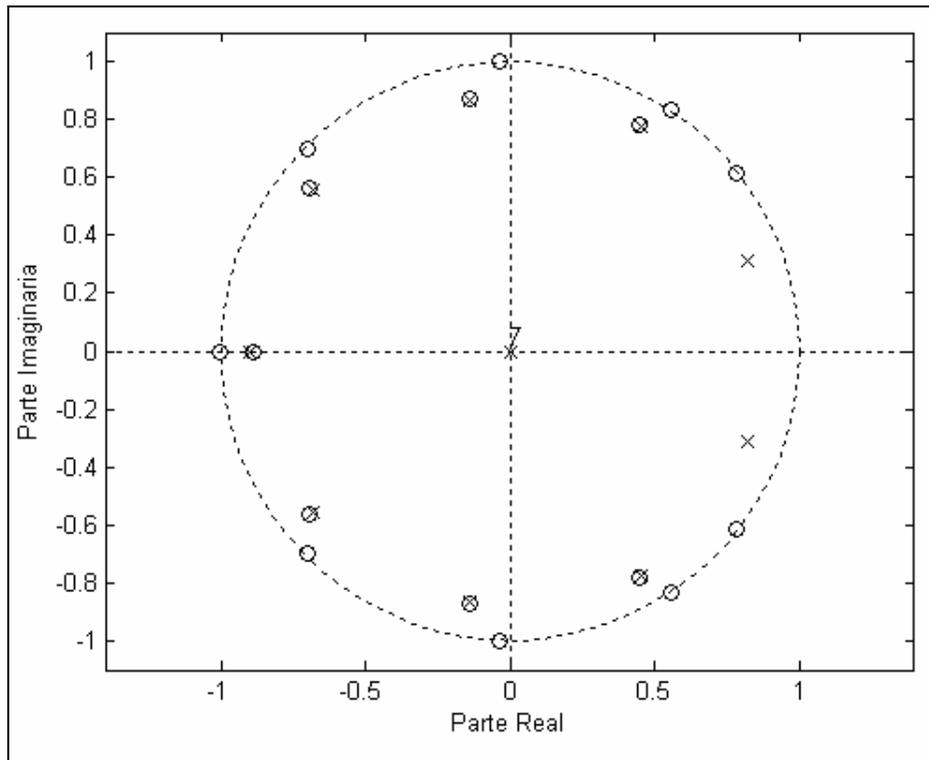


Figura 5.20 Diagrama de pólos e zeros de $H(z)$ para o filtro modificado, para $L=3$.

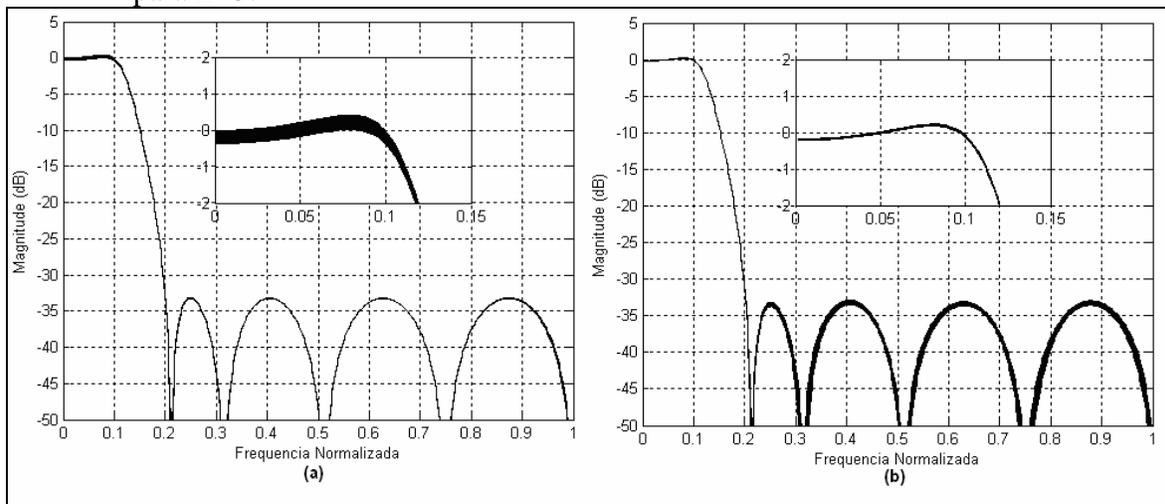


Figura 5.21 Simulações de Monte-Carlo para o filtro com inserção de um par pólo-zero em $z = -0.9$, não polifásico em (a) e polifásico, com $L = 3$, em (b)

Tabela 5.4 Coeficientes do filtro modificado, polifásico, com $L = 3$

$a_0 = 0,10852$	$a_1 = 0,01334$	$a_2 = 0,33948$			
$q_{11} = 0,0235$	$q_{12} = 0,07888$	$q_{13} = 0,1404$	$q_{14} = 0,0143$	$q_{15} = 0,081$	$q_{11} = 0,0199$
$q_{21} = 0,03418$	$q_{22} = 0,1023$	$q_{23} = 0,1518$	$q_{25} = 0,128$	$q_{25} = 0,0571$	$q_{26} = 0,0103$
$q_{31} = 0,05409$	$q_{32} = 0,1238$	$q_{33} = 0,1385$	$q_{34} = 0,1055$	$q_{35} = 0,0359$	-

Neste ponto, vale lembrar que nem sempre é possível escolher livremente as taxas de amostragem a serem utilizadas em um sistema. Para a seção de baixa frequência, o limite é, obviamente, a frequência de *Nyquist*. Para seção de alta frequência, diversas limitações práticas devem ser levadas em consideração. Se a parte do sistema que se segue ao filtro for também amostrada, sua taxa de amostragem limitará as escolhas possíveis. Além disto, ainda que a taxa de saída possa ser escolhida livremente, cada aumento na mesma torna mais crítico o projeto do filtro e aumenta seu consumo. Em termos da redução da sensibilidade na faixa de passagem, para um filtro polifásico, aumentar L significa aproximar entre si os novos pólos, na função transformada, limitando a eventual melhoria na sensibilidade obtida pela inserção de pares pólo-zero coincidentes distantes entre si. Estes fatos devem ser analisados para cada configuração específica das constelações de pólos e zeros dos filtros escolhidos.

VI -Conclusão e Perspectivas de Trabalho

A proposta desta tese, de apontar uma categoria de filtros interpoladores analógicos, construídos na forma direta II, apresentando baixa sensibilidade aos coeficientes, pela utilização de funções de transferência com um número de pólos diferente do de zeros e alocação ótima de pólos e zeros, foi validada por meio de análises numéricas e por simulação realística dos circuitos. As opções de projeto relativas aos circuitos de um filtro desta categoria foram analisadas e o filtro resultante foi comparado com outros existentes, mostrando-se competitivo em diversos aspectos de sua construção, tais como a energia consumida, capacitância total e faixa dinâmica. A utilização de funções de transferência apresentando o número de pólos diferente dos de zeros, com um número reduzido de pólos, mostrou-se particularmente adequada aos filtros interpoladores polifásicos. Adicionalmente, foi demonstrado que a sensibilidade destes filtros pode ser reduzida pela inclusão de um par extra, formado por um pólo e um zero coincidentes na função de transferência original, sendo esta solução particularmente adequada a funções de transferência com baixo número de pólos e a filtros interpoladores. Figuras de mérito facilitando a análise e o projeto destas soluções foram desenvolvidas. A utilidade da técnica foi validada através de análises numéricas e pela simulação de circuitos.

Há perspectivas de trabalhos futuros, sendo a construção e testes de diversas unidades de um circuito integrado utilizando estas idéias a primeira meta. Além disto, resta desenvolver ferramentas teóricas que permitam a otimização destas soluções em termos de circuitos, vale dizer, por exemplo, capacitância total, área integrada, consumo de energia e dispersão de capacitâncias. Em outras palavras, dado um filtro a realizar, apontar a melhor solução se cada um destes itens for associado a uma função de custo.

Referências Bibliográficas

- 1) MOSCHYTZ,G.S., THELEN, W. “Design of hybrid integrated-filter building blocks” – IEEE Journal of Solid-State Circuits, vol. 5,3, pp. 99-107, Jun. 1970,
- 2) CEVEDET, A AND GHAUSI, M.S., “Design of High-Order Active Filters in Integrated Circuits”, IEEE Journal of Solid-State Circuits, vol. SC-13, 2, pp 273-276, Apr. 1978
- 3) GAMBHIR,M., DHANASEKARAN,V., SILVA-MARTINEZ, J., SANCHEZ-SINÊNCIO,E., “Low Power Architecture and Circuit Techniques for High Boost Wideband Gm-C Filters,” IEEE Transactions on Circuits and Systems, I: Regular Papers, Vol.54, issue 3, pp.: 458-468, March 2007
- 4) YOUNG, I.A., HODGES, D.A., GRAY, P.R, “Analog NMOS Sample-Data Recursive Filter”, IEEE International Solid-State Circuits Conference-Pennsylvania, USA, Digest of Technical Papers, pp 156-157, Feb. 1977
- 5) FRANKS, L.E., WITT, F.J., “Solid-State Sample-Data Bandpass Filters”, IEEE International Solid-State Circuits Conference, Digest of Technical Papers, pp 70-71, Feb. 11, 1960
- 6) SHYU,J., THEMES,C.G., YAO,K .,“Random errors in MOS capacitors”, IEEE Journal of Solid-State Circuits, vol. SC-17, Dec. 1982
- 7) SHYU,J-B,THEMES,G.,KRUMMENACHER,F.,”Random Errors Effects in Matched MOS Capacitors and Current Sources”, IEEE Journal of Solid-State Circuits, vol. SC-19,6, Dec. 1984
- 8) KESTER,W.,” Oversampling Interpolating DAC’s” , Tutorial MT-017 da Analog Devices ®,rev.01-05-2006,
<http://www.analog.com/en/content/0,2886,761%255F795%255F91588,00.html>
- 9) COLLONA,V., GANDOLFI,G., STEFANI,F, BASCHIROTTA,A ,”A 10.7MHz Self-Calibrated Switched-Capacitor-Based Multibit Second-Order Bandpass $\Sigma\Delta$ Modulator With On-Chip Switched Buffer”, IEEE Journal of Solid-State Circuits, vol. 39, no. 8, Aug. 2004.
- 10) NAUS,P.J.A. *et al*, “A CMOS Stereo 16-bit D/A Converter for Digital Audio”, IEEE Journal of Solid State Circuits, vol. SC-22,3, pp 390-395, June 1987
- 11) LEE,M.S.,CHANG,C., “Low-Sensitivity Switched-Capacitor Ladder Filters”, IEEE Transactions on Circuits and Systems, vol.CAS-27,6,pp 475-480, June 1980

- 12) HOSTICKA, B.J., MOSCHYTZ, G.S., "Switched-Capacitor Filters Using FDNR-Like Super Capacitances", IEEE Transactions on Circuits and Systems, vol. CAS-27,6, pp 569-573, June 1980
- 13) COOPERMAN, M., KAPRAL, C.W., "Integrated Switched-Capacitor FDNR Filter". IEEE Journal of Solid-State Circuits, vol. SC-18,4, pp 378-382, Aug. 1983
- 14) UENO, F., INQUE, T., OOTA, I., "Realization of Closely Coupled Inductors using Switched-Capacitor Circuits", IEEE Transactions on Circuits and Systems, vol. CAS-29,1, pp 52-53, Jan. 1982
- 15) SMOLKA, G.J., "Switched-Capacitor Bandpass Filter Based on Simulation of Canonical Reactance Solution", IEEE Journal of Solid-State Circuits, vol. SC-19,3, pp 360-367, June 1984,
- 16) FLEISHER, P.E., GENESAN, A., LAKER, K.R., "A switched capacitor oscillator with precision amplitude control and guaranteed start-up", IEEE Journal of Solid-State Circuits, vol. SC-20,2, pp 641-647, Apr. 1985
- 17) MOHAN, P.V.A, RAMACHANDRAN, V., SWAMY, M.N.S., "Switched Capacitor Filters –Theory, analysis and design", Prentice Hall 1995
- 18) BERMUDEZ, J.C.M., BHATTACHARYYA, B.B., "A Systematic Procedure for Generation and Design of Parasitic Insensitive SC Biquads", IEEE Transactions on Circuits and Systems, vol. CAS-32, pp 767-783, Aug. 1985
- 19) SACCHI, E., ERBA, S., TEE, L., VILMERCATTI, P. E CASTELLO, R., "A 15mW, 70KHz 1/f Corner Direct Conversion CMOS Receiver", Proceedings of the IEEE Conference on Custom Integrated Circuits, pp. 459-462, Sep. 2003
- 20) BLACK, W.C.JR, ALLSTOT, D.J., CALLAHAN, M.J.JR, PATEL, S.H., WIESER, J.B., "CMOS PCM Channel Filter", proceedings of the IEEE International Conference on Solid-State Circuits, ISSCC, pp 84,85 e 262, Feb. 1980
- 21) SONG, B-S., GRAY, P.R., "Switched-Capacitor high-Q bandpass filters for IF applications", IEEE Journal of Solid-State Circuits, vol. SC-21,6, pp 924-933, Dec. 1986
- 22) CHO, J. et al, "A Dual-band Tri-mode CDMA IF Receiver with a Programmable Channel-Match Filter", IEEE Radio Frequency Integrated Circuits Symposium, pp 391-394, 2003

- 23) PING,L., TAYLOR,R.C.J., HENDERSON,R.K., SEWELL,J.I., “Design of a Switched-Capacitor Filter for a Mobile Telephone Receiver”, IEEE Journal of Solid-State Circuits, vol. CS-27,9, pp 1294-1298, Sep. 1992
- 24) DABROWSKI,A. DLUGOSZ,R., PAWLOWSKI,P.,”Integrated CMOS GSM baseband channel selecting filters realized using switched capacitor finite impulse response technique”, Microelectronics and reliability, ISSN 0026-2714, vol. 46,5-6, pp 949-958, 2006
- 25) MAUNDY,B.,EL-MASRY,R.I., “A Switched-Capacitor Bidirectional Associative Memory”, IEEE Transactions on Circuits and Systems, vol CS-37,12, pp 1568-1572, Dec. 1990
- 26) NAUS, P.J.A. et al, “A CMOS Stereo 16-bit D/A Converter for Digital Audio”, IEEE Journal of Solid-State Circuits, vol. SC-22,3, pp 390-395, June 1987
- 27) QUINN, P.J., “A High-Accuracy Charge-Redistribution Switched-Capacitor Video Bandpass filter in standard 0.8 μ m CMOS”, IEEE Journal of Solid-State Circuits, vol SC-33,7,pp 963-975, July 1988
- 28) BONFINI,G. et al ,”An Ultralow-Power Switched Opamp-Based 10 B Integrated ADC for Implantable Biomedical Applications”, IEEE Transactions on Circuits and Systems, CAS-I, Fundamental Theory and Applications, vol 51,1, pp 174-177, Jan. 2004
- 29) KUHMBERG, A., KUKK,V.,MIN,M., PARVE,T.,”Switched Capacitor Technique in Implantable Lock-in Bioimpedance Analyzers” , Proceedings of the 18th IEEE Instruments and Measurements Conference, vol. 1, pp 33-43, Budapest, Hungary, 21-23, May 2001
- 30) KÜLAH, H., CHAE,J., YAZDIN., NAJAFI, K., “Noise Analysis and Characterization of a Sigma-Delta Capacitive Micro-accelerometer”, IEEE Journal of Solid-State Circuits, vol. SC-41,2, pp 352-361, Feb. 2006
- 31) QUIQUEMPOIX,V. et al ,”A Low-Power 22-Bit Incremental ADC” , IEEE Journal of Solid-State Circuits, vol. SC-41,7,pp 1562-1571, July 2006
- 32) MITRA, S.K.,”Digital Signal Processing – A Computer-Based Approach”, McGraw Hill ,2nd Ed. 2002.
- 33) DINIZ,P.S.R., DA SILVA, E.A.B., NETTO,S.L., “Processamento Digital de Sinais – Projeto e Análise de Sistemas”, Bookman, 2004

- 34) SCHAFFER,R.W, RABINER,L.R., “A Digital Signal Processing Approach to Interpolation”, Proceedings of IEEE, vol. 61,6, pp 692-702, June 1973
- 35) YOUNG,I.A., HODGES,D.A., IEEE Journal MOS Switched-Capacitor Analog Sampled-Data Direct-Form Recursive Filters, of Solid-State Circuits, vol. SC-14,6, pp 1020-1033, Dec. 1979
- 36) VAIDYANATHAN,P.P., “Multirate Digital Filters, Filter Banks, Polyphase Networks, and Applications: A Tutorial”, Proceedings of IEEE, vol. 78,1, pp 56-93, Jan. 1990
- 37) BELLANGER,M.G.,BONNEROT,G., COUDREUSE,M., “Digital Filtering by Polyphase Network: Application to Sample Rate Alteration and Filter Banks”, IEEE Transactions on Acoustics, Speech and Signal Processing, vol.ASSP-24,2, pp 109-114, April 1976
- 38) P.P.VAIDYANATHAN,”Multirate Systems and Filter Banks”, Prentice Hall Signal Processing Series, 1993
- 39) MITRA,S., SHERWOOD,R.J., “Estimation of Pole-Zero Displacements of a Digital Filter Due to Coefficient Quantization”, IEEE Transactions on Circuits and Systems, vol.CAS-21,1,pp 116-124, Jan.1974
- 40) CHAN,D.S.K., RABINER, L., “Analysis of Quantization Errors in the Direct-Form for Finite Impulse Response Digital Filters”, IEEE Transactions on Audio and Electroacoustics,vol.AU-21,4,pp 354-366, Aug.1973
- 41) OPPENHEIM,A.V., SCHAFFER,R.W., “Digital Signal Processing”, Englewood Cliffs,NJ, 1975
- 42) POLISCUK,W.W.,ROJO,B.L , “A Note on Statistical Sensitivity Computation in Switched-Capacitor Networks”, IEEE Transactions on Circuits and Systems, vol.35,4,pp 423-425, April, 1988
- 43) PETRAGLIA, A.,”Fundamental Frequency Response Bounds of Direct-Form Recursive Switched-Capacitor Filters with Capacitance Mismatch”, IEEE Transactions on Circuits and Systems-II: Analog and Digital Processing, vol.48,4, pp 340-350, April 2001
- 44) MCNUTT,M.J.,LEMARQUIS,S.DUNKLEY,J.L.,”Systematic Capacitance Matching Errors and Corrective Layout Procedures”, IEEE Journal of Solid-State Circuits, vol.SC-19,pp 611-616, May 1994

- 45) PETRAGLIA,A., MITRA,S.K.,”Effects of Coefficient Inaccuracy in Switched-Capacitor Transversal Filters”, IEEE Transactions on Circuits and Systems, vol. SC-38, pp 977-983, Sep. 1991
- 46) GREGORIAN,R.,NICHOLSON,W.E.,”Switched-Capacitor Decimation and Interpolation Circuits”, IEEE Transactions on Circuits and Systems, vol. CAS-27,6, June 1980
- 47) FRANCA,J.E.,”Nonrecursive Polyphase Switched-Capacitor Decimators and Interpolators”, IEEE transactions on Circuits and Systems, vol.CAS-32,9, Sep. 1985
- 48) MARTINS,R.P.,FRANCA,J.E.,”Infinite Impulse Response Switched-Capacitor Interpolators with optimum implementation, Proceedings of the IEEE International Symposium on Circuits and Systems, pp 2193-2197, 1990
- 49) MARTINS,R.P.,FRANCA,J.E.,”Novel Second-Order switched-Capacitor Interpolator”, Electronics Letters, vol.28,4, pp 347-350, Feb. 1992
- 50) MARTINS,R.P.,FRANCA,J.E.,”New Impulse Sampled IIR Switched-Capacitor Interpolators”, Proceedings of the IEEE International Conference on Electronics, Circuits and Systems, pp. 203-206, vol. 1, Oct. 1996
- 51) SENG-PAN,U., NEVES,R.,MARTINS,R.P.,FRANCA,J.E.,”A 120MHz SC 4th -order Elliptic Interpolation Filter with Accurate Gain and Offset Compensation for Direct Digital Frequency Synthesizer”, IEEE Asia-Pacific Conference on ASICs, pp 1-4, 1999
- 52) SENG-PAN,U., MARTINS,R.P., FRANCA,J.E., ”Improved Switched-Capacitor Interpolators with Reduced Sample-and-Hold Effects”, IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 47,8, pp. 665-684, Aug. 2000.
- 53) SENG-PAN,U., MARTINS,R.P., FRANCA,J.E.,” A Linear Phase Halfband SC Video Interpolation Filter with Coefficient-Sharing and Spread-Reduction”, Proceedings of the IEEE International Symposium on Circuits and Systems, vol. 3, pp. 177-180, May 2000
- 54) SENG-PAN,U. et al, “An SC CCIR-601 Video Restitution Filter With 13.5Msamples /S input and 108 Msample/S Output”, Proceedings of the 4th International Asia-Pacific Conference on ASICs, pp 374-377, Oct. 2001
- 55) SENG-PAN,U., Martins,R.P., FRANCA,J.E., “A 2.5V, 57MHz, 15-Tap SC Bandpass Interpolating Filter with 320Ms/s Output for DDFS system in 0.35- μ m COMS”, IEEE Journal of Solid-State Circuits, vol. 39,1, pp 87-99, Jan. 2004

- 56) DAVIS,R.D, TRICK,T.N, "Optimum Design of Low-Pass Switched-Capacitor Ladder Filters", IEEE Transactions on Circuits and Systems, vol.CAS-27, pp 522-527, June 1980
- 57) MARTINEZ,H.G.,PARKS,T.W., "Design of Recursive Digital Filters with Optimum Magnitude and Attenuation Poles on the Unit Circle, IEEE Transactions on Acoustics, Speech and Signal Processing, vol.ASSP-26,2, pp 150-156, April 1978
- 58) JACKSON,L.B.,LEMAY,G.J., "A Simple Remez Exchange Algorithm to Design IIR Filters With Zeros on the Unit Circle", Proceedings of the IEEE International Conference on Acoustics, Speech and Signal Processing, vol. 3, pp. 1333-1336, April 1990
- 59) BARÚQUI,F.A.P., PETRAGLIA,A.,FRANCA,J.E., "A 48-16MHz CMOS SC Decimation Filter" IEEE Journal of Solid-State Circuits, vol.SC-37, pp 1282-1289, Oct. 2002
- 60) FISHER,J.H., "Noise Source Calculations Techniques for Switched Capacitor Filters", IEEE journal of Solid-State Circuits, vol.SC-17,4, pp 742-752, Aug. 1982
- 61) JOHNS D.A., MARTIN K., "Analog Integrated Circuit Design", John Wiley & Sons, Inc. USA,1996
- 62) DING, YONGWANG EHARJANI, RAMESH," A Universal Analytic Charge Injection Model", IEEE International Symposium on Ciecuits and Systems, pp I-144,I-147, May, 2000
- 63) WEGMAN,G.,VITTOZ,E.A.,RAHALI,F., "Charge Injection in Analog MOS Switches" IEEE Journal of Solid-State Circuits, vol. SC-22, pp 1091-1097, Dec. 1987
- 64) JAKONIS,D.,SVENSSON,C., "Sampling Error Minimization Using a Differential Bootstrap Sampler", Proc. Of the SSoC, pp 301-305, 2001
- 65) EICHENBERGER,C.,GUGGENBULH,W.', "On Charge Injection in Analog MOS switches and Dummy Switch Compensation Techniques", IEEE Transactions on Circuits and Systems, vol CAS-37,2, pp 256-264, Feb. 1990
- 66) LAN,M-F,TAMMINEEDI,A.,GEIGER,R., "Current Mirror Layout Strategies for Enhancing Performance", Analog Integrated Circuits and Signal Processing, Kluwer Academic Publishers, vol.28, pp 9-26, 2001
- 67) FLANDRE,D.,VIVIANI,A.,EGGERMONT,J-P,GENTINNE,B.,JESPERS,P.G.A., "Improved Synthesis of Gain-Boosted Regulated-Cascode CMOS Stages Using Symbolic Analysis and gm/ID Methodology", IEEE Journal of Solid-State Circuits, vol. 32,7, pp 1006-10212, July 1997

- 68) MAHDI, M., "A New Modeling and Optimization of Gain-Boosted Cascode Amplifier for High-Speed and Low-Voltage Applications", IEEE Transactions on Circuits and Systems-II: Express Briefs, vol-53,3,,pp 169-173, March 2006
- 69) RECOULES, H., BOUCHAKOUR, R., LOUMEAU, P., "A Comparative Study of Two SC-CMFB Networks Used in Fully Differential OTA", IEEE International Conference on Electronics, Circuits and Systems, vol. 2, pp. 291-294, Lisboa, 1998
- 70) PLACE, G.A., ALLEN, G.H., "Generalized pole sensitivities analysis due to parameter perturbation", IEEE Transactions on Circuits and Systems II – Analog and Digital Signal Processing, vol.SC-44, pp 869-873, Oct. 1997
- 71) BEEEX, A.A.(LOUIS), DeBRUNNER, V.E., "Reduced Sensitivities of Direct-Form (sub)Filter Structures by Increasing System Order", IEEE Transactions on Circuits and Systems, vol. SC-36,3, pp438-442, March 1989
- 72) BARÚQUI, F.A.P., PETRGLIA, A., FRANCA, J.E., "A 48-16-MHz CMOS SC Decimation Filter", IEEE Journal of Solid-State Circuits, vol.37,10, Oct. 2002
- 73) GREGORIAN, R e TEMES, G., "Analog MOS Integrated Circuits for Signal Processing" Wiley-Interscience, USA 1986
- 74) A.A.(LOUIS)BEEEX, V.E. DeBRUNNER, "Reduced Sensitivities of Direct-Form (sub)Filter Structures by increasing System Order Increasing system order", IEEE Transactions on Circuits and Systems, vol. SC-36,3, pp. 438-442, Mar. 1989
- 75) DeBRUNNER, V.E., A.A.BEEEX, "An Efficient Gradient-Based Iteration for Direct Form II Sensitivity Reduction", ICASSP'88, vol.3, pp.1806-1809, 1988
- 76) TSIVIDIS, Y. "Operation and Modeling of the MOS Transistor" Oxford University Press, N. York, USA 1999 (2nd Ed.)
- 77) SCHREIER, R., SILVA, J., STEENSGAARD, J., TEMES, G., "Design-Oriented Estimation of Thermal Noise in Switched-Capacitor Circuits". IEEE Transactions on Circuits and Systems-I: Vol.CAS-52,11, pp 2358-2368, Nov. 2005
- 78) TÓTH, L., YUSIM, I., SUYAMA, K., "Noise Analysis of Ideal Switched-Capacitor Networks" IEEE Transactions on Circuits and Systems – I, Vol. 46,3, pp 349-363, March, 1999

- 79) GEROSA,A.,RUBIN,R.,NEVIANI,A.,”A Simplified Analysis of Noise in Switched Capacitor Networks from a Circuit Design Perspective” ECCTD01- pp I-261-I-264, Aug. 2001
- 80) GOBET,C-A, GOETTE,J.,”Exact Noise Analysis of SC Circuits and an Approximate Computer Implementation”, IEEE Transactions on Circuits and Systems, Vol.-36,4, pp 508-521, April 1989

ANEXO I

Modelo do MOSFET Nível 3

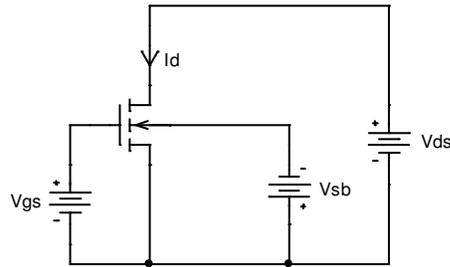
Transistores NMOS

$$I_D = \begin{cases} \frac{k_p W}{2L(1+FB)(1+\theta(V_{GS}-V_T))} (V_{GS}-V_T)^2, \text{ saturação: } V_{DS} \geq V_{DSsat} \\ \frac{k_p W}{L(1+\theta(V_{GS}-V_T))} \left((V_{GS}-V_T)V_{DS} - (1+FB)\frac{V_{DS}^2}{2} \right), \text{ triodo: } 0 \leq V_{DS} < V_{DSsat} \end{cases}$$

$$FB = \frac{\gamma}{2\sqrt{2\phi+V_{SB}}}$$

$$V_T = V_{T0} + \gamma(\sqrt{2\phi+V_{SB}} - \sqrt{2\phi})$$

$$V_{DSsat} = \frac{V_{GS}-V_T}{1+FB}$$



Parâmetros Extraídos

SATURAÇÃO		TRIODO
$V_{T0} = 0.49V$	$k_p = 178.1 \mu A/V^2$	$V_{T0} = 0.49V$
$FB _{V_{SB}=0} = 0.32$	$\gamma = 0.79$	$k_p = 185.86 \mu A/V^2$
$\phi = 0.75V$	$\theta = 0.086$	$\theta = 0.21$

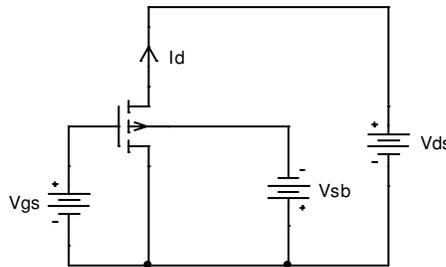
Transistores PMOS

$$I_D = \begin{cases} \frac{k_p W}{2L(1+FB)(1+\theta(V_{GS}-V_T))} (V_{GS}-V_T)^2, \text{ saturação: } V_{DS} \leq V_{DSsat} \\ \frac{k_p W}{L(1+\theta(V_{GS}-V_T))} \left((V_{GS}-V_T)V_{DS} - (1+FB)\frac{V_{DS}^2}{2} \right), \text{ triodo: } V_{DSsat} < V_{DS} \leq 0 \end{cases}$$

$$FB = \frac{-\gamma}{2\sqrt{2\phi+V_{SB}}}$$

$$V_T = V_{T0} + \gamma(\sqrt{2\phi-V_{SB}} - \sqrt{2\phi})$$

$$V_{DSsat} = \frac{V_{GS}-V_T}{1+FB}$$



Parâmetros Extraídos

SATURAÇÃO		TRIODO
$V_{T0} = -0.71V$	$k_p = 71.1 \mu A/V^2$	$V_{T0} = -0.71V$
$FB _{V_{SB}=0} = 0.27$	$\gamma = -0.58$	$k_p = 52.5 \mu A/V^2$
$\phi = 0.59V$	$\theta = -0.17$	$\theta = -0.15$

Obs: Note que, para o PMOS, as tensões V_{GS} , V_{DS} e V_{SB} são negativas.