



AVALIAÇÃO DE TOPOLOGIAS DE INVERSORES PARA APLICAÇÃO EM SISTEMAS FOTOVOLTAICOS

Verônica Dias Gallotti Ribeiro

Dissertação de Mestrado apresentada ao Programa de Pós-graduação em Engenharia Elétrica, COPPE, da Universidade Federal do Rio de Janeiro, como parte dos requisitos necessários à obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Walter Issamu Suemitsu

Rio de Janeiro
Fevereiro de 2022

AVALIAÇÃO DE TOPOLOGIAS DE INVERSORES PARA APLICAÇÃO EM
SISTEMAS FOTOVOLTAICOS

Verônica Dias Gallotti Ribeiro

DISSERTAÇÃO SUBMETIDA AO CORPO DOCENTE DO INSTITUTO
ALBERTO LUIZ COIMBRA DE PÓS-GRADUAÇÃO E PESQUISA DE
ENGENHARIA DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO
PARTE DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU
DE MESTRE EM CIÊNCIAS EM ENGENHARIA ELÉTRICA.

Orientador: Walter Issamu Suemitsu

Aprovada por: Prof. Walter Issamu Suemitsu
Prof. João Onofre Pereira Pinto
Prof. Luís Guilherme Barbosa Rolim
Prof. Maria Dias Bellar

RIO DE JANEIRO, RJ – BRASIL
FEVEREIRO DE 2022

Ribeiro, Verônica Dias Gallotti

Avaliação de Topologias de Inversores para Aplicação em Sistemas Fotovoltaicos/Verônica Dias Gallotti Ribeiro.
– Rio de Janeiro: UFRJ/COPPE, 2022.

XIV, 108 p.: il.; 29, 7cm.

Orientador: Walter Issamu Suemitsu

Dissertação (mestrado) – UFRJ/COPPE/Programa de Engenharia Elétrica, 2022.

Referências Bibliográficas: p. 71 – 75.

1. TSTS-ZSI. 2. ABI. 3. Inversores. I. Suemitsu, Walter Issamu. II. Universidade Federal do Rio de Janeiro, COPPE, Programa de Engenharia Elétrica. III. Título.

*Dedico este trabalho a todos que
estiveram comigo e me ajudaram
a superar esta jornada.*

Agradecimentos

Agradeço a Deus por ter me ajudado e me feito forte durante o tempo em que estou no mestrado, houve alguns obstáculos que quase me fizeram desistir, porém com a minha fé que me fortaleceu diante dos desafios da vida consegui chegar até aqui.

A minha família, principalmente meus pais Bernadete e Walker por todo apoio para que eu pudesse terminar o mestrado e alcançasse meus sonhos. Sinto-me privilegiada por ter vocês como pais, tão especiais, amorosos e que me apoiam incondicionalmente. À minha irmã Monique, por nossa união mesmo distante.

Ao meu namorado Yuri, por todo apoio e ensinamento durante o mestrado proporcionando para que eu tivesse amadurecimento acadêmico, sempre me amando e não me deixando desistir com palavras de ajuda. Além de ver suas conquistas, como o término do seu mestrado, que foram um grande incentivo para mim.

Aos amigos que fiz durante a graduação e mestrado na UFRJ e que me ajudaram de alguma forma, seja com palavras de incentivo ou no auxílio com o PSCAD quando eu não tinha muita familiaridade.

Ao meu orientador Walter Issamu Suemitsu quem sempre admirei desde a graduação e admiro mais ainda depois de ter passado pelo covid este ano, pois mesmo doente, ainda no hospital, preocupava-se com os alunos orientados. Uma pessoa que me passa segurança e calma, tudo que eu precisava no mestrado, já que o caminho é longo e estressante, porém o final é recompensador.

À COPPE e todos os funcionários, principalmente ao secretário acadêmico Mauricio de Carvalho Machado pela ajuda e dúvidas tiradas, sempre disposto a ajudar.

Sem vocês com certeza eu não chegaria até aqui. Sou muito grata por ter encontrado pessoas tão especiais

Resumo da Dissertação apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Mestre em Ciências (M.Sc.)

AVALIAÇÃO DE TOPOLOGIAS DE INVERSORES PARA APLICAÇÃO EM SISTEMAS FOTOVOLTAICOS

Verônica Dias Gallotti Ribeiro

Fevereiro/2022

Orientador: Walter Issamu Suemitsu

Programa: Engenharia Elétrica

Devido à tendência de avanço da energia fotovoltaica nos próximos anos, tanto por conta da economia, quanto do aspecto ambiental, torna-se relevante a escolha de qual inversor a ser empregado, por conta da sua importância nessa geração de energia. Por isso, se torna indispensável o estudo e a comparação de diferentes topologias para analisar qual melhor respeita a determinados quesitos e condições que se deseja obter. Para se trabalhar com sistemas FV (fotovoltaicos) é importante que os inversores operem como *buck* e *boost*, contudo muitos inversores atuam apenas como *buck* precisando de transformadores ou serem de dois estágios para exercerem a função *boost* também. Porém essas duas soluções possuem desvantagens. Portanto, o presente trabalho traz o estudo de dois inversores mais recentes, dos quais não há muita literatura a respeito, e que não precisam de transformador e são considerados de quase um estágio, além de serem *buck-boost*.

Nesse contexto, verifica-se o desempenho destes inversores, trabalhando como *buck* e como *boost* e suas características. Portanto, a abordagem usada neste trabalho mostrou dois inversores eficazes para serem utilizados na geração de FV. Os dois inversores conseguem trabalhar em uma ampla faixa de tensão, além de não precisarem de transformadores, reduzindo o custo e aumentando a eficiência. Além de exibir na topologia redução do número de chaves, volume dos capacitores e menor estresse de tensão, sendo ótimas alternativas para serem usados no futuro das fotovoltaicas e que as pessoas tenham mais conhecimento sobre esses dois inversores: TSTS-ZSI e ABI (*Active Buck-Boost Inverter*).

Abstract of Dissertation presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Master of Science (M.Sc.)

EVALUATION OF INVERTER TOPOLOGIES FOR APPLICATION IN PHOTOVOLTAIC SYSTEMS

Verônica Dias Gallotti Ribeiro

February/2022

Advisor: Walter Issamu Suemitsu

Department: Electrical Engineering

Due to the trend of advancing photovoltaic energy in the coming years, both on account of the economy and the environment, the choice of which inverter to use becomes relevant, due to its importance in this energy generation. Therefore, it is essential to study and compare different topologies to analyze which one best respects certain requirements and conditions that one wants to obtain. To work with PV it is important that the inverters are buck and boost, however many inverters are just buck needing transformers or being two-stage to perform the function boost as well, but these two solutions have disadvantages. Therefore, the present work presents the study of two more recent inverters, which still do not have much literature on them, in which they do not need a transformer and are considered almost one-stage, in addition to being buck-boost.

In this context, the performance of these inverters is verified, working as buck and as boost and their characteristics. Therefore, the approach used in this work showed two efficient inverters to be used in photovoltaic generation. The two inverters can work in a wide voltage range, in addition to not needing transformers, reducing cost and increasing efficiency. In addition to showing in the topology a reduction in the number of switches, volume of capacitors and less voltage stress, being great alternatives to be used in the future of photovoltaics and that people have more knowledge about these two inverters: TSTS-ZSI and ABI.

Sumário

Lista de Figuras	x
Lista de Tabelas	xiv
1 Introdução	1
1.1 Motivação	1
1.2 Objetivo do Trabalho	11
1.3 Estrutura do Trabalho	12
2 <i>Three-Switch Three-State Z-Source Inverter (TSTS-ZSI)</i>	13
2.1 Família de TSTS-ZSIs com Entradas do Tipo <i>buck-boost</i>	24
2.2 Projeto e Simulação do TSTS-ZSI Tipo <i>buck-boost</i>	30
2.3 Simulação do TSTS-ZSI <i>buck-boost</i>	35
2.4 Conclusões	40
3 <i>Active Buck-Boost (ABI)</i>	42
3.1 Derivação da topologia ABI	42
3.2 Princípio de funcionamento do ABI	44
3.3 Estratégia de Modulação do ABI	51
3.4 Simulação do Inversor ABI	53
3.5 Conclusão	59
4 Análise dos Resultados	61
4.1 Análise comparativa dos conversores TSTS-ZSI e ABI	61
5 Conclusões E Propostas De Trabalhos Futuros	68
5.1 Conclusões Gerais	68
5.2 Propostas de Continuidade do Trabalho	69
Referências Bibliográficas	71
A Simulações do TSTS-ZSI <i>buck-boost</i>	76
A.1 TSTS-ZSI modo de operação <i>Buck</i>	76

A.2 TSTS-ZSI modo de operação Boost	81
B Simulações do ABI	88
B.1 ABI modo de operação <i>Buck</i>	88
B.2 ABI modo de operação <i>Boost</i>	99

Lista de Figuras

1.1 Média da Radiação Solar Anual do Brasil.	3
1.2 Potencial Solar Fotovoltaico nos países europeus.	4
1.3 Sistema <i>on grid</i>	6
1.4 Sistema <i>off grid</i>	7
1.5 Sistema <i>diagrama de sistemas fotovoltaicos em função da carga usada</i>	8
2.1 Topologia ZSI monofásico.	14
2.2 Topologias derivadas do ZSI monofásico: (a) <i>semi-ZSI</i> e (b) <i>semiquasi-ZSI</i>	15
2.3 Circuito de uma célula do semi-ZSI proposto em [29].	16
2.4 Relação da tensão de saída pela do capacitor (v_o/v_C) em função da razão de trabalho D_2	17
2.5 Concepção da topologia de dois estágios proposta em [29], através da junção do conversor <i>boost</i> (a) com o circuito do <i>semi-ZSI</i> mostrado na Figura 2.3 e aqui também na letra (b).	18
2.6 Concepção da topologia de três estágios proposta em [29], através da junção do conversor <i>boost</i> na figura (a) e o circuito <i>semi-ZSI</i> da Figura 2.3 mostrado aqui em (b).	20
2.7 Representação esquemática da topologia da Figura 2.6 (c) em: (a) estágio <i>boost</i> e (b) estágio <i>semi-ZSI</i>	21
2.8 Circuitos de acordo com os estados de operação mostrados na Tabela 2.11.	22
2.9 Sequência de gatilho das chaves em um período de chaveamento.	23
2.10 Topologias convencionais de conversores c.c./c.c.: (a) <i>boost</i> ; (b) <i>buck-boost</i>	23
2.11 Conversores TSTS-ZSI propostos em [29]: (a) tipo <i>boost</i> ; (b) tipo <i>buck-boost</i>	24
2.12 Família TSTS-ZSIs com entrada do tipo <i>buck-boost</i> proposta em [29].	25
2.13 Circuitos equivalentes do TSTS-ZSI tipo <i>buck-boost</i> da Figura 2.12 (a) em um período de chaveamento: (a) S_2 está desligada, (b) S_3 está desligada e (c) S_1 está desligada.	26

2.14	Representação gráfica da modulação do TSTS-ZSI tipo <i>buck-boost</i> .	30
2.15	TSTS-ZSI tipo <i>buck-boost</i> no modo <i>boost</i> : tensão de entrada e tensão na carga.	36
2.16	TSTS-ZSI tipo <i>buck-boost</i> no modo <i>boost</i> : corrente na carga.	37
2.17	TSTS-ZSI tipo <i>buck-boost</i> no modo <i>buck</i> : tensão de entrada e tensão na carga.	38
2.18	TSTS-ZSI tipo <i>buck-boost</i> como <i>buck</i> : corrente na carga.	39
2.19	TSTS-ZSI tipo <i>buck-boost</i> : corrente de fuga.	40
3.1	Estrutura geral de um único estágio do inversor <i>buck-boost</i> .	43
3.2	Conversor CA-CA <i>boost</i> .	43
3.3	Inversor ponte completa <i>buck-boost</i> ativo.	44
3.4	Circuito equivalente da unidade CA/CA. (a) meio-ciclo positivo (b) meio ciclo negativo.	45
3.5	Circuito equivalente do ABI.	46
3.6	Circuito equivalente do ABI no modo <i>buck</i> .	46
3.7	Quatro modos de operação no semiciclo positivo. (a) Modo I. (b) Modo II. (c) Modo III. (d) Modo IV.	48
3.8	Comutação de estados em diferentes condições. (a) $V_i > v_o$. (b) $V_i < v_o$.	50
3.9	Sequência de comutação em diferentes condições. (a) $V_i > v_o$. (b) $V_i < v_o$.	51
3.10	Esquema de modulação do ABI.	52
3.11	Relação de M , d' com V_i com uma estratégia de modulação <i>boost</i> .	52
3.12	ABI no modo <i>buck</i> : tensão de entrada e tensão na carga.	54
3.13	ABI no modo <i>buck</i> : corrente na carga.	54
3.14	ABI no modo <i>buck</i> : sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 .	55
3.15	ABI no modo <i>boost</i> : tensão de entrada e tensão na carga.	56
3.16	ABI no modo <i>boost</i> : corrente na carga.	57
3.17	ABI no modo <i>boost</i> : sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 .	58
3.18	corrente de fuga no <i>active buck-boost</i> .	59
4.1	Distribuição teórica de perdas no conversor ABI.	67
4.2	Distribuição teórica de perdas no conversor TSTS-ZSI.	67
A.1	Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor TSTS-ZSI no modo <i>Buck</i> .	76
A.2	Corrente de saída (I_a) do conversor TSTS-ZSI no modo <i>Buck</i> .	77
A.3	Corrente no indutor (L_F) do conversor TSTS-ZSI no modo <i>Buck</i> .	77
A.4	Corrente no indutor (L_1) do conversor TSTS-ZSI no modo <i>Buck</i> .	78

A.5	Tensão no capacitor (C_1) do conversor TSTS-ZSI no modo <i>Buck</i> .	78
A.6	Corrente na chave (S_1) do conversor TSTS-ZSI no modo <i>Buck</i> .	79
A.7	Corrente na chave (S_2) do conversor TSTS-ZSI no modo <i>Buck</i> .	79
A.8	Corrente na chave (S_3) do conversor TSTS-ZSI no modo <i>Buck</i> .	80
A.9	Tensão na chave (S_1) do conversor TSTS-ZSI no modo <i>Buck</i> .	80
A.10	Tensão na chave (S_2) do conversor TSTS-ZSI no modo <i>Buck</i> .	81
A.11	Tensão na chave (S_3) do conversor TSTS-ZSI no modo <i>Buck</i> .	81
A.12	Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor TSTS-ZSI no modo <i>Boost</i> .	82
A.13	Corrente de saída (I_a) do conversor TSTS-ZSI no modo <i>Boost</i> .	82
A.14	Corrente no indutor (L_F) do conversor TSTS-ZSI no modo <i>Boost</i> .	83
A.15	Corrente no indutor (L_1) do conversor TSTS-ZSI no modo <i>Boost</i> .	83
A.16	Tensão no capacitor (C_1) do conversor TSTS-ZSI no modo <i>Boost</i> .	84
A.17	Corrente na chave (S_1) do conversor TSTS-ZSI no modo <i>Boost</i> .	84
A.18	Corrente na chave (S_2) do conversor TSTS-ZSI no modo <i>Boost</i> .	85
A.19	Corrente na chave (S_3) do conversor TSTS-ZSI no modo <i>Boost</i> .	85
A.20	Tensão na chave (S_1) do conversor TSTS-ZSI no modo <i>Boost</i> .	86
A.21	Tensão na chave (S_2) do conversor TSTS-ZSI no modo <i>Boost</i> .	86
A.22	Tensão na chave (S_3) do conversor TSTS-ZSI no modo <i>Boost</i> .	87
B.1	Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor ABI no modo <i>Buck</i> .	88
B.2	Corrente de saída (I_o) do conversor ABI no modo <i>Buck</i> .	89
B.3	Sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 do conversor ABI no modo <i>Buck</i> .	90
B.4	Corrente no indutor do conversor ABI no modo <i>Buck</i> .	91
B.5	Corrente no capacitor de saída do conversor ABI no modo <i>Buck</i> .	91
B.6	Corrente na chave S_1 do conversor ABI no modo <i>Buck</i> .	92
B.7	Corrente na chave S_2 do conversor ABI no modo <i>Buck</i> .	92
B.8	Corrente na chave S_3 do conversor ABI no modo <i>Buck</i> .	93
B.9	Corrente na chave S_4 do conversor ABI no modo <i>Buck</i> .	93
B.10	Corrente nas chaves Q_1 e Q_2 do conversor ABI no modo <i>Buck</i> .	94
B.11	Corrente nas chaves Q_3 e Q_4 do conversor ABI no modo <i>Buck</i> .	94
B.12	Tensão na chave S_1 do conversor ABI no modo <i>Buck</i> .	95
B.13	Tensão na chave S_2 do conversor ABI no modo <i>Buck</i> .	95
B.14	Tensão na chave S_3 do conversor ABI no modo <i>Buck</i> .	96
B.15	Tensão na chave S_4 do conversor ABI no modo <i>Buck</i> .	96
B.16	Tensão na chave Q_1 do conversor ABI no modo <i>Buck</i> .	97
B.17	Tensão na chave Q_2 do conversor ABI no modo <i>Buck</i> .	97

B.18 Tensão na chave Q_3 do conversor ABI no modo <i>Buck</i> .	98
B.19 Tensão na chave Q_4 do conversor ABI no modo <i>Buck</i> .	98
B.20 Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor ABI no modo <i>Boost</i> .	99
B.21 Corrente de saída (I_o) do conversor ABI no modo <i>Boost</i> .	99
B.22 Sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 do conversor ABI no modo <i>Boost</i> .	100
B.23 Corrente no indutor do conversor ABI no modo <i>Boost</i> .	101
B.24 Corrente no capacitor de saída do conversor ABI no modo <i>Boost</i> .	101
B.25 Corrente na chave S_1 do conversor ABI no modo <i>Boost</i> .	102
B.26 Corrente na chave S_2 do conversor ABI no modo <i>Boost</i> .	102
B.27 Corrente na chave S_3 do conversor ABI no modo <i>Boost</i> .	103
B.28 Corrente na chave S_4 do conversor ABI no modo <i>Boost</i> .	103
B.29 Corrente nas chaves Q_1 e Q_2 do conversor ABI no modo <i>Boost</i> .	104
B.30 Corrente nas chaves Q_3 e Q_4 do conversor ABI no modo <i>Boost</i> .	104
B.31 Tensão na chave S_1 do conversor ABI no modo <i>Boost</i> .	105
B.32 Tensão na chave S_2 do conversor ABI no modo <i>Boost</i> .	105
B.33 Tensão na chave S_3 do conversor ABI no modo <i>Boost</i> .	106
B.34 Tensão na chave S_4 do conversor ABI no modo <i>Boost</i> .	106
B.35 Tensão na chave Q_1 do conversor ABI no modo <i>Boost</i> .	107
B.36 Tensão na chave Q_2 do conversor ABI no modo <i>Boost</i> .	107
B.37 Tensão na chave Q_3 do conversor ABI no modo <i>Boost</i> .	108
B.38 Tensão na chave Q_4 do conversor ABI no modo <i>Boost</i> .	108

Lista de Tabelas

2.1	Estados viáveis de operação das chaves.	22
2.2	Resumo de equações do TSTS-ZSI tipo <i>buck-boost</i> . Fonte: [29].	34
2.3	Parâmetros de simulação para modo de operação Boost.	36
2.4	Parâmetros de simulação para o modo de operação Buck.	37
3.1	Troca de sinais de $Q_1 - Q_4$.	51
3.2	Parâmetros de simulação para o modo de operação Buck.	53
3.3	Parâmetros de simulação para o modo de operação Boost.	56
4.1	Componentes selecionados para os conversores TSTS-ZSI e ABI.	61
4.2	Esforços de tensão e corrente nos componentes do conversor TSTS-ZSI.	63
4.3	Esforços de tensão e corrente nos componentes do conversor ABI.	64
4.4	Componentes selecionados para os conversores TSTS-ZSI e ABI.	65
4.5	Perdas teóricas nos componentes do conversor TSTS-ZSI.	66
4.6	Perdas teóricas nos componentes do conversor ABI.	66

Capítulo 1

Introdução

1.1 Motivação

A preocupação em relação à preservação do meio ambiente e a procura pela diversificação da matriz elétrica têm crescido progressivamente, devido ao aumento na demanda por energia elétrica tanto do setor industrial quanto do comercial e residencial, ocasionando a procura por geração de energia elétrica no mundo a partir de fontes renováveis.

De acordo com [1] os Objetivos de Desenvolvimento Sustentável (ODS) são uma apelação global para erradicar a pobreza, proteger o meio ambiente e o clima e assegurar que as pessoas, em todos os lugares, possam desfrutar de paz e de prosperidade.

O objetivo 7 da ODS se refere a Energia Acessível e Limpa, isto significa, assegurar o acesso confiável, sustentável, moderno e a preço acessível à energia para todos. Com isso, o Brasil se comprometeu a realizar mudanças para atender a esses objetivos.

As metas para atingir o objetivo 7 da ODS no Brasil são: garantir a obtenção universal, confiável, moderno e a preços acessíveis para serviços de energia. Além de até 2030, continuar a tendência de ampliar a atuação de energias renováveis na matriz energética nacional.

No caso do Brasil, já é elevada a atuação das energias renováveis na matriz elétrica nacional, sendo de 43,2%, em 2017 [2] e no ano de 2020 chegou-se a 48.4% [3]. Como o compromisso do País no Acordo de Paris é atingir participação de 45% de todas as energias renováveis na matriz energética em 2030, isso mostra que essa porcentagem não precisará crescer substancialmente na participação que já é alta. Porém, essa posição não significa que o Brasil deixará de avançar e melhorar as atuais políticas que vêm sendo implementadas para a ampliação dos investimentos em energias renováveis, especialmente a eólica, a solar e os biocombustíveis. Outro ob-

jetivo é aumentar a taxa de melhoria da eficiência energética da economia brasileira, fortalecer a colaboração internacional para ajudar o acesso à pesquisa de tecnologias de energia limpa, inserindo energias renováveis, eficiência energética e tecnologias de combustíveis fósseis avançadas e mais limpas, e ampliar a infraestrutura e aprimorar a tecnologia para o fornecimento de serviços de energia modernos e sustentáveis para todos.

Todos estes objetivos apresentados anteriormente demonstram a crescente importância de energias renováveis no Brasil e como elas ajudam a atingir essas metas e uma dessas energias renováveis é a energia solar.

De acordo com [4], a média anual de irradiação global apresenta uma boa uniformidade no Brasil, com médias relativamente altas em todo o território. Os números da média solar anual da irradiação solar global incidente no Brasil, em qualquer área (1500-2.500 Wh/m²) são maiores que os da maioria dos países europeus, como Alemanha (900-1250 Wh/m²), França (900- 1650 Wh/m²) e Espanha (1200-1850 Wh/m²), locais onde projetos de aproveitamentos solares são amplamente disseminados. Apesar dos altos níveis de irradiação solar no território brasileiro, o uso da fonte para geração de energia elétrica não apresenta a mesma relevância que possui em outros países, nem o mesmo desenvolvimento de outras fontes renováveis, como eólica e biomassa, que já representam, respectivamente, 11,9% e 6% da capacidade de geração instalada no Brasil, contra 1,75% de fonte solar em 2020 [3].

As Figuras [1.1] e [1.2] apresentam os níveis de radiação solar global médio no Brasil e na Europa, respectivamente.

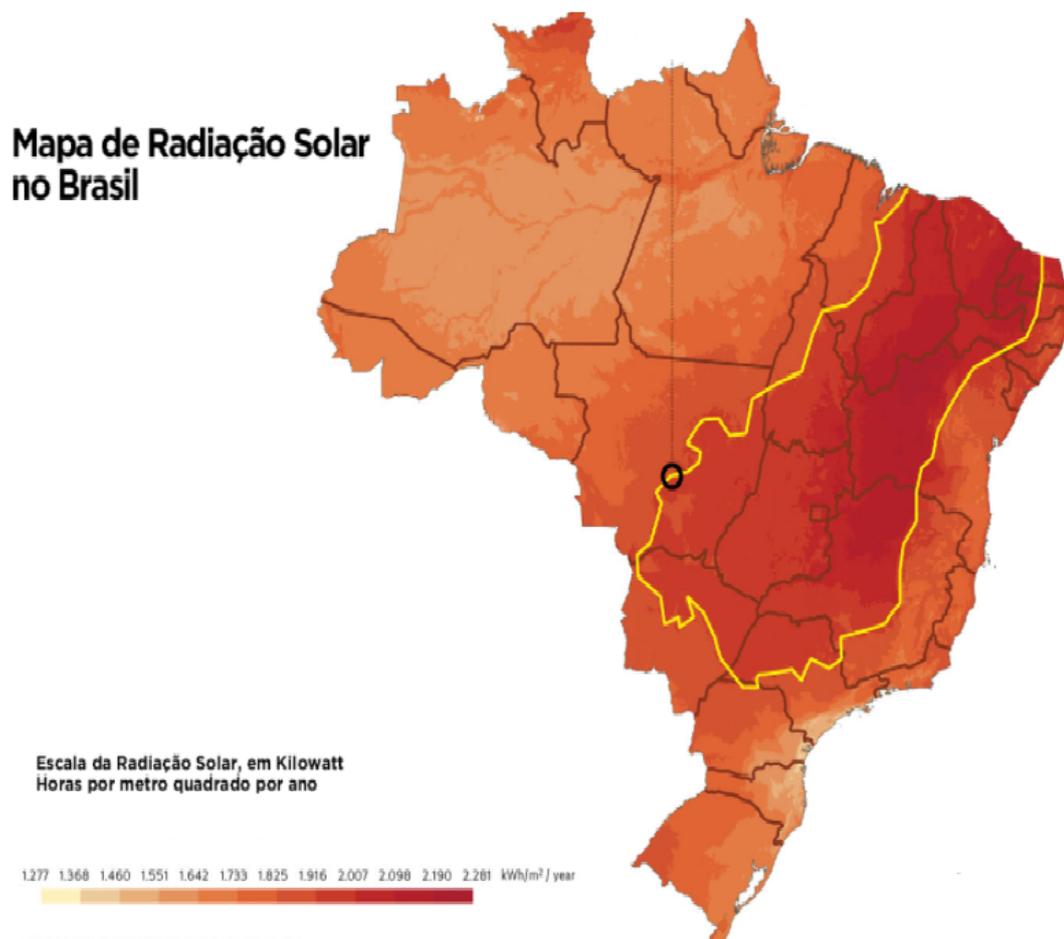


Figura 1.1: Média da Radiação Solar Anual do Brasil.
Fonte: [5].

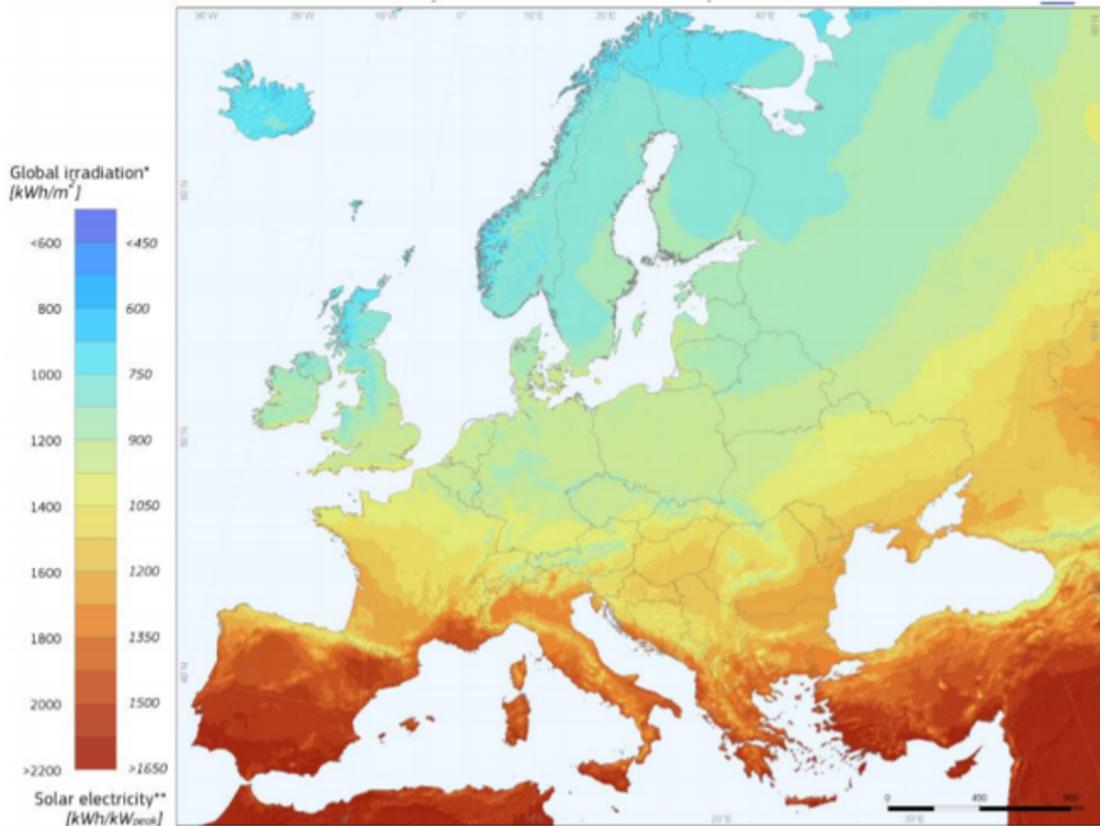


Figura 1.2: Potencial Solar Fotovoltaico nos países europeus.

Fonte: [6].

Em termos de energia solar, a capacidade instalada no Brasil expandiu-se lentamente até 2017, mas acelerou-se em 2018, dobrando a participação no total da capacidade elétrica entre os dois anos, de 0,7% para 1,4% [2]. A geração distribuída de energia (instalada nos locais onde ocorre a produção e o consumo simultâneo da energia gerada, como em residências e em prédios comerciais e industriais), por meio de painéis fotovoltaicos, demonstra alto potencial no Brasil, considerando a alta incidência solar no território, que aumenta a geração de energia nos painéis solares e diminui o custo unitário. Um estudo recente constatou que “em todos os municípios brasileiros o custo de geração fotovoltaica é menor que o custo da energia fornecida pelas distribuidoras na tarifa residencial com tributos” [7]. Devido a essas vantagens, as instalações em residências e em prédios comerciais têm aumentado exponencialmente nos últimos dois anos.

Os números em relação à economia de energia renovável e em especial a solar vêm expandindo gradualmente, para ilustrar essa informação têm-se os dados de 2020, em que apesar do estrago causado pelo coronavírus na economia, o setor de energia fotovoltaica é um dos que mais cresceram. A geração via painéis solares cresceu 58% na comparação com 2019 [8], isso ocorreu devido aos preços mais competitivos — uma vez que o custo de instalação de energia solar no Brasil caiu mais de 90% na

década. Para 2021, o setor aspira ao projeto de lei 5829/19, que entrou em regime de urgência na Câmara e asseguraria desconto de 100% em encargos e tarifas de uso dos sistemas de transmissão e de distribuição a micro e minigeradores de energia solar, o que deixaria a instalação dos painéis ainda mais atraente.

O sistema fotovoltaico se divide em dois meios de geração e consumo: *on-grid* e *off-grid*.

Os sistemas *on grid*, são também denominados como sistemas conectados à rede elétrica e tem tido um crescimento importante no mercado de energia no nosso país e em outros mais desenvolvidos. Possuem a característica de ser uma fonte complementar ao sistema elétrico e são utilizados em locais onde já tem energia elétrica. A rede da concessionária age como se fosse uma bateria em que recebe todo o excesso de energia gerado pelo sistema fotovoltaico.

Existe um grande potencial para que estes sistemas sejam empregados em áreas urbanas onde há grandes níveis de radiação em todo o mundo, pois quando tem um pico de demanda no período diurno, esses sistemas são capazes de fornecer a máxima capacidade para uma rede. Além disso, a demanda por energia elétrica é maior no verão, se comparar com o período de inverno, assim o sistema fotovoltaico tem a vantagem de ampliar a carga, pois corresponde com a maior disponibilidade de recurso solar nesse período. Portanto, se no período diurno tiver pico de demanda, os sistemas fotovoltaicos podem ajudar para a capacidade máxima de uma rede, como nas regiões comerciais com altas cargas de ar condicionado durante este período.

As informações de demanda nas áreas urbanas do Brasil indicam que as regiões onde prédios comerciais dominam exibem picos de demanda no período diurno, enquanto as regiões residenciais demonstram valores de pico de demanda mais ao anoitecer [9].

O sistema *on grid* opera por meio do painel fotovoltaico que exerce a função de produzir energia elétrica em corrente contínua (CC), transformá-la em corrente alternada (CA) e introduzi-la na rede de energia elétrica. Ao passo que a interface entre o painel e a rede elétrica se dá através do inversor de frequência.

O inversor refere-se a um equipamento encarregado de alterar a energia que vem do gerador fotovoltaico para ser utilizado na rede elétrica. Isso significa que transforma a corrente CC, fabricada pelos módulos fotovoltaicos, em corrente CA. Assim, consegue-se utilizar a eletricidade que fica no mesmo padrão que é consumido por variados equipamentos elétricos. Visto que, o inversor possibilita que a energia gerada pelo painel solar seja ligada à rede, a tensão precisa ter a mesma amplitude, frequência e fase da rede.

Na [1.3](#), é apresentado o sistema *on grid*, o qual emprega essencialmente vários painéis fotovoltaicos conectados ao inversor e, em seguida, à rede de energia elétrica. Esse sistema não guarda energia. Com isso, a energia gerada que não é aproveitada

pelo consumidor/gerador é levada diretamente à rede elétrica

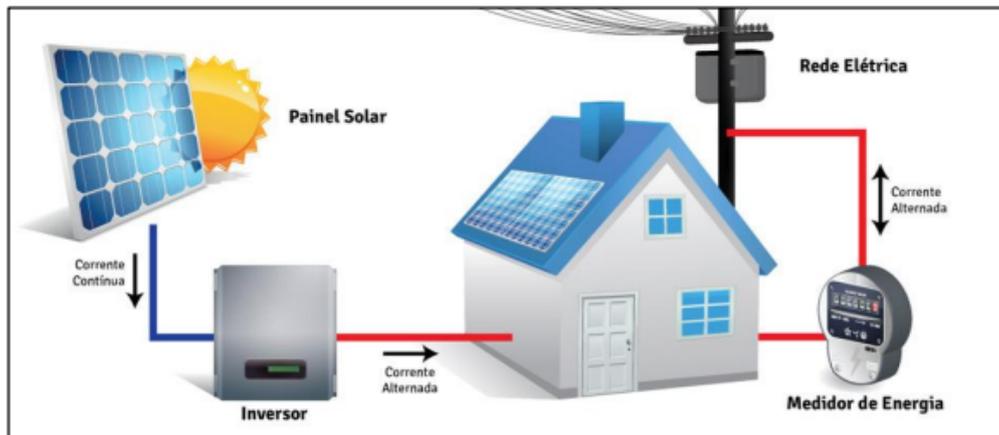


Figura 1.3: Sistema *on grid*.

Fonte: [10].

Em relação aos sistemas *off grid*, esses são chamados de sistemas isolados ou, também, de sistemas não conectados à rede elétrica. Estes sistemas tem como característica serem autônomas, isto é, não operam em paralelo com a rede elétrica convencional.

Conforme [11]:

- sistemas isolados: refere-se a sistemas elétricos de serviço público de distribuição de energia elétrica que, em seu aspecto usual, não encontram-se eletricamente conectados ao Sistema Interligado Nacional - SIN, por razões técnicas ou econômicas;
- regiões remotas: pequenos grupos de consumidores estabelecidos em sistema isolado, longe das sedes municipais e marcados pela ausência de economias de escala ou de densidade.

No momento atual, mais de 800 milhões de pessoas no mundo não usufruem de energia elétrica. Esse número indica a relevância e a urgência de que toda a população mundial tenha alcance a uma qualidade de vida adequada, como é o objetivo 7 da ODS. Conseqüentemente, a descentralização da distribuição de energia e o avanço da utilização de fontes renováveis de energia são formas permissora de minimizar ou até mesmo extinguir essa triste situação. A população mais afastada das principais fontes de geração são a que mais sofrem para ter acesso à energia elétrica. O principal motivo desse problema está associado aos custos elevados de distribuição e transmissão, assim como à demanda baixa dessas regiões se comparadas aos volumosos centros de consumo, visto que é essencial uma extensa rede de transmissão em alta tensão para o atendimento desses consumidores. Por isso, torna-se inviável para as concessionárias de energia por razões econômicas e técnicas.

Logo, os sistemas *off grid* se tornam viáveis para serem empregados em regiões mais remotas, carentes de rede de distribuição elétrica ou, ainda, que tenham um

abastecimento precário de energia elétrica. Tendo como exemplos fundamentais de utilização destes sistemas: as zonas rurais, fazendas, sítios, estacionamentos e praias.

Conforme já explicado os sistemas *off grid* são sistemas desconectados ou isolados, ou seja, não dependem da rede da concessionária para gerar energia elétrica, deste modo em períodos como a noite, em que os sistemas fotovoltaicos não produzem energia eles precisam de um sistema de armazenamento de energia, por meio da utilização de baterias.

As Figuras 1.4 e 1.5, apresentam um modelo de sistema *off grid* e o seu diagrama em função da carga usada, respectivamente



Figura 1.4: Sistema *off grid*.

Fonte: [10].

O inversor no sistema *off grid*, assim como nos sistemas *on grid*, serve para alimentação de equipamentos de corrente alternada. Este equipamento normalmente engloba um seguidor de ponto de máxima potência, fundamental para otimização da potência final estabelecida. Este sistema é utilizado quando se pretende mais conforto no emprego de eletrodomésticos convencionais.

Os sistemas isolados podem atender cargas CC sem armazenamento, cargas CC com armazenamento, cargas CA sem armazenamento e cargas CA com armazenamento.

A figura 1.5 ilustra cargas do tipo CC e do tipo CA ligadas ao sistema fotovoltaico isolado.

- Carga CC sem armazenamento

Para esse tipo de configuração, a energia elétrica é empregada no momento da geração por dispositivos que operam em corrente contínua. Um exemplo em que se

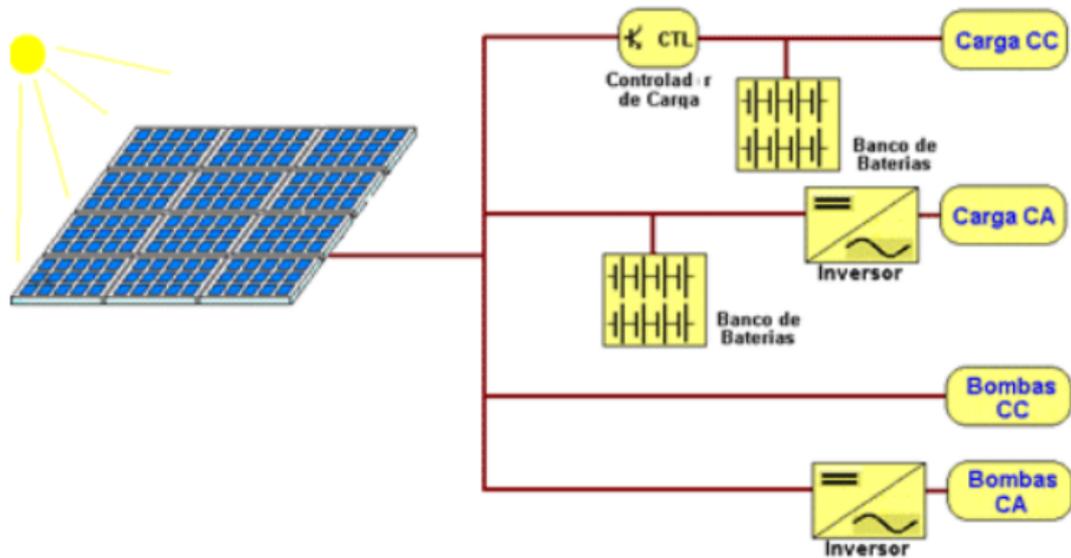


Figura 1.5: Sistema *diagrama de sistemas fotovoltaicos em função da carga usada*.
 Fonte: [12].

usa essa particularidade é um sistema de bombeamento de água com bombas com motor de corrente contínua.

- Carga CC com armazenamento

Para que seja possível a utilização de equipamentos elétricos, em corrente contínua, independentemente de haver ou não geração fotovoltaica simultânea a energia elétrica deve ser armazenada em baterias; dispõe-se também de um equipamento para controlar a carga e descarga na bateria. Este equipamento é chamado de controlador de carga, que tem como responsabilidade principal não permitir que ocorra prejuízos na bateria por sobrecarga ou descarga profunda.

- Carga CA sem armazenamento

Em relação as cargas CA sem armazenamento, o princípio de operação é parecido com as de cargas CC. Entretanto, a diferença neste caso é que a carga é alimentada em energia CA, necessitando, assim, empregar um inversor entre o gerador fotovoltaico e a carga. Um exemplo em que se utiliza essa particularidade é quando deseja utilizar bombas com motores convencionais em sistemas fotovoltaicos.

- Carga CA com armazenamento

Para este caso também precisa de um inversor, pois é necessário alimentar equipamentos de corrente alternada, transformando a tensão de corrente contínua em alternada. Além de precisar do banco de baterias para armazenar energia, assim como, no caso descrito de carga cc com armazenamento.

O sistema fotovoltaico *on grid* possui um custo financeiro menor, se comparado ao sistema fotovoltaico *off grid*, isso porque este sistema precisa empregar controlador de carga e baterias como instrumentos de controle e armazenamento de energia e, devido a isso, há um aumento no valor deste sistema.

Dessarte, com o exposto acima, a escolha do inversor a ser empregado se torna essencial devido ao seu custo que pode influenciar e ajudar no valor total do sistema, além de ser responsável por critérios de atendimento às normas, no tamanho do sistema de geração FV e influencia diretamente na eficiência global do sistema.

A aplicação de topologias de inversores para a adequação da energia elétrica CC formada pelos painéis em CA para que possa ser injetada na rede elétrica está diretamente relacionada à eficiência global do sistema e à qualidade desta energia. Com isso, os inversores a serem empregados realizam um papel fundamental no sistema geral, sendo indispensável o estudo e a comparação de diferentes topologias para analisar qual melhor respeita a determinados quesitos e condições que se deseja obter.

Para os sistemas conectados à rede, o gasto do inversor caracteriza uma reduzida parcela no investimento inicial de instalação (em torno de 10%), com isso pode-se investir em melhorias tecnológicas. Apesar disso, o inversor tem uma função crucial para que se possa atingir uma eficiência elevada na energia elétrica gerada, diminuindo o tempo que levaria para descontar o total do alto valor investido na instalação do sistema.

Em relação ao emprego dos inversores existem diversas questões. Esses podem constituir de um ou mais estágios de conversão e podem ser monofásicos ou trifásicos. Assim, depende do objetivo final que se almeja e para alcançá-lo necessita de estudos para escolher o ideal para cada cenário. No que se refere ao número de fases, é importante ressaltar que a maioria dos sistemas fotovoltaicos instalados no mundo é monofásica de baixa potência, alcançando poucos kW de potência nominal, uma vez que para valores mais altos de potência, o custo fica excessivo [13], [14]. No entanto, no sistema monofásico, há uma potência pulsada na saída do inversor, assim como na sua entrada, e, por isso, existe, geralmente, a necessidade de capacitores eletrolíticos de elevada capacitância, impactando num acréscimo de volume do conversor utilizado entre o painel e a rede, tornando o sistema menos compacto, menos eficiente e em alguns casos mais oneroso.

Quanto ao número de estágios de um inversor, podem possuir sistemas com um ou com múltiplos estágios de conversão. Quando contém um único estágio, normalmente é utilizado o inversor de fonte de tensão (VSI) ou o inversor de fonte de corrente (CSI). Porém, ambos sofrem de uma limitação em comum de serem conversores *boost* ou *buck* e não podem ser um conversor *buck-boost*. O VSI só pode realizar a conversão de tensão *buck*, enquanto o inversor de fonte de corrente realiza a conversão de aumento de tensão, ou seja, *boost*.

O inversor de ponte completa usa comumente a topologia VSI, porém a saída CA é menor do que a fonte de alimentação CC. E nos sistemas de energia fotovoltaica, a voltagem da célula fotovoltaica varia em uma ampla faixa; portanto, o sistema

do inversor precisa realizar a conversão *buck* e a conversão *boost*. Para resolver esse problema, existem dois tipos de solução comum. A primeira solução é adicionar um transformador, porém, esta estrutura aumenta o volume, peso e custo do sistema e também reduz a densidade de energia e poluição sonora. Outra solução é o uso de uma estrutura em cascata de dois estágios. O conversor CC-CC realiza o aumento de tensão, e o conversor CC-CA posterior realiza a inversão. O conversor *boost* é geralmente usado no estágio frontal. A estrutura de dois estágios precisa de vários indutores e capacitores, o que não é produtivo, pois este arranjo apresenta instabilidade e menor eficiência e mais complexo de ser implementado. [15], [16].

Em contradição, as topologias de inversores que não utilizam transformadores, em geral, apresentam um custo reduzido, assim como um tamanho e peso reduzido em relação às que operam com transformador.

O emprego de um transformador traz diversos problemas ao sistema, como a queda considerável da eficiência, acréscimo de volume, gerando aumento do peso e custo para a situação do transformador de baixa frequência e aumento de custo e complexidade para o do transformador de alta frequência [17]. Segundo [18], para sistemas com menos de 75 kW é admissível retirar o transformador com o propósito de diminuir esses pontos negativos. Assim, os sistemas fotovoltaicos sem transformadores demonstram ter menores gastos, tamanhos, pesos, complexidades e suas eficiências totais conseguem crescer de 1% a 2% [19] [20]. Contudo, ao usar topologias de sistemas fotovoltaicos sem transformador deve-se prestar atenção em relação à segurança e à qualidade da energia gerado, por conta da ausência da isolamento galvânica, esses sistemas demonstram risco de choque elétrico através do contato com as partes metálicas do módulo solar. Com isso, alguns países exigem o aterramento das partes metálicas dos módulos fotovoltaicos para que possa satisfazer os regulamentos e normas de segurança, assim como é exigido no Brasil pelas normas [21] e [22].

Os módulos fotovoltaicos comerciais apresentam suas molduras externas metálicas, encarregados da segurança de suas células fotovoltaicas e estruturação do painel (vidro, substrato e outros) como um todo. Por conta dos módulos fotovoltaicos possuem uma área superficial ampla, de modo a viabilizar a maior captação de energia possível, aparecem capacitâncias parasitas entre as células fotovoltaicas e sua carcaça metálica, assim como entre as células fotovoltaicas e as superfícies condutoras. Tensões nas células fotovoltaicas surgem na carcaça e nas superfícies dos painéis não aterrados e por causa dessa tensão induzida, capacitâncias parasitas também aparecem entre a carcaça e o solo e entre as superfícies condutoras e o solo.

Os valores dessas capacitâncias variam de acordo com alguns fatores, como por exemplo: área das superfícies e da carcaça do painel, afastamento entre as células fotovoltaica e às superfícies ou entre as superfícies/carcaça e o solo e também das

condições ambientais. Em vista disso, o aterramento das carcaças dos módulos possibilitam um sentido da circulação das correntes de fuga, por meio das capacitâncias parasitas do módulo.

Em razão dessas capacitâncias, e conforme topologia do inversor, flutuações do potencial entre o painel e a terra são capazes de surgir. O que ocasiona um incremento das correntes de fuga que causam: alteração da corrente na rede, performance inadequada de proteções e perdas no sistema [19].

Em inversores que não utilizam transformador e para que haja baixa corrente de fuga, assim não apresentará as desvantagens apresentadas anteriormente, é preciso um alto número de painéis em série ou um conversor que aumente a tensão. Para que conserve o nível de tensão do barramento c.c. correto para transmitir a energia do arranjo fotovoltaico para a rede. Entretanto, em arranjos fotovoltaicos constituídos por um elevado número de painéis em série, têm maiores riscos de sobreamento parcial nos módulos, por nuvens, edifícios ou grandes objetos, a falta de compatibilidade entre os módulos ou, ainda, se algum painel acontecer de falhar, ocasionará a uma diminuição da tensão produzida no barramento c.c. de modo que pode ser insatisfatório para a conexão com a rede [23].

Este obstáculo é possível ser solucionado utilizando algumas configurações, como por exemplo, em que a elevação de tensão exigida é alcançada empregando configurações de um único estágio, como é o caso do inversor fonte Z (*Z-Source Inverter - ZSI*) [24], [25]. Alguns autores têm estudado alternativas do ZSI para que o número de componentes de chaveamento e o volume do sistema possam ser menores, sendo capaz de reduzir o custo total do ZSI [26]. Embora seja capaz de aumentar a tensão e ocorrer a inversão em um único estágio, o ZSI originalmente apresentado em [24] possui algumas desvantagens, como por exemplo: exibe rendimento relativamente baixo [23] e estudos apontam que a utilização do ZSI para sistemas fotovoltaicos trifásicos sem transformador apresenta correntes de fuga [27].

Um desses estudos sobre alternativas da fonte Z será apresentado no Capítulo 2 deste trabalho. Onde será apresentada uma nova topologia a partir do ZSI monofásico.

1.2 Objetivo do Trabalho

O objetivo deste trabalho é apresentar inversores que foram pouco descritos em referências bibliográficas até os dias de hoje, e que foram criados; para melhorar aspectos, como reduzir o número de estágios, de elementos passivos, como indutores e capacitores e sem a necessidade do transformador, assim, reduz-se os custos e traz maiores eficiências e também compará-los entre si.

Os inversores trabalhados foram: o ABI (*Active buck-boost*) e TSTS-ZSI (*Three-*

Switch Three-State) do tipo *buck-boost*, através dos estudos e simulações realizadas. Por conta de ter pouco material de apoio e referências, julgou-se interessante o estudo e aprofundamento destas. Além de terem vantagens, pois são inversores monofásicos aplicados a sistemas fotovoltaicos sem transformador e sem muitos estágios, sendo novas alternativas a serem utilizadas, pois não teria os problemas citados anteriormente dos inversores convencionais. As principais contribuições desse trabalho são:

- Estudo do inversor monofásico de três chaves e três estados (*Three-Switch Three-State Z-Source Inverter* - TSTS-ZSI) baseado no inversor fonte Z, sendo a análise mais aprofundada no tipo *buck-boost*, pois é o ideal para sistemas fotovoltaicos;
- Estudo do inversor monofásico ABI (*Active Buck-Boost*), sendo este trabalho o primeiro a apresentar e estudar esse inversor na língua portuguesa.
- Estudo comparativo qualitativamente e de perdas teóricas dos dois inversores.

1.3 Estrutura do Trabalho

Essa dissertação está organizada em 5 capítulos. Além do capítulo 1, referente a introdução, onde são apresentadas as motivações para o estudo, objetivo e revisão bibliográfica, tem-se:

O Capítulo 2 apresenta o inversor de três chaves e três estados monofásico (TSTS-ZSI), desde sua criação, como foi realizada, suas propriedades, qualidades, conceitos de funcionamento, modulação, dimensionamento, até a apresentação das simulações realizadas no PSIM e verificando se é um bom inversor e se pode realmente ser utilizado sem transformador, verificando sua corrente de fuga;

No Capítulo 3 é exposto sobre o inversor *active buck-boost* (ABI), percorrendo por seus aspectos, individualidades, qualidades, conceitos de funcionamento, modulação, dimensionamento, além da simulação feita no simulador PSIM objetivando sua aplicação em sistemas fotovoltaicos sem transformador;

O capítulo 4 apresenta a análise de resultados, uma análise comparativa qualitativamente e com as perdas teóricas entre os dois inversores apresentados no trabalho.

No Capítulo 5 é realizada suas devidas conclusões, assim como, as sugestões para trabalhos futuros.

Capítulo 2

Three-Switch Three-State Z-Source Inverter (TSTS-ZSI)

Nas variadas referências bibliográfica estudadas para o presente trabalho, essas concentravam os trabalhos em inversores monofásicos e por esse motivo esta dissertação será baseada no desenvolvimento de inversores monofásicos também.

Nos últimos anos, o ZSI tem sido largamente estudado, explorando aspectos como: áreas de aplicação, novas estratégias de modulação ou melhoramentos de topologia para aplicações específicas. Como o inversor TSTS-ZSI desenvolvido nesse Capítulo é resultado do estudo do ZSI, é importante fazer uma breve explicação sobre o ZSI monofásico.

O inversor ZSI, inventado por [24] é ilustrado na Figura 2.1, este inversor tem como particularidade principal o alcance de valores de tensão na saída do inversor maiores ou menores que a tensão na fonte geradora, ou seja *buck-boost*, sendo considerado de um único estágio, assim, não possui elementos semicondutores adicionais, reduzindo seu custo e volume e teoricamente aumentando sua eficiência. Ao contrário do VSI que dispõe apenas de característica *buck*, ou seja, menor tensão na saída em relação à entrada.

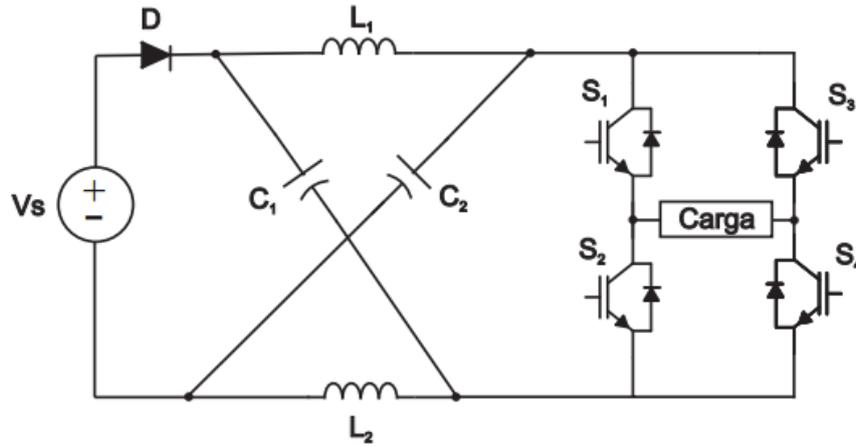


Figura 2.1: Topologia ZSI monofásico.

A impedância Z existente no circuito compreende resumidamente em dois indutores e dois capacitores L_1 e L_2 , e C_1 e C_2 , respectivamente, conectados em formato X. Com esse aspecto, consegue-se que duas chaves do mesmo braço de um conversor, por exemplo, conduzam simultaneamente, correspondendo ao modo chamado *shoot-through*. Sendo vantajoso em relação aos conversores tradicionais, os quais não possuem esse modo de operação para proteger os componentes dos circuitos e evitarem que sejam danificados, além dos conversores tradicionais precisarem aplicar um tempo morto (*dead time*) entre o gatilhos das chaves inferior e superior de um mesmo braço para que não haja condução simultânea entre elas. Por causa do tempo morto, há distorções nas formas de onda de saída do conversor [28], por isso o ZSI possui importantes vantagens em relação aos outros conversores.

O ZSI possui 3 modos de funcionamento: ativo, nulo e o de *shoot-through*. Tanto o modo ativo e nulo são comuns ao VSI tradicional (*Voltage Source Inverter* - Inversor Fonte de Tensão) e modo *shoot-through* apenas se consegue atingir em função da característica da topologia Z. Esse último modo permite atingir o modo *boost*. Do ponto de vista da carga, tanto o modo nulo e o modo *shoot-through* indiferem, visto que em ambos a tensão de saída tem a característica de ser nula [17].

Contudo, a maioria desses estudos do inversor ZSI é realizada em inversores para sistemas trifásicos, sendo poucas as aplicações em monofásicas. Devido à potência instantânea de saída em sistemas monofásicos ZSI não ser constante, afetando, assim, a qualidade da forma de onda de saída [29] [30].

Para que pudesse contornar esse problema da potência no ZSI monofásico, novas propostas de topologias foram desenvolvidas como o *semi-ZSI* (Figura 2.2 (a)) [31] e *semiquasi-ZSI* (Figura 2.2 (b)) [32], em que o símbolo das chaves representam chaves ideais. Comparado com o ZSI monofásico tradicional, as topologias mostradas na Figura 2.2 têm custo mais baixo e recurso de aterramento duplo, e podem atingir o mesmo desempenho de saída que o inversor de fonte de tensão (VSI) de ponte

completa tradicional. No entanto, eles também sofrem dos seguintes problemas: estresse de tensão (quase três vezes a tensão de entrada), métodos de controle não lineares e ausência de capacidade de *step-up*.

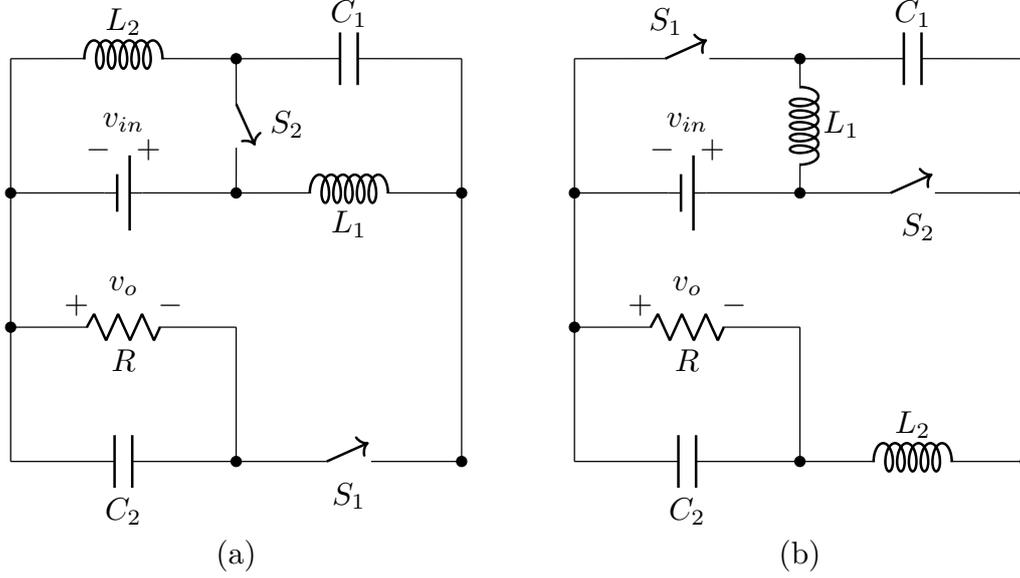


Figura 2.2: Topologias derivadas do ZSI monofásico: (a) *semi-ZSI* e (b) *semiquasi-ZSI*.

Fonte: Próprio autor.

Com base nas características do *semi-ZSI*, o autor [29] propôs uma família de inversores monofásicos chamada de inversores fonte Z de três chaves e três estados (*Three-Switch Three-State* - TSTS) que podem ser classificados em dois grupos, TSTS-ZSI tipo *boost* e TSTS-ZSI tipo *buck-boost*. Em contraste com o *semi-ZSI* monofásico e o *semiquasi-ZSI* proposto em [33] e [32], eles possuem as seguintes características: capacidade de *buck-boost*, baixos esforços de tensão e ganho de tensão de saída linear que simplifica o sistema de controle adicionando uma chave, um indutor e um capacitor extra. Para chegar efetivamente na família TSTS-ZSI, é preciso começar a entender o funcionamento do circuito *semi-ZSI*, proposto em [29] e mostrado na Figura 2.3. Sendo a razão de trabalho para S_2 como D_2 e considerando que as chaves S_2 e S_3 trabalham alternadamente e admitindo que os indutores L_1 e L_2 e os capacitores C_1 e C_2 tenham a mesma indutância L e a mesma capacitância C , respectivamente, tem-se que:

$$i_{L1} = i_{L2} = i_L \Rightarrow v_{L1} = v_{L2} = v_L \quad (2.1)$$

$$v_{C1} = v_{C2} = v_C \quad (2.2)$$

No primeiro estado (D_2):

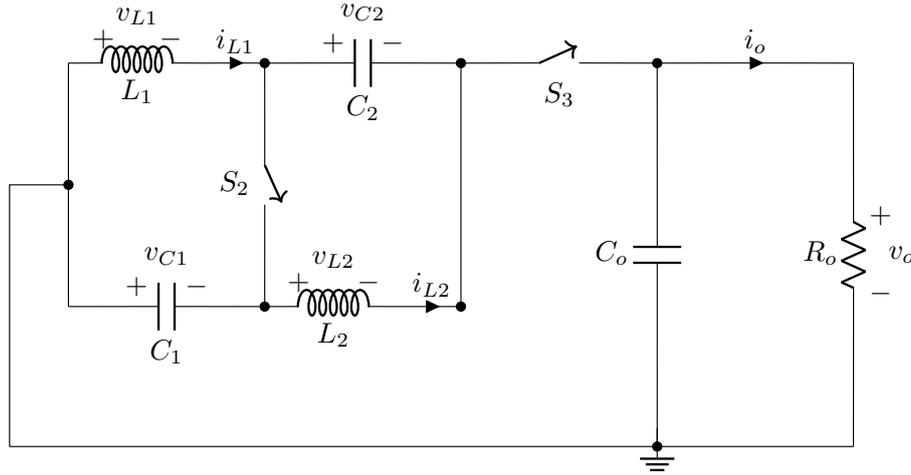


Figura 2.3: Circuito de uma célula do semi-ZSI proposto em [29].
Fonte: Próprio autor.

$$\begin{cases} S_2 = 1 \\ S_3 = 0 \end{cases} \quad (2.3)$$

tem-se que:

$$v_L = v_C \quad (2.4)$$

No decorrer do segundo estado ($1 - D_2$):

$$\begin{cases} S_2 = 0 \\ S_3 = 1 \end{cases} \Rightarrow v_L + v_C + v_o = 0 \Rightarrow v_L = -v_C - v_o \quad (2.5)$$

Tendo em conta que a tensão no indutor em regime permanente é nula, tem-se:

$$v_C D_2 - (v_o + v_C)(1 - D_2) = 0 \quad (2.6)$$

Assim,

$$\frac{v_o}{v_C} = \frac{2D_2 - 1}{1 - D_2} \quad (2.7)$$

Observando a Equação (2.7), pode-se chegar à Figura 2.4 onde é ilustrado o gráfico de v_o (tensão de saída) sobre v_C (tensão no capacitor) em função da razão de trabalho D_2 .

Entende-se que a tensão de saída pode assumir tanto valores positivos ($D_2 > 0,5$) quanto valores negativos ($D_2 < 0,5$). Enquanto, para $D_2 > 2/3$, o semi-ZSI teria tensões de saída maiores que a tensão de entrada, porém para a topologia trabalhar como inversor monofásico (nos quatro quadrantes) deve-se operar como conversor CC-CA. simétrico, portanto D_2 precisa estar limitado entre 0 e $2/3$ e assim a maior amplitude da saída senoidal será igual a v_C . Pode-se concluir, então, que o *semi-ZSI*

possuirá apenas a ação *buck*, trabalhando como conversor CC-CA

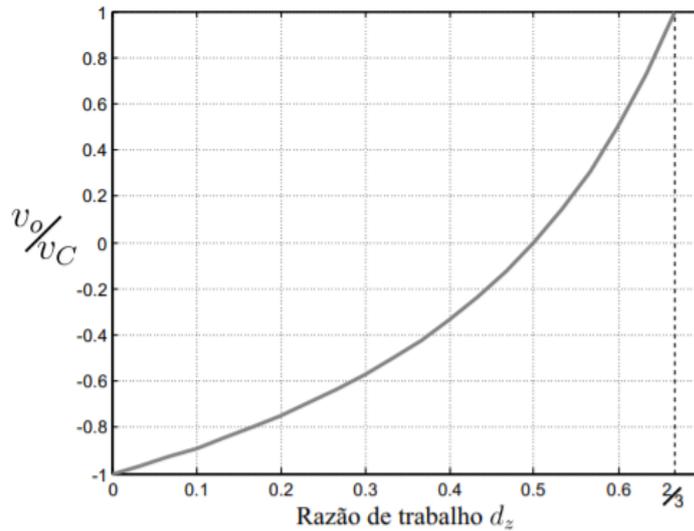


Figura 2.4: Relação da tensão de saída pela do capacitor (v_o/v_C) em função da razão de trabalho D_2 .

Assim, se mostra necessário antes do estágio de inversão um conversor *boost*, em aplicações que têm ampla faixa de entrada como fotovoltaica (PV), célula de combustível, constituindo, assim, um sistema de conversão de dois-estágios como mostrado na Figura 2.5. O circuito *boost* no estágio frontal e *semi-ZSI* no estágio seguinte é controlado de forma independente. No entanto, esta topologia de dois estágios não pode eliminar os defeitos inerentes dos *semi-ZSIs*: estresse de tensão e ganho de tensão não linear, conforme descrito anteriormente.

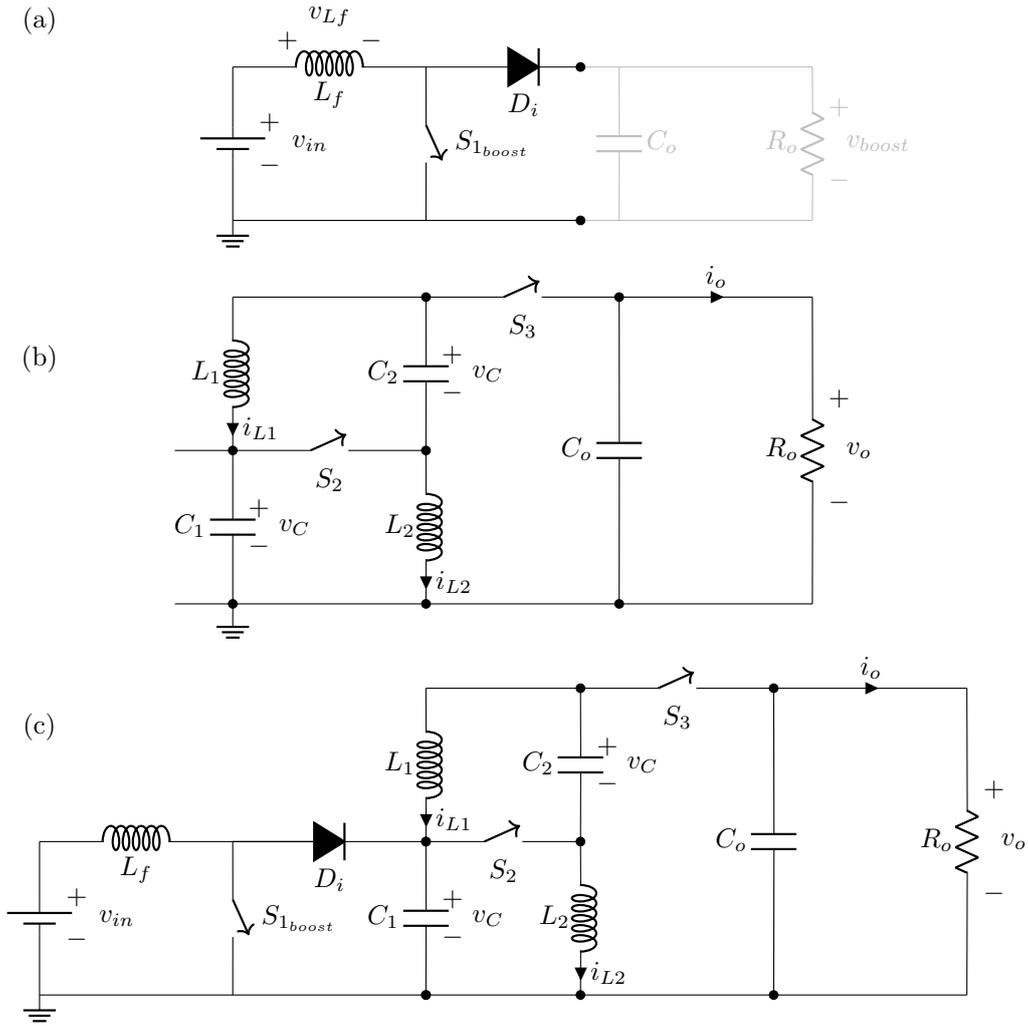


Figura 2.5: Concepção da topologia de dois estágios proposta em [29], através da junção do conversor *boost* (a) com o circuito do *semi-ZSI* mostrado na Figura 2.3 e aqui também na letra (b).

Fonte: próprio autor.

Como pode ser visto na topologia mostrada na Figura 2.5 (b), a tensão V_C é a tensão de entrada no circuito *semi-ZSI* e, também, a tensão de saída no circuito *boost*, sendo, assim, chamada de V_{boost} .

$$v_C = V_{boost} = \frac{1}{1 - D_{1boost}} V_{in} \quad (2.8)$$

Com isso, pode-se trocar v_C por V_{boost} na Equação (2.7), em seguida substituir V_{boost} usando a Equação (2.8). E deste modo, leva-se a:

$$\begin{aligned}
v_o &= \frac{2D_2 - 1}{1 - D_2} v_C \\
&= \frac{2D_2 - 1}{1 - D_2} V_{boost} \\
&= \frac{2D_2 - 1}{1 - D_2} \frac{1}{1 - D_{1boost}} V_{in}
\end{aligned} \tag{2.9}$$

Sendo D_2 a razão de trabalho da chave S_2 , dentro da malha de impedâncias *semi-Z*. Com a Equação (2.7) e com a possibilidade de integrar os dois estágios do conversor em um só, encontra-se v_o da seguinte forma:

$$\begin{aligned}
v_o \times 2 &= \frac{2D_2 - 1}{1 - D_2} v_C \times 2 \\
2v_o(1 - D_2) &= (2D_2 - 1)2v_C \\
v_o + v_o(1 - 2D_2) &= (2D_2 - 1)2v_C \\
v_o &= (2D_2 - 1)(2v_C + v_o)
\end{aligned} \tag{2.10}$$

Pela Equação (2.10), considera-se que $(2v_C + v_o)$ seja um valor constante para que possa facilitar as deduções seguintes. Com essa consideração, a relação entre a tensão de saída v_o e $(2D_2 - 1)$ será linear e terá a expressão igual da relação entre a tensão do barramento CC e a tensão de saída em um VSI monofásico.

Com isso, observando a Figura 2.5 (c) a tensão $V_{boost} = 2v_c + v_o$ é atingida fechando as chaves S_1 e S_2 ao mesmo tempo e abrindo S_{1boost} . Pode-se reparar que o resultado $(2v_c + v_o)$ do circuito na Figura 2.5 (c) passa a ser a saída do conversor *boost*, o qual se encontra na entrada do circuito da Figura 2.5 (c). Possibilitando reescrever a Equação (2.10) da seguinte forma: $v_o = (2D_2 - 1)V_{boost}$.

Assim, consegue-se obter a primeira topologia TSTS-ZSI proposta em [29], Figura 2.6 (c). Essa topologia ilustra a associação entre o conversor *boost*, Figura 2.6 (a), e o circuito *semi-ZSI*, Figura 2.6 (b), de maneira mais direta, pois consegue-se visualizar com mais facilidade que $V_{boost} = 2v_c + v_o$, apenas considerando as chaves S_2 e S_3 fechadas e percorrendo a malha do circuito de S_{1boost} a v_o . Nessa nova topologia pode ser reparado que houve a eliminação no circuito *boost* da chave (ou diodo) S_{2boost} , Figura 2.6, visto que sua funcionalidade continuará ser executada por S_3 do circuito *semi-ZSI*. Embora possua essas diferenças no circuito da Figura 2.6 (c) com a da Figura 2.5 (c), elas possuem operações bastante similares. Como por exemplo, a Figura 2.6 (c) continua dividida em duas etapas, sendo uma com a função *boost* e outra com a função de inversão de tensão, do mesmo modo que a topologia na Figura 2.5 (c).

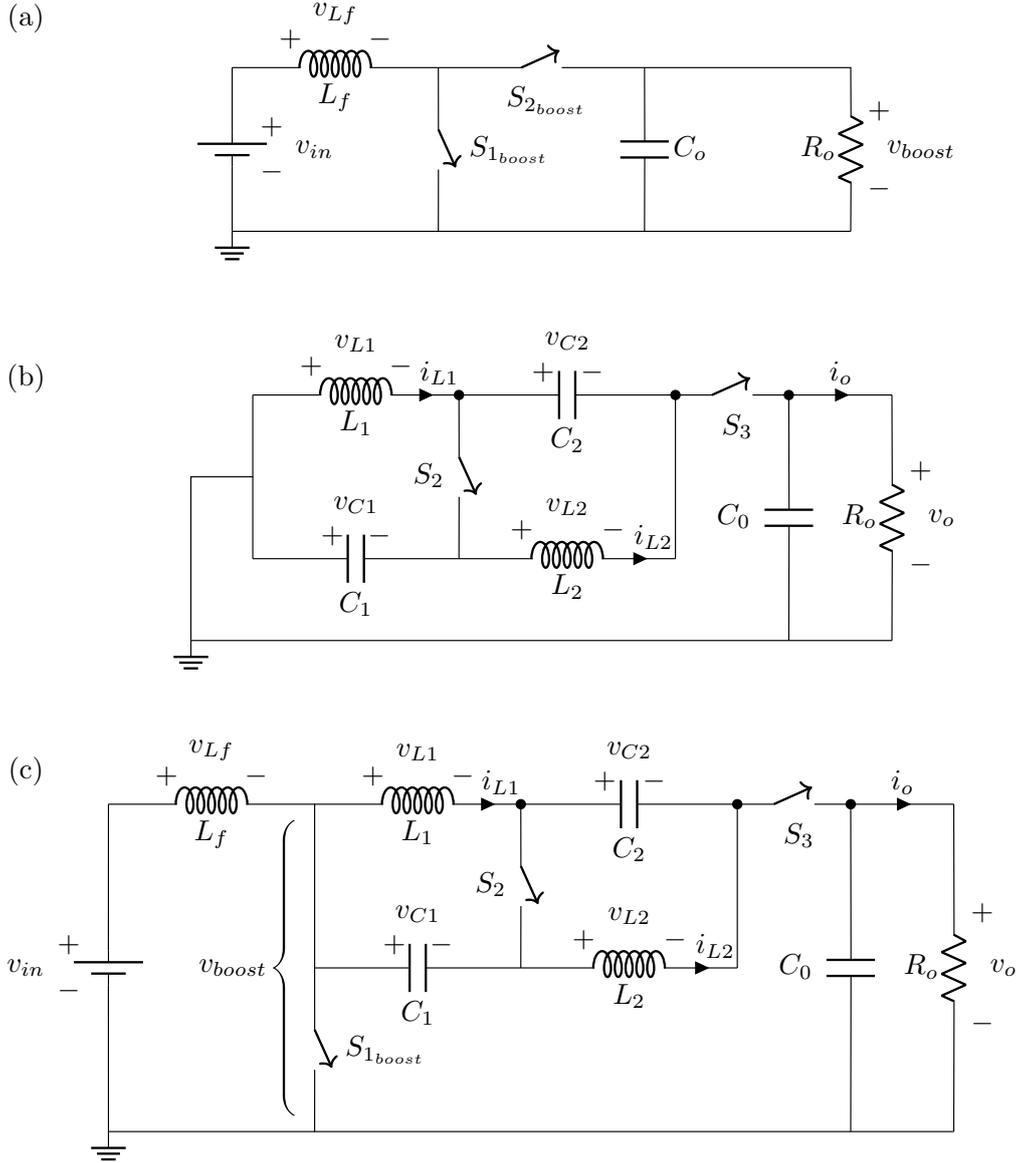


Figura 2.6: Concepção da topologia de três estágios proposta em [29], através da junção do conversor *boost* na figura (a) e o circuito *semi-ZSI* da Figura 2.3 mostrado aqui em (b).

Fonte: Próprio autor.

Para uma melhor compreensão, é ilustrado nas Figuras 2.7 (a) e 2.7 (b) as representações esquemáticas da topologia dividido em *boost* e estágio *semi-zsi* a partir da Figura 2.6 (c). A primeira que é responsável pelo estágio *boost* é alcançada comutando as chaves S_2 e S_3 simultaneamente e de forma alternada com S_1 . A segunda que é responsável pelo estágio de inversão, *semi-zsi*, certificando que $v_o = [(2d_2 - 1)/(1 - d_2)]v_C$, o qual d_2 é a razão de trabalho da chave S_2 , é alcançada comutando as chaves S_1 e S_3 simultaneamente e de forma alternada com S_2 .

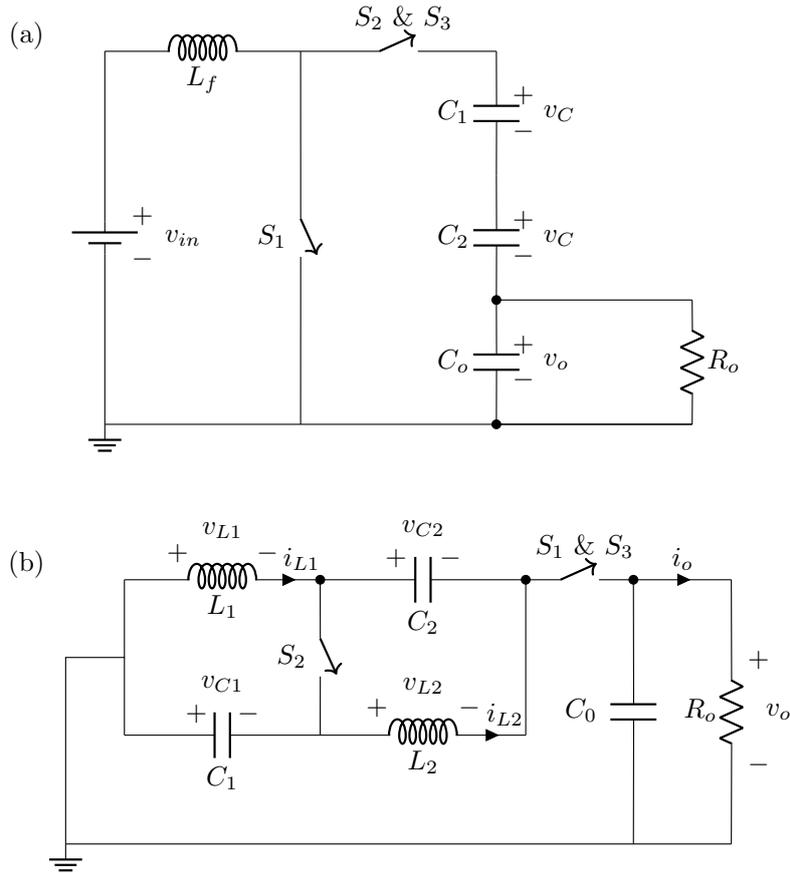


Figura 2.7: Representação esquemática da topologia da Figura 2.6 (c) em: (a) estágio *boost* e (b) estágio *semi-ZSI*.

Fonte: Próprio autor.

Para que haja a elevação de tensão em $V_{boost} = 2v_C + v_o$ e ser um valor constante, deve-se prosseguir os seguintes passos:

- Estando S_1 ligada ($S_1 = 1$), pelo menos umas das outras chaves devem estar desligadas ($S_2 = 0$ ou $S_3 = 0$);
- Já quando S_1 está desligada ($S_1 = 0$), as duas as chaves restantes devem estar ligadas ($S_2 = 1$ e $S_3 = 1$);

Já para a efetuação da inversão, necessita-se considerar que:

- S_2 estando ligada ($S_2 = 1$), ao menos umas das outras chaves devem estar desligadas ($S_1 = 0$ e $S_3 = 0$);
- Quando S_2 está desligada ($S_2 = 0$), as duas chaves restantes devem estar ligadas ($S_1 = 1$ e $S_3 = 1$);

Os estados e as restrições das operações das chaves listadas acima estão na Tabela 2.1

Tabela 2.1: Estados viáveis de operação das chaves.

Estados	S_1	S_2	S_3	Eventos no Circuito
Estado 1	1	0	1	V_{in} carrega L_f e V_o é alimentado por V_{C1} , V_{C2} , V_{L1} e V_{L2} .
Estado 2	1	1	0	V_{in} alimenta L_f , V_{C1} alimenta L_1 e V_{C2} carrega L_2 .
Estado 3	0	1	1	V_{in} alimenta C_1 , C_2 , e C_o ; V_{C1} carrega L_1 e V_{C2} carrega L_2 .

Na Figura 2.8 é apresentado o primeiro TSTS proposto em [29] com os estados representados em cada letra:(a) sendo o Estado 1, (b) Estado 2 e (c) Estado 3.

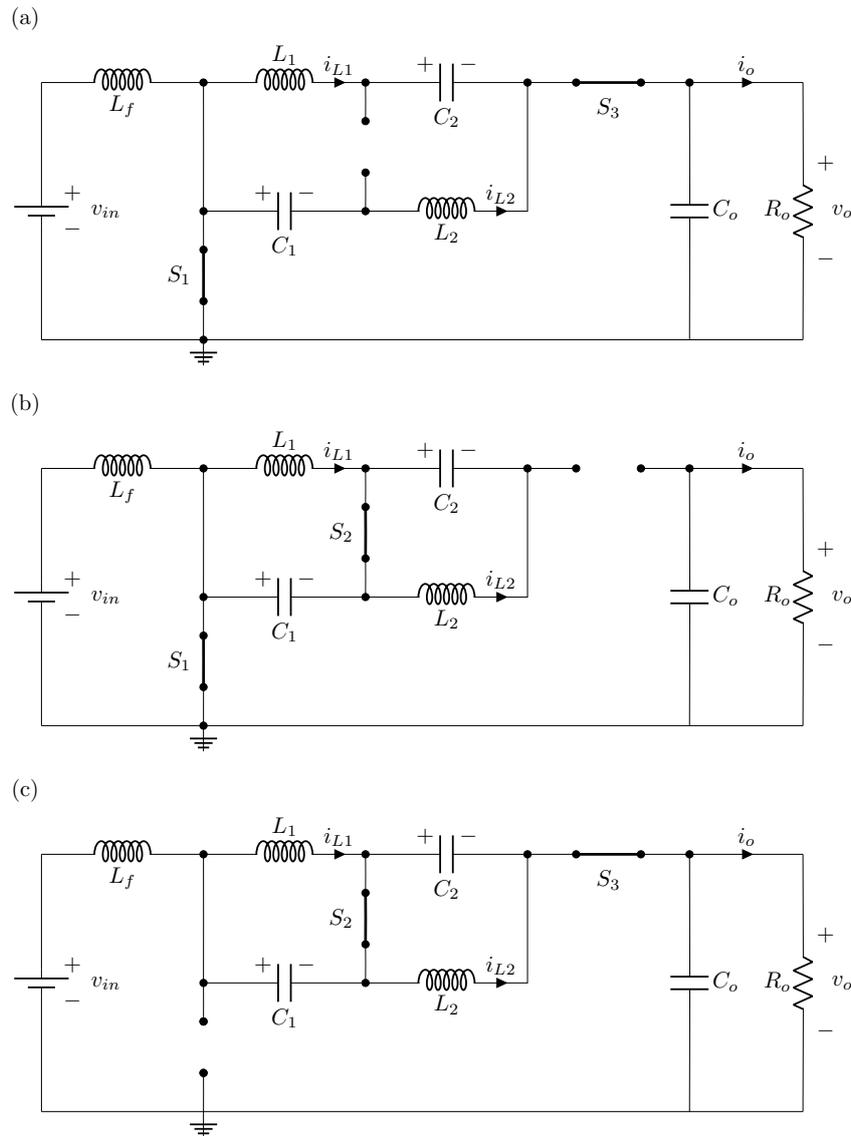


Figura 2.8: Circuitos de acordo com os estados de operação mostrados na Tabela 2.1.

Fonte: Próprio autor.

De acordo com [34]:

$$d_3 = 2 - d_1 - d_2 \quad (2.11)$$

A Equação 2.11 pode ser escrita a partir da Figura 2.9, em que mostra os estados e quais chaves estarão ligadas e desligadas em cada estado. Como pode ser visto, 2 chaves, obrigatoriamente, devem estar ligadas e a terceira desligada em cada estado. Sendo este motivo que resulta no nome de TSTS-ZSI (*Three-Switch Three-State*).

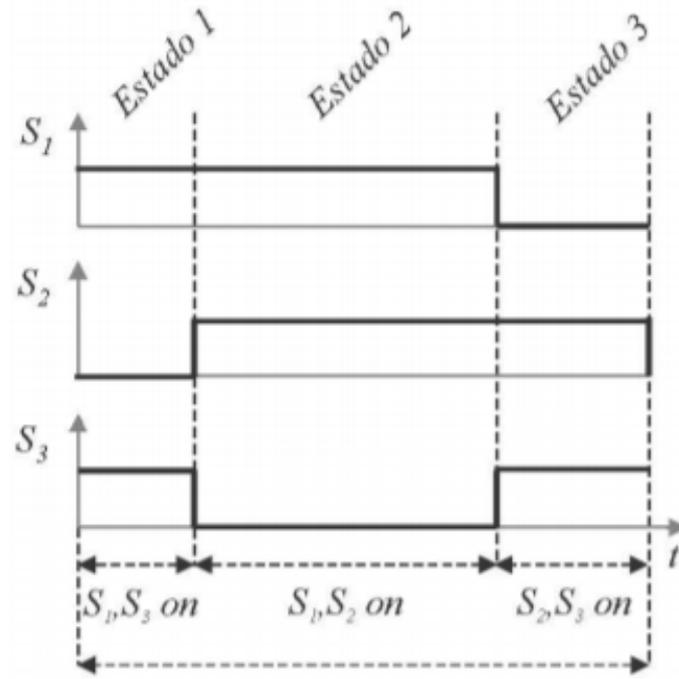


Figura 2.9: Sequência de gatilho das chaves em um período de chaveamento.

Fonte: [34].

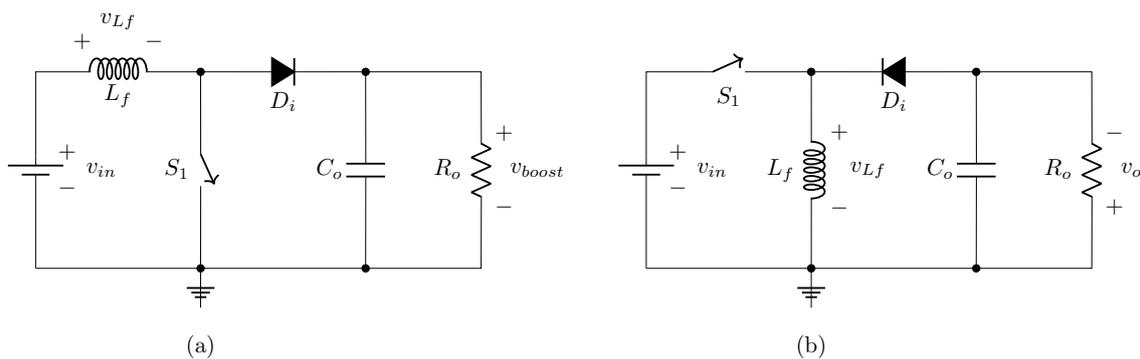


Figura 2.10: Topologias convencionais de conversores c.c./ c.c.: (a) *boost*; (b) *buck-boost*.

Fonte: Próprio autor.

O autor de [29], então, para propor a topologia do TSTS-ZSI tipo *buck-boost* reparou que as principais diferenças entre o conversor convencional tipo *boost* ilustrado na Figura 2.10 (a) e o *buck-boost* na Figura 2.10 (b) são a inversão de posição

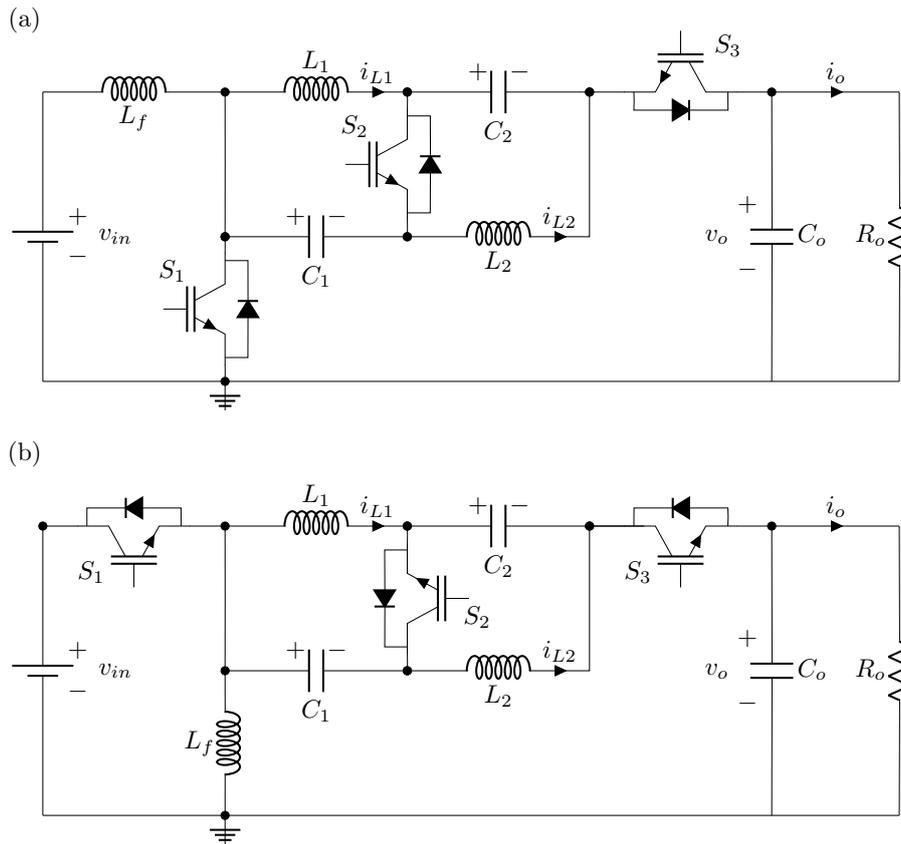


Figura 2.11: Conversores TSTS-ZSI propostos em [29]: (a) tipo *boost*; (b) tipo *buck-boost*.

Fonte: Próprio autor.

entre a chave S_1 e o indutor L_f e a inversão da polaridade do diodo D_i . Portanto, ao fazer as mesmas trocas na Figura 2.11 (a), que mostra a versão *boost* da topologia, alcança-se a segunda topologia TSTS-ZSI proposta em [29], ilustrado na Figura 2.11 (b).

Nesta seção, foi detalhado como chegou-se as topologias propostas do TSTS-ZSI tipo *boost* e *buck-boost* e que essa família de inversores sempre tem três chaves em suas topologias e opera sempre em três estados, independentemente do circuito apresentado.

2.1 Família de TSTS-ZSIs com Entradas do Tipo *buck-boost*

A Figura 2.12 apresenta as quatro topologias de TSTS-ZSI tipo *buck-boost* apresentada por [29]. Essas quatro topologias têm as mesmas propriedades elétricas em capacidade de *buck-boost*, estresse de tensão e ganho de tensão linear. Além disso, a entrada e a saída compartilham o mesmo ponto de aterramento na Figura 2.12 (a) e (b), portanto, são preferíveis para aplicações fotovoltaicas que apresentam sérios

problemas de corrente de fuga.

Para ser feita a análise neste trabalho, foi escolhida a topologia mostrada na Figura 2.12 (a) para ser estudada mais profundamente e simulada.

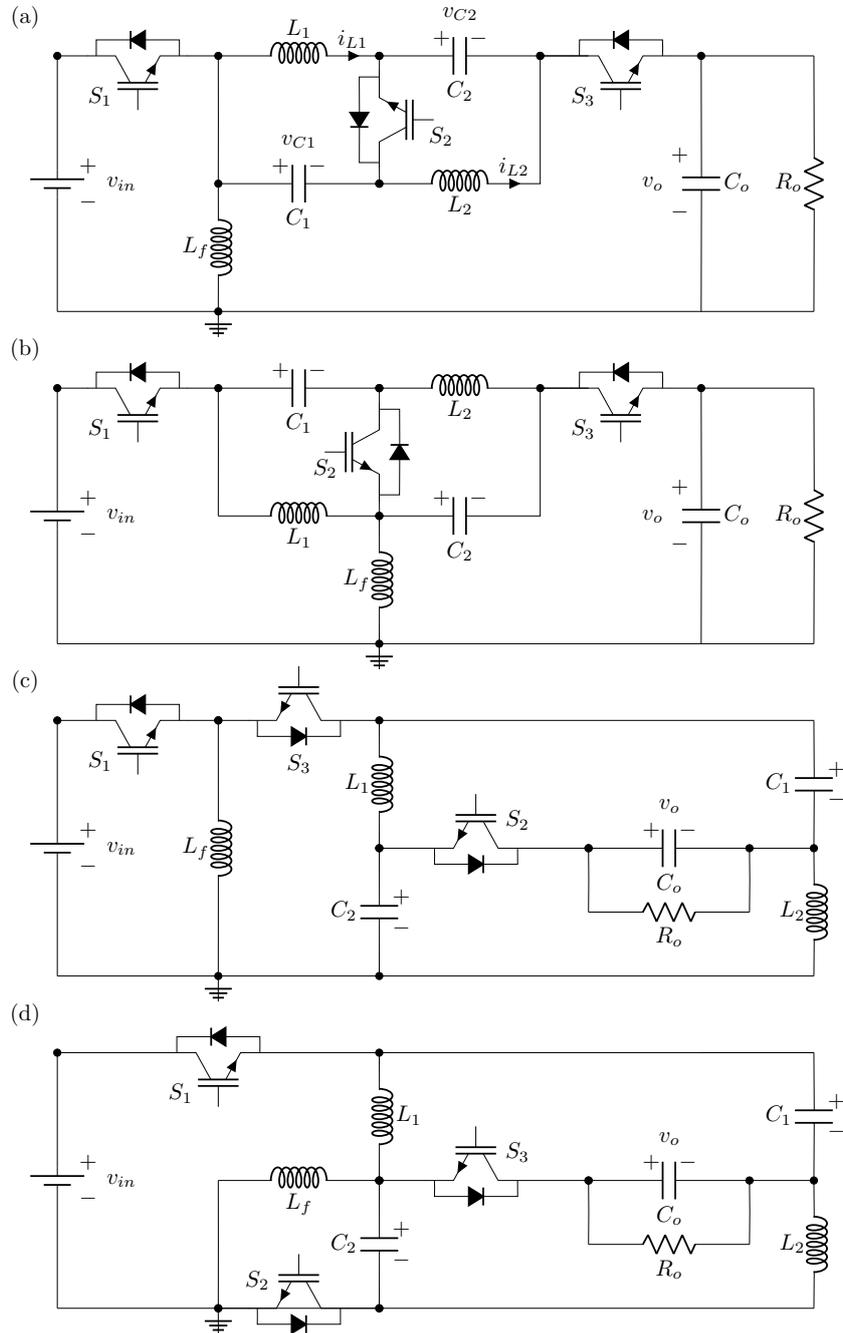


Figura 2.12: Família TSTS-ZSIs com entrada do tipo *buck-boost* proposta em [29].
Fonte: Próprio autor.

Admitindo que os capacitores C_1 e C_2 e os indutores L_1 e L_2 tenham o mesmo valor para capacitância C e indutância L a malha Z será simétrica, ou seja:

$$\begin{cases} L_1 = L_2 = L \\ C_1 = C_2 = C \\ i_{L1} = i_{L2} = i_L \\ v_{C1} = v_{C2} = v_C \end{cases} \quad (2.12)$$

A Figura 2.13 ilustra os 3 diferentes estados com as chaves fechadas e abertas de acordo com as restrições já citadas anteriormente na topologia TSTS-ZSI tipo *buck-boost*.

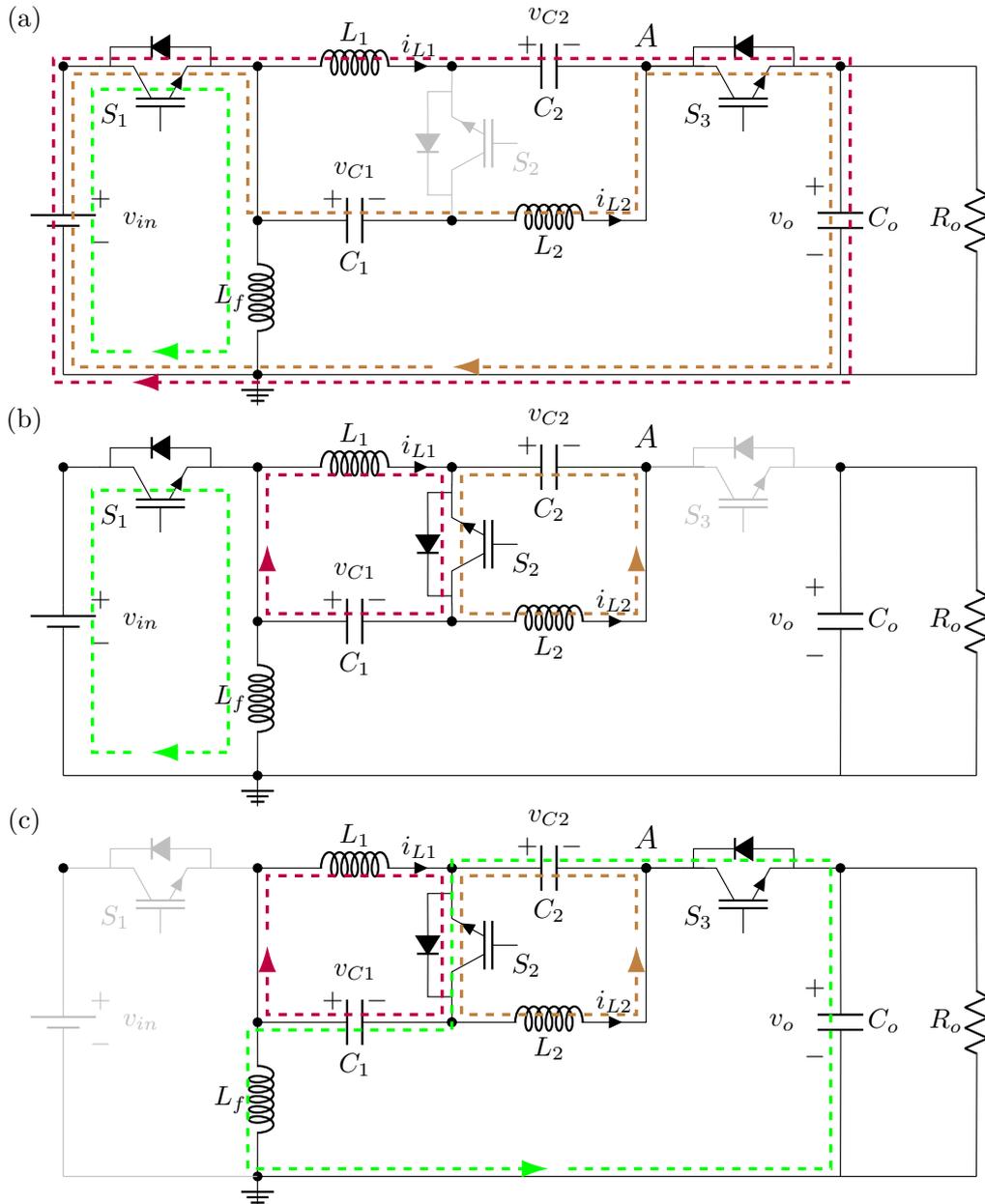


Figura 2.13: Circuitos equivalentes do TSTS-ZSI tipo *buck-boost* da Figura 2.12 (a) em um período de chaveamento: (a) S_2 está desligada, (b) S_3 está desligada e (c) S_1 está desligada.

Fonte: Adaptado de [29].

Tendo em consideração que a tensão média no indutor L_f é igual a zero, percorrendo as malhas do circuito mostradas na Figura 2.13, pode-se obter as seguintes equações:

$$\begin{aligned} \bar{v}_{L_f} &= 0 \\ D_1 V_{in} + (1 - D_1)(v_o - 2v_c) &= 0 \end{aligned} \quad (2.13)$$

$$\frac{2v_c - v_o}{V_{in}} = \frac{D_1}{1 - D_1} \quad (2.14)$$

Seguindo a mesma lógica para o indutor L_1 , tem-se:

$$\begin{aligned} \bar{v}_{L_1} &= 0 \\ D_2 v_c + (1 - D_2)(v_o - V_{in} - v_c) &= 0 \end{aligned} \quad (2.15)$$

$$\frac{V_{in} - v_o}{v_c} = \frac{2D_2 - 1}{1 - D_2} \quad (2.16)$$

Isolando V_C na Equação 2.14 tem-se:

$$v_c = (V_{in} - v_o) \frac{1 - D_2}{2D_2 - 1} \quad (2.17)$$

Substituindo 2.17 em 2.14 obtém-se:

$$\begin{aligned} \bar{v}_{L_1} &= 0 \\ D_2 v_c + (1 - D_2)(v_o - V_{in} - v_c) &= 0 \\ \frac{v_o}{V_{in}} &= 1 + \frac{1 - 2D_2}{1 - D_1} \end{aligned} \quad (2.18)$$

Isolando V_o na Equação 2.18 chega-se a:

$$v_o = \left[1 + \frac{1 - 2D_2}{1 - D_1} \right] V_{in} \quad (2.19)$$

Substituindo o resultado encontrado na Equação 2.19 em 2.14, obtém-se:

$$\frac{v_c}{V_{in}} = \frac{1 - D_2}{1 - D_1} \quad (2.20)$$

Observando o nó A na Figura 2.13 (a), tem-se:

$$i_{L_2} + i_{C_2} = i_{C_o} + i_o \quad (2.21)$$

Conhecendo que os valores médios de i_{C_2} e i_{C_o} são nulos, e que $i_{L_2} = i_{L_1} = i_L$ tem-se:

$$i_L = i_o \quad (2.22)$$

E, portanto:

$$\frac{\dot{i}_L}{\dot{i}_o} = 1 \quad (2.23)$$

Supondo um conversor sem perdas:

$$\begin{aligned} p_{in} &= p_{out} \\ V_{in}I_{in} &= v_{out}i_{out} \\ V_{in}(i_{Lf} + i_o) &= v_o i_o \\ V_{in}i_{Lf} &= (v_o - V_{in})i_o \\ \frac{i_{Lf}}{i_o} &= \frac{v_o}{V_{in}} - 1 = \frac{1 - 2D_2}{1 - D_1} \end{aligned} \quad (2.24)$$

Assim, essas equações encontradas para o TSTS-ZSI *buck-boost* estão resumidas na equação [2.25](#):

$$\begin{cases} \frac{v_o}{V_{in}} = 1 + \frac{1 - 2D_2}{1 - D_1} \\ \frac{v_C}{V_{in}} = \frac{1 - D_2}{1 - D_1} \\ \frac{\dot{i}_L}{\dot{i}_o} = 1 \\ \frac{i_{Lf}}{i_o} = \frac{1 - 2D_2}{1 - D_1} \end{cases} \quad (2.25)$$

Sabendo que o TSTS-ZSI é chaveado de forma a manter a relação $2v_C - v_o$ constante, para que o controle seja linear conforme explicado em [29](#), observa-se que a chave S_1 é o responsável pelo estágio *buck-boost* e que sua razão de trabalho d_1 é fixada em um valor constante. Sendo responsável pela definição do estágio *buck-boost* de entrada, isto é, os limites superiores e inferiores da tensão de saída v_o . Assim, a partir da Equação [2.14](#), pode-se estabelecer o fator *buck-boost* k como:

$$k = \frac{D_1}{1 - D_1} \quad (2.26)$$

Assim, d_1 é estimado de maneira que:

$$D_1 = \frac{k}{1 + k} \quad (2.27)$$

Analisando a equação [2.18](#), verifica-se que a razão de trabalho da chave S_2 (d_2) deve variar senoidalmente já que d_1 é estabelecido como um valor constante e, portanto, encarregada pela conversão CC-CA produzindo uma tensão de saída senoidal. Assim, a tensão de saída v_o requerida é determinada como:

$$v_o = AV_{in} \text{sen}(\omega t) \quad (2.28)$$

Substituindo a Equação (2.27) em (2.28), obtém-se:

$$\frac{v_o}{V_{in}} = 1 + k - 2(1 + k)d_2 \quad (2.29)$$

Substituindo a Equação (2.28) em (2.29), encontra-se:

$$D_2 = \frac{k + 2 - A \text{sen}(\omega t)}{2(k + 1)} \quad (2.30)$$

Estabelecendo g como o ganho instantâneo de tensão, ou seja, $g = V_o/V_{in}$ e operando a Equação (2.29), consegue-se:

$$g = \frac{v_o}{V_{in}} = 2 + k - 2(1 + k)D_2 \quad (2.31)$$

Com isso, pode-se isolar D_2 e obter:

$$D_2 = \frac{2 + k - g}{2(1 + k)} \quad (2.32)$$

Substituindo as Equações (2.27) e (2.32) em $D_1 + D_2 \geq 1$, encontra-se:

$$\begin{aligned} \frac{k}{1 + k} + \frac{2 + k - g}{2(1 + k)} &\geq 1 \\ 2k + 2 + k - g &\geq 2(1 + k) \\ g &\leq k \end{aligned} \quad (2.33)$$

Como $d_2 \leq 1$, consegue-se utilizar a equação (2.32), para chegar no seguinte resultado:

$$\begin{aligned} \frac{2 + k - g}{2(1 + k)} &\leq 1 \\ 2 + k - g &\leq 2(1 + k) \\ g &\geq -k \end{aligned} \quad (2.34)$$

Logo, encontram-se as restrições para o ganho g e para tensão de saída v_o :

$$-k \leq g \leq k \quad (2.35)$$

$$-kV_{in} \leq v_o \leq kV_{in} \quad (2.36)$$

A Figura 2.14 ilustra a representação gráfica da modulação do TSTS-ZSI tipo *buck-boost* de acordo com as Equações apresentadas anteriormente. A segunda e terceira configurações da Figura 2.14 mostram como é feito o ligamento e desligamento das chaves comparando d_1 que é constante e $(1 - d_2)$ com uma variação senoidal

com o V_{DS} , sendo V_{DS} uma tensão de dente de serra em alta frequência. Para o chaveamento de S_1 , d_1 é comparado com a tensão V_{DS} e quando d_1 for maior que V_{DS} a chave S_1 estará fechada ($S_1 = 1$) e quando d_1 for menor do que V_{DS} a chave é aberta ($S_1 = 0$). Para a chave S_2 , $(1 - d_2)$ é comparado com a tensão V_{DS} também, porém quando V_{DS} for menor que $(1 - d_2)$ a chave S_2 estará aberta ($S_2 = 0$), enquanto quando V_{DS} for maior que $(1 - d_2)$ a chave estará fechada ($S_2 = 1$). Para o chaveamento da chave S_3 , utiliza-se uma porta lógica OU-exclusivo dos sinais de gatilho de S_1 e S_2 .

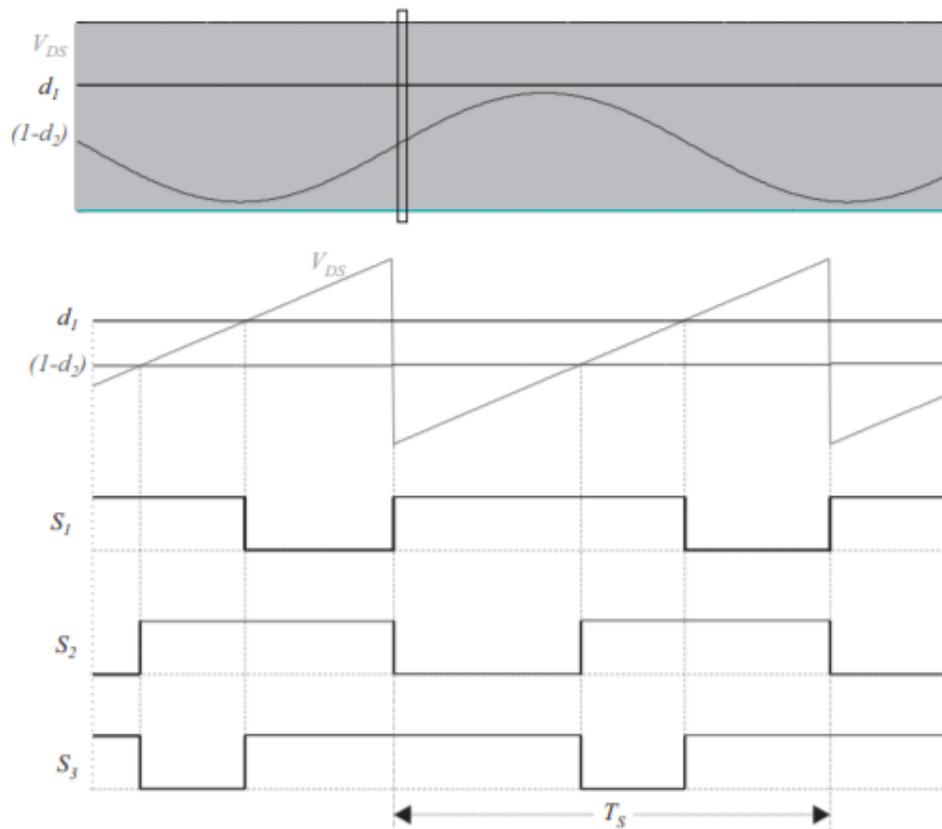


Figura 2.14: Representação gráfica da modulação do TSTS-ZSI tipo *buck-boost*.

Fonte: [35].

2.2 Projeto e Simulação do TSTS-ZSI Tipo *buck-boost*

Utilizando as equações encontradas na seção anterior, é possível calcular as expressões para a tensão no capacitor v_C e corrente nos indutores i_L e i_{Lf} e, como resultado, as expressões de estresse de tensão e corrente nas chaves.

A tensão e a corrente de saída são definidas pela Equação (2.37), onde ϕ é a diferença de fase entre ambas.

$$\begin{cases} v_o = V_o \text{ sen}(\omega t) = AV_{in} \text{ sen}(\omega t) \\ i_o = I_o \text{ sen}(\omega t + \phi) \end{cases} \quad (2.37)$$

Substituindo as Equações (2.27) e (2.30) em (2.20), obtém-se a expressão seguinte para a tensão no capacitor:

$$\begin{aligned} v_c &= \frac{k}{2}V_{in} + \frac{V_o}{2}\text{sen}(\omega t) \\ v_c &= \frac{AV_{in}}{2} \left(\frac{k}{A} + \text{sen}(\omega t) \right) \end{aligned} \quad (2.38)$$

Utilizando a demonstração da Equação (2.22) as correntes nos indutores ficam como:

$$i_l = i_o = I_o \text{ sen}(\omega t + \phi) \quad (2.39)$$

Pode-se substituir a Equação (2.39) na equação (2.24), que chega-se a:

$$\begin{aligned} i_{Lf} &= \left(\frac{v_o}{V_{in}} - 1 \right) i_o \\ i_{Lf} &= \left[\frac{V_o}{V_{in}} \text{sen}(\omega t) - 1 \right] I_o \text{ sen}(\omega t + \phi) \\ i_{Lf} &= [A \text{ sen}(\omega t) - 1] I_o \text{ sen}(\omega t + \phi) \end{aligned} \quad (2.40)$$

Os estresses de corrente nas chaves S_1 , S_2 e S_3 da família com entrada do tipo *buck-boost* são obtidos através da análise de nós dos circuitos nas Figuras 2.13 (a) - (c). Pelas figuras, observa-se que o estresse de corrente na chave S_1 é:

$$i_{S1} = i_L - i_C + i_{Lf} \quad (2.41)$$

O caso desfavorável, ou seja, o de maior corrente verifica-se quando S_2 está desligada. O que ocorre:

$$i_C = -i_L \quad (2.42)$$

Portanto, a expressão encontrada nesse caso será:

$$i_{S1} = 2i_L + i_{Lf} = 2i_o + i_{Lf} \quad (2.43)$$

Como I_{stress} é estabelecido como a corrente máxima que flui nas chaves, essa é possível de ser atingida pela maximização da Equação (2.43), chegando ao seguinte resultado:

$$I_{stress} = \max(2i_o) + \max(i_{Lf}) \quad (2.44)$$

Combina-se os valores máximos encontrados nas Equações (2.39) e (2.40) e substitui-se em (2.44), obtém-se:

$$\begin{aligned}
I_{stress} &= 2I_o + I_o \left(\frac{V_o}{V_{in}} - 1 \right) \\
I_{stress} &= I_o \left(\frac{V_o}{V_{in}} + 1 \right) \\
I_{stress} &= I_o(A + 1)
\end{aligned} \tag{2.45}$$

Para os estresses de tensão nas chaves S_1 , S_2 e S_3 são alcançados através da análise de malhas dos circuitos nas Figuras 2.13 (a) - (c). Pelas figuras, obtém-se que os estresse de tensão nas três chaves são iguais, chegando a:

$$V_{stress} = V_{in} - (2v_C + v_o) \tag{2.46}$$

De acordo com a Equação (2.14), pode-se manipular e chegar a:

$$2V_c + V_o = -\frac{V_{in}D_1}{1 - D_1} \tag{2.47}$$

Portanto,

$$V_{stress} = V_{in} - (2v_C + v_o) = \frac{1 - D_1 + D_1}{1 - D_1} = \frac{V_{in}}{1 - D_1} \tag{2.48}$$

E utilizando a Equação (2.27), chega-se a:

$$V_{stress} = \frac{V_{in}}{\frac{1+k-k}{1+k}} = (1+k)V_{in} \tag{2.49}$$

Como sabe-se que, enquanto a chave S_1 estiver fechada, a tensão no indutor v_{Lf} é igual a tensão de entrada V_{in} , pode-se encontrar a expressão para a ondulação de corrente no indutor L_f analisando o comportamento da tensão e da corrente durante o período de chaveamento (T_s), tem-se, portanto:

$$\Delta i_{Lf} = \frac{1}{L_f} \int_0^{T_s D_1} v_{Lf} dt = \frac{V_{in} T_s D_1}{L_f} \tag{2.50}$$

E substituindo a expressão de d_1 encontrada na Equação (2.27) em (2.50), chega-se a:

$$\Delta i_{Lf} = \left(\frac{k}{k+1} \right) \frac{V_{in} T_s}{L_f} \tag{2.51}$$

Ao fazer a mesma análise para os indutores L_1 e L_2 e conhecendo que, durante o tempo em que a chave S_2 permanece fechada, a tensão no indutor v_L é a mesma a tensão no capacitor v_C , obtém-se:

$$\Delta i_L = \frac{1}{L} \int_0^{T_s D_2} v_L dt = \frac{v_C T_s D_2}{L} \tag{2.52}$$

Trabalhando as Equações (2.14) e (2.30) e substituindo em (2.52), consegue-se a expressão:

$$\Delta i_L = \frac{V_{in} T_s}{4L(k+1)} [k + A \text{sen}(\omega t)] [k + 2 - A \text{sen}(\omega t)] \quad (2.53)$$

Para fazer a mesma análise, porém agora para obter a ondulação de tensão nos capacitores C_1 e C_2 , percebe-se que quando a chave S_2 estiver aberta, a corrente no capacitor i_C tem o mesmo valor que a corrente no indutor i_L . Assim:

$$\Delta v_C = \frac{1}{C} \int_0^{T_s(1-D_2)} i_C dt = \frac{i_L T_s (1 - D_2)}{C} \quad (2.54)$$

E agora utilizando as Equações (2.30) e (2.39) e substituindo em (2.54), chega-se a:

$$\Delta v_C = \frac{T_s I_o}{2C(k+1)} |\text{sen}(\omega t)| (k + |A \text{sen}(\omega t)|) \quad (2.55)$$

Já para fazer a análise da ondulação de tensão no capacitor de saída C_o , é estudada a corrente na chave S_3 quando a chave S_2 está aberta, isso quer dizer, $i_{S3} = 2i_L = i_{C_o} + i_o$. Por causa de $i_L = i_o$ (Eq. 2.39), obtém-se $i_{C_o} = i_o$ enquanto a chave S_2 está aberta ($S_2 = 0$). Assim, a expressão para a ondulação de tensão no capacitor de saída, Δv_o , é:

$$\Delta v_o = \frac{1}{C_o} \int_0^{T_s(1-d_2)} i_{C_o} dt = \frac{i_o T_s (1 - D_2)}{C_o} \quad (2.56)$$

Manuseando as Equações (2.30) e (2.39) e substituindo em (2.56), chega a:

$$\Delta v_o = \frac{T_s I_o}{2C_o(k+1)} |\text{sen}(\omega t)| (k + |A \text{sen}(\omega t)|) \quad (2.57)$$

A Tabela 2.2 mostra o resumo das equações apresentadas nesta seção do TSTS-ZSI *buck-boost* que foram utilizadas para se construir o inversor no programa PSIM e conseguir simular. A ondulação de corrente (Δi_L) dos indutores da rede de impedância Z está sempre mudando e relacionada à fase de saída ωt , que é mostrada na Tabela 2.2. O TSTS-ZSI tipo *buck-boost* tem ondulação de corrente menor do que o tipo boost, especialmente quando a tensão de saída chega ao valor de pico negativo $-V_o$ e a ondulação de corrente do tipo *buck-boost* tende a ser zero quando $k = A$. Além disso, à medida que k aumenta, a ondulação da corrente aumenta acentuadamente, portanto k não é apropriado para ser muito maior do que A e podemos obter o melhor desempenho da ondulação da corrente quando $k = A$ é escolhido.

Tabela 2.2: Resumo de equações do TSTS-ZSI tipo *buck-boost*. Fonte: [29].

TSTS-ZSI tipo <i>buck-boost</i>	
d_1	$\frac{k}{1+k}$
d_2	$\frac{k+2-A \operatorname{sen}(\omega t)}{2(k+1)}$
v_C	$\frac{AV_{in}}{2} \left(\frac{k}{A} + \operatorname{sen}(\omega t) \right)$
v_o	$AV_{in} \operatorname{sen}(\omega t)$
V_{stress}	$(k+1)V_{in}$
i_L	$I_o \operatorname{sen}(\omega t + \phi)$
i_{Lf}	$I_o(A \operatorname{sen}(\omega t) - 1) \operatorname{sen}(\omega t + \phi)$
I_{stress}	$I_o(A+1)$
Δi_{Lf}	$\left(\frac{k}{k+1} \frac{V_{in} T_s}{L_f} \right)$
Δi_L	$\frac{V_{in} T_s}{4L(k+1)} [k + A \operatorname{sen}(\omega t)][k + 2 - A \operatorname{sen}(\omega t)]$
Δv_C	$\frac{T_s I_o}{2C(k+1)} \operatorname{sen}(\omega t) (k + A \operatorname{sen}(\omega t))$
Δv_o	$\frac{T_s I_o}{2C_o(k+1)} \operatorname{sen}(\omega t) (k + A \operatorname{sen}(\omega t))$

2.3 Simulação do TSTS-ZSI *buck-boost*

Nesta seção será apresentada a simulação do TSTS-ZSI *buck-boost* da Figura 2.12 (a), tanto para o modo de operação *boost* como para modo de operação *buck*. A simulação foi feita utilizando o *software* PSIM para um sistema fotovoltaico sem transformador com uma tensão de entrada $V_{in} = 100 - 200V$, sendo utilizada uma fonte CC.

Para os cálculos dos valores utilizados na simulação foi utilizada a proposta por [29], para que pudesse conferir com a simulação feita no PSIM, depois de comprovado que a simulação estava funcionando e coerente com o artigo original, os valores foram alterados para que a entrada e saída fossem os mesmos valores do inversor ABI (inversor que será analisado no próximo Capítulo). Onde o requisito de ondulação do indutor é considerado a diretriz do projeto e se a ondulação da corrente for predefinida, a indutância pode ser calculada com base na equação da ondulação apresentada anteriormente. Por exemplo, a corrente de pico do indutor de *Z-source* é 6,43 A para o inversor projetado. Já a ondulação da corrente da fonte Z é projetada para ser 1/3 do valor de pico que é 2.15 A. Usando a expressão de ondulação mostrada na Tabela 2.2, a indutância do *Z-source* pode ser calculada, resultando no valor de cerca de 1 mH. Da mesma forma, o indutor de entrada pode ser projetado adotando-se o mesmo procedimento de projeto, cujo valor é mostrado na Tabela 2.3. Para o projeto de capacitores da fonte Z, utiliza-se a frequência de ressonância do *Z-source*, assim, L e C devem ser selecionados para ficar longe da frequência de chaveamento e da frequência de carga. Normalmente, 1/10 a 1/20 da frequência de chaveamento é uma boa escolha [29], aqui 1/20 é adotado. Quanto ao capacitor de saída, os mesmos métodos para o projeto da indutância foram usados. Os valores utilizados na simulação do conversor TSTS-ZSI *buck-boost* no modo *boost* são apresentados na Tabela 2.3.

Tabela 2.3: Parâmetros de simulação para modo de operação Boost.

Símbolos	Significado Físico	Valores
V_{in}	Tensão CC de entrada	100 V
V_{rms}	Tensão RMS de saída	110 V
A	Ganho de tensão de saída	1.55
k	Ganho máximo do boost	2
L_f	Indutância do boost (ou <i>buck-boost</i>)	675 μ H
L	Indutância da Impedância Z (L_1 e L_2)	1 mH
C	Capacitância da Impedância Z (C_1 e C_2)	18.8 μ F
C_o	Capacitância de saída	23.5 μ F
f_{sw}	Frequência de chaveamento	20 kHz
P_N	Potência a plena carga	500 W

A Figura 2.15 mostra a tensão de entrada e tensão de saída do TSTS-ZSI tipo *buck-boost* no modo de operação *boost*. Observa-se que a tensão RMS de saída atinge o valor de 110 V que é acima do valor de entrada de 100 V. A Figura 2.16 ilustra a corrente na carga, comprovando a potência de 500 W fornecida a carga. Além disso, é importante destacar que a frequência de saída do inversor é 60 Hz.

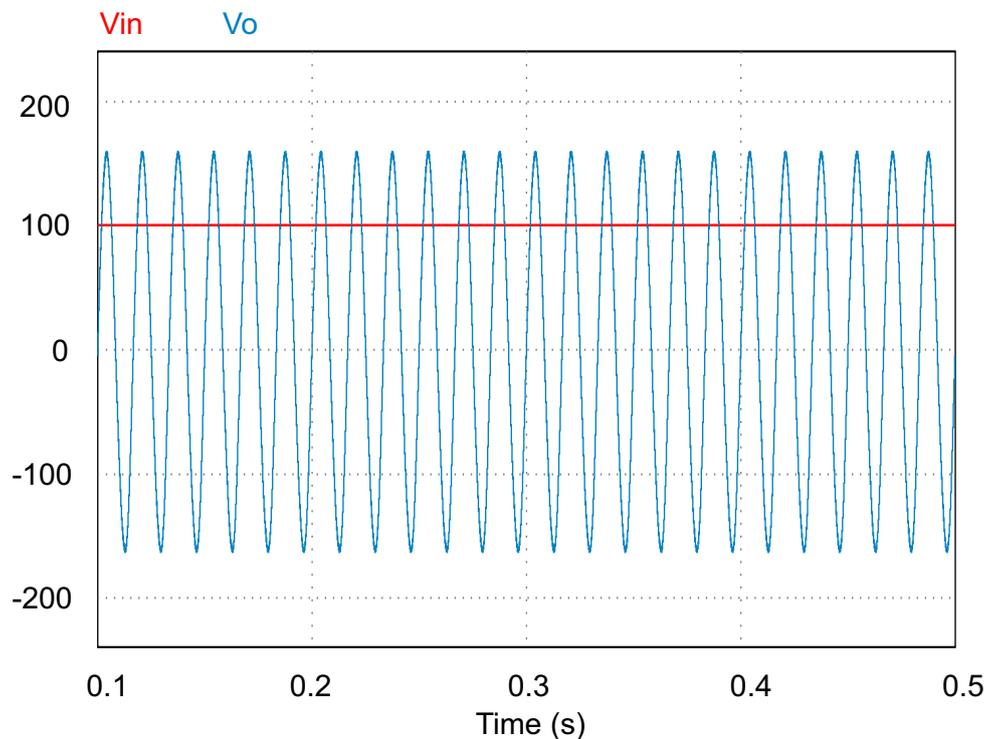


Figura 2.15: TSTS-ZSI tipo *buck-boost* no modo *boost*: tensão de entrada e tensão na carga.

Fonte: Próprio autor.

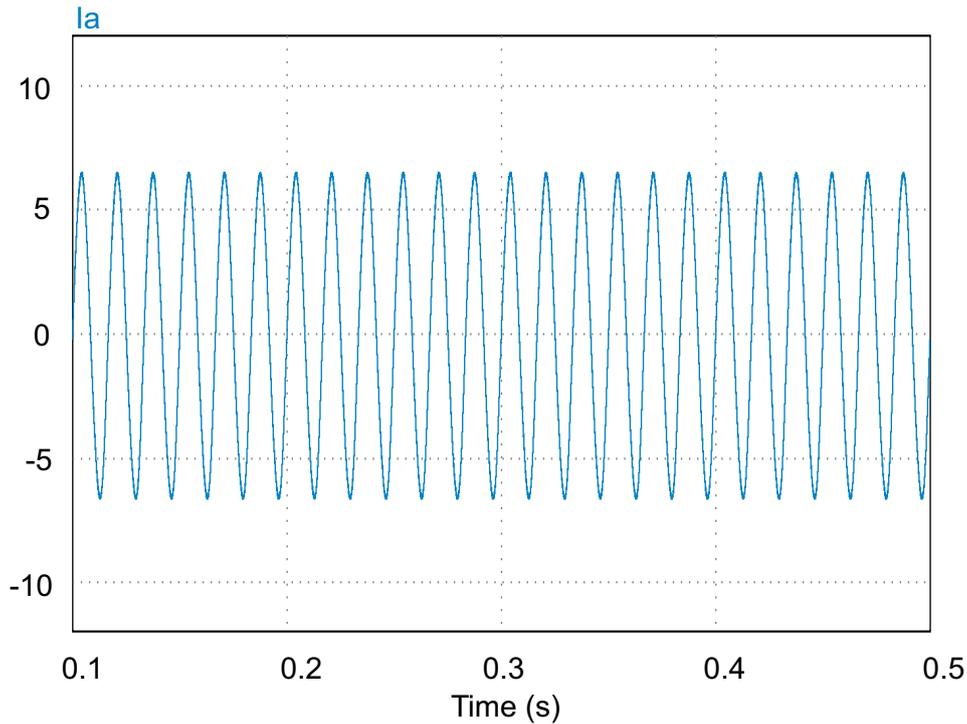


Figura 2.16: TSTS-ZSI tipo *buck-boost* no modo *boost*: corrente na carga.

Fonte: Próprio autor.

No intuito de analisar o conversor TSTS-ZSI *buck-boost* no modo de operação *buck*, foram utilizados os parâmetros da Tabela 2.4. Os componentes passivos permaneceram os mesmos, pois o conversor TSTS-ZSI tem a característica *buck-boost*, ou seja, pode transitar entre os modos de operação *buck* e *boost*.

Tabela 2.4: Parâmetros de simulação para o modo de operação Buck.

Símbolos	Significado Físico	Valores
V_{in}	Tensão CC de entrada	200 V
V_{rms}	Tensão RMS de saída	110 V
A	Ganho de tensão de saída	0.77
k	Ganho máximo do boost	2
L_f	Indutância do boost (ou <i>buck-boost</i>)	675 μ H
L	Indutância da Impedância Z (L_1 e L_2)	1 mH
C	Capacitância da Impedância Z (C_1 e C_2)	18.8 μ F
C_o	Capacitância de saída	23,5 μ F
f_{sw}	Frequência de chaveamento	20 kHz
P_N	Potência a plena carga	500 W

Nota-se na Tabela 2.4, que o ganho de tensão de saída foi alterado para 0,77 no modo *buck*. Isso é necessário para atingir a tensão de 110 V RMS na saída a partir

da tensão de entrada de 200 V. Logo, torna-se evidente que o ganho de tensão de saída A no conversor TSTS-ZSI *buck-boost* terá uma faixa de 0,77 a 1,55.

A Figura 2.17 mostra o resultado da tensão de entrada do TSTS-ZSI tipo *buck-boost* quando operando como *buck* em relação a tensão da carga. A Figura 2.18 ilustra a corrente na carga, que permanece a mesma do modo *boost*, garantindo os 500 W de potência na carga.

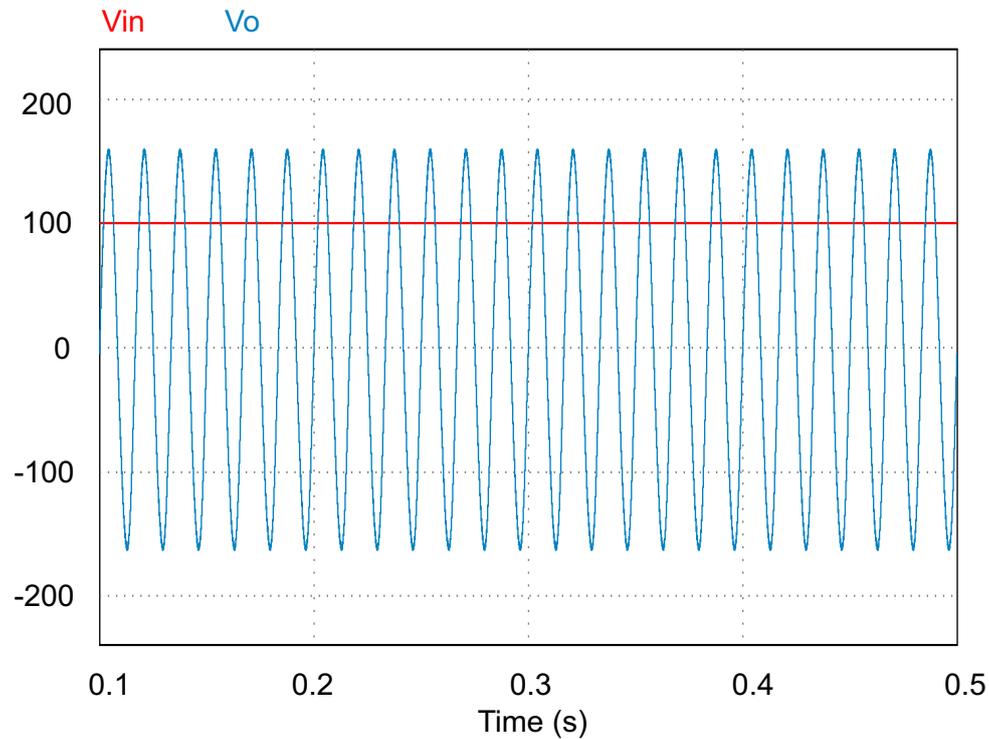


Figura 2.17: TSTS-ZSI tipo *buck-boost* no modo *buck*: tensão de entrada e tensão na carga.

Fonte: Próprio autor.

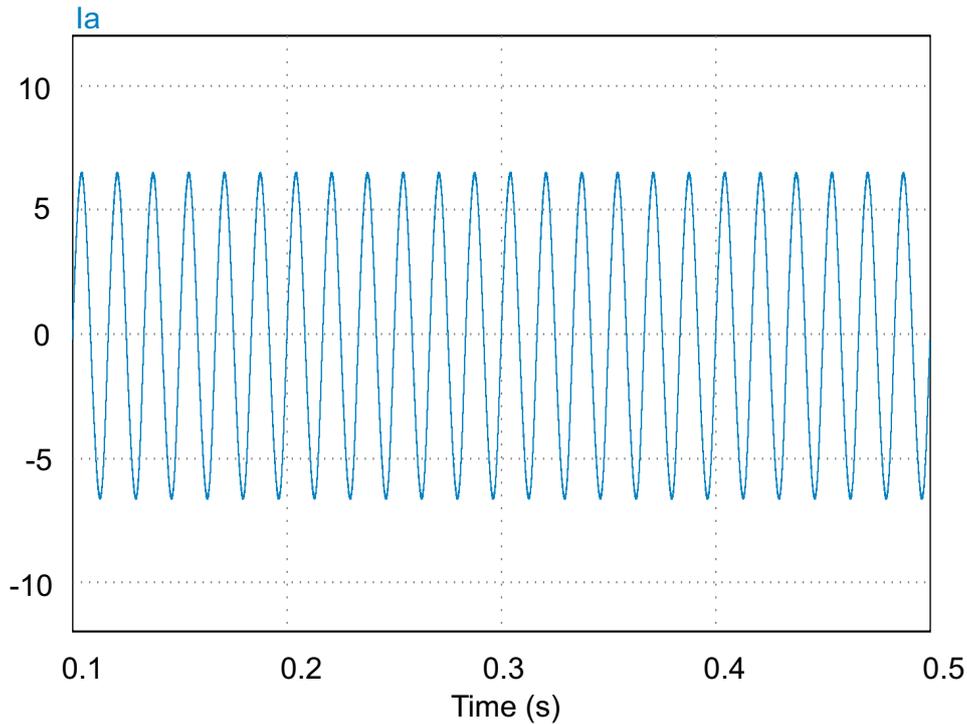


Figura 2.18: TSTS-ZSI tipo *buck-boost* como *buck*: corrente na carga.

Fonte: Próprio autor.

Por meio das figuras anteriores, mostrou-se que realmente o TSTS-ZSI tem a capacidade de exercer a função de *buck*, rebaixando a tensão de entrada de 200 V para uma tensão de saída de 110 V RMS.

Na sequência, foi verificado a corrente de fuga no conversor TSTS-ZSI conforme é explicado em [36], pois como apresentado no Capítulo 1 dessa dissertação, pelo motivo de não utilizar o transformador resulta no inconveniente surgimento de uma capacitância parasita originária dos módulos fotovoltaica, pela razão da inexistência de isolamento galvânica entre os módulos e a rede. Desse modo, é obrigatório o aterramento da estrutura do sistema fotovoltaico para que haja uma redução desta corrente parasita, de acordo com as normas brasileiras: [21] e [22]. Por isso, o conversor TSTS-ZSI *buck-boost* da Figura 2.12 (a) foi escolhido devido a característica de aterramento duplo, em que o ponto de neutro da carga (ou rede) e o ponto negativo da fonte de entrada são aterrados, isso quer dizer, a entrada e a saída da topologia compartilham o mesmo ponto de terra. Essa configuração é, então, apropriada para sistemas fotovoltaicos sem transformador visto que, na prática, elimina o problema da corrente de fuga. A Figura 2.19 ilustra a corrente de fuga no conversor TSTS-ZSI. Observa-se que o conversor TSTS-ZSI não possui corrente de fuga.

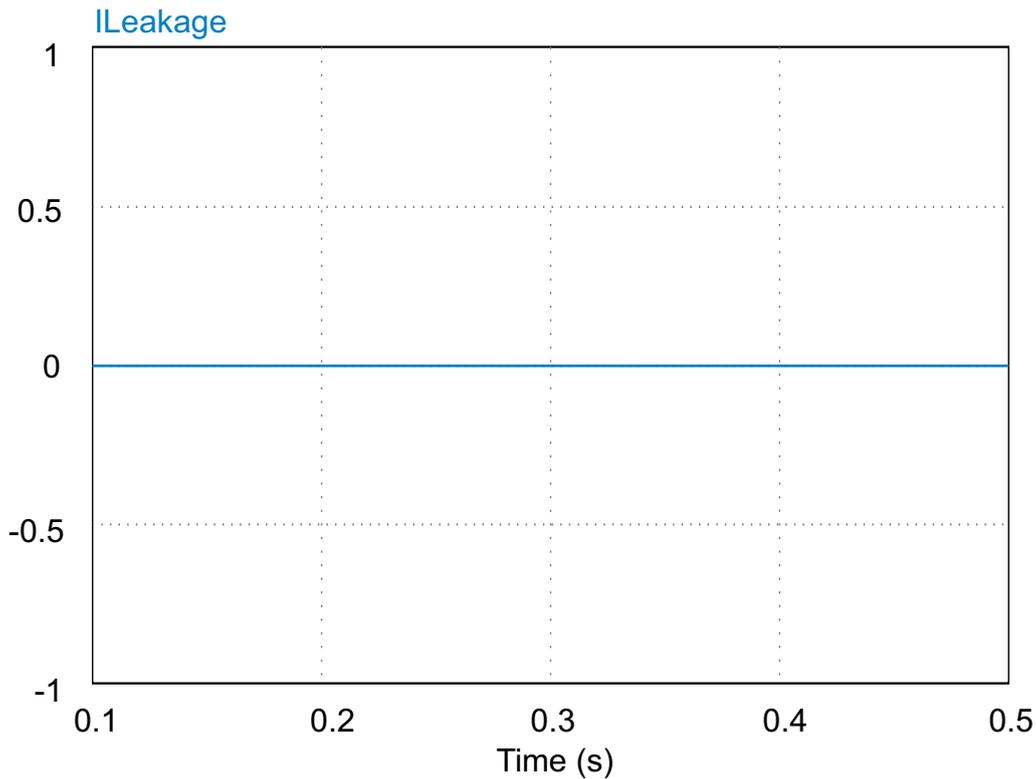


Figura 2.19: TSTS-ZSI tipo *buck-boost*: corrente de fuga.

Fonte: Próprio autor.

2.4 Conclusões

Neste capítulo, foi discutida a família de topologias dos inversores TSTS-ZSI. Desde a sua ideia inicial até sua concretização como um novo inversor podendo ser tipo *boost* ou *buck-boost*. O *buck-boost* tem a característica de ser um único estágio e por ser *buck-boost* o inversor tem a capacidade de abaixar ou elevar a tensão de saída CA em relação à tensão de entrada CC. Essa característica já citada explicada anteriormente é muito interessante em aplicações fotovoltaicas, pois os inversores utilizados nessa aplicação precisam ajustar a variação da tensão nos terminais dos painéis visto que há variações da irradiação solar e da temperatura ambiente ao longo do dia. As configurações do TSTS-ZSI podem apresentar também a possibilidade do ponto de aterramento comum tornando as correntes de fuga praticamente desprezíveis e certificando que o inversor esteja de acordo com a normas. Por isso, foi escolhida uma configuração apresentada em [29] que tivesse o ponto de aterramento comum para ser analisada e simulada. Além disso as topologias do tipo TSTS *buck-boost* têm menores estresse de tensão e de corrente nas chaves. Essas características fazem com que o TSTS-ZSIs do tipo *buck-boost* seja mais atraente para sistemas fotovoltaicos sem transformador. Já em relação ao ZSI monofásico convencional, a topologia TSTS-ZSI tipo *buck-boost* exibe a redução do número de chaves, volume dos capacitores da

malha Z , menor estresse de tensão para ganhos maiores que 2, além de apresentar um custo reduzido.

Capítulo 3

Active Buck-Boost (ABI)

Neste capítulo, será tratada uma topologia de inversor, pouco abordada ainda nas bibliografias, chamada *buck-boost* ativo (ABI - *Active Buck-Boost*) adequada para entrada de ampla faixa, que pode realizar a conversão *buck-boost* em um inversor chamado por [37] de quase estágio único. A unidade CA-CA composta de interruptores ativos é utilizada para realizar o aumento de tensão sem a introdução de elementos passivos adicionais, o que favorece a densidade e eficiência de energia do sistema. Será abordada a análise operacional nos modos *buck* e *boost* e a estratégia de modulação aplicada no ABI também é desenvolvida e apresentada. Além dos resultados de simulação a fim de verificar o princípio operacional e sua estratégia de modulação.

O ABI executa o *buck* e *boost* de tensão em um inversor quase de estágio único e tem as vantagens de estrutura compacta, densidade de potência aprimorada e eficiência sem utilização de um transformador e elementos passivos adicionais.

3.1 Derivação da topologia ABI

A Fig. [3.1] mostra a estrutura geral do inversor *buck-boost* de estágio único. O transformador elevador é substituído pelo estágio “CA-CA” para executar a função de aumento de tensão (*boost*). A “unidade CA-CA” pode alcançar a conversão de aumento de tensão, enquanto a unidade CC-CA realiza a conversão de *buck* de tensão. O conversor CA-CA *boost* é utilizado como a unidade CA-CA aqui, conforme mostrado na Fig. [3.2].

Em seguida, um novo inversor de ponte completa *buck-boost* de estágio único é derivado, como mostrado na Fig. [3.3]. A função de aumento de tensão é realizada com a unidade CA / CA inserida composta apenas de chaves ativas, que é chamada de ABI.

Como pode ser visto, as unidades CC-CA e CA-CA compartilham o indutor e o capacitor no ABI, evitando assim elementos passivos adicionais. Existe apenas um

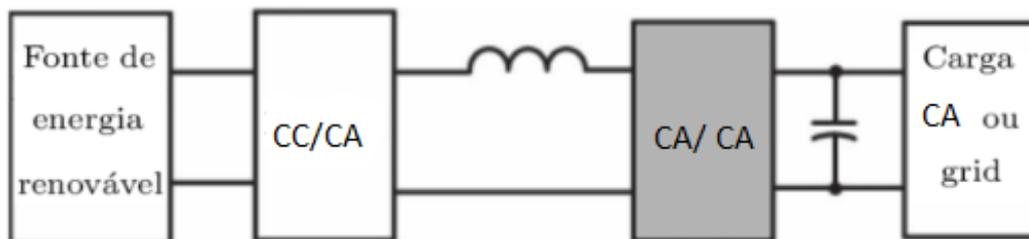


Figura 3.1: Estrutura geral de um único estágio do inversor *buck-boost*.
 Fonte: Adaptada de [37].

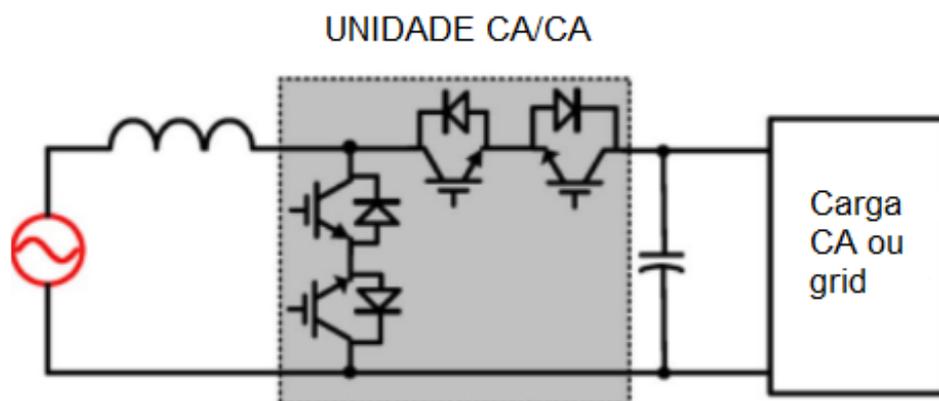


Figura 3.2: Conversor CA-CA *boost*.
 Fonte: Adaptada de [37].

estágio de processamento de energia na topologia proposta; portanto, pode ser visto como um inversor *buck-boost* de quase um estágio [37].

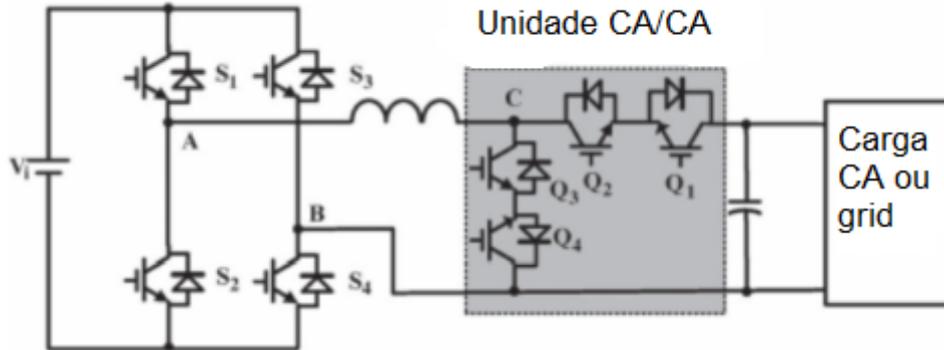


Figura 3.3: Inversor ponte completa *buck-boost* ativo.

Fonte: Adaptada de [37].

3.2 Princípio de funcionamento do ABI

Uma estratégia de modulação por largura de pulso sinusoidal (SPWM) pode ser aplicada nas chaves de ponte completa, e a tensão de saída da ponte v_{AB} pode ser expressa como:

$$v_{AB-F} = MV_i \text{sen}(wt) \quad (3.1)$$

onde M é a razão de modulação; a tensão do SPWM é aumentada pela unidade CA-CA, enquanto compartilha o mesmo indutor com a unidade CC-CA.

A tensão de entrada equivalente da unidade CA-CA pode ser representada como v_{AB-F} , e o princípio de operação da unidade CA-CA é o mesmo do conversor *boost* CA-CA. No meio-ciclo positivo de saída, Q_2 e Q_4 estão sempre ligados, enquanto Q_1 e Q_3 são modulados em complementaridade, conforme mostrado na Fig. 3.4(a).

No semiciclo negativo de saída, Q_1 e Q_3 estão sempre ligados, enquanto Q_2 e Q_4 são modulados em complementaridade, conforme mostrado na Fig. 3.4 (b). A tensão de saída é dada por

$$v_o = \frac{v_{AB-F}}{1-d} = \frac{MV_i \text{sen}(wt)}{1-d} \quad (3.2)$$

Onde d é a razão de trabalho (*duty-cycle*) de Q_3 (semiciclo positivo) ou Q_4 (semiciclo negativo); representando $(1-d)$ com d' , ou seja, d' é a razão de trabalho de Q_1 (semiciclo positivo) ou Q_2 (semiciclo negativo), podemos obter:

$$\frac{v_o}{V_i} = \frac{M \text{sen}(wt)}{d'} \quad (3.3)$$

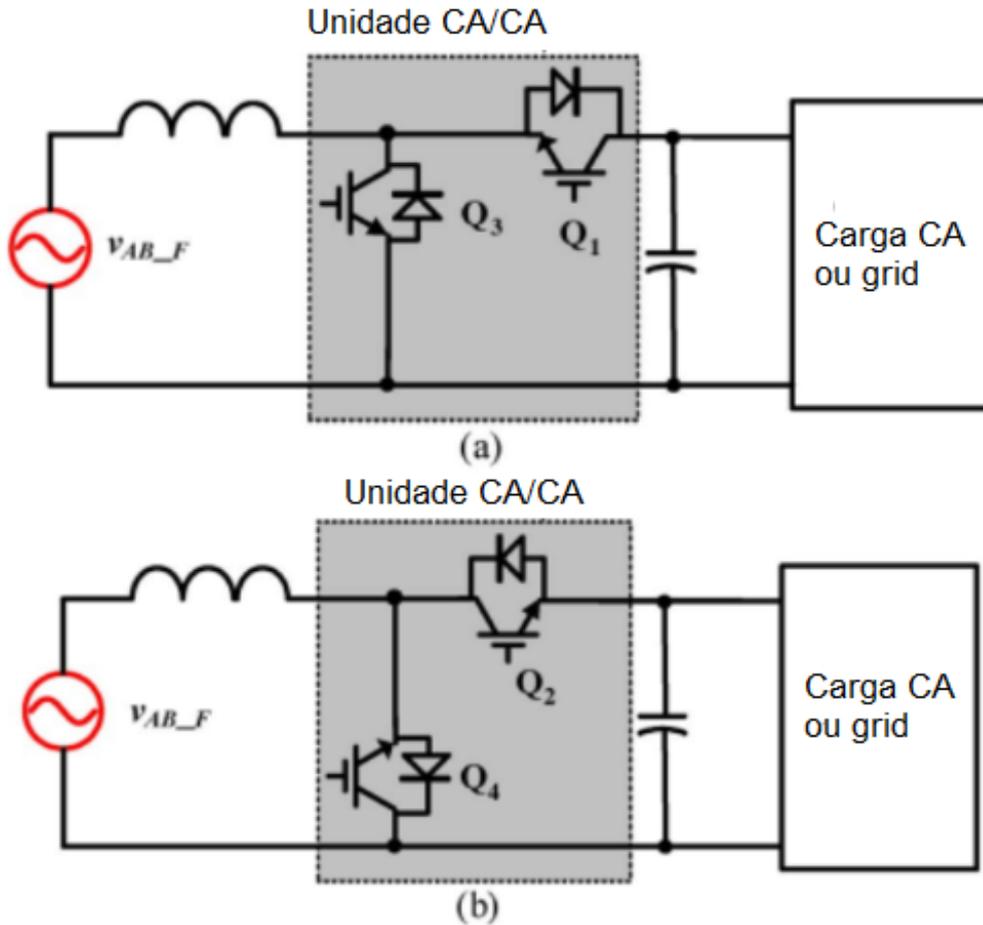


Figura 3.4: Circuito equivalente da unidade CA/CA. (a) meio-ciclo positivo (b) meio ciclo negativo.

Fonte: Adaptada de [37].

Como pode ser visto, a tensão de saída pode ser modulada com dois parâmetros: M e d' , e a unidade CA-CA funciona como um transformador elevador com relações de espiras d' : 1; o circuito equivalente é mostrado na Fig. 3.5.

A) Modo *Buck* Quando a tensão de entrada é alta o suficiente para obter a saída desejada, o ABI opera no modo de *buck* para realizar a redução da tensão. Nessa condição, d' é definido como 1; portanto, Q_1 e Q_2 estão sempre ligados, enquanto Q_3 e Q_4 estão comutando na frequência da linha. O circuito equivalente do ABI é o VSI, conforme mostrado na Fig. 3.6. Os esquemas SPWM no modo *buck* podem ser adotados com:

$$v_o = MV_i \text{sen}(wt) \quad (3.4)$$

B) Modo *boost* Quando a tensão de entrada é baixa e não o suficiente para obter a saída desejada, o ABI opera no modo de reforço (*boost*) para que a tensão de saída seja maior que a de entrada. Nesta condição, M é definido como 1, d' é ajustado para aumentar a tensão; a tensão de saída pode ser calculada como

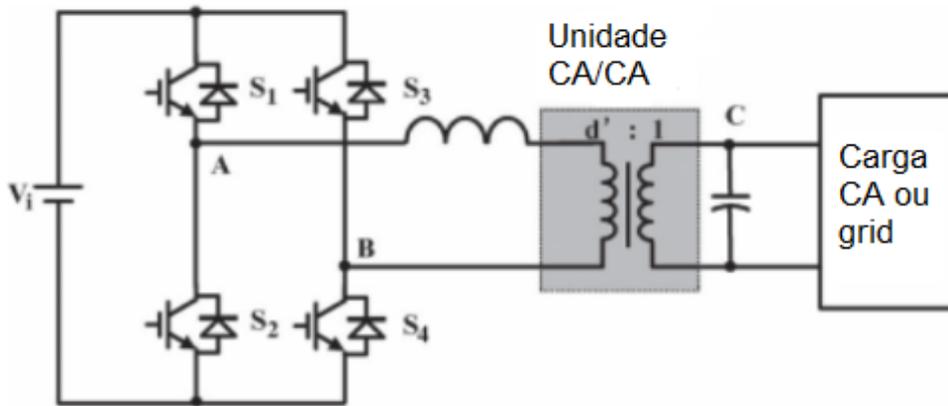


Figura 3.5: Circuito equivalente do ABI.
 Fonte: Adaptada de [37].

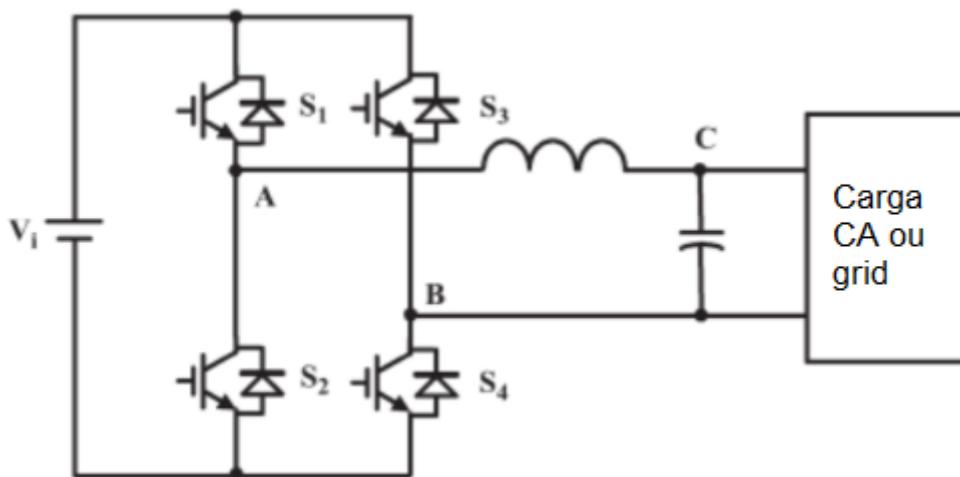


Figura 3.6: Circuito equivalente do ABI no modo *buck*.
 Fonte: Adaptada de [37].

$$v_o = \frac{V_i \text{sen}(wt)}{d'} \quad (3.5)$$

Esquemas SPWM são adotados para modular S_1 - S_4 , enquanto Q_1 - Q_4 são modulados da mesma forma que no conversor CA-CA *boost* discutido anteriormente. Com um esquema SPWM de unipolaridade, no meio-ciclo positivo, a tensão de saída da ponte v_{AB} é variada com V_i e 0, enquanto a tensão v_{CB} após o indutor é variada com v_o e 0.

A tensão através do indutor u_L pode ser os quatro seguintes casos: 0, V_i , $-v_o$ e $V_i - v_o$. A condição no semiciclo negativo é semelhante, e a tensão através do indutor pode ser os quatro casos a seguir: 0, $-V_i$, $-v_o$ e $-V_i - v_o$.

No semiciclo positivo, Q_2 e Q_4 estão sempre ligados e os quatro modos nesse semiciclo são descritos a seguir e suas operações ilustrados na Fig. 3.7:

- Modo I: S_1 , S_4 e Q_3 são ativados e u_L é igual a V_i . A corrente do indutor é carregada pela fonte de alimentação de entrada.
- Modo II, S_2 , S_4 e Q_3 são ligados e u_L é igual a 0. A corrente do indutor está no estado de giro livre.
- Modo III, S_1 , S_4 e Q_1 são ativados e u_L é igual a $V_i - v_o$. A corrente do indutor aumenta quando $V_i > v_o$, enquanto diminui quando $V_i < v_o$.
- Modo IV, S_2 , S_4 e Q_1 são ativados e u_L é igual a $-v_o$. A corrente do indutor diminui.

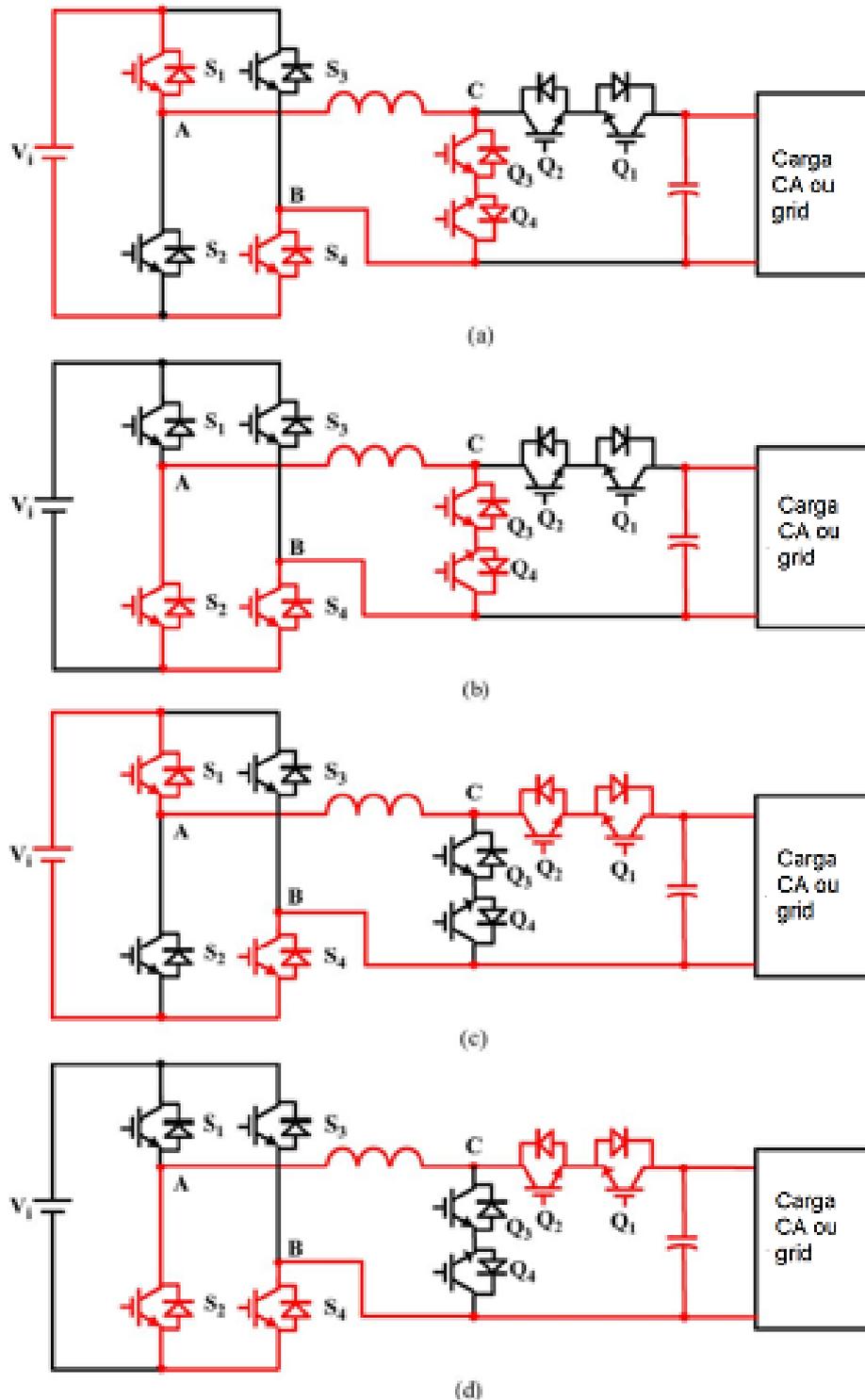


Figura 3.7: Quatro modos de operação no semiciclo positivo. (a) Modo I. (b) Modo II. (c) Modo III. (d) Modo IV.

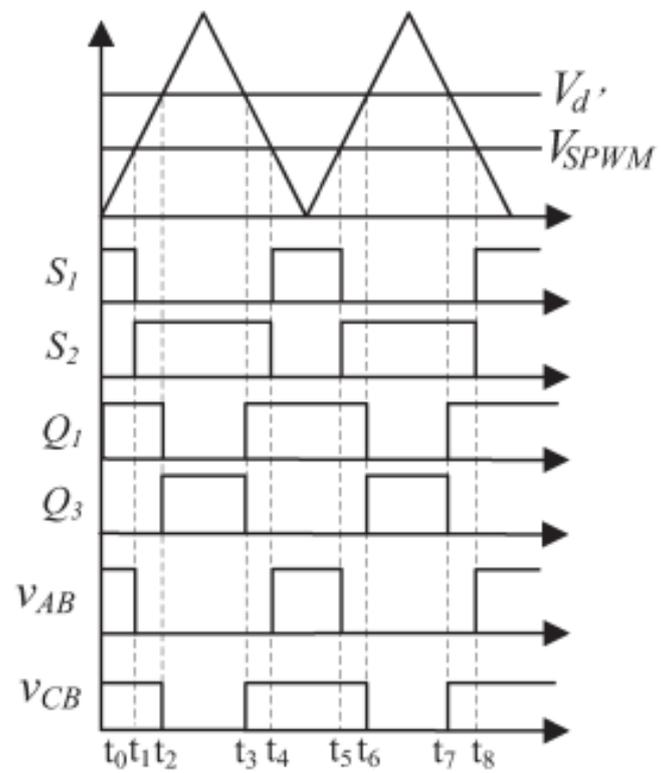
Fonte: Adaptada de [37].

Entretanto, três dos quatro modos de operação existem em um ciclo de comutação, de acordo com a relação entre V_i e v_o . Quando $V_i > v_o$, o estado de comutação é descrito na Fig. 3.8(a), a onda de modulação V_d' é usada para gerar a razão de

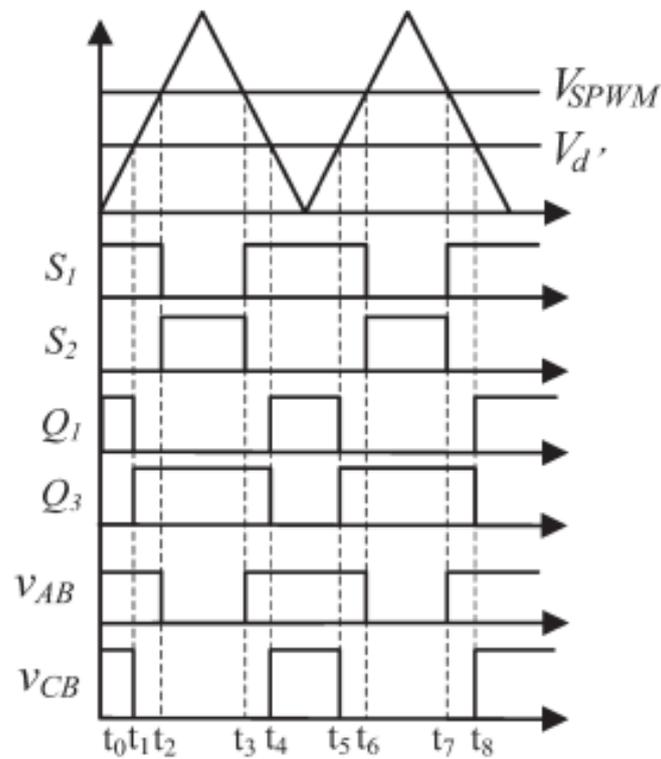
trabalho d' , e a onda de modulação V_{spwm} é usada para gerar o sinal SPWM. Nesta condição, $V_{d'} > V_{spwm}$ e os três modos de operação são Modo II, Modo III e Modo IV.

Quando V_{spwm} for maior que a triangular a chave S_1 estará fechada ($S_1=1$) e a chave S_2 aberta ($S_2=0$), enquanto quando a triangular for maior que V_{spwm} S_2 estará ligada e a chave S_1 desligada nessa condição de modo buck. Enquanto Q_1 e Q_3 são moduladas quando comparadas com $V_{d'}$ e a triangular. Q_1 estará ligada quando $V_{d'}$ for maior que a triangular e enquanto isso Q_3 estará desligada e quando a triangular for maior que $V_{d'}$ Q_1 estará aberta e Q_3 fechada.

Quando $V_i < v_o$, o estado de comutação é descrito na Fig. 3.8 (b). Nesta condição, $V_{d'} < V_{SPWM}$; os três modos de operação são Modo I, Modo II e Modo III. A análise é bem parecida com a anterior, S_1 e S_2 será comparada com V_{spwm} , portanto quando V_{spwm} for maior que a triangular S_1 estará fechada ($S_1=1$) enquanto S_2 estará aberta ($S_2=0$) e quando V_{spwm} for menor que a triangular ocorrerá o oposto, $S_1=0$ e $S_2=1$. Em relação a Q_1 e Q_3 será comparada com $V_{d'}$, quando $V_{d'}$ for maior que a triangular Q_1 estará fechada $Q_1=1$ e $Q_3=0$ e quando $V_{d'}$ for menor que a triangular será o inverso.



(a)



(b)

Figura 3.8: Comutação de estados em diferentes condições. (a) $V_i > v_o$. (b) $V_i < v_o$.

Fonte: [37].

A Fig. 3.9 mostra qual são os três modos que existem na sequência quando for *boost* ou *buck*. A diferença nessas duas condições diferentes é o Modo I e Modo IV, enquanto o Modo II e o Modo III existem nas duas.

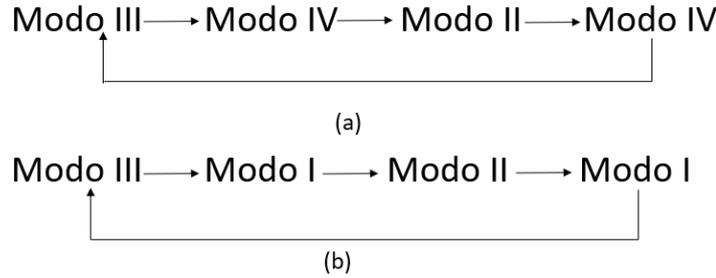


Figura 3.9: Sequência de comutação em diferentes condições. (a) $V_i > v_o$. (b) $V_i < v_o$.

Fonte: Próprio autor.

3.3 Estratégia de Modulação do ABI

A Tabela 3.1 fornece os sinais de comutação de $Q_1 - Q_4$; “+” representa o estado ligado, “-” representa o estado desligado e “d” representa a razão cíclica no ciclo de comutação. Quando no modo *buck*, isto significa que a tensão de entrada V_i é maior do que o pico de tensão de saída V_{op} , no meio-ciclo positivo, Q_1 , Q_2 e Q_4 são ativados e Q_3 é desativado, enquanto na metade negativa do ciclo, Q_1 , Q_2 e Q_3 são ativados e Q_4 é desativado.

Quando no modo *boost*, que significa que a tensão de entrada V_i é menor do que a tensão de saída de pico V_{op} , no meio-ciclo positivo, Q_2 e Q_4 são ligados, e Q_1 e Q_3 são alternados em complementaridade com alta frequência, enquanto no meio-ciclo negativo, Q_1 e Q_3 são ligados, e Q_2 e Q_4 são comutados em complementaridade com alta frequência.

Tabela 3.1: Troca de sinais de $Q_1 - Q_4$.

Operating modes	Q_1	Q_2	Q_3	Q_4
Modo <i>Buck</i> - Meio ciclo positivo	+	+	-	+
Modo <i>Buck</i> - Meio ciclo negativo	+	+	+	-
Modo <i>Boost</i> - Meio ciclo positivo	d'	+	d	+
Modo <i>Boost</i> - Meio ciclo negativo	+	d'	+	d

Conforme analisado anteriormente, um esquema de modulação pode ser realizado conforme mostrado na Fig. 3.10.

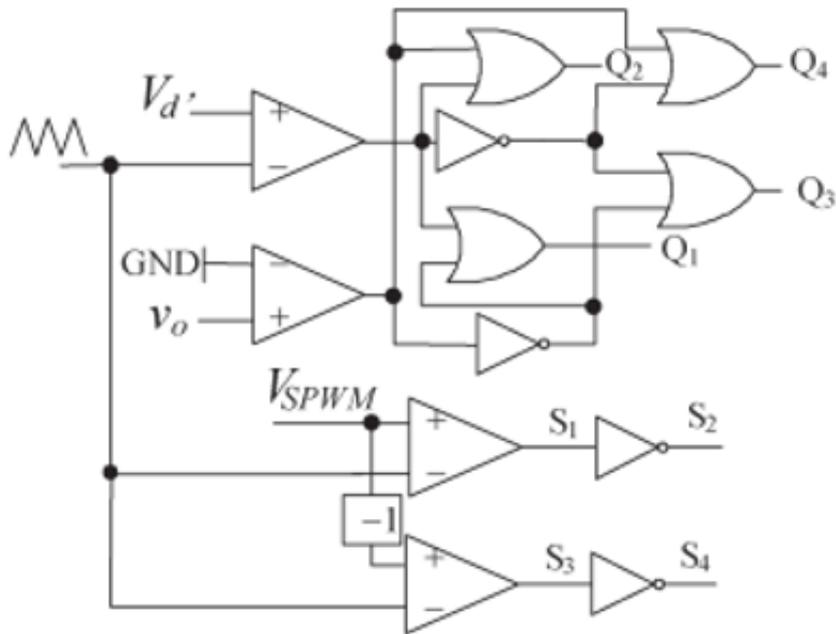


Figura 3.10: Esquema de modulação do ABI.

Fonte: [37].

Um exemplo de uma entrada de 100–200 V CC e uma saída de 110 V CA no ABI é projetado para mostrar a relação de M e d' com V_i descrita na Fig. 3.11. Quando a tensão de entrada é inferior ao pico de tensão de saída 156 V, M é definido como 1 e d' é usado para aumentar a tensão; quando a tensão de entrada é superior a 156 V, d' é definido como 1 e M é usado para diminuir a tensão.

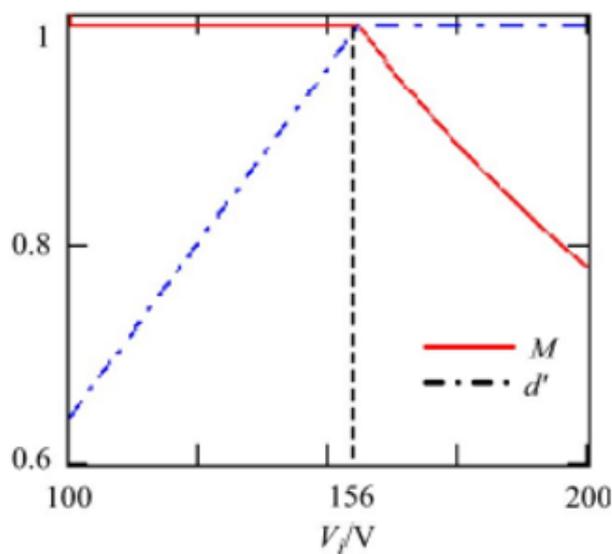


Figura 3.11: Relação de M , d' com V_i com uma estratégia de modulação boost.

Fonte: [37].

3.4 Simulação do Inversor ABI

Nesta seção será apresentada a simulação do conversor ABI da Figura 3.3, tanto para o modo de operação *boost* como para modo de operação *buck*. A simulação foi feita utilizando o *software* PSIM para um sistema fotovoltaico sem transformador com uma tensão de entrada $V_{in} = 100 - 200V$, sendo utilizada uma fonte CC. Os valores utilizados na simulação do conversor ABI no modo *buck* são apresentados na Tabela 3.2

Tabela 3.2: Parâmetros de simulação para o modo de operação Buck.

Símbolos	Significado Físico	Valores
V_{in}	Tensão CC de entrada	200 V
V_{rms}	Tensão RMS de saída	110 V
L_f	Indutância de Filtro	1mH
C_f	Capacitância de Filtro	20 μ F
f_{sw}	Frequência de chaveamento	20 kHz
P_N	Potência a plena carga	500 W

A Figura 3.12 mostra a tensão de entrada e tensão de saída do conversor ABI no modo de operação *buck*. Observa-se que a tensão RMS de saída atinge o valor de 110 V que é abaixo do valor de entrada de 200 V. A Figura 3.13 ilustra a corrente na carga, comprovando a potência de 500 W fornecida a carga. Além disso, é importante destacar que a frequência de saída do inversor é 60 Hz.

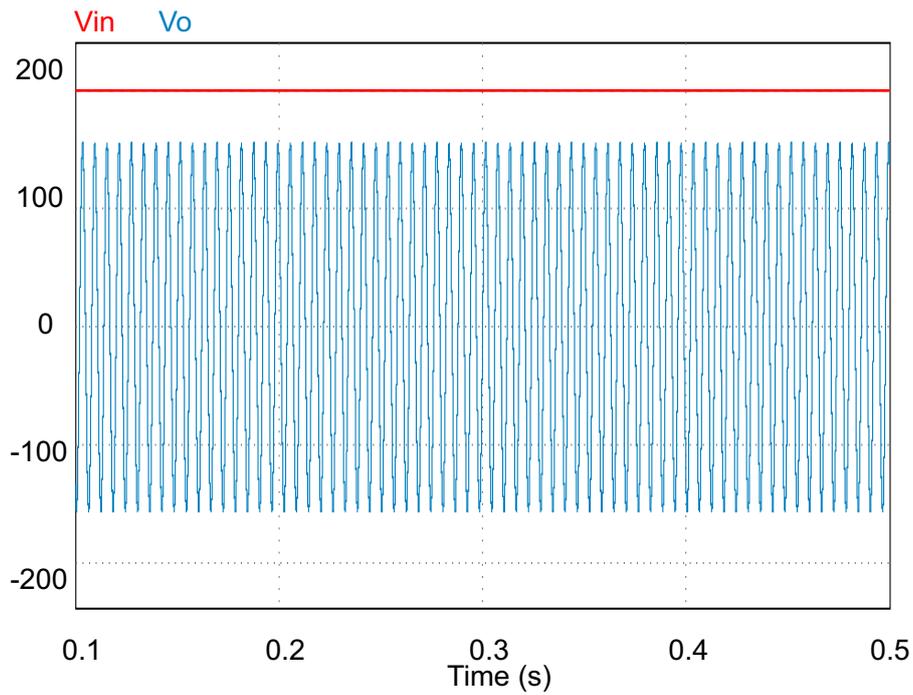


Figura 3.12: ABI no modo *buck*: tensão de entrada e tensão na carga.
 Fonte: Próprio autor.

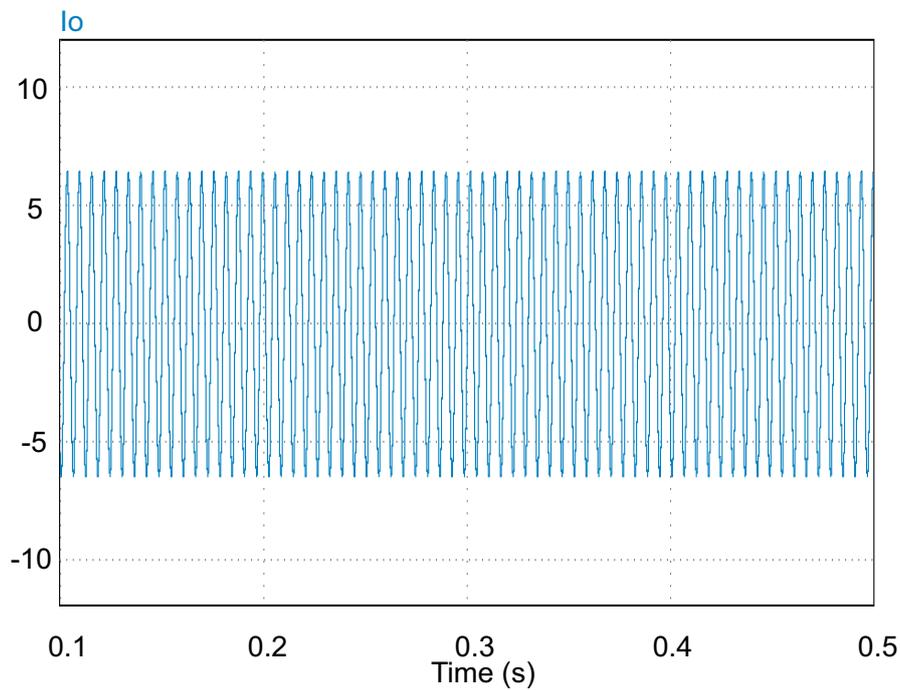


Figura 3.13: ABI no modo *buck*: corrente na carga.
 Fonte: Próprio autor.

Além disso, é importante demonstrar o funcionamento da modulação do ABI descrita na seção anterior. A Figura [3.14](#) ilustra os sinais PWM aplicados nas chaves Q_1 , Q_2 , Q_3 e Q_4 .

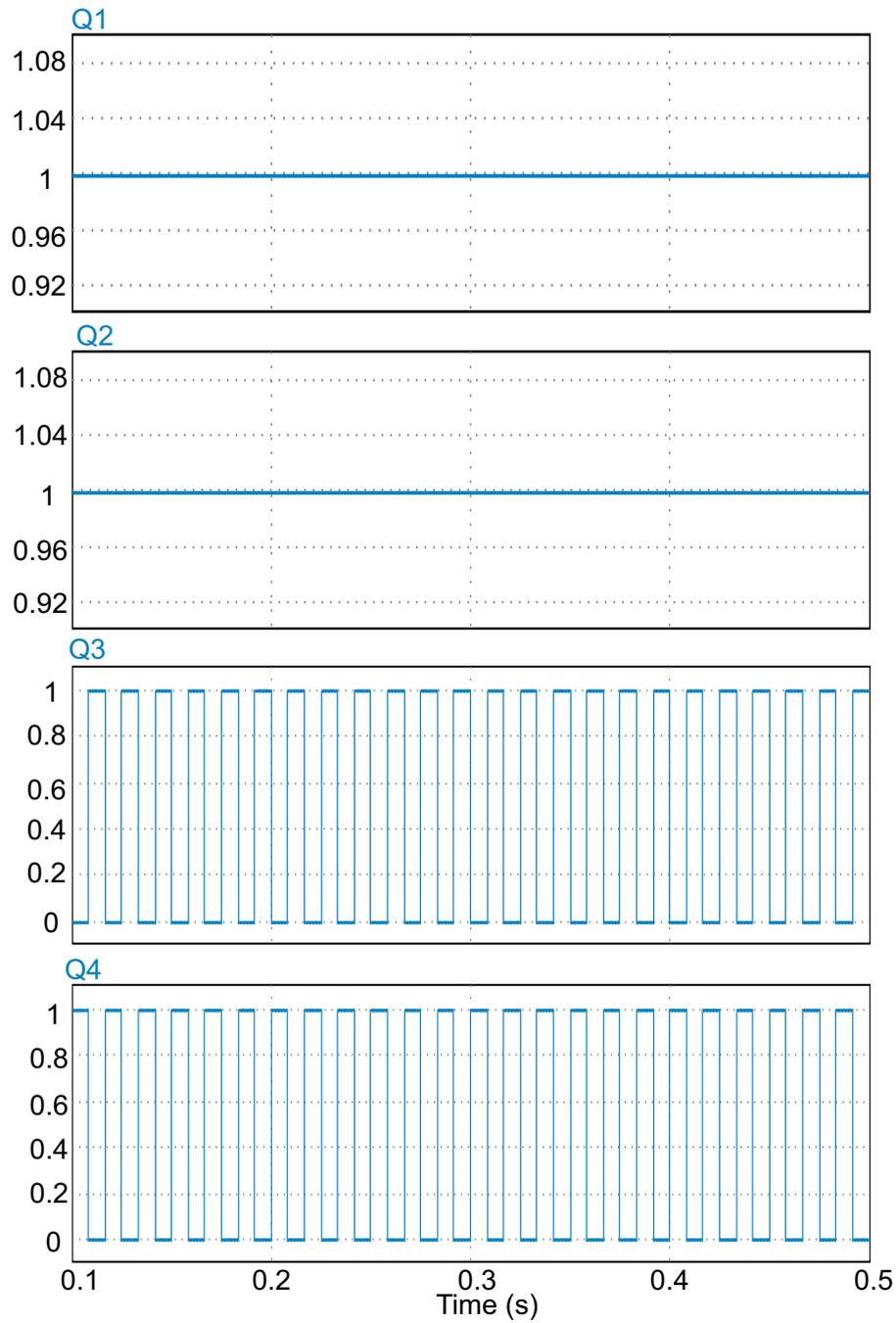


Figura 3.14: ABI no modo *buck*: sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 .

Fonte: Próprio autor.

Da mesma forma, foi realizado a validação do conversor ABI no modo de operação *boost*. Os valores utilizados na simulação do conversor ABI no modo *boost* são apresentados na Tabela [3.3](#).

Tabela 3.3: Parâmetros de simulação para o modo de operação Boost.

Símbolos	Significado Físico	Valores
V_{in}	Tensão CC de entrada	100 V
V_{rms}	Tensão RMS de saída	110 V
L_f	Indutância de Filtro	1mH
C_f	Capacitância de Filtro	20 μ F
f_{sw}	Frequência de chaveamento	20 kHz
P_N	Potência a plena carga	500 W

A Figura 3.15 mostra a tensão de entrada e tensão de saída do conversor ABI no modo de operação *boost*. Observa-se que a tensão RMS de saída atinge o valor de 110 V que é acima do valor de entrada de 100 V, validando a operação em modo *boost*. A Figura 3.16 ilustra a corrente na carga, comprovando a potência de 500 W fornecida a carga.

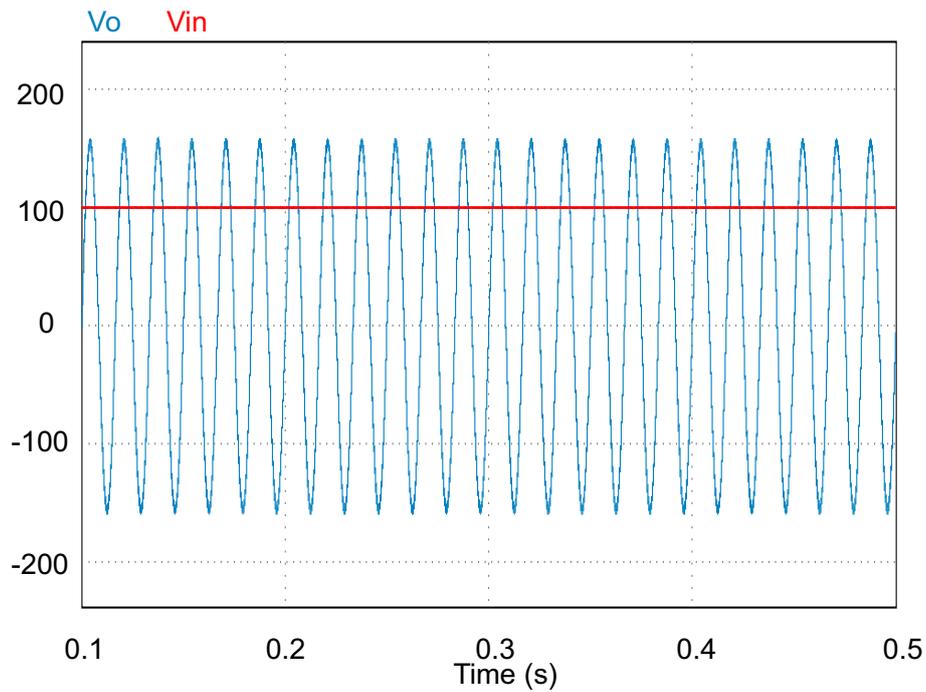


Figura 3.15: ABI no modo *boost*: tensão de entrada e tensão na carga.

Fonte: Próprio autor.

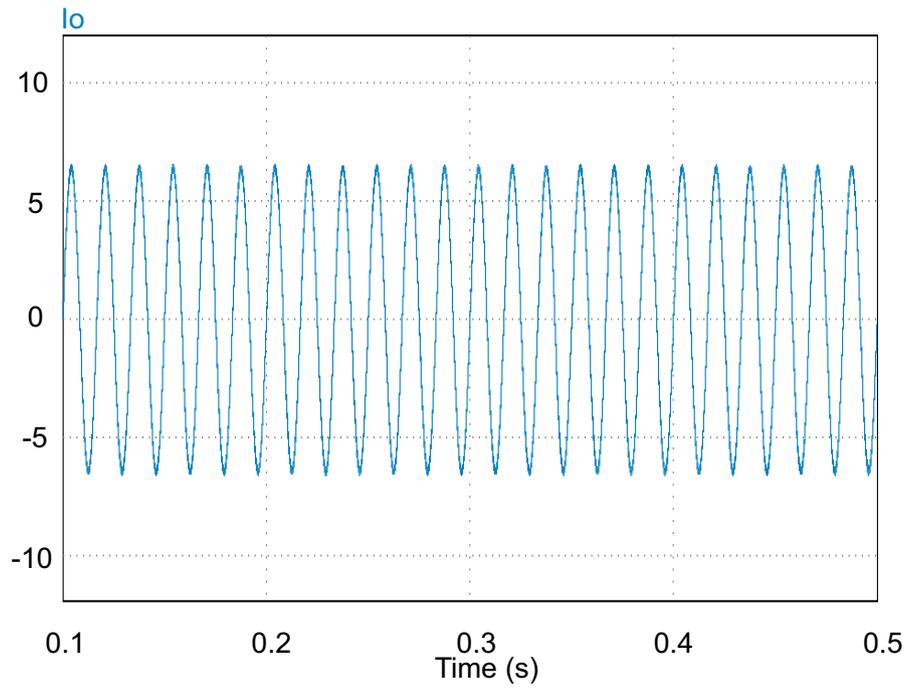


Figura 3.16: ABI no modo *boost*: corrente na carga.

Fonte: Próprio autor.

A Figura [3.17](#) apresenta as formas de onda dos sinais PWM aplicados nas chaves Q_1 , Q_2 , Q_3 e Q_4 , validando a modulação do conversor ABI no modo de operação *boost*.



Figura 3.17: ABI no modo *boost*: sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 .

Fonte: Próprio autor.

Assim como no conversor TSTS-ZSI, foi verificado a corrente de fuga no ABI, conforme ilustrado na Figura [3.18](#).

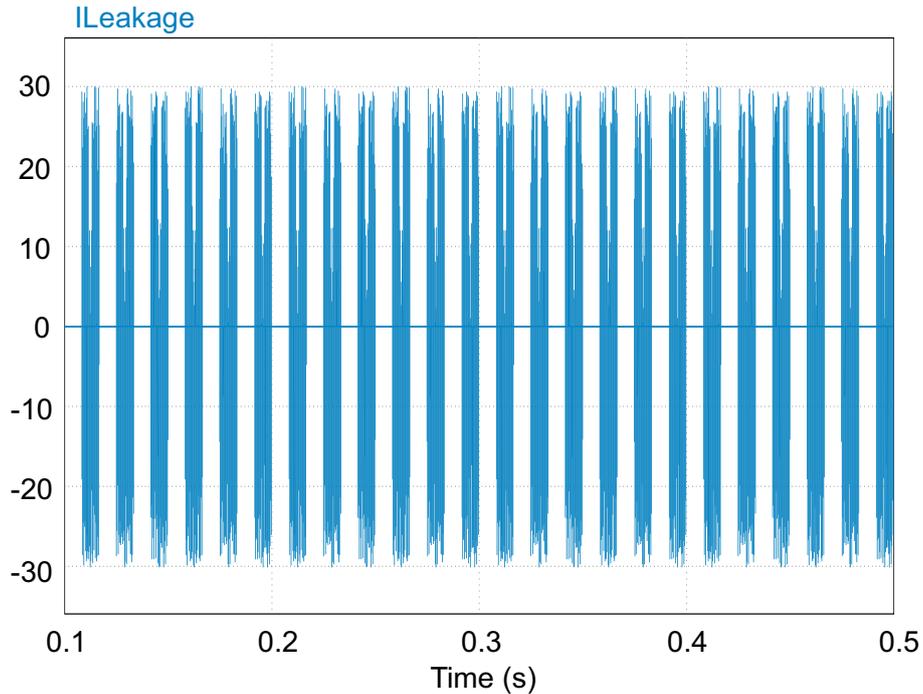


Figura 3.18: corrente de fuga no *active buck-boost*.

Fonte: Próprio autor.

Observa-se que o conversor ABI possui uma corrente de fuga elevada quando comparada ao conversor TSTS-ZSI. Isso se justifica pela falta de conexão entre a fonte de entrada e a fonte de saída do conversor ABI. Como explanado anteriormente, o conversor TSTS-ZSI possui uma conexão comum entre a entrada e a saída, chamada de aterramento duplo, que faz evitar a corrente de fuga no sistema fotovoltaico. Portanto, pode-se concluir que o conversor ABI tem a capacidade de operar como *buck* e *boost*, mas possui uma corrente de fuga elevada, portanto pode ser estudado a implementação de um aterramento duplo na estrutura do inversor para que assim tenha a mesma vantagem do TSTS-ZSI.

3.5 Conclusão

Neste capítulo foi apresentado o inversor ABI. A sua topologia, o seu princípio de operação e a estratégia de modulação foram analisadas e ilustradas. As chaves ativas são utilizadas para realizar a conversão de aumento de tensão (*boost*) sem a introdução de elementos passivos adicionais. Assim, alta densidade de potência e eficiência são alcançadas, no artigo [37], autor pioneiro desse inversor, é realizada experimentalmente o uso desse inversor e mostrou-se que a eficiência ficou acima de 92% chegando na sua eficiência máxima próxima de 96.5%, quando opera no modo *buck*. Pois, quando esse opera no modo *boost*, a corrente do indutor é maior do que no modo *buck*, o que causa maior perda de condução, fato que ocasiona menor eficiência

no modo *boost* do que no modo *buck*. A capacidade de aumento de tensão da unidade CA-CA é semelhante a um transformador com ganho flexível. A simulação no PSIM foi resolutiva para a validação que comprova que o ABI consegue ter os modos de operação *buck* e *boost* e apresentar a estratégia de modulação conforme apresentado na teoria. Porém, possuem a desvantagem de ter corrente de fuga elevada.

Portanto, o ABI mostrou-se ser uma proposta de inversor eficiente para poder operar em uma ampla faixa de entrada, podendo ser tanto *buck* como *boost* e assim, sendo uma ótima alternativa para ser usado na geração fotovoltaica.

Capítulo 4

Análise dos Resultados

4.1 Análise comparativa dos conversores TSTS-ZSI e ABI

Até o momento, foi realizada análise matemática e a validação através da simulação dos conversores TSTS-ZSI e ABI para aplicação em sistemas fotovoltaicos. De modo geral, foi possível observar que as duas topologias de inversores podem ser aplicadas em sistemas fotovoltaicos monofásicos, operando como *buck* ou como *boost*. No entanto, é importante realizar uma análise comparativa das duas topologias para destacar os pontos positivos e os desafios de cada uma. Logo, nesta seção será realizada uma análise qualitativa e quantitativa para comparar os conversores TSTS-ZSI e ABI nos modos de operação *buck* e *boost*. A análise qualitativa dos conversores será realizada com base nos componentes utilizados por cada topologia. De forma breve, a Tabela 4.1 apresenta quantos componentes são utilizados nos conversores TSTS-ZSI e ABI.

Tabela 4.1: Componentes selecionados para os conversores TSTS-ZSI e ABI.

Componentes	TSTS-ZSI	ABI
Número de chaves semicondutoras	3	8
Número de indutores	2	1
Número de capacitores	3	1

A primeira comparação é com base no número de chaves semicondutoras nos conversores. Observa-se que o TSTS-ZSI possui apenas 3 chaves, enquanto o ABI possui 8 chaves. A quantidade de semicondutores pode impactar diretamente no custo, eficiência e confiabilidade do conversor, pois quanto maior a quantidade de chaves, maior será a quantidade de quedas de tensão na topologia, perdas no conversor, maior dissipador de calor para os semicondutores e também aumentará a taxa

de falha no conversor. Além disso, a quantidade de chaves determina a complexidade de implementação do conversor, pois será necessário mais gate-drivers para acionar as chaves e um sistema de controle que forneça maior quantidade de sinais PWM. Neste quesito, o conversor TSTS-ZSI pode ser uma topologia mais simples para aplicação fotovoltaica. Por outro lado, os elementos armazenadores de energia também devem ser considerados nessa comparação, pois eles impactam diretamente no volume e peso do conversor, conseqüentemente, no custo do conversor. Em ambas as topologias foram utilizadas frequência de chaveamento de 20 kHz e o mesmo valor de indutância para o indutor L_f . Logo, a corrente eficaz que circula por L_f será o ponto que determinará qual indutor terá menor volume e peso, devido ao condutor utilizado para construir o indutor. Da mesma forma, o capacitor C_o pode ser analisado com base na corrente eficaz que circula, pois a tensão de saída para ambas as topologias é 110 V. No entanto, o conversor TSTS-ZSI possui ainda o indutor L_1 e os capacitores C_1 e C_2 , que podem acarretar o aumento do volume quando comparado com o conversor ABI. Logo, no quesito elementos armazenadores de energia o conversor ABI representa uma topologia de menor volume e peso para aplicação em sistemas fotovoltaicos. Na seqüência, a análise quantitativa do conversor será realizada com base nas perdas nos componentes utilizados por topologia. Com isso, a Tabela 4.2 e Tabela 4.3 apresentam as principais variáveis utilizadas para determinar as perdas nos conversores. Para que os inversores pudessem ser comparados, como pode ser visto nos Capítulos 2 e 3, os dados de entrada e saída do TSTS-ZSI *boost* foram os mesmos do ABI *boost* e os do TSTS-ZSI *buck* com os ABI *buck*. Os apêndices A e B apresentam as formas de onda de cada variável descrita nas Tabelas 4.2 e Tabela 4.3.

Tabela 4.2: Esforços de tensão e corrente nos componentes do conversor TSTS-ZSI.

Variável	Modo de Operação	
	<i>Boost</i>	<i>Buck</i>
Corrente eficaz no indutor L_f	8,4 A	6,4 A
Corrente de pico no indutor L_f	20,45 A	17,3 A
Corrente eficaz no indutor L_1	5,3 A	5,5 A
Corrente de pico no indutor L_1	9,1 A	11 A
Tensão de pico no capacitor C_1	185 V	282 V
Corrente eficaz no capacitor C_1	6,00 A	5,5 A
Tensão de pico na chave S_1	320 V	615 V
Tensão de pico na chave S_2	314 V	614 V
Tensão de pico na chave S_3	314 V	614 V
Corrente de pico na chave S_1	24,4 A	24,4 A
Corrente eficaz na chave S_1	9 A	6,8 A
Corrente de pico na chave S_2	24 A	23 A
Corrente eficaz na chave S_2	8 A	8 A
Corrente eficaz na chave S_3	7,8 A	7,2 A
Corrente de pico na chave S_3	18 A	22 A
Tensão de pico no capacitor C_o	158 V	158 V
Corrente eficaz no capacitor C_o	6,3 A	5,8 A

Observa-se que o modo de operação *boost* do conversor TSTS-ZSI apresenta maiores esforços de corrente. Por outro lado, o modo de operação *buck* apresenta maiores esforços de tensão nos semicondutores, o que pode tornar o projeto mais dispendioso.

Tabela 4.3: Esforços de tensão e corrente nos componentes do conversor ABI.

Variável	Modo de Operação	
	<i>Boost</i>	<i>Buck</i>
Corrente eficaz no indutor L_f	5,8 A	4,58 A
Corrente de pico no indutor L_f	9 A	7 A
Corrente eficaz no capacitor C_f	2,78 A	1,26 A
Tensão de pico no capacitor C_f	153 V	154 V
Corrente eficaz na chave S_1	3,5 A	2,7 A
Corrente de pico na chave S_1	9 A	7 A
Tensão de pico na chave S_1	120 V	200 V
Corrente eficaz na chave S_2	4,6 A	3,66 A
Corrente de pico na chave S_2	9 A	7 A
Tensão de pico na chave S_2	120 V	200 V
Corrente eficaz na chave S_3	3,5 A	2,7 A
Corrente de pico na chave S_3	9 A	7 A
Tensão de pico na chave S_3	120 V	200 V
Corrente eficaz na chave S_4	4,6 A	3,66 A
Corrente de pico na chave S_4	9 A	7 A
Tensão de pico na chave S_4	120 V	200 V
Corrente eficaz na chave Q_1	5 A	4,7 A
Corrente de pico na chave Q_1	8,6 A	7,3 A
Tensão de pico na chave Q_1	151 V	200 V
Corrente eficaz na chave Q_2	5 A	4,7 A
Corrente de pico na chave Q_2	8,6 A	7,3 A
Tensão de pico na chave Q_2	151 V	200 V
Corrente eficaz na chave Q_3	2,9 A	0,7 A
Corrente de pico na chave Q_3	9 A	4,4 A
Tensão de pico na chave Q_3	155 V	155 V
Corrente eficaz na chave Q_4	2,9 A	0,7 A
Corrente de pico na chave Q_4	9 A	4,4 A
Tensão de pico na chave Q_4	155 V	155 V

Da mesma forma que no conversor TSTS-ZSI, o conversor ABI possui maiores esforços de corrente no modo *boost*, enquanto o modo *buck* impacta nos esforços de tensão dos semicondutores.

Mediante a Tabela 4.2 e Tabela 4.3 é possível determinar componentes comerciais que poderiam ser utilizados nos conversores TSTS-ZSI e ABI. A Tabela 4.4 mostra os componentes escolhidos para cada topologia no site da *Mouser Electronics*, fornecedora de componentes eletrônicos.

Tabela 4.4: Componentes selecionados para os conversores TSTS-ZSI e ABI.

Componentes	ABI
Chaves S_1, S_2, S_3 e S_4	IRF740PBF
Chaves Q_1, Q_2, Q_3 e Q_4	IRF740PBF
Indutor L_f	157D - Hammond
Capacitor C_o	PEH536YBD3100M2
Componentes	TSTS-ZSI
Chaves S_1, S_2 e S_3	IPZA65R018CFD7XKSA1
Indutor L_f e L_1	195C20-Hammond
Capacitor C_1 e C_2	B32676G4206K
Capacitor C_o	PEH536YBD3100M2

As perdas nas chaves podem ser divididas em duas parcelas, perdas por condução e perdas por comutação. Estas perdas foram determinadas com base em [38], conforme as equações a seguir:

$$P_{cond} = I_o^2 R_{on} \quad (4.1)$$

$$P_{com} = \frac{1}{6} [V_{DS} I_o (t_r + t_f) + 3C_{DS} V_{DS}] f_s \quad (4.2)$$

Onde, I_o é a corrente eficaz na chave, R_{on} é a resistência série do MOSFET escolhido, V_{DS} é a tensão máxima aplicada na chave, t_r é o tempo de entrada em condução da chave, t_f é o tempo de saída de condução da chave, C_{DS} é a capacitância intrínseca entre *drain* e *source* do MOSFET e f_s é a frequência de comutação da chave. As perdas nos indutores e nos capacitores foram determinadas da seguinte forma:

$$P_{ind} = I_L^2 R_s \quad (4.3)$$

$$P_{cap} = I_C^2 R_s \quad (4.4)$$

Onde I_L é a corrente eficaz no indutor, I_C é a corrente eficaz no capacitor e R_s é a resistência série em cada componente. A partir da Tabela 4.2, Tabela 4.3 e Tabela 4.4 foram determinadas as perdas teóricas nos conversores TSTS-ZSI e ABI nos modos de operação *Buck* e *Boost*. Na Tabela 4.5 e Tabela 4.6 são apresentadas as perdas teóricas em cada componente, a perda total teórica no conversor e o rendimento de cada topologia em potência nominal de 500 W.

Tabela 4.5: Perdas teóricas nos componentes do conversor TSTS-ZSI.

Perdas	<i>Boost</i>	<i>Buck</i>
Chave S_1	5,15 W	3,9 W
Chave S_2	4,25 W	5 W
Chave S_3	4 W	4,4 W
Indutor L_f	0,9 W	0,5 W
Indutor L_1	0,36 W	0,4 W
Capacitor C_1	0,12 W	0,1 W
Capacitor C_2	0,12 W	0,1 W
Capacitor C_o	4 W	3,4 W
Total de Perdas	20,8 W	20 W
Rendimento	96,2%	96,5%

Tabela 4.6: Perdas teóricas nos componentes do conversor ABI.

Perdas	<i>Boost</i>	<i>Buck</i>
Chave S_1	0,9 W	0,7 W
Chave S_2	1,4 W	1,1 W
Chave S_3	0,9 W	0,7 W
Chave S_4	1,4 W	1,1 W
Chave Q_1	1,8 W	1,7 W
Chave Q_2	1,8 W	1,7 W
Chave Q_3	0,7 W	0,1 W
Chave Q_4	0,7 W	0,1 W
Indutor L_f	1,3 W	0,8 W
Capacitor C_o	0,77 W	0,16 W
Total de Perdas	13,8 W	10,2 W
Rendimento	97,7%	98,4%

Analisando-se os resultados na Tabela 4.5 conclui-se que o modo *Boost* na topologia TSTS-ZSI gera mais perdas e isso se justifica pelo incremento nos esforços de corrente em cada componente, conforme apresentado na Tabela 4.2. Da mesma forma, na topologia ABI o modo de operação que gera mais perdas é o modo *Boost* (vide Tabela 4.6), como já era esperado com base em [37]. Além disso, pode-se dizer que a topologia ABI apresentou menores perdas nos semicondutores, quando comparado com a topologia TSTS-ZSI, em ambos os modos de operação. Isso ocorre devido ao fato que neste conversor as chaves semicondutoras operam com corrente eficaz menor, conseqüentemente as perdas são reduzidas. Embora o conversor ABI possua maior quantidade de semicondutores, seu rendimento é maior

que o do conver-sor TSTS-ZSI, em ambos os modos de operação. Portanto, pode-se concluir que o conversor ABI é uma topologia mais complexa de ser implementada devido à quantidade de semicondutores que precisam ser controlados, mas possui um rendimento elevado quando comparado ao TSTS-ZSI. Por outro lado, o conversor TSTS-ZSI se apresentou como uma topologia mais simples de ser implementada e quando comparado com as soluções de dois estágios (CC+CA) pode se tornar uma topologia atraente para a aplicação fotovoltaica.

A Figura 4.1 e a Figura 4.2 apresentam a análise de distribuição teórica das perdas, em potência nominal, dos elementos que compõem os conversores TSTS-ZSI e ABI.

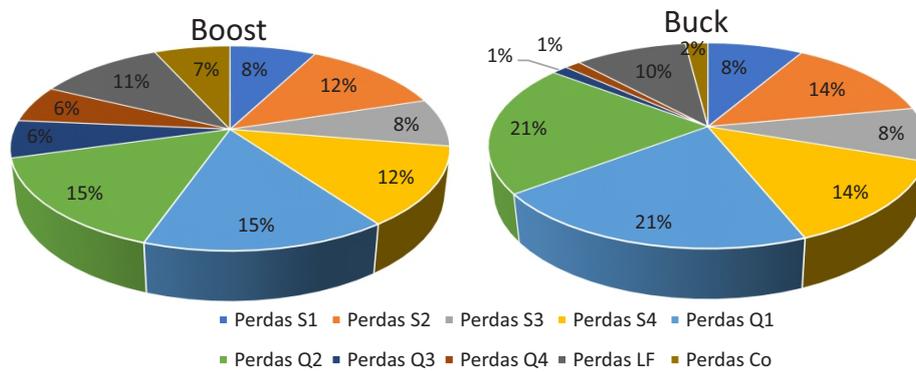


Figura 4.1: Distribuição teórica de perdas no conversor ABI.
Fonte: Próprio autor.

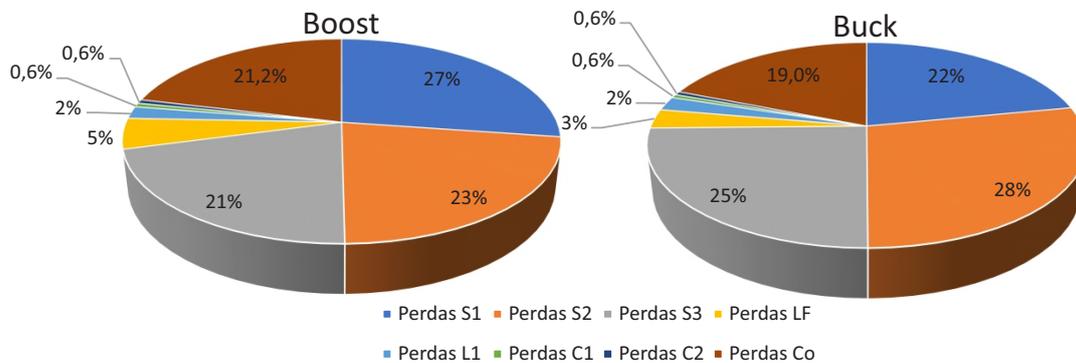


Figura 4.2: Distribuição teórica de perdas no conversor TSTS-ZSI.
Fonte: Próprio autor.

Verifica-se que as maiores perdas se concentram nas chaves semicondutoras em ambas as topologias e modos de operação. No conversor TSTS-ZSI pode-se destacar as perdas no capacitor C_o , que é de 21,2% no modo *Boost* e 19% no modo *Buck*. No conversor ABI é possível destacar as perdas no indutor L_f , que são 11% no modo *Boost* e 10% no modo *Buck*.

Capítulo 5

Conclusões E Propostas De Trabalhos Futuros

5.1 Conclusões Gerais

Neste capítulo são apresentadas as principais conclusões e contribuições desenvolvidas ao longo do texto nos capítulos anteriores. O tema referente aos inversores monofásicos para serem usados em sistemas de energia fotovoltaica tem ganhado destaque nos últimos anos, devido à preocupação em relação à preservação do meio ambiente e ao aumento da procura pela diversificação da matriz elétrica. Devido ao Brasil ter altos níveis de irradiação solar a utilização da energia fotovoltaica é considerada altamente promissora e conseqüentemente torna-se relevante a escolha de qual inversor deve ser utilizado no sistema, pois ele é responsável por critérios de atendimento às normas, pelo tamanho e custo do sistema de geração fotovoltaica e influencia diretamente na eficiência. Com isso, os inversores a serem empregados realizam um importante papel no sistema geral, sendo indispensável o estudo e a comparação de diferentes topologias para analisar qual respeita da forma mais adequada determinados requisitos e condições que se deseja obter.

Por causa dessas motivações, foram escolhidos dois tipos de inversores, considerados recentes na literatura, para serem apresentados: TSTS-ZSI e ABI monofásico. Ficou notório ao longo do desenvolvimento dos estudos a relevância do aprofundamento a ser desempenhado, em virtude de suas complexidades, suas características e considerando suas vantagens como: poder trabalhar tanto como *buck* quanto *boost*, ou seja sendo consegue ter tensões de saída maiores ou menores que a da entrada e não apresenta a necessidade do uso do transformador. Assim, com base em pesquisas de trabalhos existentes, simulações e análise dos resultados obtidos, apresenta-se as conclusões a seguir.

A topologia escolhida do TSTS-ZSI *buck-boost* para ser aprofundada na análise

foi a que apresentou o menor estresse de tensão e de corrente, bem como com o de ponto de aterramento comum. A partir daí, foi realizado um estudo do inversor selecionado englobando sua operação, projeto e peculiaridades. No ponto de vista da corrente de fuga, essas topologias exibiram valores irrisórios, conseqüentemente bastante apropriadas para aplicações em sistemas fotovoltaicos sem transformador. Foi feita a análise desses dois inversores no software PSIM e foi averiguado que eles podem ser tanto *buck* como *boost*, podendo adequadamente trabalhar em uma grande faixa, portanto sendo adequados para serem aplicados em energia fotovoltaica, além de terem as vantagens de estrutura compacta, densidade de potência aprimorada e eficiência sem utilização de um transformador de frequência de linha e elementos passivos adicionais

A desvantagem do inversor TSTS-ZSI em relação ao inversor fonte Z é que precisa ter um tempo morto para não acontecer de três chaves ficarem ligadas quando passa de um estado para o outro, pois a simulação mostrou que caso isso aconteça o sistema não funciona corretamente.

Em relação ao inversor TSTS-ZSI com o ABI, os dois possuem elevada eficiência e a escolha de um preferencialmente ao outro será de acordo com o cliente, pois embora o conversor ABI possua maior quantidade de semicondutores, seu rendimento é maior que o conversor TSTS-ZSI em ambos os modos de operação. Porém, o conversor ABI é uma topologia mais complexa de ser implementada devido à quantidade de semicondutores que precisam ser controlados. Por sua vez o conversor TSTS-ZSI se apresentou como uma topologia mais simples de ser implementada e quando comparado com as soluções de dois estágios (CC+CA) pode se tornar uma topologia atraente para aplicação fotovoltaica.

Outro ponto a ser considerado entre os dois é a vantagem da topologia TSTS-ZSI *buck-boost* escolhida sobre o ABI, em relação à corrente de fuga, pois o TSTS-ZSI, como comprovado, possui um aterramento duplo e conseqüentemente não possui corrente de fuga, enquanto o ABI possui uma elevada corrente de fuga.

5.2 Propostas de Continuidade do Trabalho

Levando em consideração as conclusões e contribuições apresentadas na seção anterior, compreende-se que algumas atividades de pesquisa admitem investigação adicional em trabalhos futuros. A seguir são apresentadas algumas propostas de continuidade de futuros trabalhos:

1. Estudo experimental do TSTS-ZSI e do ABI monofásico aplicado em um sistema fotovoltaico sem transformador conectado à rede com o intuito de análise de desempenho do mesmo e comparação dos índices de eficiência com os artigos [37] e [29];

2. Estudo do TSTS-ZSI e do ABI monofásico aplicados em um sistema fotovoltaico sem transformador para diferentes níveis de potência, com o intuito de avaliar o desempenho e compará-los para diferentes faixas de potência e diferentes ganhos de tensão;
3. Estudo do TSTS-ZSI com três estados e do ABI a serem empregados, inicialmente, em sistemas fotovoltaicos sem transformadores em aplicações trifásicas.
4. Verificação da tentativa de inserção do aterramento duplo no ABI.

Referências Bibliográficas

- [1] NAÇÕES UNIDAS. *Sobre o nosso trabalho para alcançar os Objetivos de Desenvolvimento Sustentável no Brasil*. Nações Unidas, 2021. Disponível em: <<https://brasil.un.org/Rpt-br/sdgs>>. Acesso em: 18 de set. de 2021.
- [2] IPEA – INSTITUTO DE PESQUISA ECONÔMICA APLICADA. *Cadernos ODS: ODS7, assegurar o acesso confiável, sustentável, moderno e a preço acessível à energia para todos - o que mostra o retrato do Brasil?* Brasília, IPEA, 2019. Disponível em: <https://www.ipea.gov.br/portal/images/stories/PDFs/livros/livros/190502_cadernos_ODS_objetivo_7.pdf>. Acesso em: 18 de set. de 2021.
- [3] BRASIL. MINISTÉRIO DE MINAS E ENERGIA. *Resenha energética brasileira, ano base 2020: oferta e demanda de energia, instalações energéticas, energia no mundo*. Brasília, Ministério de Minas e Energia, 2021. Disponível em: <<https://www.gov.br/mme/pt-br/assuntos/noticias/ResenhaEnergicaExerccio2020final.pdf>>. Acesso em: 18 de set. de 2021.
- [4] PEREIRA, E. B., MARTINS, F. R., ABREU, S. L., et al. *Atlas brasileiro de energia solar*. São José dos Campos, INPE, 2006.
- [5] PEREIRA, E. B., MARTINS, F. R., GONÇALVES, A. R., et al. “Atlas brasileiro de energia solar”, *São José dos Campos: Inpe*, v. 1, 2017.
- [6] EU SCIENCE HUB – EUROPEAN COMMISSION. “Photovoltaic Geographical Information System (PVGIS)”. 2021. Disponível em: <<http://re.jrc.ec.europa.eu/pvgis/cmeps/eur.htm>>. Acesso em: 18 de set. de 2021.
- [7] IPEA – INSTITUTO DE PESQUISA ECONÔMICA APLICADA. *Agenda 2030*. Brasília, IPEA, 2018. Disponível em: <https://www.ipea.gov.br/portal/images/stories/PDFs/livros/livros/180801_ods_>

[metas_nac_dos_obj_de_desenv_susten_propos_de_adequa.pdf](#)>.

Acesso em: 18 de set. de 2021.

- [8] GIMENES, D. *Geração de energia solar cresceu 58% em 2020 e espera Casa Verde e Amarela*. Veja, 2020. Disponível em: <<https://veja.abril.com.br/economia/geracao-de-energia-solar-cresceu-58-em-2020-e-espera-casa-verde-e-amarela/>

Acesso em: 18 de set. de 2021.

- [9] MARTINS, F. R., PEREIRA, E. B., GONÇALVES, A. R., et al. “Atlas brasileiro de energia solar 2”, 2017.

- [10] SOLAR, BRASIL. “Energia solar fotovoltaica – Conceitos”. 2016. Disponível em: <<https://www.solarbrasil.com.br/blog/energia-solar-fotovoltaica-conceitos>

>. Acesso em: 08 de nov. de 2021.

- [11] DECRETO: Nº 7.246, DE 28 DE JULHO DE 2010. BRASIL, . Disponível em: <http://www.planalto.gov.br/ccivil_03/_Ato2007-2010/2010/Decreto/D7246.htm

>. Acesso em: 08 de nov. de 2021.

- [12] CRESESB-CEPEL. “Energia solar - Princípios e aplicações”. 2006. Disponível em: <http://www.cresesb.cepel.br/download/tutorial/tutorial_solar_2006.pdf

>. Acesso em: 08 de nov. de 2021.

- [13] BLAABJERG, F., TEODORESCU, R., LISERRE, M., et al. “Overview of control and grid synchronization for distributed power generation systems”, *IEEE Transactions on industrial electronics*, v. 53, n. 5, pp. 1398–1409, 2006.

- [14] LISERRE, M., PIGAZO, A., DELL’AQUILA, A., et al. “An anti-islanding method for single-phase inverters based on a grid voltage sensorless control”, *IEEE Transactions on Industrial Electronics*, v. 53, n. 5, pp. 1418–1426, 2006.

- [15] KJAER, S. B., PEDERSEN, J. K., BLAABJERG, F. “A review of single-phase grid-connected inverters for photovoltaic modules”, *IEEE transactions on industry applications*, v. 41, n. 5, pp. 1292–1306, 2005.

- [16] ZHAO, Z., XU, M., CHEN, Q., et al. “Derivation, analysis, and implementation of a boost–buck converter-based high-efficiency PV inverter”, *IEEE Transactions on Power Electronics*, v. 27, n. 3, pp. 1304–1313, 2011.

- [17] BRADASCHIA, F. *Conversores Fonte Z para Sistemas Fotovoltaicos e Monofásicos-Trifásicos*. Tese de Doutorado, Universidade Federal de Pernambuco, 2012. Disponível em: <<https://repositorio.ufpe.br/handle/123456789/11170>>.
- [18] AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA. *RESOLUÇÃO NORMATIVA No 687 - Altera a Resolução Normativa no 482 e os Módulos 1 e 3 dos Procedimentos de Distribuição - PRODIST*. ANEEL, 2015.
- [19] LOPEZ, O., TEODORESCU, R., FREIJEDO, F., et al. “Eliminating ground current in a transformerless photovoltaic application”. In: *2007 IEEE Power Engineering Society General Meeting*, pp. 1–5, 2007. doi: 10.1109/PES.2007.385789.
- [20] KEREEKES, T., TEODORESCU, R., RODRÍGUEZ, P., et al. “A new high-efficiency single-phase transformerless PV inverter topology”, *IEEE Transactions on industrial electronics*, v. 58, n. 1, pp. 184–191, 2009.
- [21] ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. “NBR 5410: Instalações elétricas de baixa tensão”, *Rio de Janeiro*, 2004.
- [22] ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. “NBR 14039: Instalações elétricas de média tensão de 1,0 kv a 36,2 kv”, *Rio de Janeiro*, 2005.
- [23] BRADASCHIA, F., CAVALCANTI, M. C., FERRAZ, P. E., et al. “Comparative study of topologies for three-phase transformerless photovoltaic systems”. In: *2013 Brazilian Power Electronics Conference*, pp. 493–500. IEEE, 2013.
- [24] PENG, F. Z. “Z-source inverter”, *IEEE Transactions on industry applications*, v. 39, n. 2, pp. 504–510, 2003.
- [25] TANG, Y., XIE, S., ZHANG, C., et al. “Improved Z-source inverter with reduced Z-source capacitor voltage stress and soft-start capability”, *IEEE transactions on power electronics*, v. 24, n. 2, pp. 409–415, 2009.
- [26] SHEN, M., JOSEPH, A., WANG, J., et al. “Comparison of traditional inverters and Z-source inverter”. In: *2005 IEEE 36th Power Electronics Specialists Conference*, pp. 1692–1698. IEEE, 2005.
- [27] CAVALCANTI, M., BRADASCHIA, F., FERRAZ, P., et al. “Two-stage converter with remote state pulse width modulation for transformerless pho-

- tovoltaic systems”, *Electric power systems research*, v. 108, pp. 260–268, 2014.
- [28] LIU, Y., ABU-RUB, H., GE, B. “Z-Source\Quasi-Z-Source inverters: Derived networks, modulations, controls, and emerging applications to photovoltaic conversion”, *IEEE Industrial Electronics Magazine*, v. 8, n. 4, pp. 32–44, 2014.
- [29] HUANG, L., ZHANG, M., HANG, L., et al. “A Family of Three-Switch Three-State Single-Phase Z -Source Inverters”, *IEEE Transactions on Power Electronics*, v. 28, n. 5, pp. 2317–2329, 2013. doi: 10.1109/TPEL.2012.2218132.
- [30] SHEN, M., PENG, F. Z. “Operation modes and characteristics of the Z-source inverter with small inductance or low power factor”, *IEEE Transactions on Industrial Electronics*, v. 55, n. 1, pp. 89–96, 2008.
- [31] TANG, Y., XIE, S., ZHANG, C. “Single-phase Z-source inverter”. In: *2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*, pp. 1266–1270, 2008. doi: 10.1109/APEC.2008.4522885.
- [32] CAO, D., JIANG, S., YU, X., et al. “Low-cost semi-Z-source inverter for single-phase photovoltaic systems”, *IEEE Transactions on Power electronics*, v. 26, n. 12, pp. 3514–3523, 2011.
- [33] TANG, Y., XIE, S., ZHANG, C. “Single-Phase Z-Source Inverter”, *IEEE Transactions on Power Electronics*, v. 26, n. 12, pp. 3869–3873, 2011. doi: 10.1109/TPEL.2009.2039955.
- [34] CAVALCANTI, M. C., NETO, M. T. M., BRADASCHIA, F., et al. “Three-state three-phase Z-source inverter for transformerless photovoltaic systems”. In: *2013 Brazilian Power Electronics Conference*, pp. 509–516. IEEE, 2013.
- [35] TENÓRIO JÚNIOR, G. A. *Inversores Fonte Z monofásicos e conversor de dois estágios para sistemas fotovoltaicos sem Transformador*. Tese de Mestrado, Universidade Federal de Pernambuco, 2016. Disponível em: <<https://repositorio.ufpe.br/handle/123456789/1949>>.
- [36] FIGUEREDO, R. S. *Corrente de Fuga em Inversores Monofásicos sem Transformador para Conexão de Sistemas Fotovoltaicos a Rede de Distribuição de Energia Elétrica: Análise e Proposta de Filtro Passivo Integrado de Modo Comum e Diferencial*. Tese de Doutorado,

Escola Politécnica da Universidade de São Paulo, 2015. Disponível em: <<https://www.teses.usp.br/teses/disponiveis/3/3143/tde-20072016-092205/pt-br.php>>.

- [37] TANG, Y., DONG, X., HE, Y. “Active buck–boost inverter”, *IEEE Transactions on Industrial Electronics*, v. 61, n. 9, pp. 4691–4697, 2013.
- [38] RASHID, M. H. *Power Electronics Handbook*. John wiley & sons, 2018.

Apêndice A

Simulações do TSTS-ZSI *buck-boost*

A.1 TSTS-ZSI modo de operação *Buck*

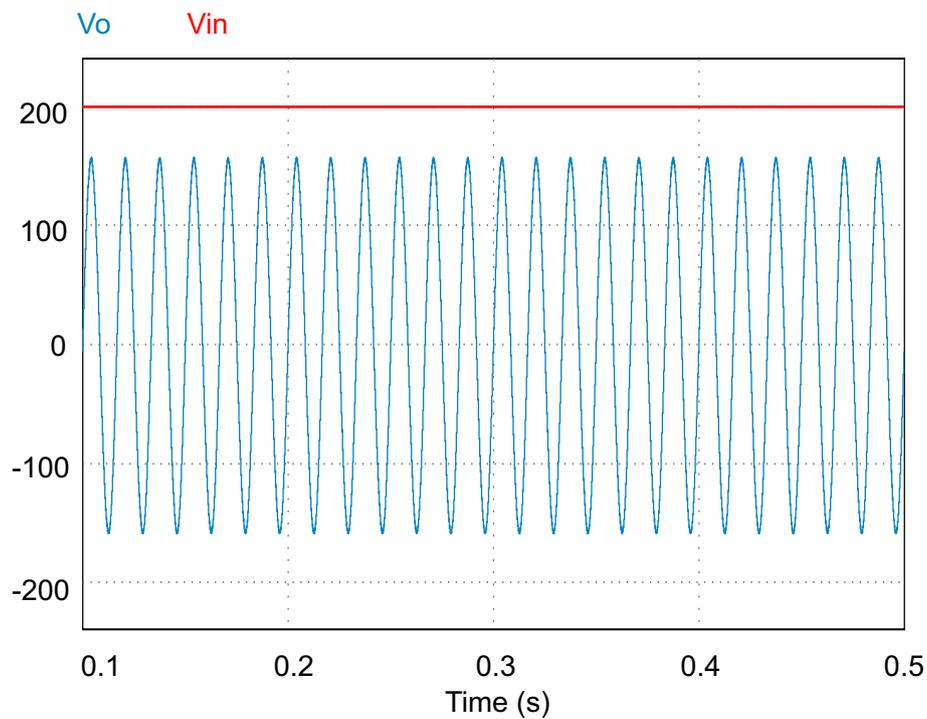


Figura A.1: Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor TSTS-ZSI no modo *Buck*.

Fonte: Próprio autor.

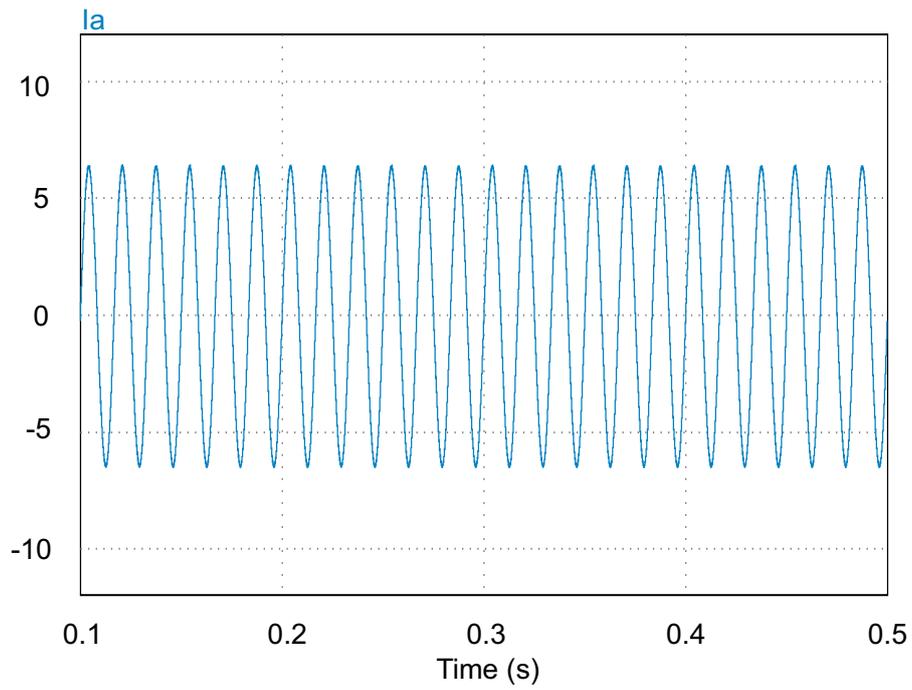


Figura A.2: Corrente de saída (I_a) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

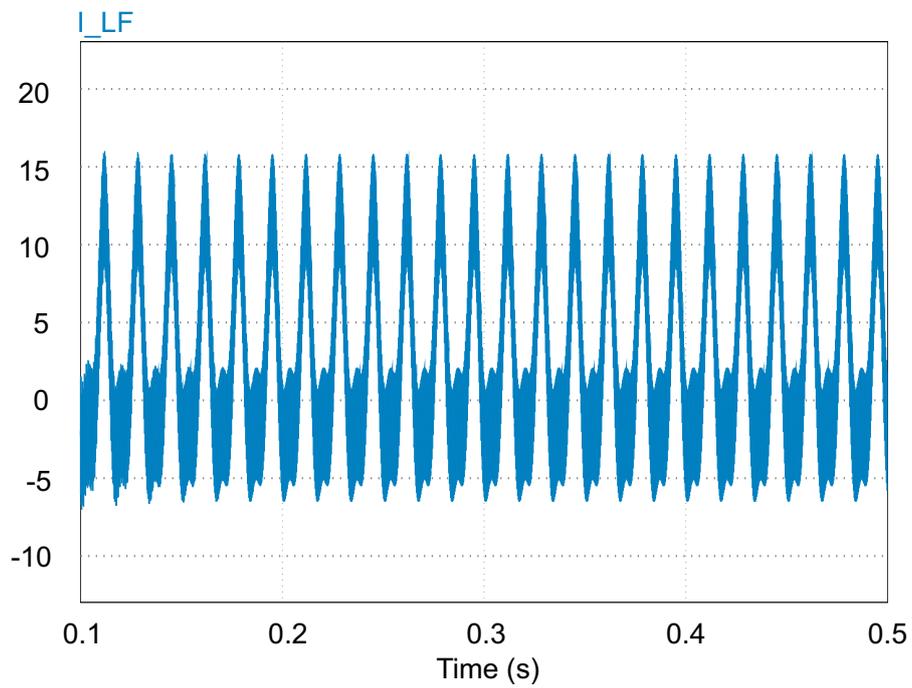


Figura A.3: Corrente no indutor (I_{LF}) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

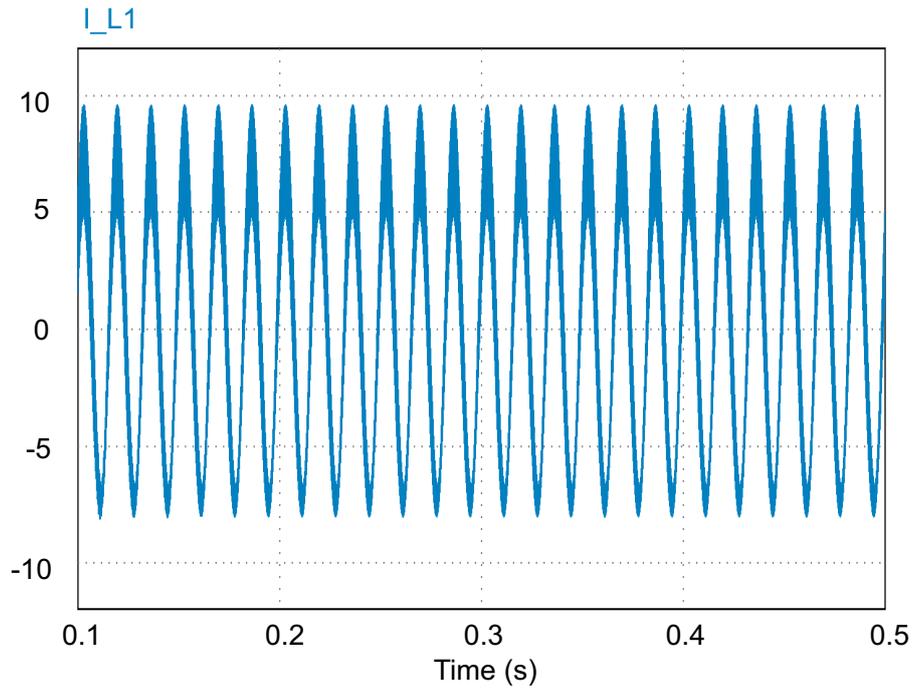


Figura A.4: Corrente no indutor (L_1) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

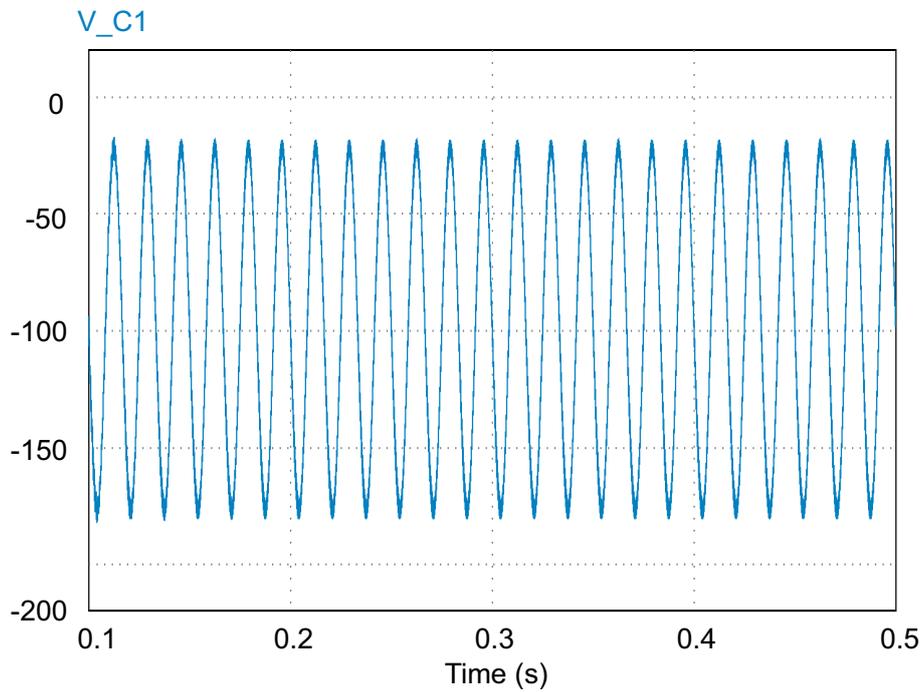


Figura A.5: Tensão no capacitor (C_1) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

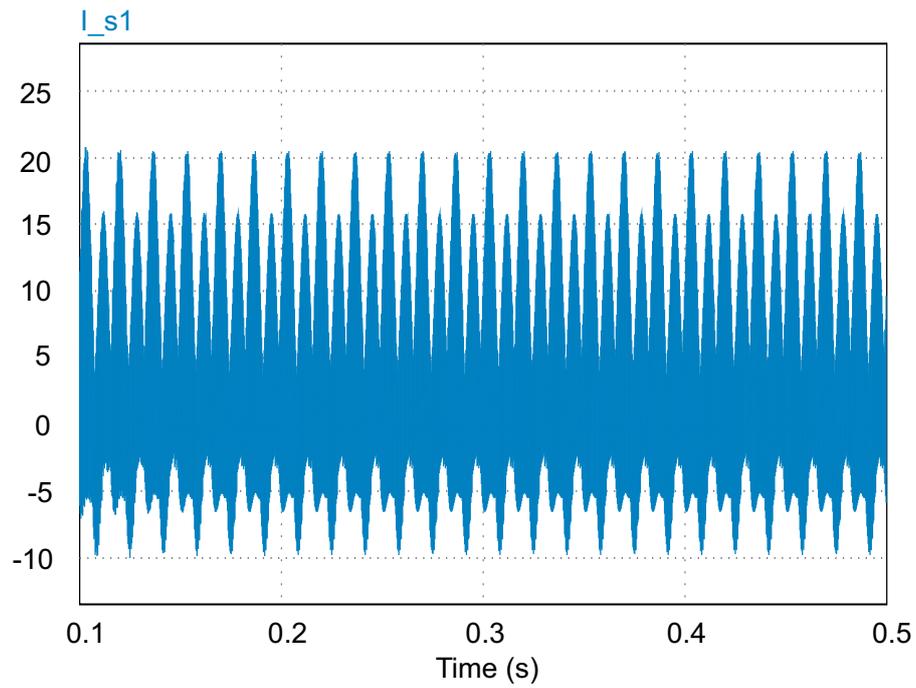


Figura A.6: Corrente na chave (S_1) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

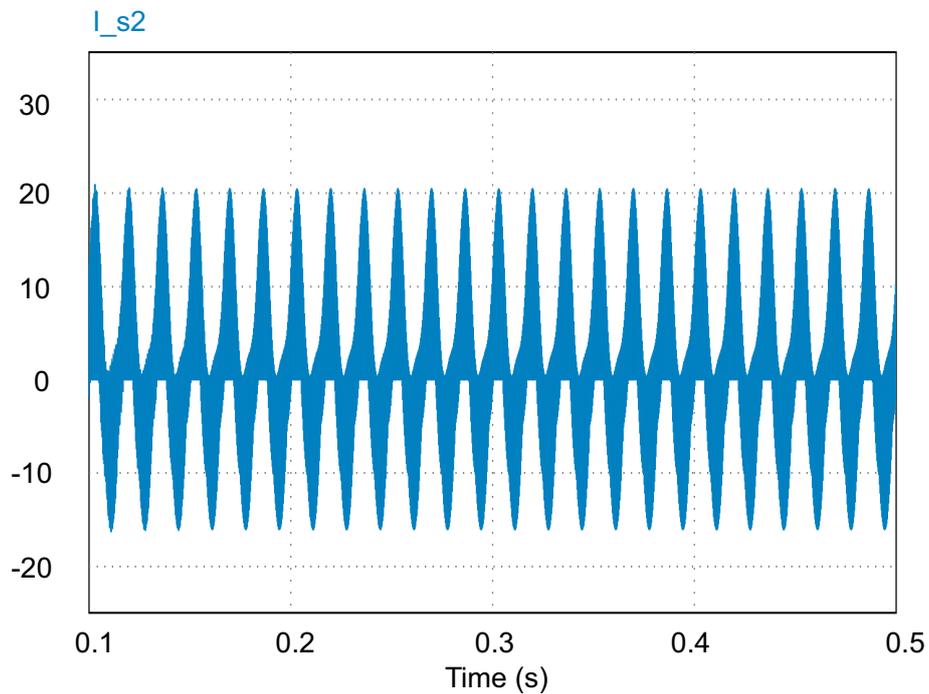


Figura A.7: Corrente na chave (S_2) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

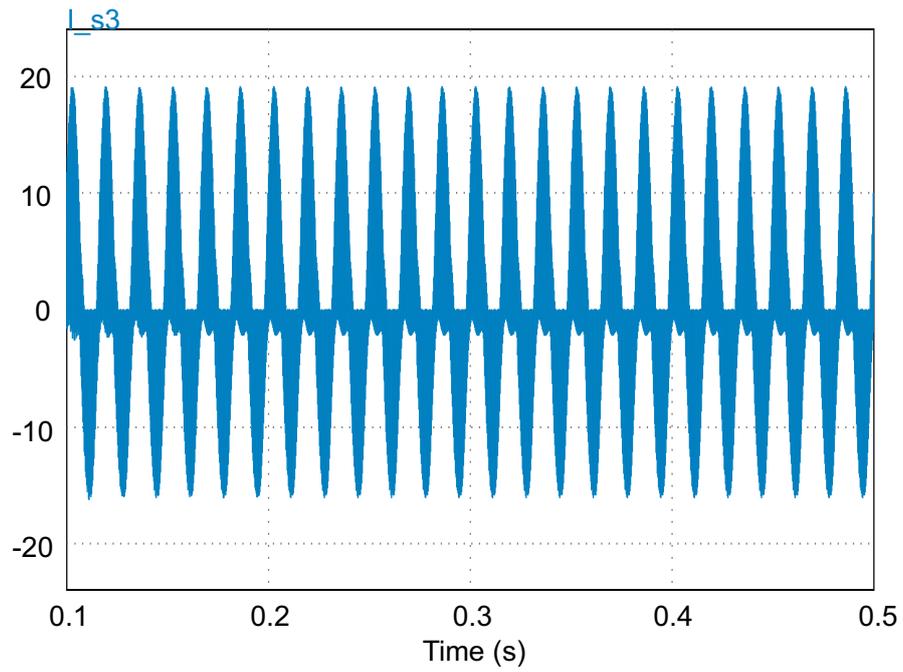


Figura A.8: Corrente na chave (S_3) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

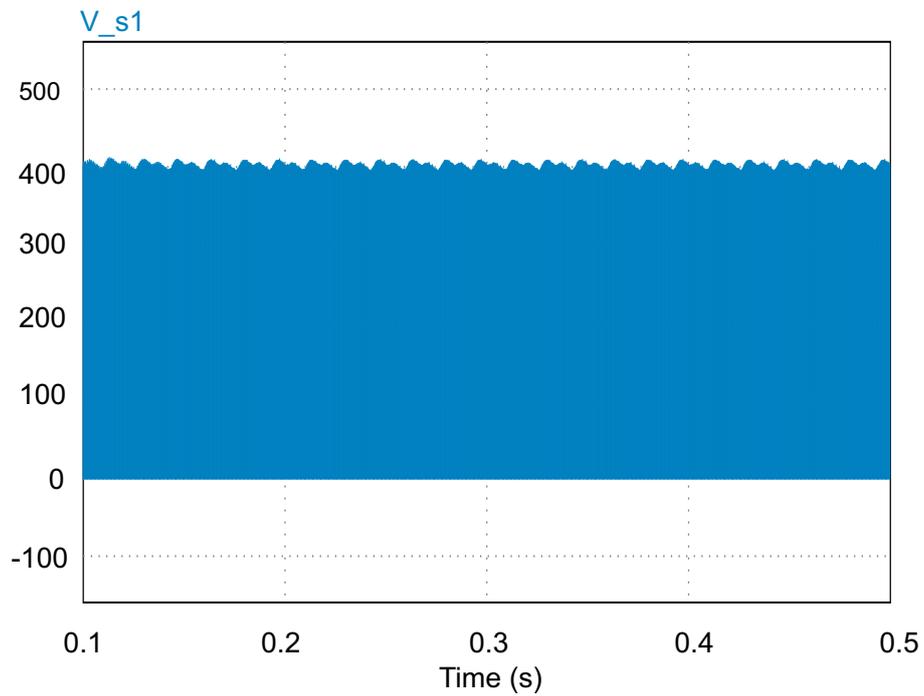


Figura A.9: Tensão na chave (S_1) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

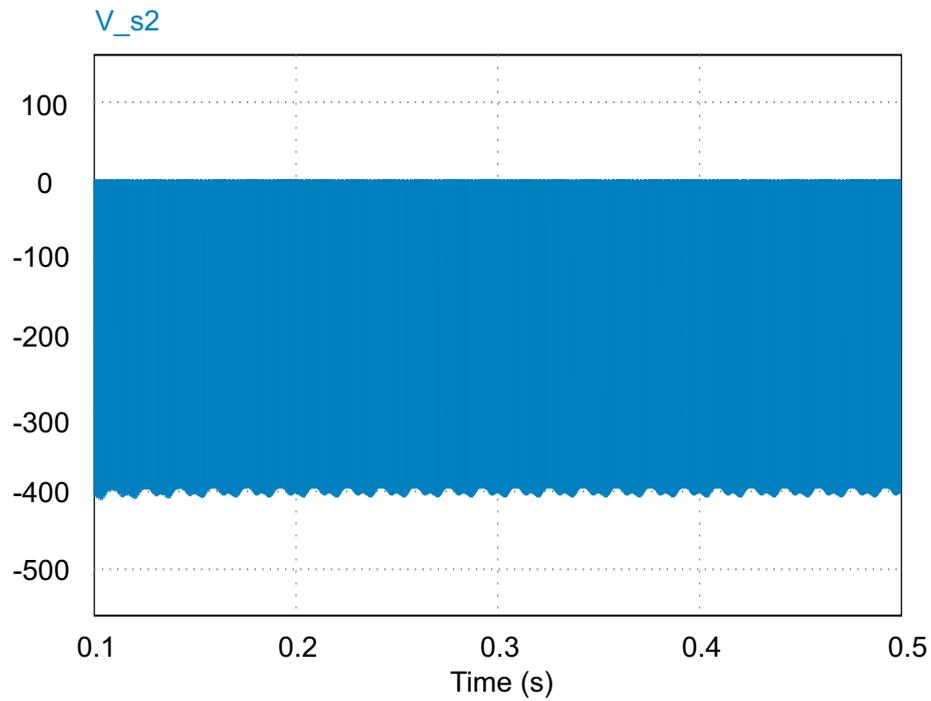


Figura A.10: Tensão na chave (S_2) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

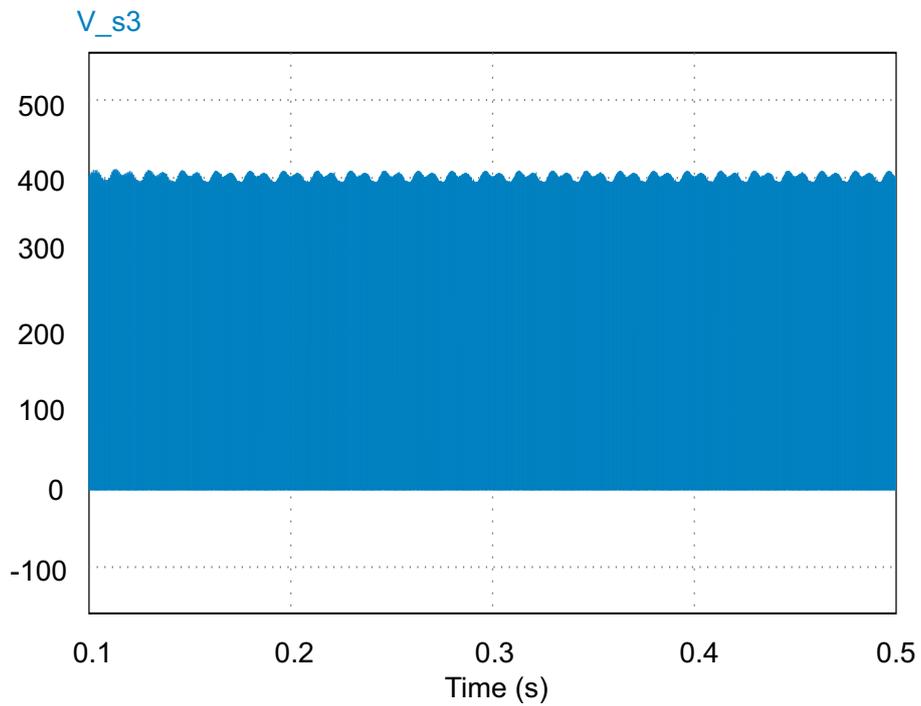


Figura A.11: Tensão na chave (S_3) do conversor TSTS-ZSI no modo *Buck*.
 Fonte: Próprio autor.

A.2 TSTS-ZSI modo de operação Boost

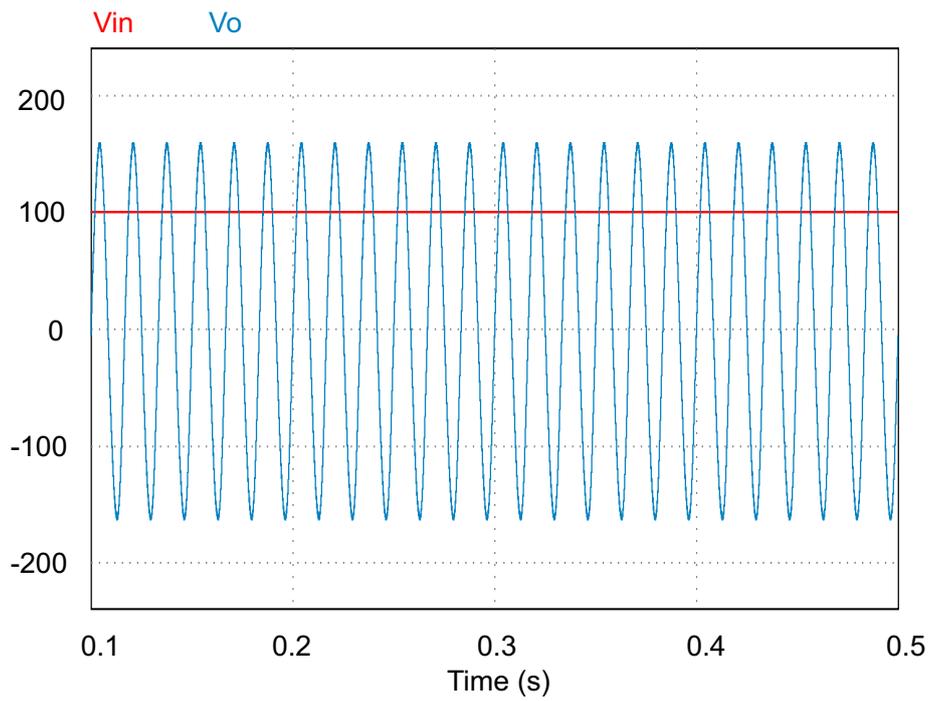


Figura A.12: Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor TSTS-ZSI no modo *Boost*.

Fonte: Próprio autor.

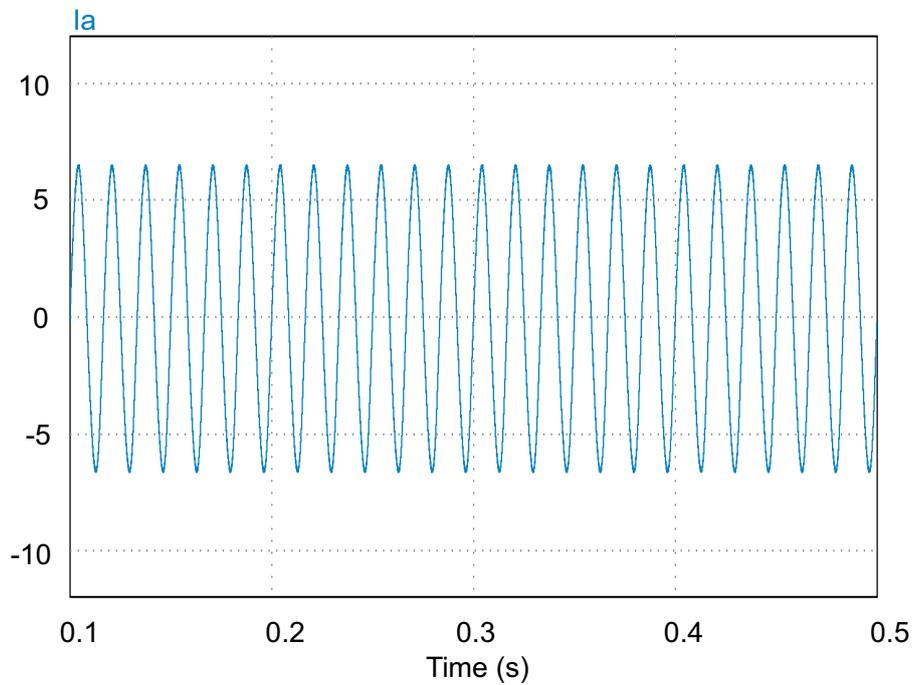


Figura A.13: Corrente de saída (I_a) do conversor TSTS-ZSI no modo *Boost*.

Fonte: Próprio autor.

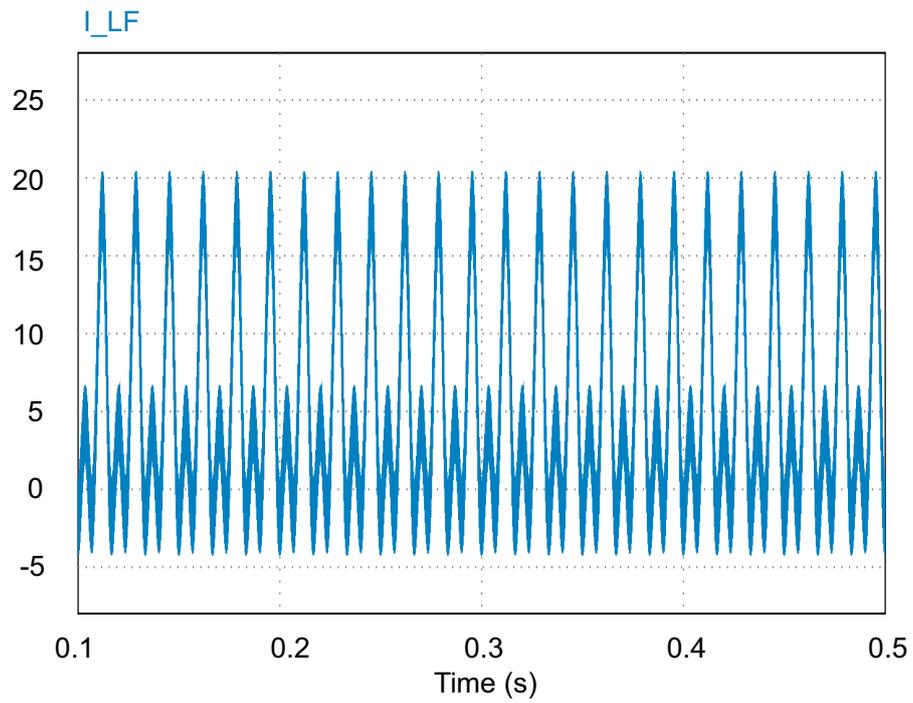


Figura A.14: Corrente no indutor (L_F) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

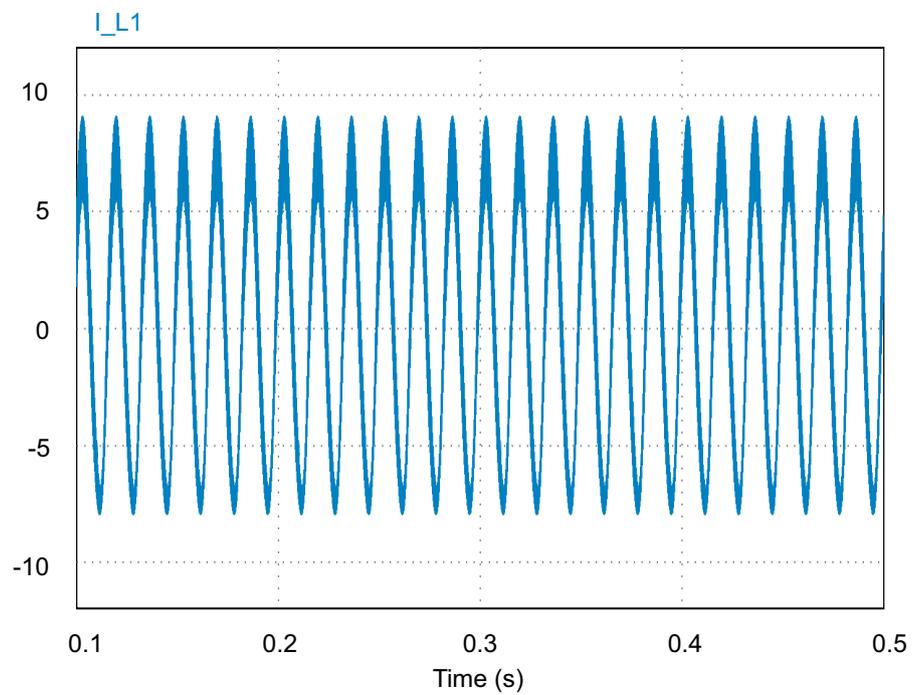


Figura A.15: Corrente no indutor (L_1) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

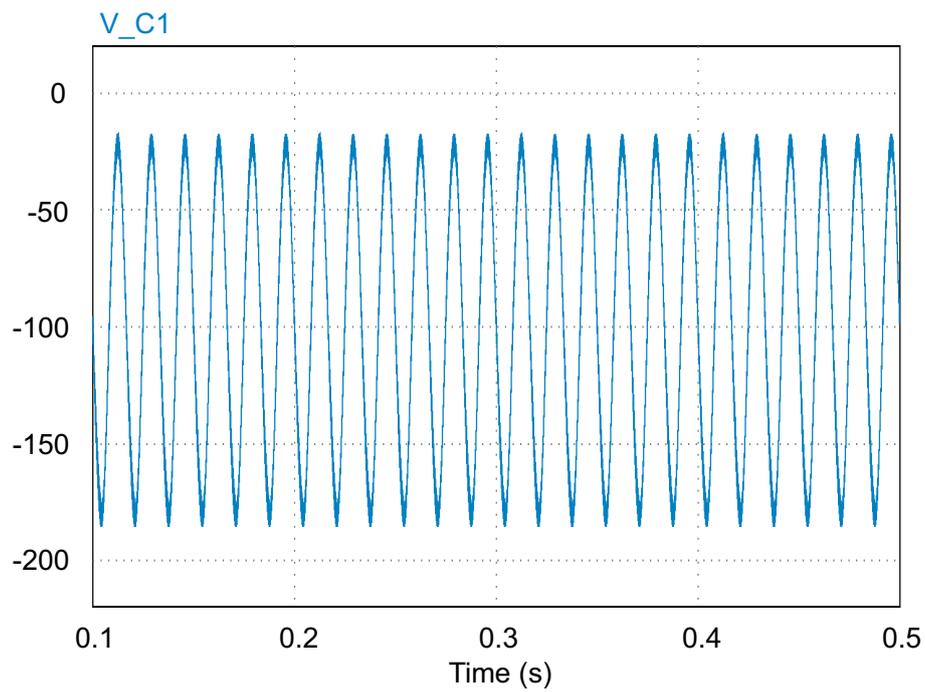


Figura A.16: Tensão no capacitor (C_1) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

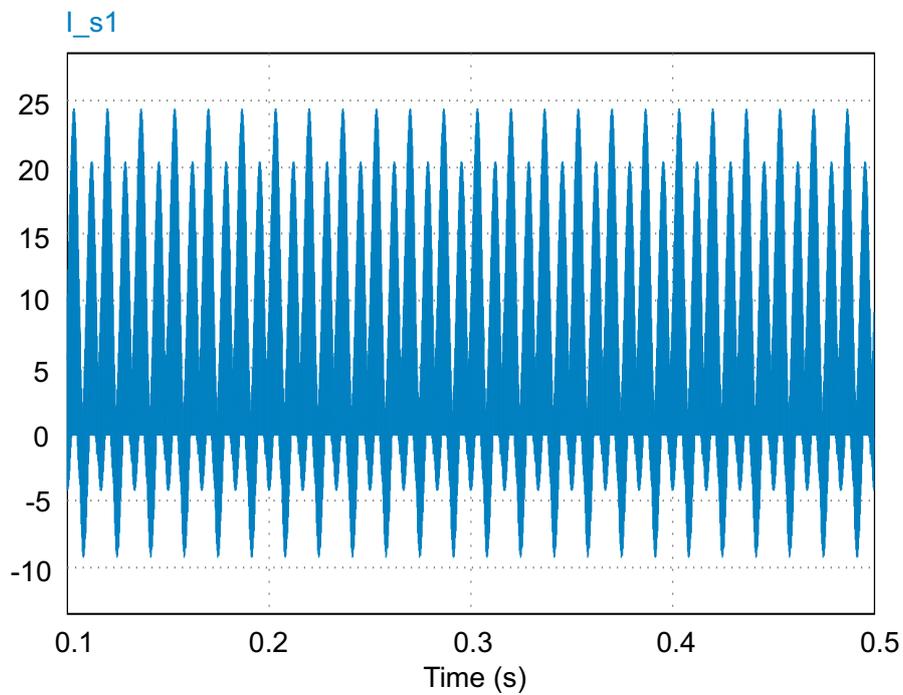


Figura A.17: Corrente na chave (S_1) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

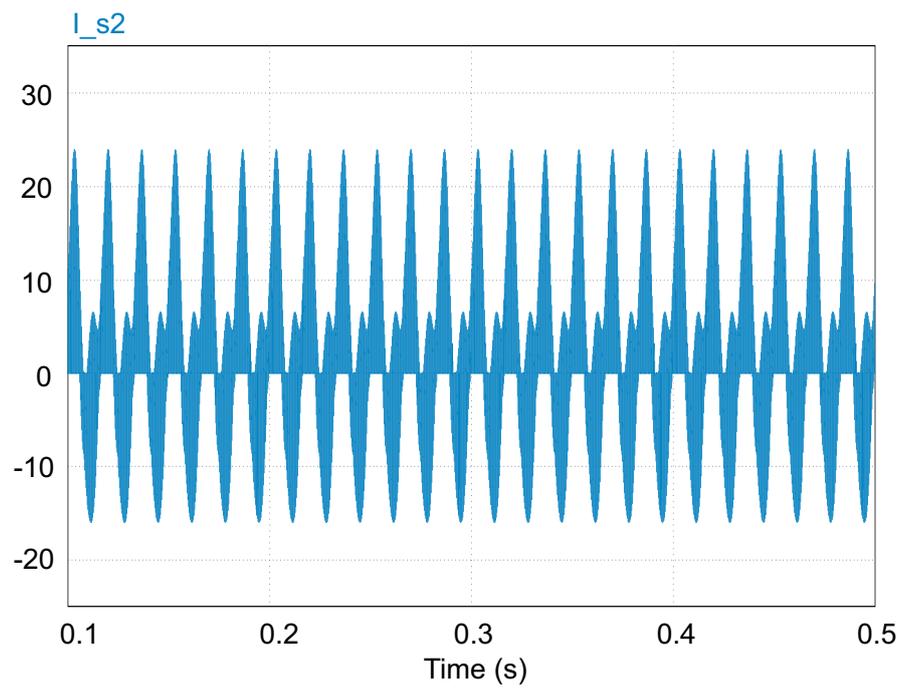


Figura A.18: Corrente na chave (S_2) do conversor TSTS-ZSI no modo *Boost*.
Fonte: Próprio autor.

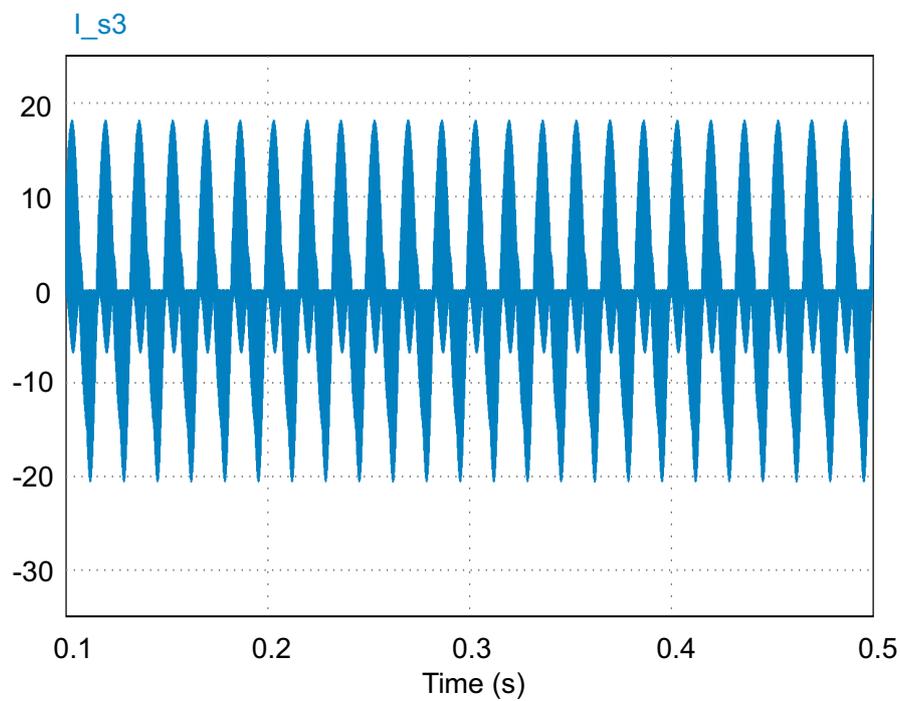


Figura A.19: Corrente na chave (S_3) do conversor TSTS-ZSI no modo *Boost*.
Fonte: Próprio autor.

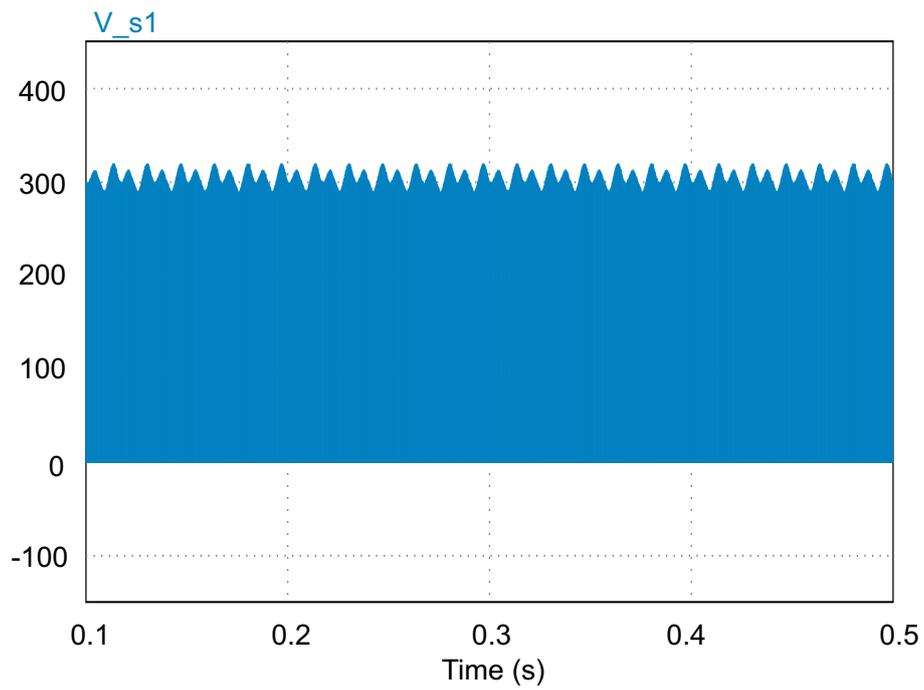


Figura A.20: Tensão na chave (S_1) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

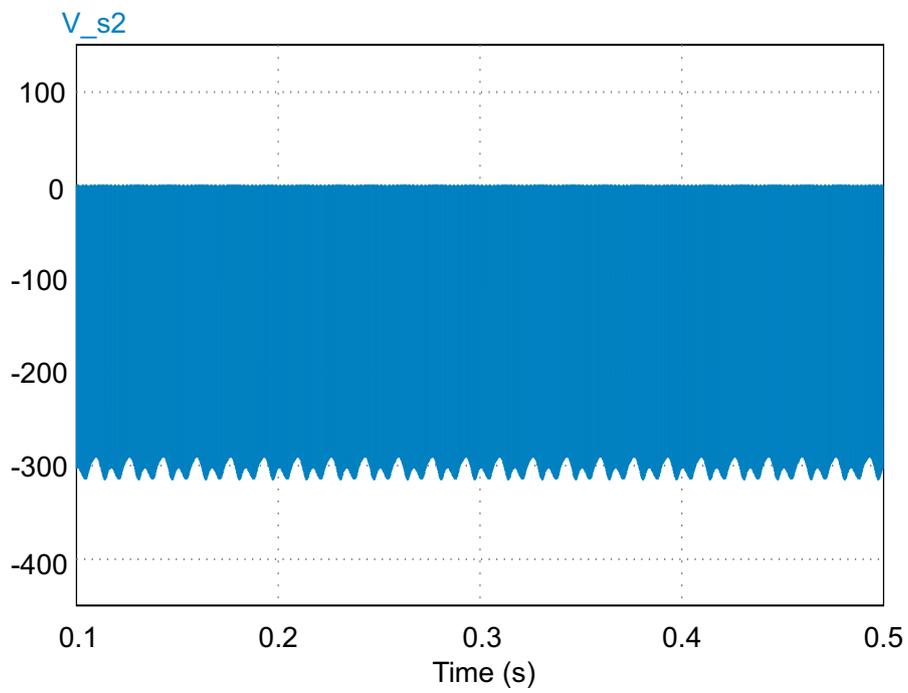


Figura A.21: Tensão na chave (S_2) do conversor TSTS-ZSI no modo *Boost*.
 Fonte: Próprio autor.

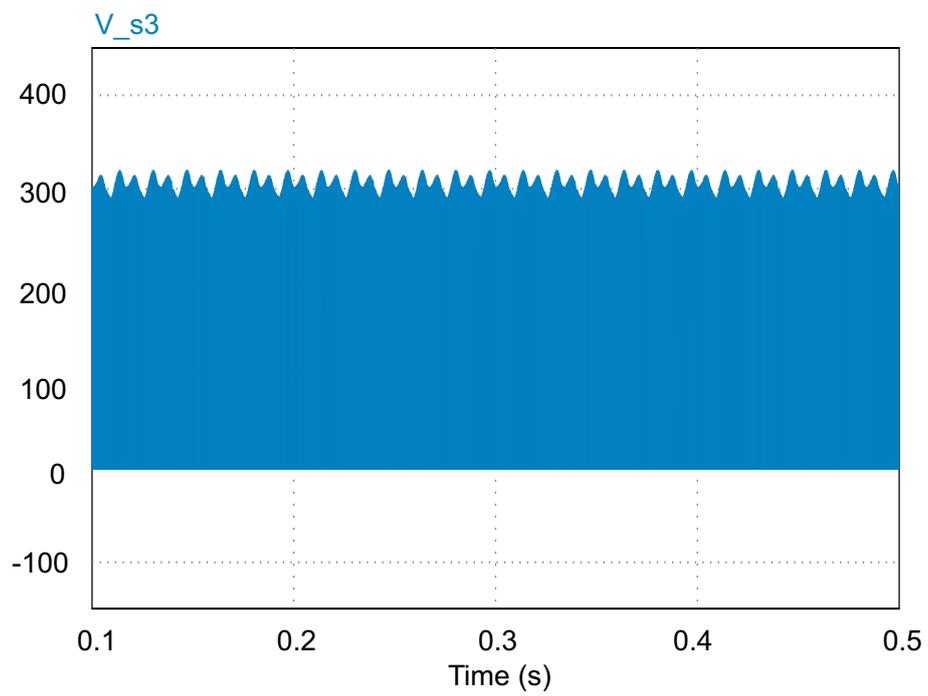


Figura A.22: Tensão na chave (S_3) do conversor TSTS-ZSI no modo *Boost*.
Fonte: Próprio autor.

Apêndice B

Simulações do ABI

B.1 ABI modo de operação *Buck*

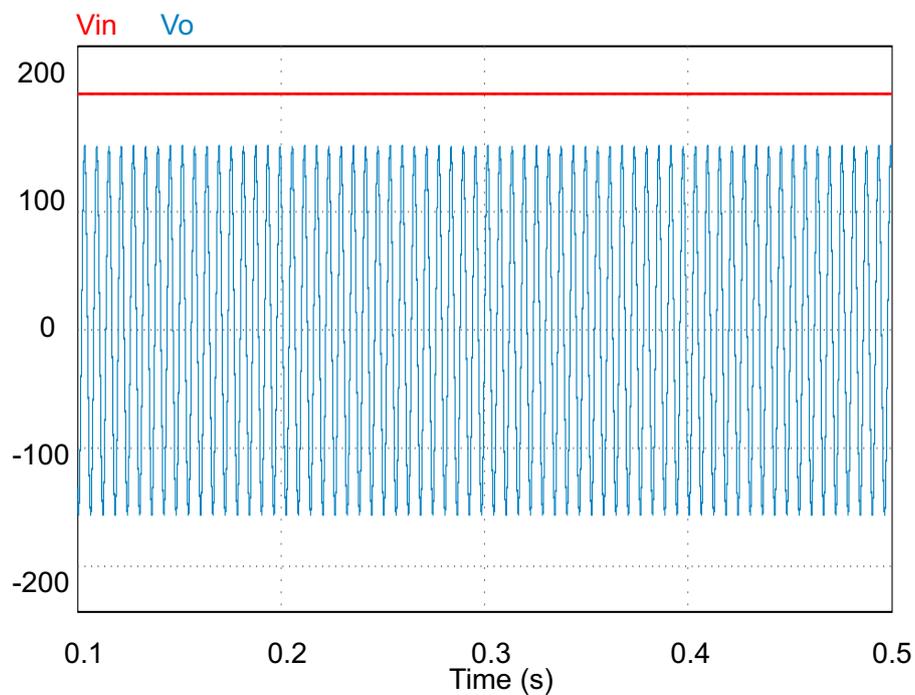


Figura B.1: Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor ABI no modo *Buck*.

Fonte: Próprio autor.

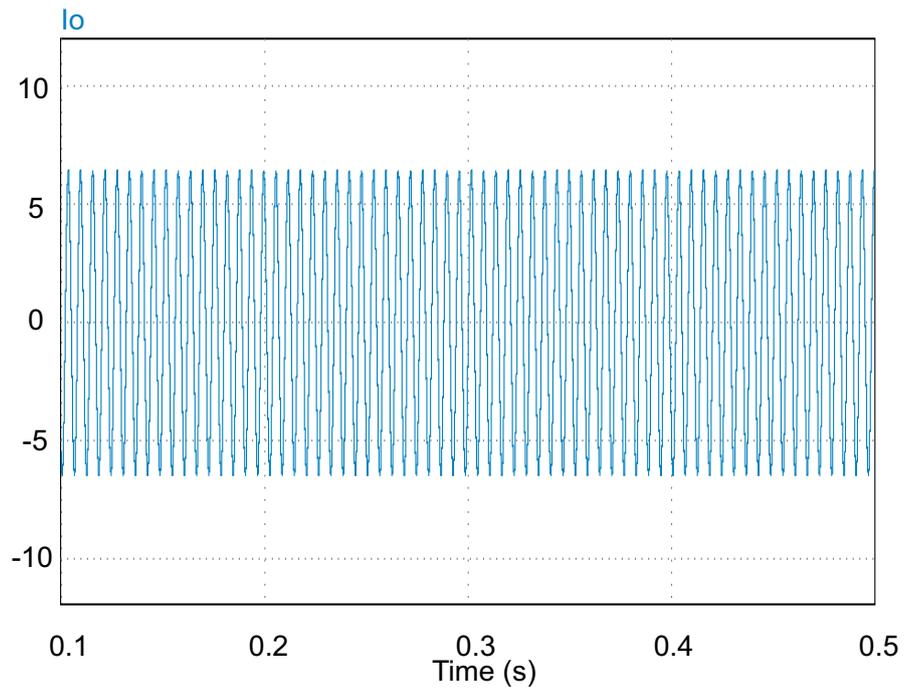


Figura B.2: Corrente de saída (I_o) do conversor ABI no modo *Buck*.
Fonte: Próprio autor.

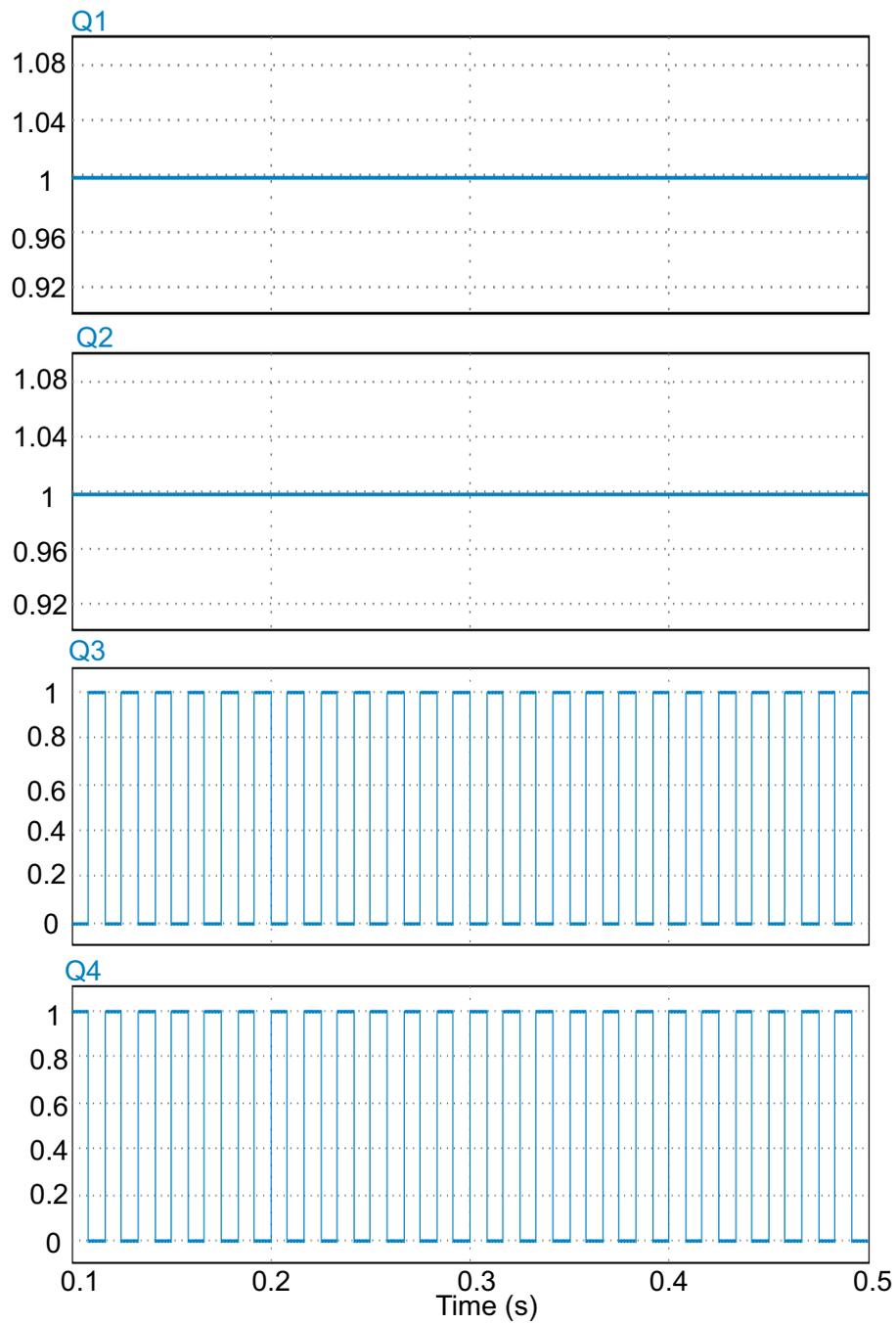


Figura B.3: Sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 do conversor ABI no modo *Buck*.

Fonte: Próprio autor.

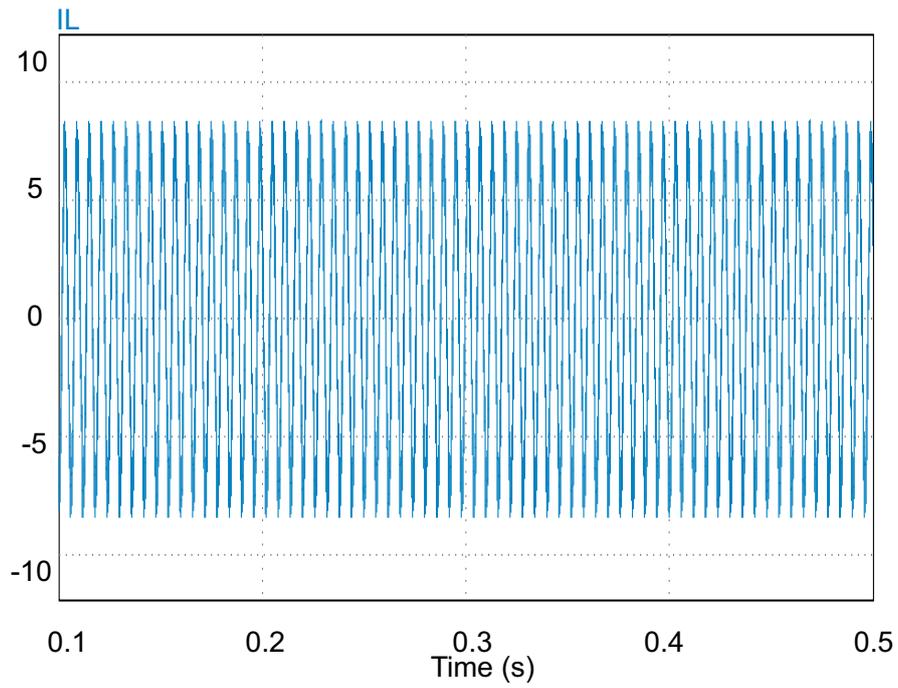


Figura B.4: Corrente no indutor do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

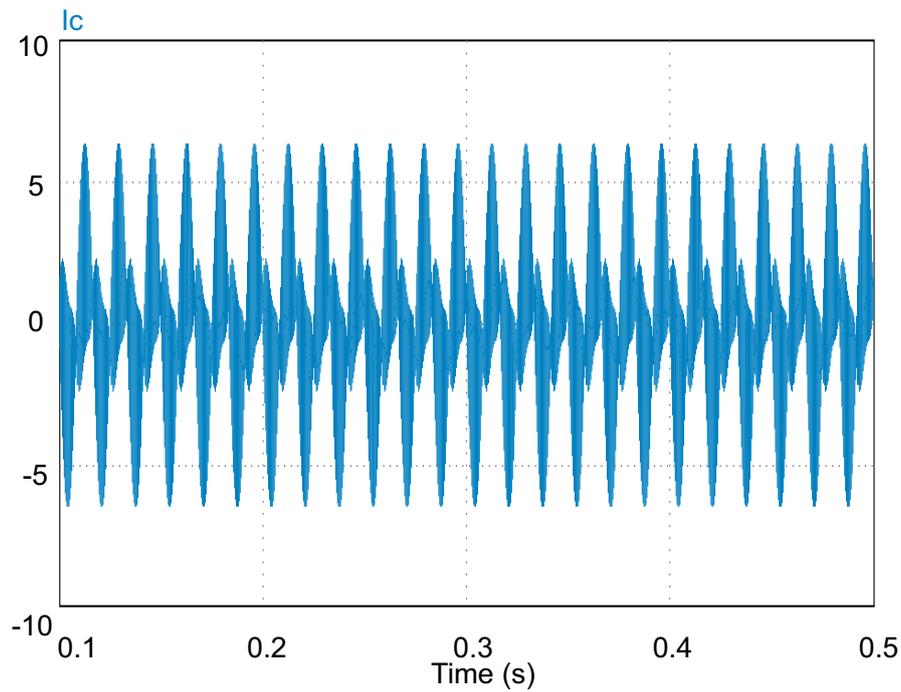


Figura B.5: Corrente no capacitor de saída do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

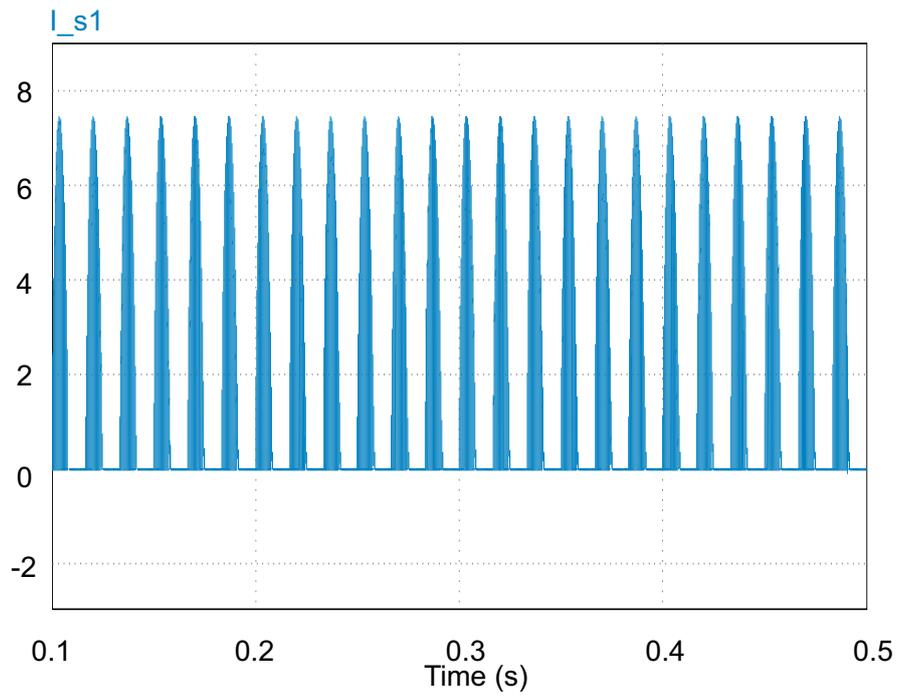


Figura B.6: Corrente na chave S_1 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

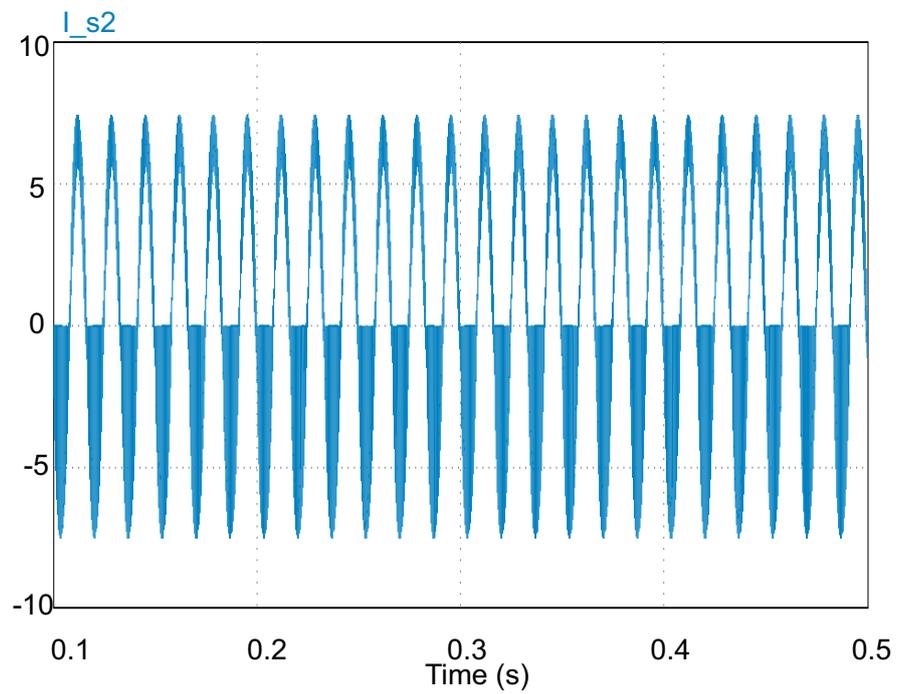


Figura B.7: Corrente na chave S_2 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

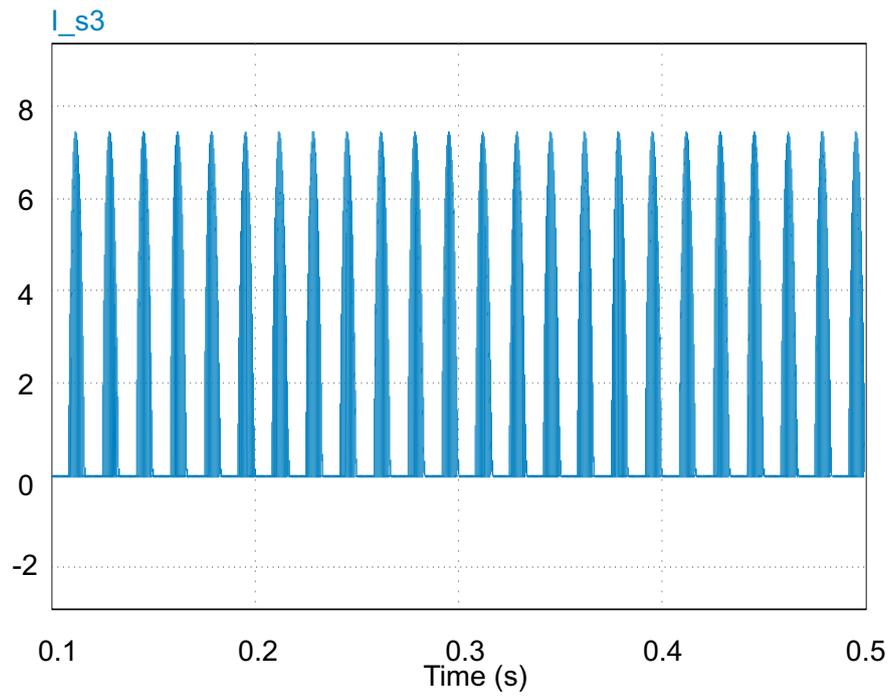


Figura B.8: Corrente na chave S_3 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

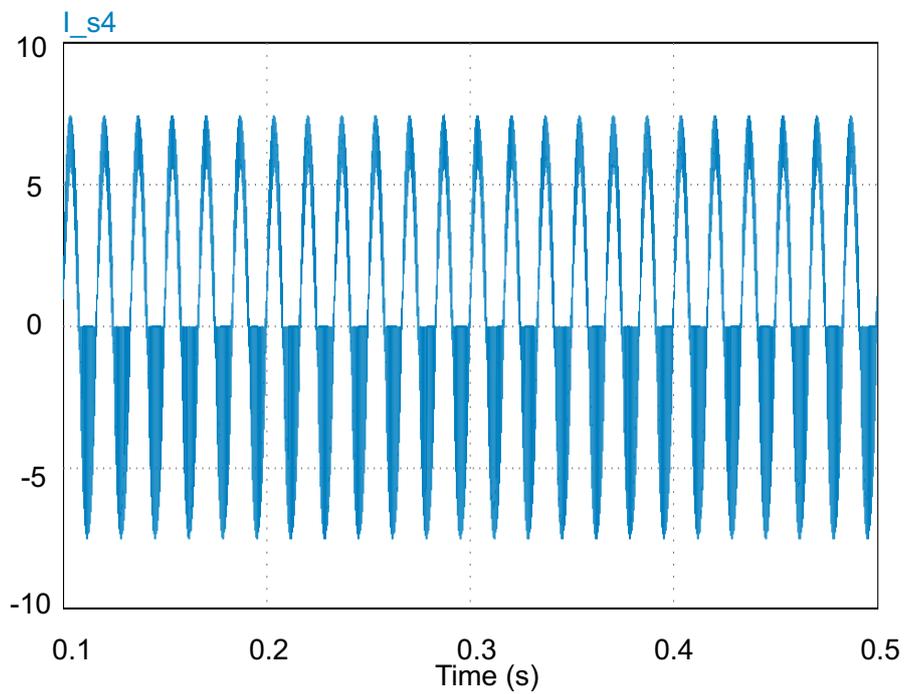


Figura B.9: Corrente na chave S_4 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

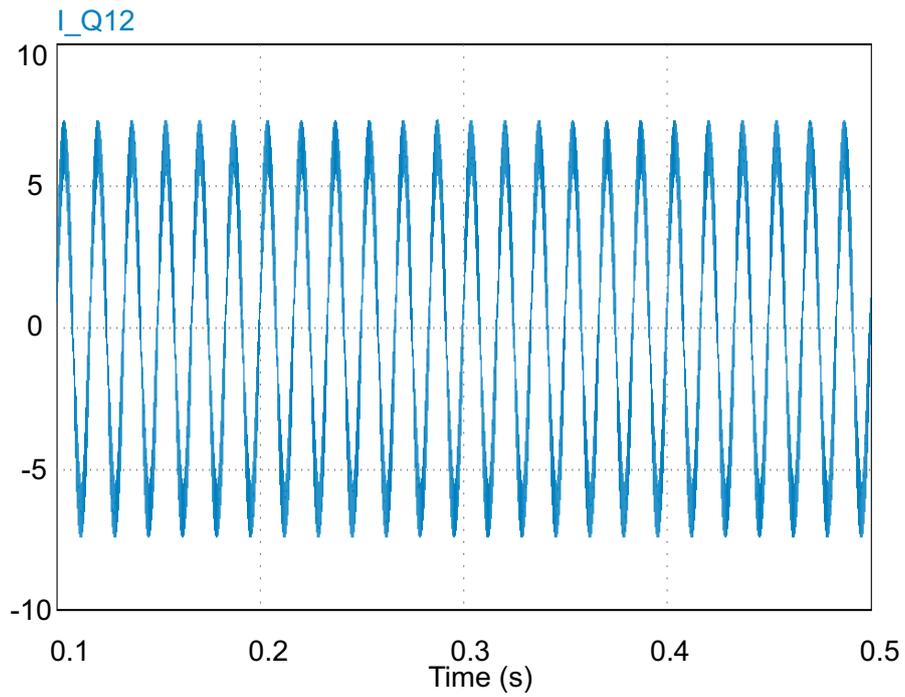


Figura B.10: Corrente nas chaves Q_1 e Q_2 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

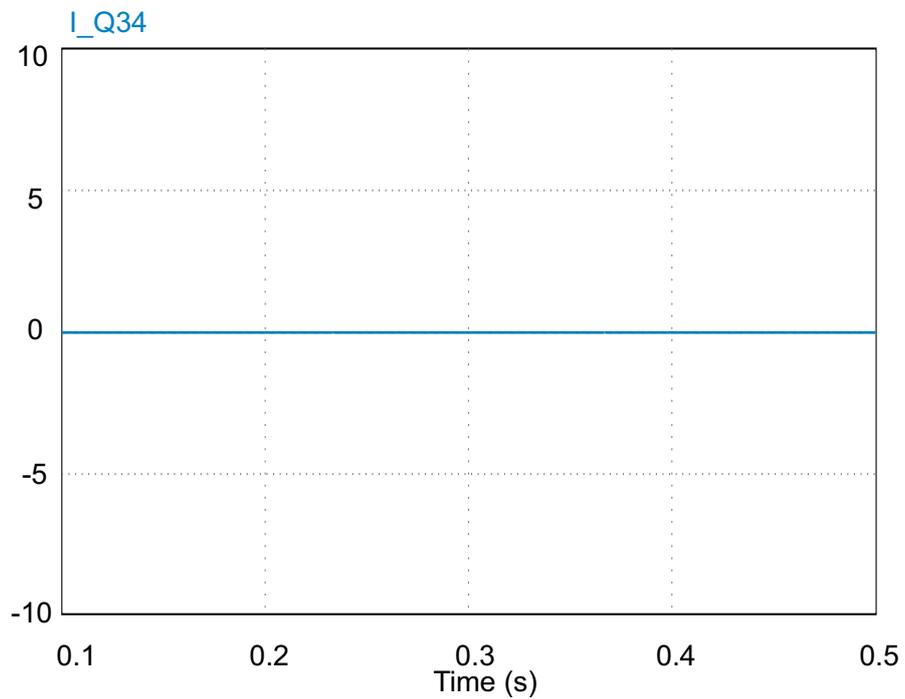


Figura B.11: Corrente nas chaves Q_3 e Q_4 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

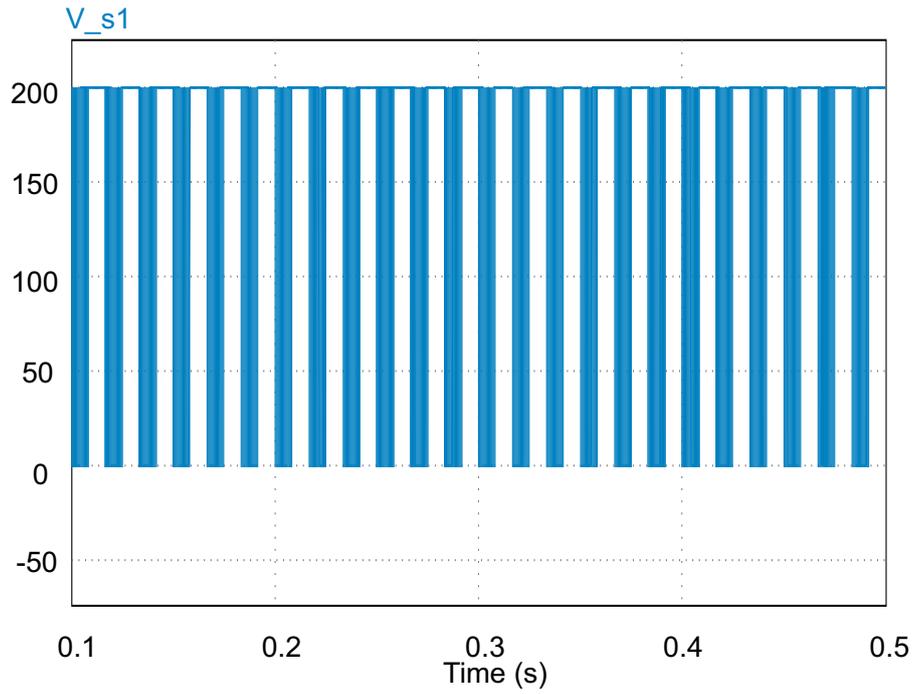


Figura B.12: Tensão na chave S_1 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

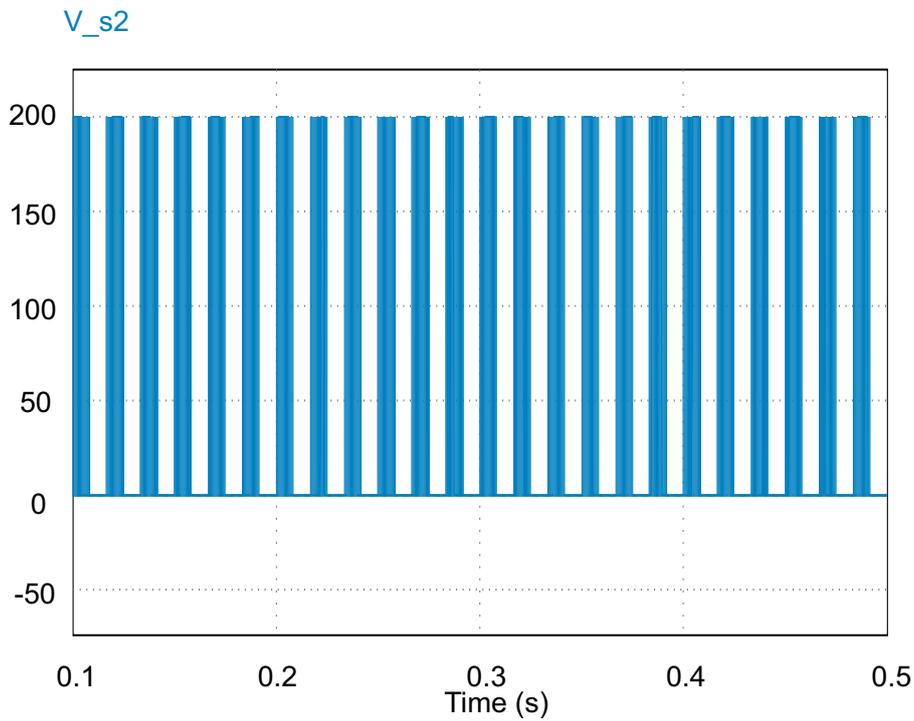


Figura B.13: Tensão na chave S_2 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

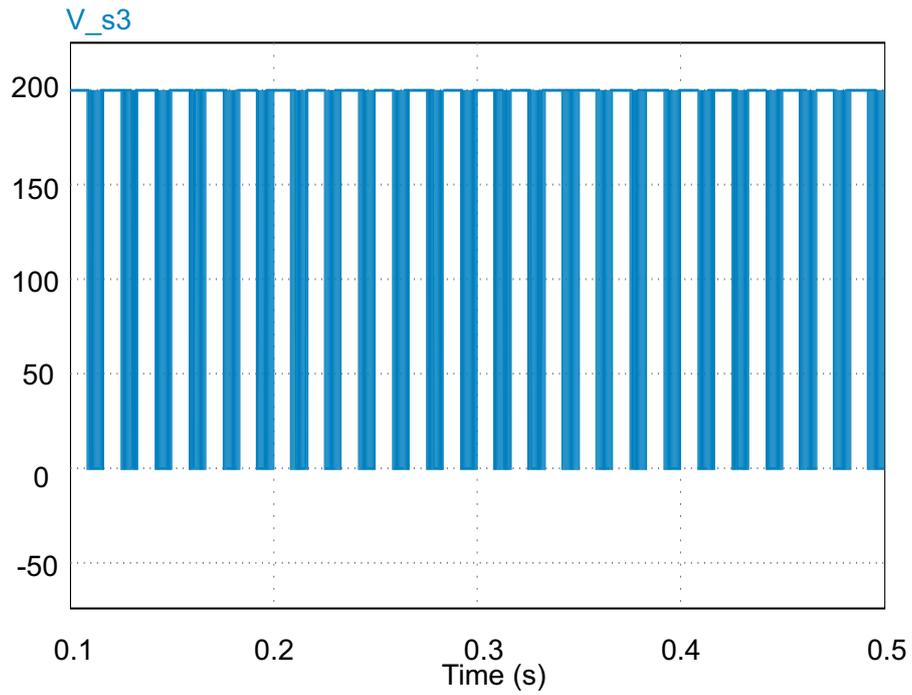


Figura B.14: Tensão na chave S_3 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

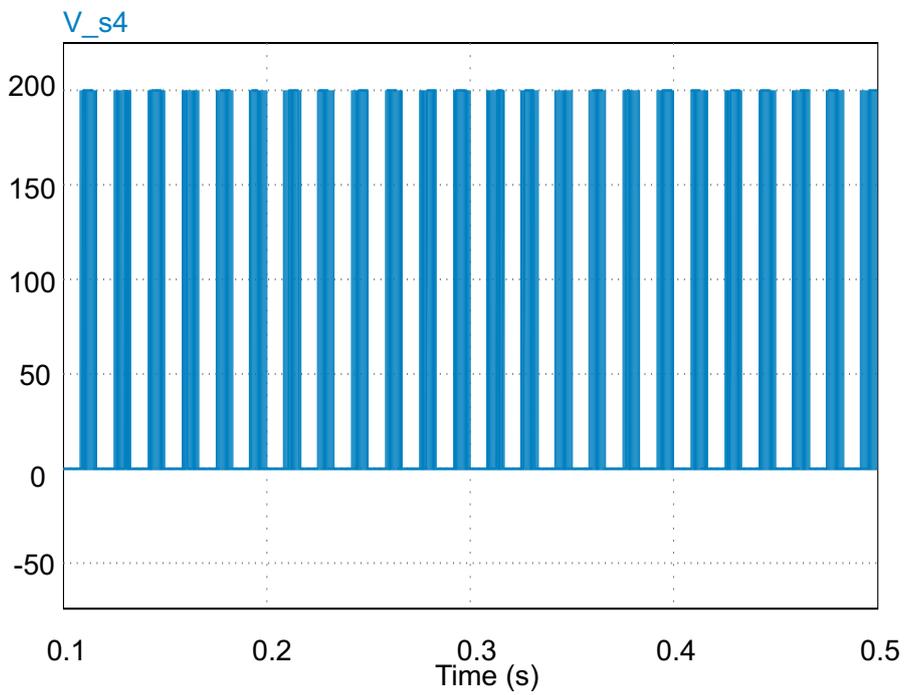


Figura B.15: Tensão na chave S_4 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

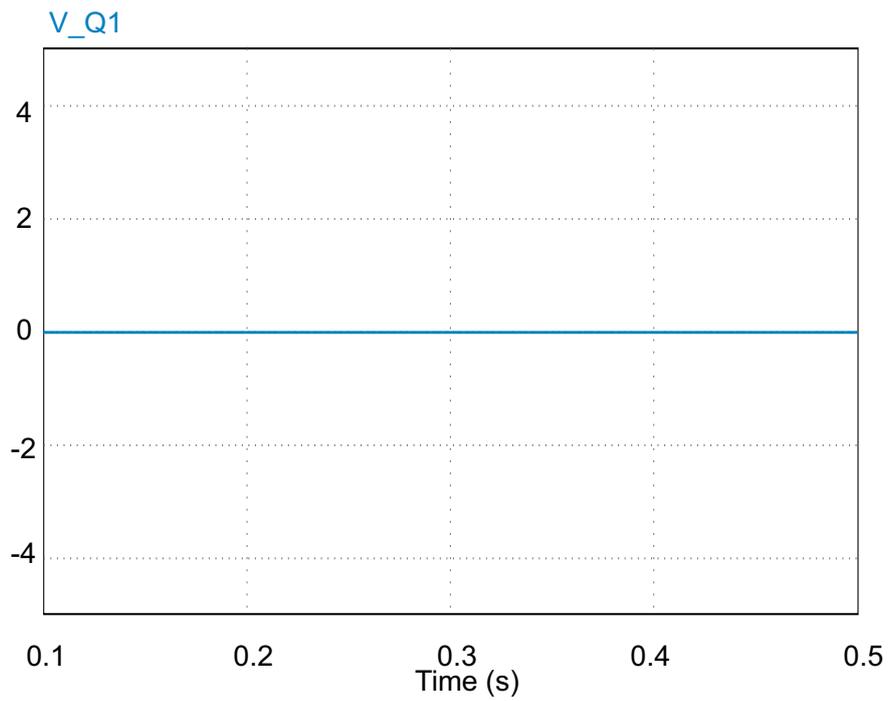


Figura B.16: Tensão na chave Q_1 do conversor ABI no modo *Buck*.
Fonte: Próprio autor.

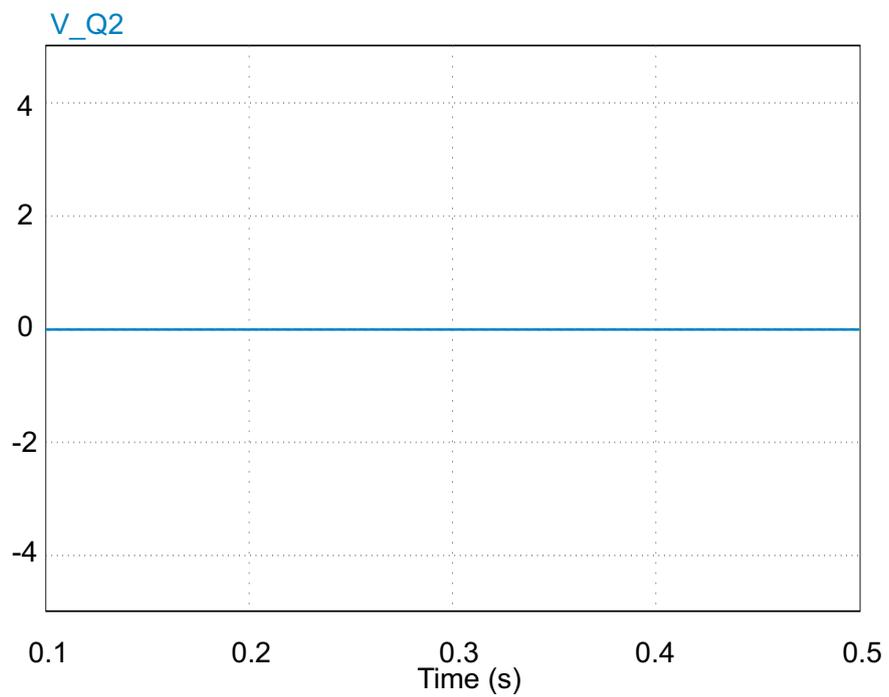


Figura B.17: Tensão na chave Q_2 do conversor ABI no modo *Buck*.
Fonte: Próprio autor.

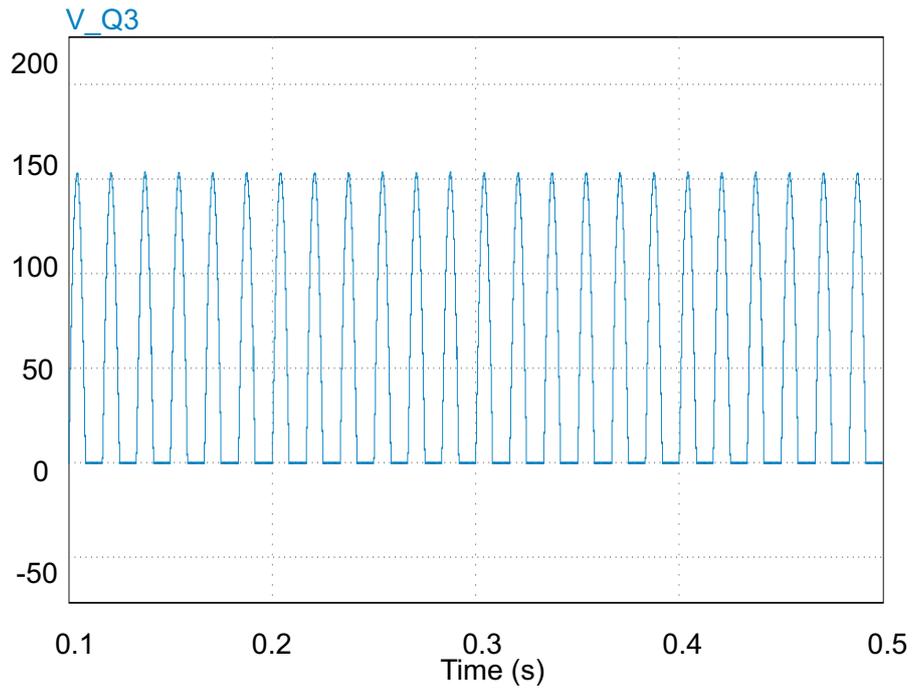


Figura B.18: Tensão na chave Q_3 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

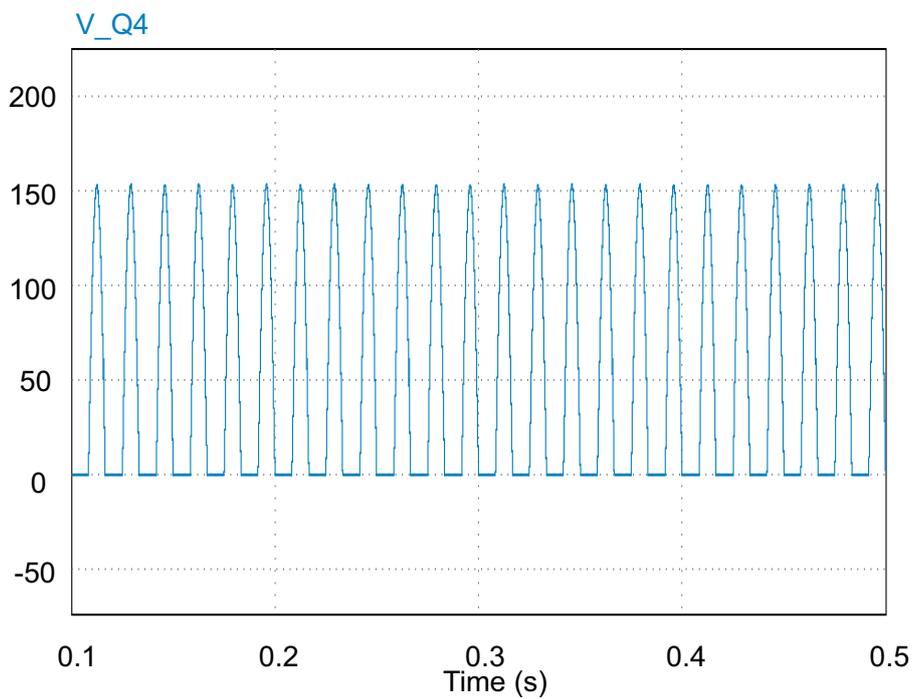


Figura B.19: Tensão na chave Q_4 do conversor ABI no modo *Buck*.
 Fonte: Próprio autor.

B.2 ABI modo de operação *Boost*

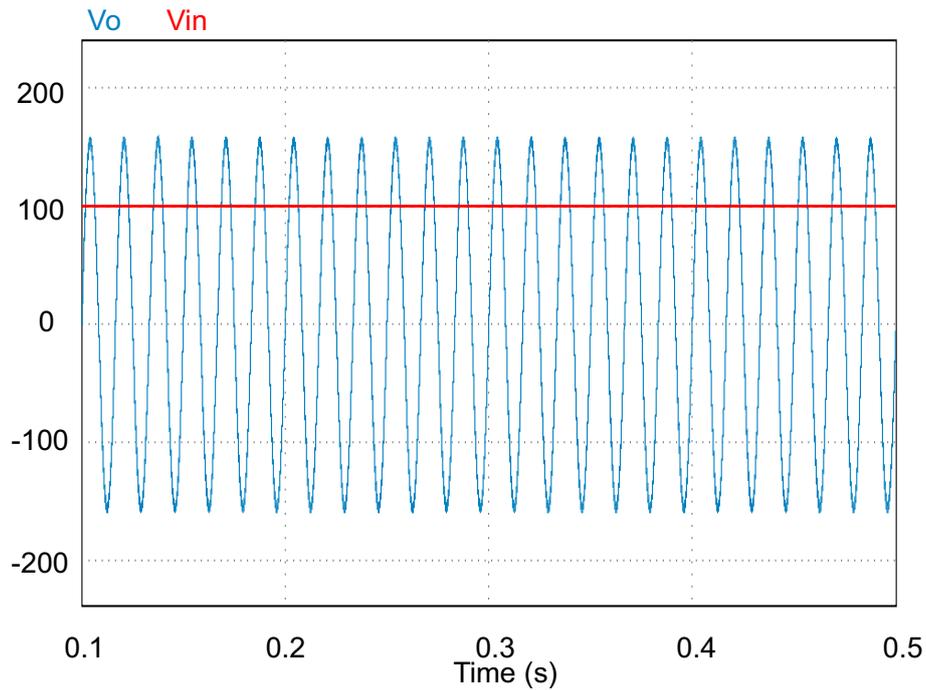


Figura B.20: Tensão de entrada (V_{in}) e tensão de saída (V_o) do conversor ABI no modo *Boost*.

Fonte: Próprio autor.

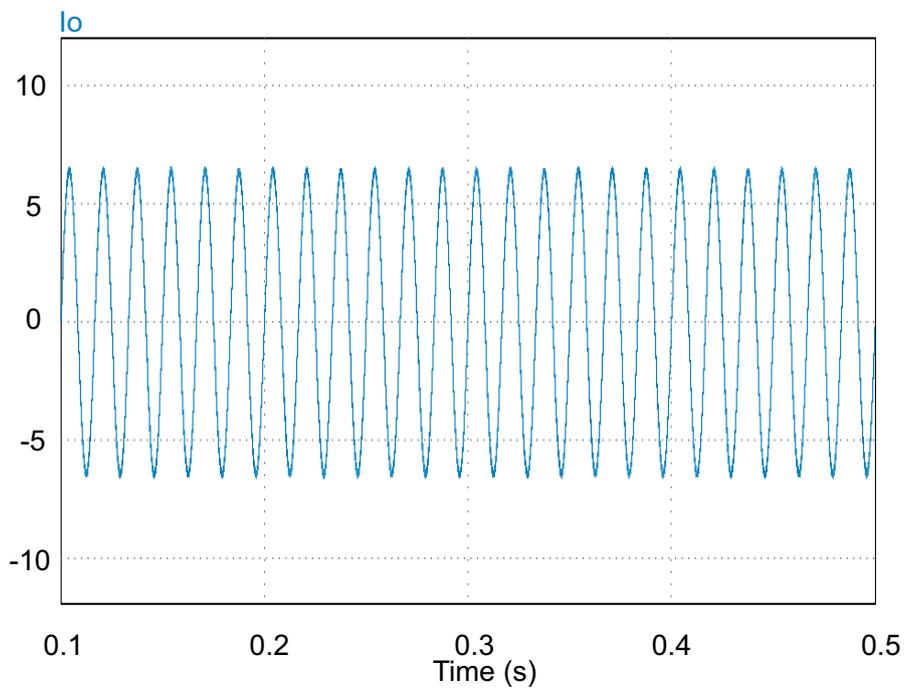


Figura B.21: Corrente de saída (I_o) do conversor ABI no modo *Boost*.

Fonte: Próprio autor.

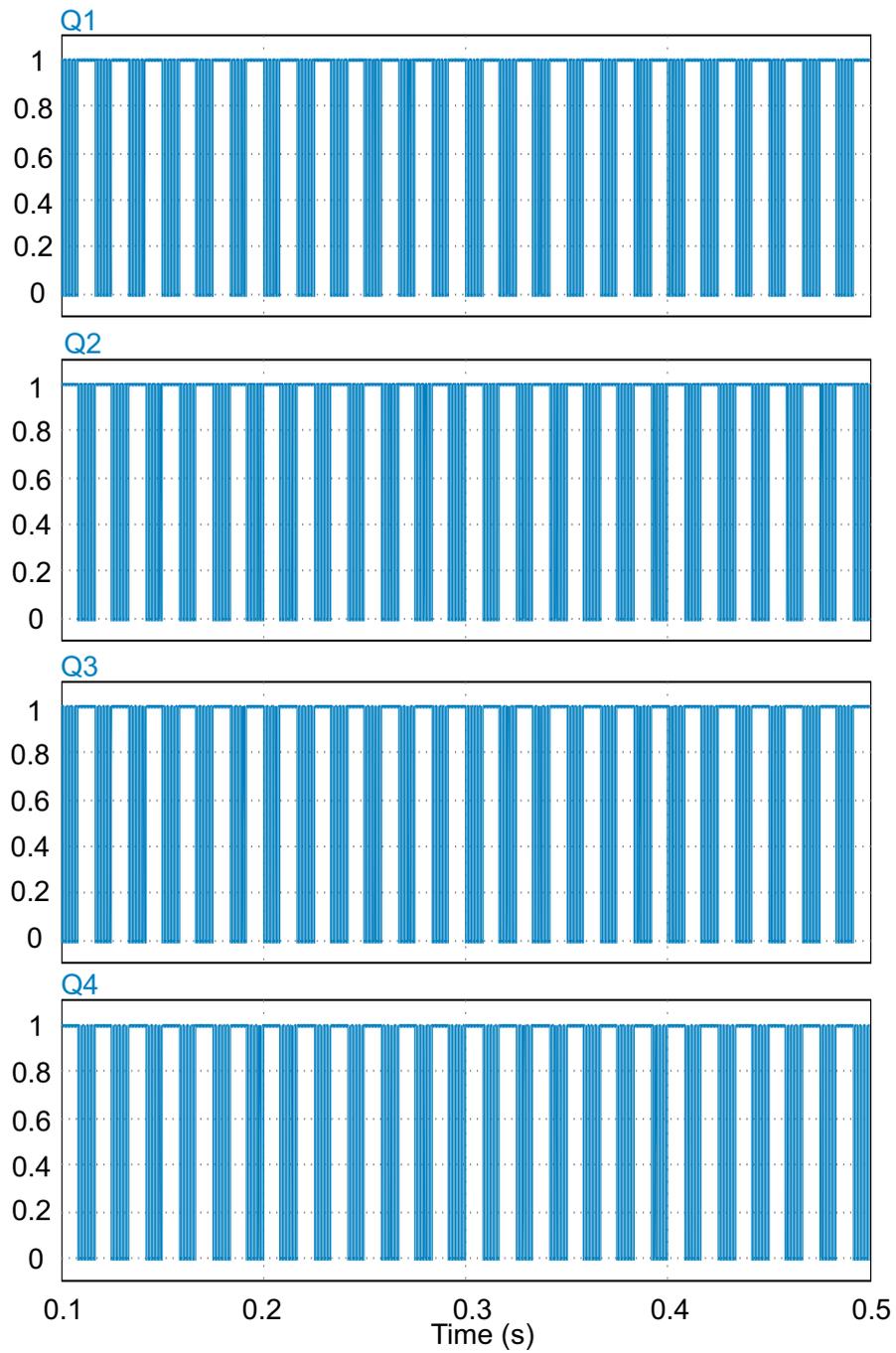


Figura B.22: Sinais PWM das chaves Q_1 , Q_2 , Q_3 e Q_4 do conversor ABI no modo *Boost*.

Fonte: Próprio autor.

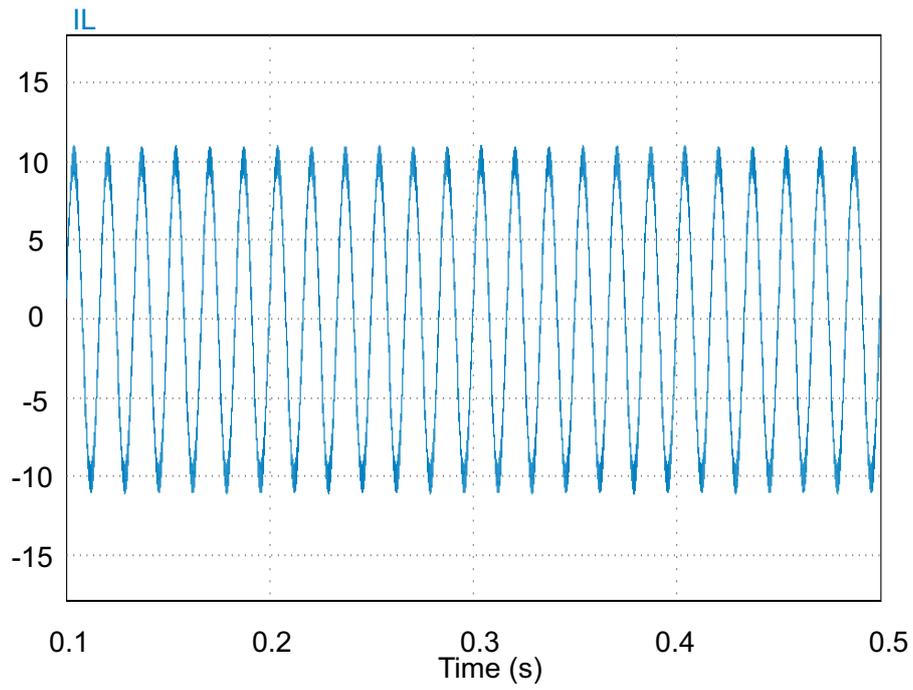


Figura B.23: Corrente no indutor do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

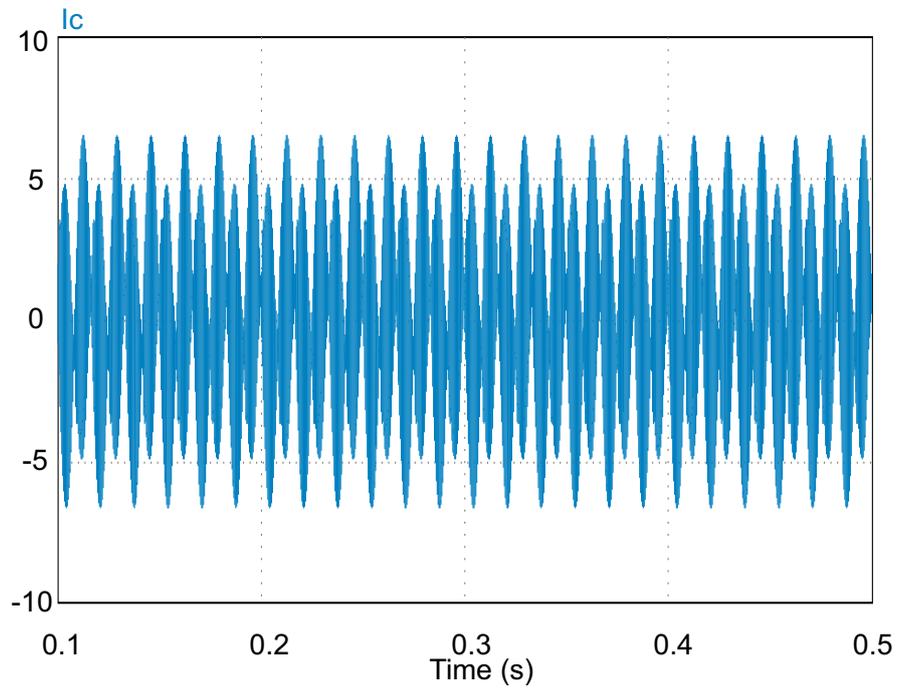


Figura B.24: Corrente no capacitor de saída do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

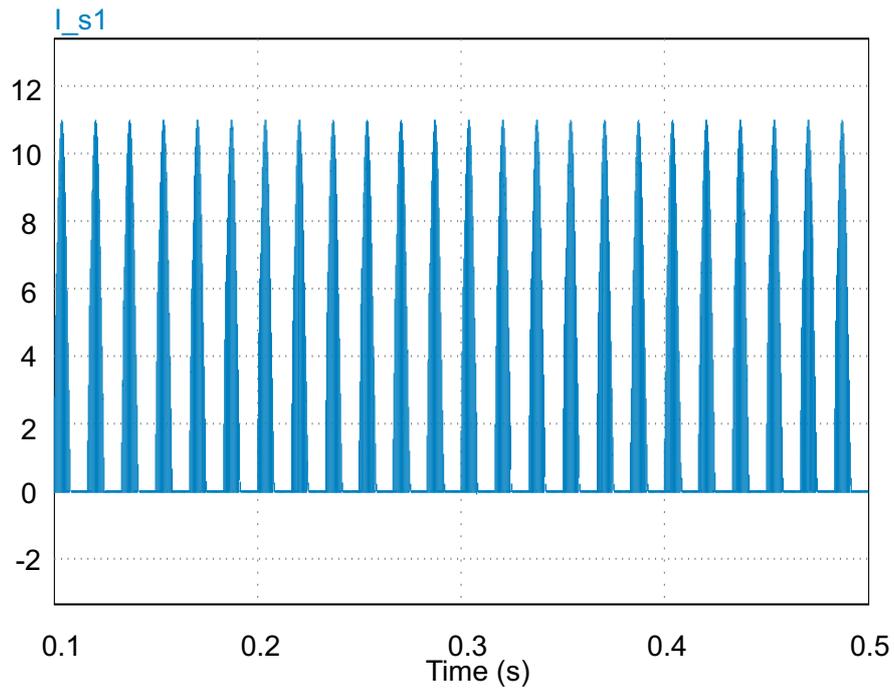


Figura B.25: Corrente na chave S_1 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

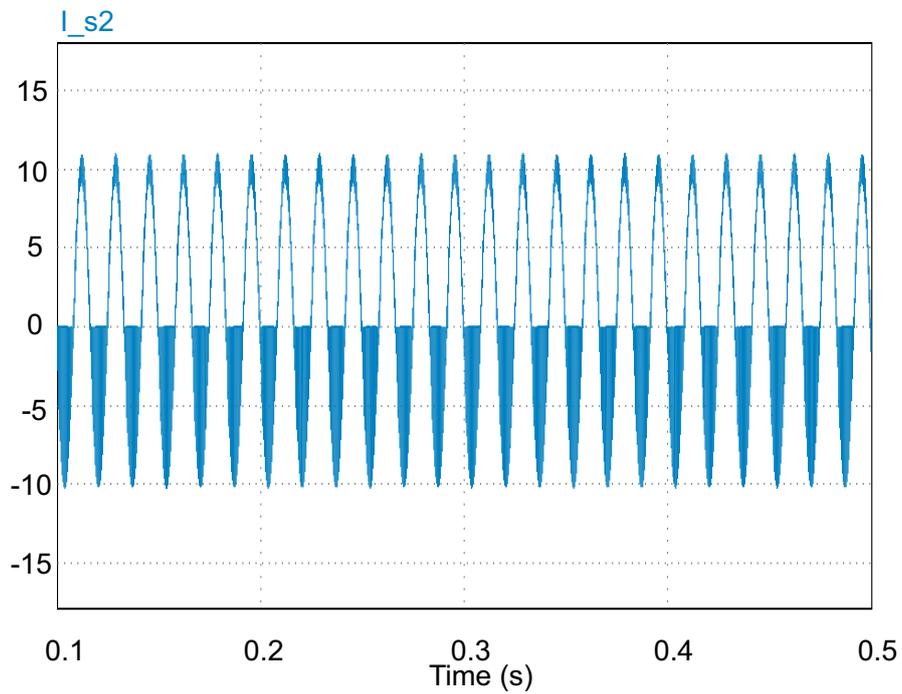


Figura B.26: Corrente na chave S_2 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

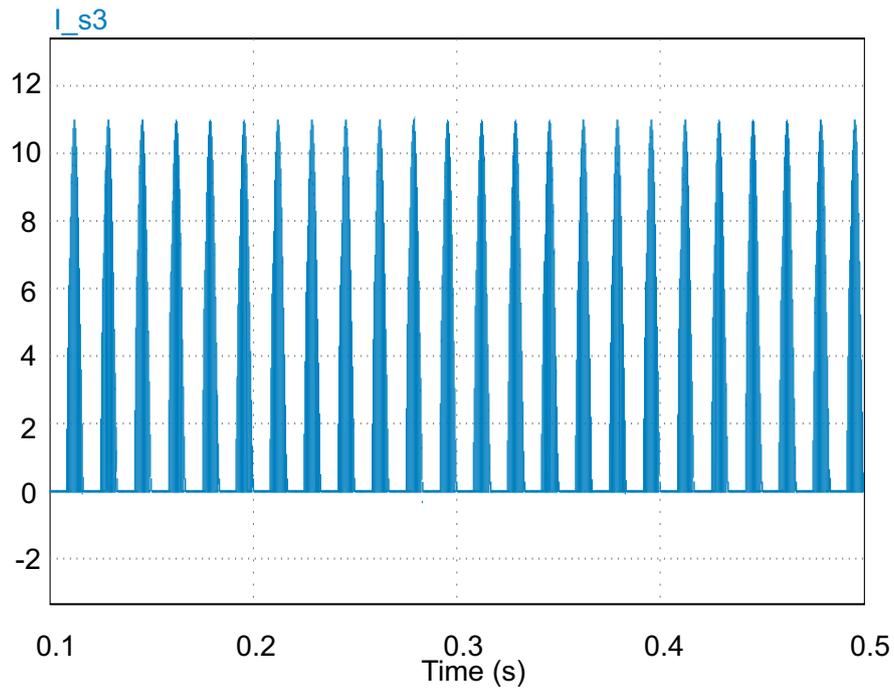


Figura B.27: Corrente na chave S_3 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

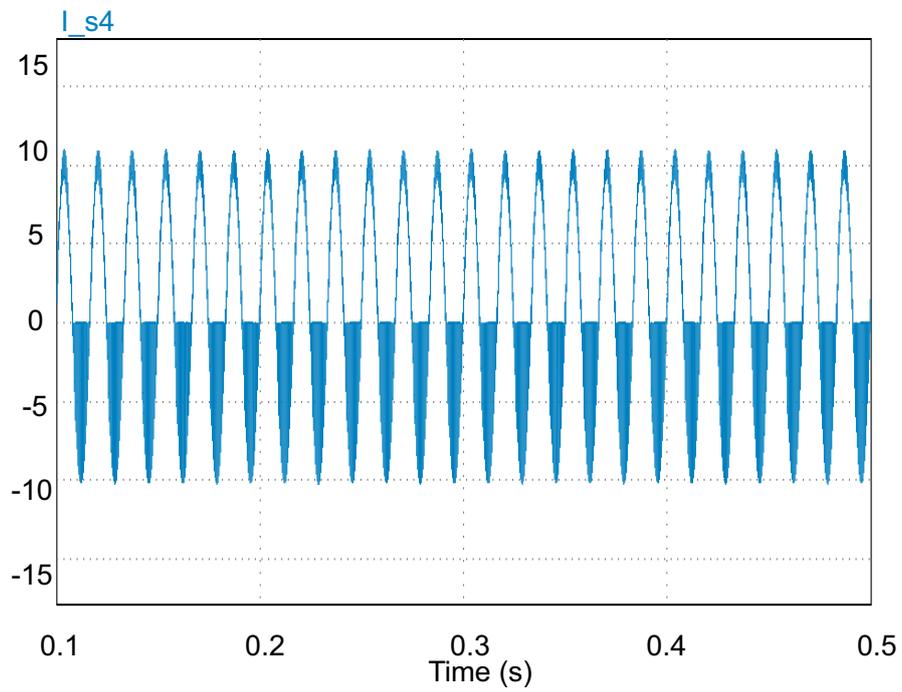


Figura B.28: Corrente na chave S_4 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

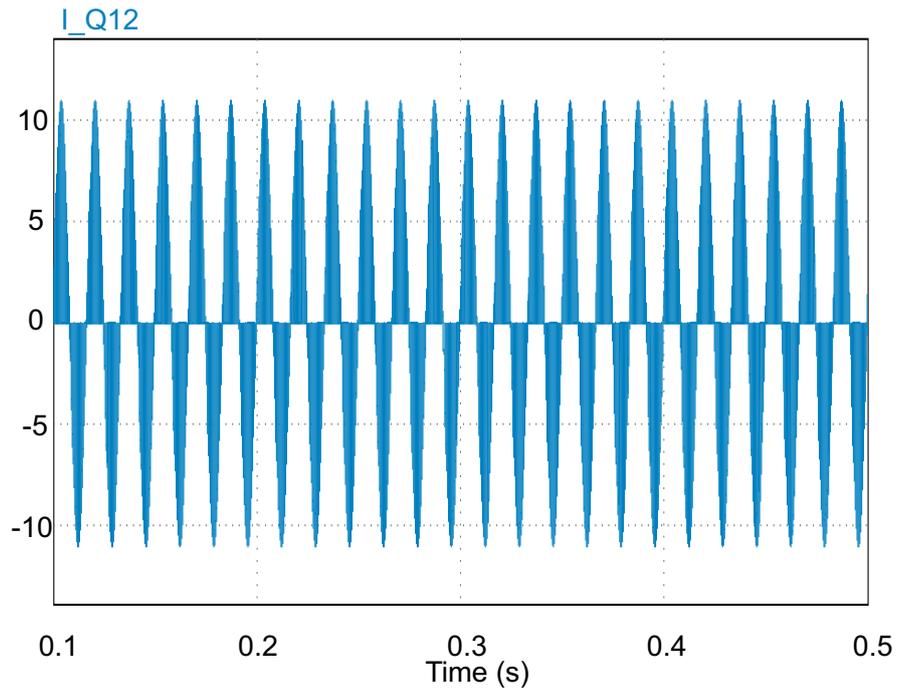


Figura B.29: Corrente nas chaves Q_1 e Q_2 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

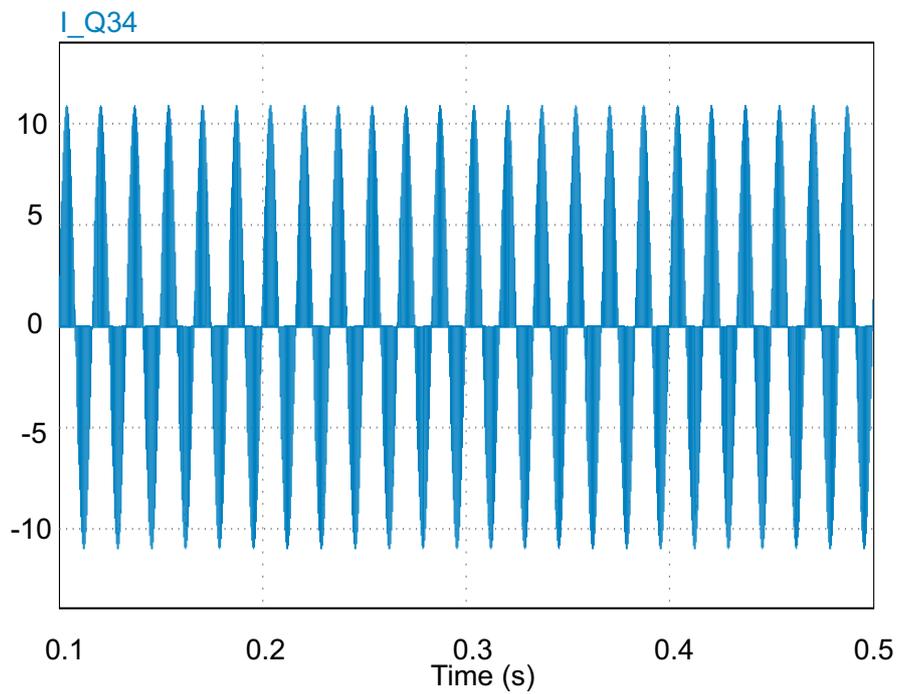


Figura B.30: Corrente nas chaves Q_3 e Q_4 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

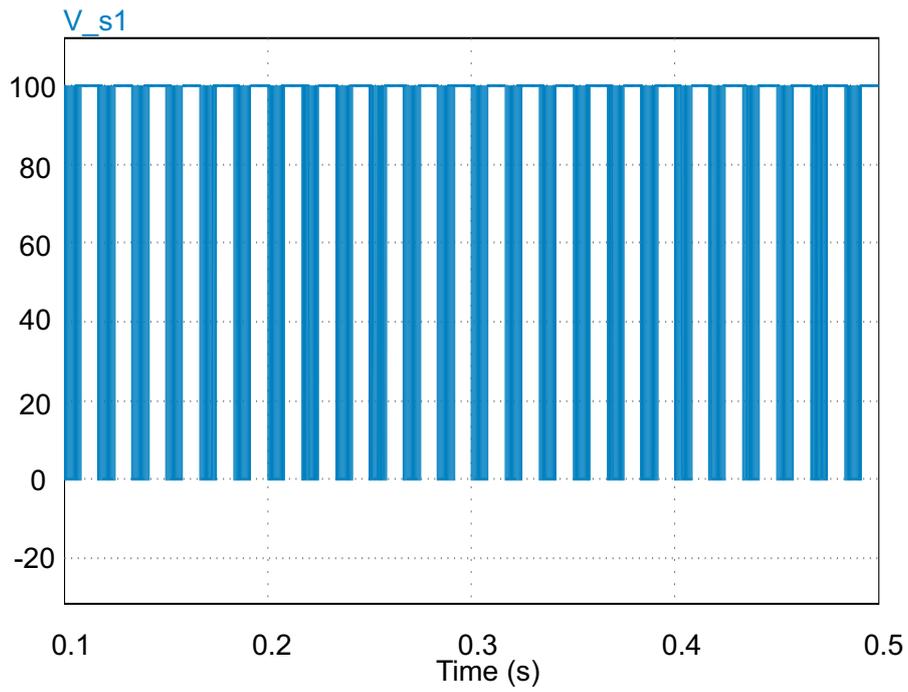


Figura B.31: Tensão na chave S_1 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

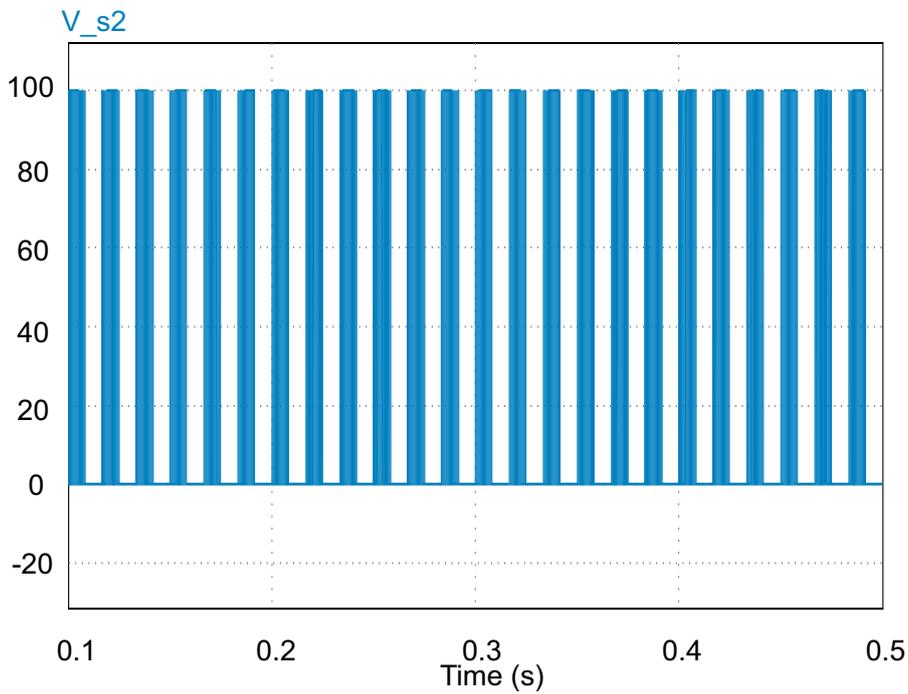


Figura B.32: Tensão na chave S_2 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

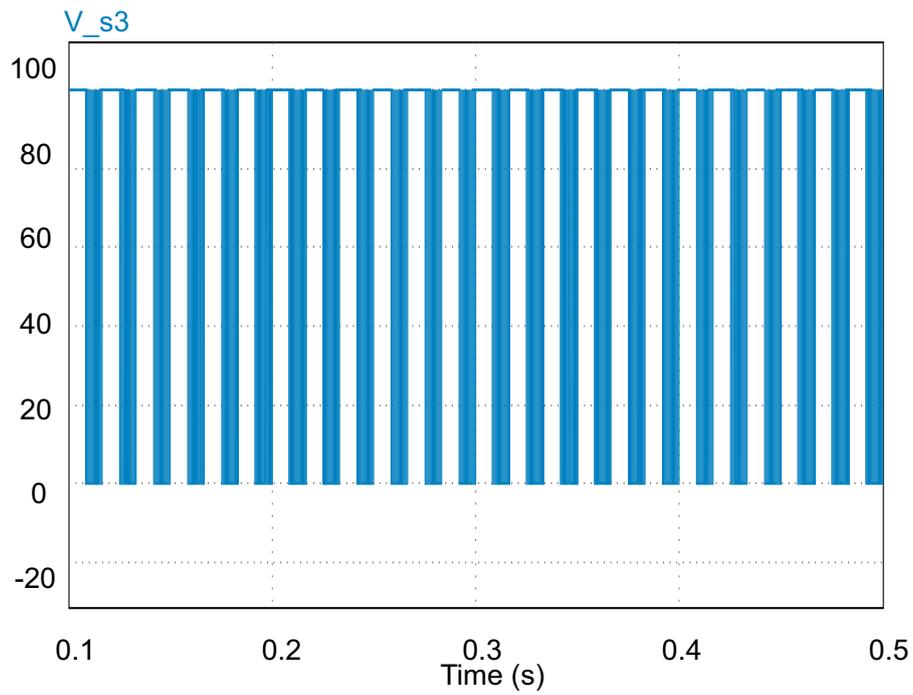


Figura B.33: Tensão na chave S_3 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

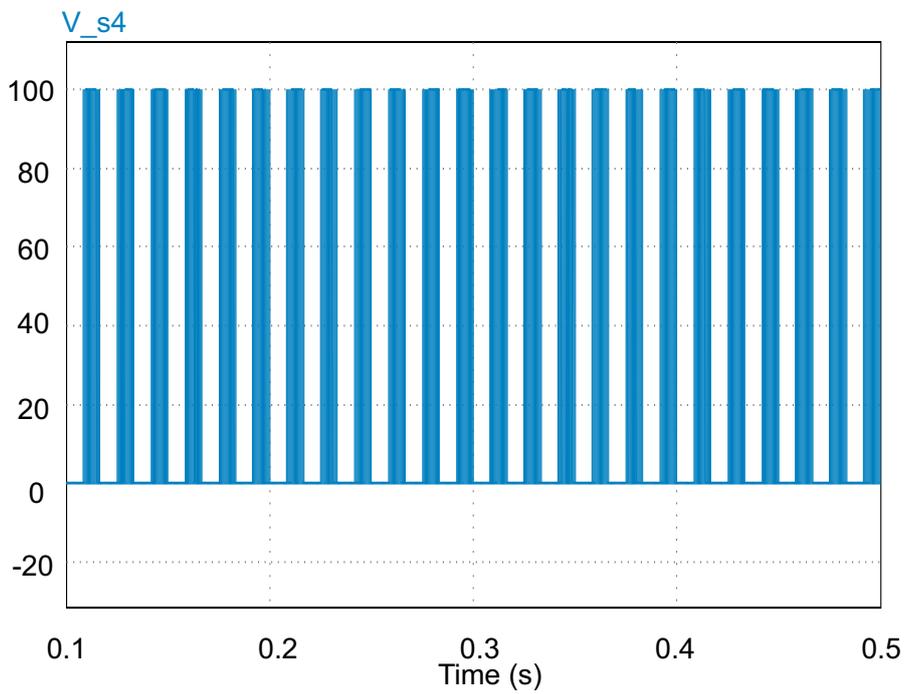


Figura B.34: Tensão na chave S_4 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

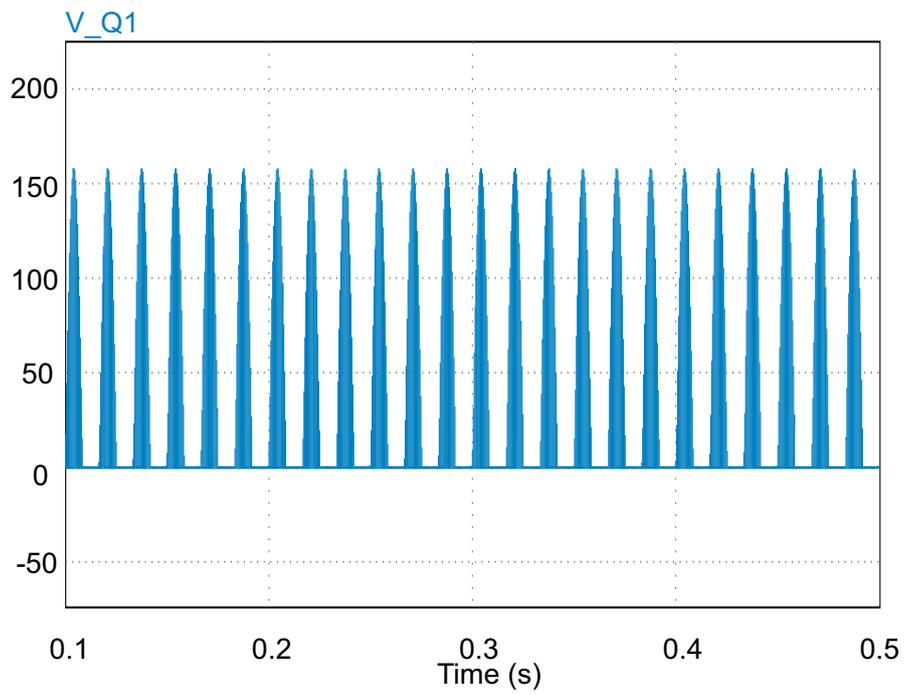


Figura B.35: Tensão na chave Q_1 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

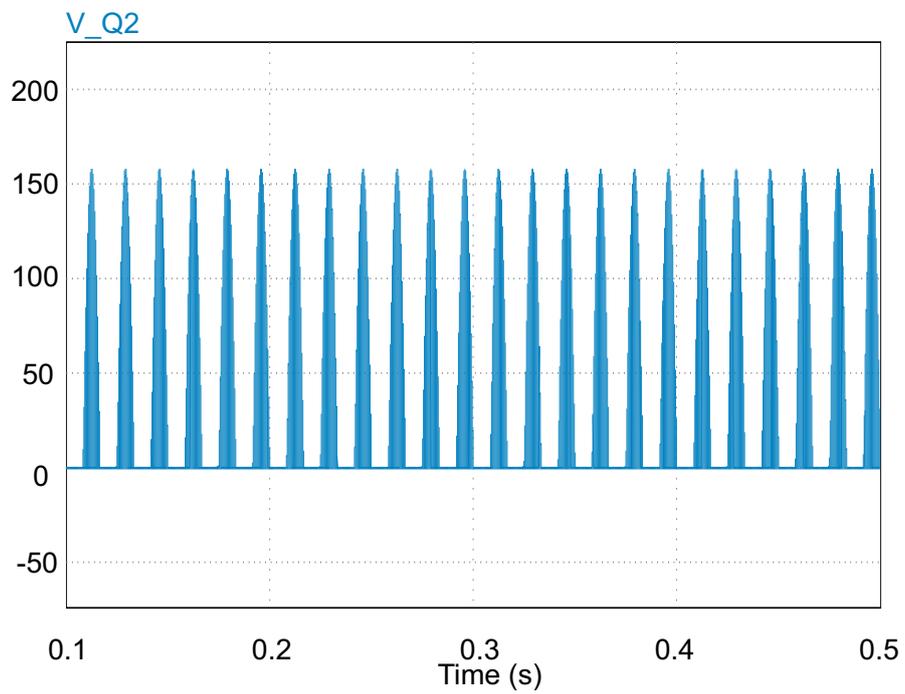


Figura B.36: Tensão na chave Q_2 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

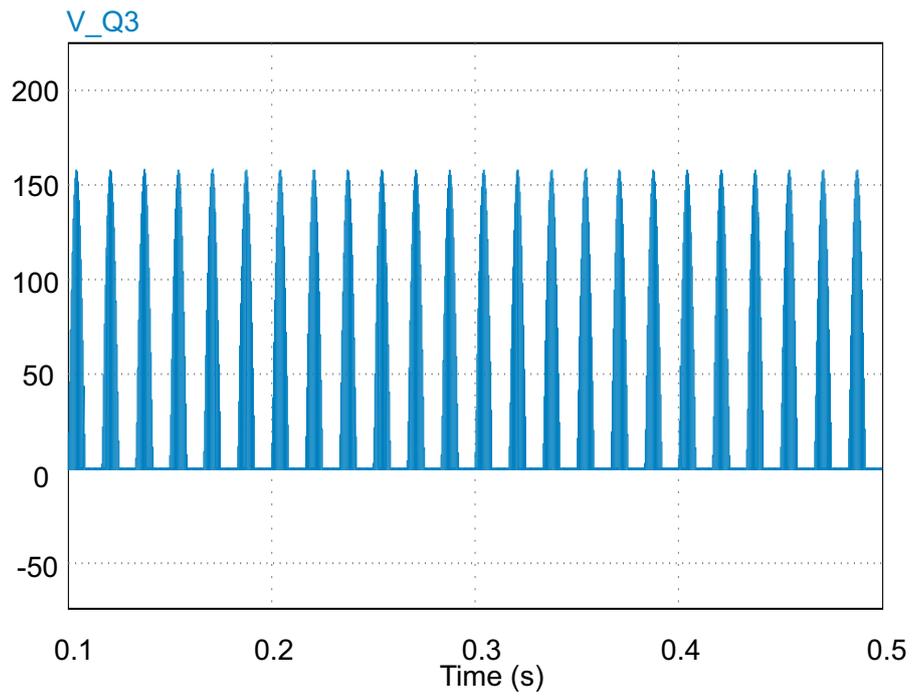


Figura B.37: Tensão na chave Q_3 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.

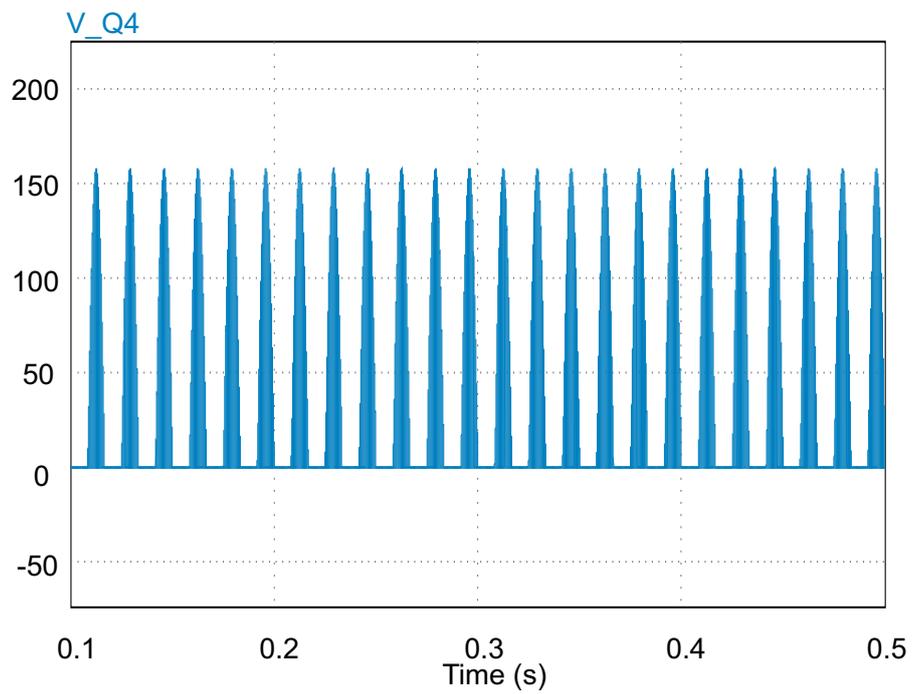


Figura B.38: Tensão na chave Q_4 do conversor ABI no modo *Boost*.
 Fonte: Próprio autor.