



AMPLIFICADOR DE TENSÃO COM CURVA DE GANHO APROXIMADA POR PARTES

Filipe Maia Lessa Pinheiro

Dissertação de Mestrado apresentada ao Programa de Pós-graduação em Engenharia Elétrica, COPPE, da Universidade Federal do Rio de Janeiro, como parte de requisitos necessários à obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Fernando Antônio Pinto Barúqui

Rio de Janeiro

Março de 2018

AMPLIFICADOR DE TENSÃO COM CURVA DE GANHO APROXIMADA POR
PARTES

Filipe Maia Lessa Pinheiro

DISSERTAÇÃO SUBMETIDA AO CORPO DOCENTE DO INSTITUTO ALBERTO
LUIZ COIMBRA DE PÓS-GRADUAÇÃO E PESQUISA DE ENGENHARIA
(COPPE) DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE
DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE MESTRE
EM CIÊNCIAS EM ENGENHARIA ELÉTRICA.

Examinada por:

Prof. Fernando Antônio Pinto Barúqui, D.Sc.

Prof. José Gabriel Rodriguez Carneiro Gomes, Ph.D.

Prof. Frederico Caetano Jandre de Assis Tavares, D.Sc.

RIO DE JANEIRO, RJ - BRASIL

MARÇO DE 2018

Pinheiro, Filipe Maia Lessa

Amplificador de Tensão com Curva de Ganho Aproximada por Partes/Filipe Maia Lessa Pinheiro. – Rio de Janeiro: UFRJ/COPPE, 2018.

XIII, 67 p.:il; 29,7cm.

Orientador: Fernando Antônio Pinto Barúqui

Dissertação (mestrado) – UFRJ/ COPPE/ Programa de Engenharia Elétrica, 2018.

Referências Bibliográficas: 65-67

1. Piecewise. 2. Modo de Corrente. 3. CMOS. 4. Amplificador de ganho arbitrário. I. Barúqui, Fernando Antônio Pinto. II. Universidade Federal do Rio de Janeiro, COPPE, Programa de Engenharia Elétrica. III. Título.

À minha esposa, Cíntia Legramanti.

AGRADECIMENTO

Agradeço primeiramente à minha família pelo apoio incondicional que sempre tive. Obrigado, mãe, por saber de todas as dificuldades e estar sempre me apoiando em qualquer decisão que eu tomar. Agradeço aos momentos de reflexões e apoio eu tenho do meu pai. Muitas conversas informais que tivemos sempre foram importantes para as minhas decisões. Agradeço a minha irmã pelas ajudas em situações de dificuldades.

Agradeço imensamente à Cíntia, minha esposa, por estar sempre presente em todos os momentos, sejam eles alegres ou tristes, para compartilhá-los ou dar forças para superá-los. Obrigado por tudo. Te amo!

Um agradecimento especial para o meu orientador, Barúqui. Obrigado por ser o mentor deste trabalho e por ter passado um pouco de sua grande sabedoria para mim.

Agradeço aos amigos e colegas que fizeram parte do meu convívio social e, mesmo que indiretamente, contribuíram para a finalização deste trabalho.

Resumo da Dissertação apresentada à COPPE/UFRJ como parte dos requisitos necessários para obtenção do grau de Mestre em Ciências (M.Sc.)

AMPLIFICADOR DE TENSÃO COM CURVA DE GANHO APROXIMADA POR PARTES

Filipe Maia Lessa Pinheiro

Março/2018

Orientador: Fernando Antônio Pinto Barúqui

Programa: Engenharia Elétrica

Controle Automático de Ganho (CAG) é um sistema que proporciona uma variação de ganho de um amplificador a partir de um sinal de controle.

Esta dissertação apresenta o projeto de um amplificador de tensão com curva de ganho não linear aproximada por partes controlado por um sistema de CAG. A curva de ganho foi reconstruída a partir de valores obtidos experimentalmente. A técnica utilizada capacitou a implementação de uma curva analógica fazendo-se o somatório de segmentos de reta variando-se os pontos de início e os coeficientes angulares.

Os resultados obtidos a partir de simulações e testes práticos demonstraram que o amplificador possui o ganho de tensão em função da tensão de controle seguindo a curva aproximada por partes. O ganho variou entre 4 e 0 de forma não linear controlado por uma tensão de controle variável entre 0 e 4 V. A excursão máxima de entrada do amplificador é de 2 V_{pp} e a excursão máxima de saída de 7,5 V_{pp}.

Abstract of Dissertation presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Master of Science (M.Sc.)

VOLTAGE AMPLIFIER WITH GAIN CURVE APPROXIMATED BY PIECEWISE

Filipe Maia Lessa Pinheiro

March/2018

Advisor: Fernando Antônio Pinto Barúqui

Department: Electrical Engineering

Automatic Gain Control (AGC) is a system that provides a gain variation of an amplifier from a control signal.

This dissertation presents the project of a voltage amplifier with non-linear gain curve using linear piecewise approximation controlled by a AGC system. The gain curve was reconstructed from experimental values. The technique used enabled the implementation of an analog curve by adding the sum of line segments by varying the start points and the angular coefficients.

The results obtained from simulations and practical tests showed that the amplifier has the voltage gain as a function of the control voltage following the piecewise approximate. The gain varied between 4 and 0 in a non-linear way controlled by a control voltage variable between 0 and 4 V. The maximum input excursion of the amplifier is $2 V_{PP}$ and the maximum output excursion of $7.5 V_{PP}$.

SUMÁRIO

INTRODUÇÃO.....	1
1.1 Objetivo	2
1.2 Delimitações	2
1.3 Metodologia.....	3
FUNDAMENTAÇÃO TEÓRICA	4
2.1 Controle Automático de Ganho (CAG).....	4
2.1.1 Arquitetura dos CAGs	5
2.2 Amplificador com controle de ganho arbitrário	6
2.2.1 OTA.....	7
2.2.2 OTA com curva de gm constante e dependência linear com a corrente de polarização.....	10
2.2.3 OTAA	11
2.2.4 Bloco PCW	13
2.2.5 OTAB.....	15
2.2.6 Layout	17
PROJETO.....	19
3.1 Circuito completo	20
3.2 Curva de ganho do amplificador com controle de ganho arbitrário	21
3.3 OTAA	24
3.3.1 Fonte de corrente de polarização.....	24
3.3.2 Pares diferenciais assimétricos	25
3.3.3 Fonte de corrente de saída	27
3.4 Bloco PCW	30

3.4.1	Fonte de corrente	31
3.4.2	Bloco PCW	32
3.5	OTAb	37
3.5.1	Fonte de corrente de polarização	37
3.5.2	Pares diferenciais assimétricos	37
3.5.3	Estágio de saída em classe AB	38
3.6	Circuito BIAS	41
<i>LAYOUTS E SIMULAÇÕES</i>		42
4.1	Layouts	42
4.1.1	Bias	42
4.1.2	OTAA	43
4.1.3	Bloco PCW	44
4.1.4	OTAb	45
4.1.5	<i>Chip</i> Completo.....	46
4.2	Simulações.....	47
4.2.1	BIAS	47
4.2.2	OTAA	49
4.2.3	Bloco PCW	51
4.2.4	OTAb	53
4.2.5	<i>Chip</i> Completo.....	53
RESULTADOS		55
5.1	BIAS	55
5.2	OTAA	56
5.3	Bloco PCW	57
5.4	OTAb	58

5.5	<i>Chip</i> completo	60
DISCUSSÃO		61
6.1	Bias	61
6.2	OTAA	61
6.3	Bloco PCW	62
6.4	OTAb	63
6.5	<i>Chip</i> completo	63
CONCLUSÃO		64
BIBLIOGRAFIA		65

LISTA DE FIGURAS

Figura 2.1: Arquitetura do <i>CAG feedback</i>	5
Figura 2.2: Diagrama em blocos do amplificador com controle de ganho arbitrário.	7
Figura 2.3: Amplificador diferencial simples e curva de gm versus v_d	10
Figura 2.4: Amplificador diferencial simples e curva de gm deslocada.	10
Figura 2.5: Composição de pares diferenciais deslocados em paralelo.	11
Figura 2.6: Composição com número finito de pares diferenciais deslocados em paralelo.	11
Figura 2.7: Curva de ganho do OTAA.	12
Figura 2.8: Topologia do OTAA.	12
Figura 2.9: Célula básica do circuito de aproximação por partes em modo de corrente, com coeficiente angular positivo.	14
Figura 2.10: Célula básica do circuito de aproximação por partes em modo de corrente, com coeficiente angular negativo.	14
Figura 2.11: Exemplo de aproximação por partes.	15
Figura 2.12: Amplificador de tensão com ganho controlado por corrente.	17
Figura 2.13: Diagrama esquemático de fonte de corrente simples.	18
Figura 2.14: <i>Layout</i> da fonte de corrente em centroide comum.	18
Figura 3.1: Diagrama em blocos do <i>chip</i>	20
Figura 3.2: Curva de ganho do ACGA de um radar <i>doppler</i>	21
Figura 3.3: Curva de ganho espelhada.	22
Figura 3.4: Corrente de saída versus tensão de entrada do OTAA.	22
Figura 3.5: Aproximação por partes da curva de ganho espelhada.	23
Figura 3.6: Curva de corrente de saída versus tensão de entrada do conjunto OTAA- Bloco PCW.	23
Figura 3.7: Fonte de corrente de polarização.	25

Figura 3.8: Pares diferenciais assimétricos juntamente com as curvas de gm .	26
Figura 3.9: Rede de resistores com as respectivas tensões de porta dos pares diferenciais.	27
Figura 3.10: Fonte de corrente de saída do OTAa.	27
Figura 3.11: Diagrama esquemático do OTAa.	29
Figura 3.12: Destaque dos circuitos internos do Bloco PCW.	31
Figura 3.13: Fontes de corrente: a) polarização do Bloco PCW; b) cópias da corrente de entrada.	32
Figura 3.14: Curva de corrente de saída da aproximação por partes a ser reconstruída.	33
Figura 3.15: Célula de coeficiente angular positivo.	33
Figura 3.16: célula negativa.	34
Figura 3.17: Diagrama esquemático do Bloco PCW.	36
Figura 3.18: Pares diferenciais assimétricos.	38
Figura 3.19: Rede de resistores dos pares.	38
Figura 3.20: Esquemático do OTAb.	40
Figura 3.21: Esquemático do Bias.	41
Figura 4.1: <i>Layout</i> do circuito de polarização do <i>chip</i> .	43
Figura 4.2: Espelhos de corrente de polarização.	44
Figura 4.3: <i>Layout</i> do Bloco PCW.	45
Figura 4.4: <i>Layout</i> OTAb_AB.	46
Figura 4.5: <i>Layout</i> do <i>chip</i> completo.	47
Figura 4.6: Correntes de polarização.	48
Figura 4.7: Análise de Monte Carlo para as correntes de polarização.	48
Figura 4.8: Corrente de saída do OTAa.	49
Figura 4.9: Análise de Monte Carlo para a corrente de saída do OTAa.	50
Figura 4.10: gm do OTAa.	51

Figura 4.11: Corrente de saída do Bloco PCW.	52
Figura 4.12: Análise de Monte Carlo para a corrente de saída do Bloco PCW.	52
Figura 4.13: Região linear de trabalho do OTAb.	53
Figura 4.14: Ganho x V_{ctrl} do circuito projetado.	54
Figura 5.1: Circuito para medir correntes do <i>Chip</i>	55
Figura 5.2: Correntes de polarização do BIAS.	56
Figura 5.3: Corrente de saída do OTAa.	57
Figura 5.4: Corrente de saída do Bloco PCW.	58
Figura 5.5: Sinal senoidal na saída do OTAb.	59
Figura 5.6: Controle de ganho do OTAb.	59
Figura 5.7: Curva de ganho VS tensão de controle do <i>chip</i> completo.	60

Capítulo 1

INTRODUÇÃO

Os sinais presentes em diferentes ambientes estão sempre sofrendo interferência do meio. Quando se faz necessário receber ou enviar alguma informação em um ambiente ruidoso, é preciso utilizar uma solução de modo a assegurar que este sinal está livre das interferências do meio. Um método simples, porém, de alta eficácia para contornar este problema é a utilização de um circuito chamado CAG (Controle Automático de Ganho). Em situações onde não é possível prever o comportamento do sinal que será enviado/recebido, porém o nível do sinal que será transmitido ou recebido é conhecido, neste caso, a solução deste problema é a utilização de um CAG.

De acordo com [1], um CAG pode ser definido por um Amplificador de Ganho Variável (VGA, em inglês), um comparador e um filtro de *loop*. O comparador é responsável por comparar o sinal que está sendo monitorado e enviá-lo para o filtro de *loop* que por sua vez irá definir o nível de controle que será enviado para o VGA. Este será responsável por variar o ganho de acordo com o controle fornecido pelo filtro de *loop*.

A utilização do CAG nos sistemas pode ser encontrada nas mais diversas áreas como, por exemplo, no padrão de comunicação *wireless* de alta velocidade LTE (*Long-Term Evolution*) que estão presentes nos celulares. O CAG atua no monitoramento do sinal recebido visando à redução de ruído de quantização e também evitando a saturação do circuito ADC (*Analog-Digital Converter*) [2]. Na outra extremidade, pode-se encontrar um CAG atuando no sistema de monitoramento de atividades cosmológicas de microondas. Este sistema fica monitorando a radiação eletromagnética cósmica, porém, a variação térmica diurna provoca alteração dos dados recebidos e o CAG é responsável por controlar esta variação [3].

O VGA que faz parte do sistema do CAG pode ter o ganho variável linearmente de acordo com o sinal de controle ou pode apresentar uma curva de ganho arbitrário. Este amplificador pode ser implementado com diversas topologias. Neste trabalho será apresentado um VGA em configuração de OTA. Esta configuração permite que o ganho seja alterado de acordo com a corrente de polarização. Para construir um VGA com

ganho arbitrário, é necessária a construção de um circuito capaz de fornecer uma curva arbitrária de corrente para polarizar o OTA. Este circuito utiliza técnicas de aproximação por partes que, neste trabalho, será referenciado como Bloco PCW.

O Bloco PCW linear é capaz de reproduzir uma corrente de saída em formato de segmentos lineares com ângulo de inclinação e ponto de início de acordo com o projeto elaborado [4]. Outro fato importante é que, com o projeto do Bloco PCW, é possível fazer uma aproximação linear de uma curva arbitrária escolhendo-se os pontos e as inclinações de cada segmento de reta [5].

1.1 OBJETIVO

O objetivo do trabalho é projetar e implementar um conjunto de circuitos integralizáveis de forma que sua operação conjunta corresponda a um amplificador com o ganho variável (VGA) de modo que siga uma curva arbitrária de ganho. Ao receber um sinal de controle com variação linear entre 0 e 4 V, o amplificador deve variar o ganho entre 4 e 0 respectivamente de forma não linear.

1.2 DELIMITAÇÕES

O amplificador projetado neste trabalho substituirá um circuito já existente com a finalidade de atualizar tecnologicamente o sistema onde o *chip* projetado será inserido. As especificações necessárias que satisfazem o funcionamento satisfatório do projeto serão listadas a seguir:

Alimentação (V_{DD}) de 25 V;

Tensão de controle (V_{CTRL}) variável de 0 a 4 V;

Ganho (A) variável de forma não linear de 4 a 0 seguindo uma curva específica que será mostrada neste trabalho;

Excursão máxima do sinal de entrada (V_{in}) de 2 V_{PP} ;

Excursão máxima do sinal de saída (V_{out}) de 7 V_{PP} ;

Frequência do sinal de entrada (V_{in}) de 1 KHz;

O sistema possui uma tolerância de 15% dos valores mencionados. A variação dos pontos de início dos segmentos de reta e os respectivos coeficientes angulares para a reconstrução da curva de ganho pode variar em $\pm 10\%$.

1.3 METODOLOGIA

Para projetar este VGA, foi realizada a divisão do amplificador em 4 sub-circuitos. Estes foram projetados individualmente de modo que ao juntá-los, o VGA funcionasse de acordo com o objetivo do trabalho.

Os sub-circuitos que foram projetados são nomeados como: OTAA, Bloco PCW, OTAB e BIAS. As simulações foram feitas utilizando o pacote de *softwares* da Cadence® e a implementação do *chip* em silício foi realizada pela empresa Austria Mikro Systeme® (AMS) através do intermédio do serviço oferecido pelo Circuits Multi Projects® (CMP) na França.

Capítulo 2

FUNDAMENTAÇÃO TEÓRICA

2.1 CONTROLE AUTOMÁTICO DE GANHO (CAG)

O amplificador de ganho variável com uma curva arbitrária de ganho que consiste no tema deste trabalho será responsável por atuar em um CAG. A seguir, será dada uma visão geral do funcionamento do CAG.

No mundo real, fora dos laboratórios, o ambiente e os diferentes tipos de sinais provenientes de sensores e transdutores podem influenciar significativamente no funcionamento de diversos sistemas eletrônicos. Em 1925, o cientista norte-americano Harold Alden Wheeler inventou e obteve a patente de um circuito eletrônico que ele chamou de *Automatic Volume Control* (AVC) [6]. Esse circuito foi capaz de solucionar o grande problema da radiodifusão naquela época, pois o sinal era transmitido sem nenhum tratamento de modo que o sinal que fosse recebido no transmissor era direcionado diretamente para a antena para a transmissão. Ao utilizar o circuito desenvolvido por Wheeler, a transmissão passou a ter uma amplitude constante por conta do controle de amplitude que o AVC proporcionou. Nascia assim o Controle Automático de Ganho.

O CAG é extremamente importante na aplicação dos receptores de navegadores que utilizam os sinais de satélite chamados de *Global Navigation Satellite System* (GNSS) devido à elevada influência de ruído térmico presente nos ambientes dos receptores [7]. Outra aplicação que exige a utilização de CAG é em implantes cocleares [8], aqueles que são utilizados para pacientes com perda de audição profunda. Este aparelho é capaz de converter ondas sonoras em sinais elétricos e fornecê-los diretamente para o nervo auditivo. Em ambos os trabalhos apresentados, a informação de acurácia dos CAGs propostos não foram mencionados para fins comparativos.

2.1.1 ARQUITETURA DOS CAGs

Os CAGs podem ser divididos em dois grupos: os que controlam o ganho do amplificador com base no sinal de saída do mesmo, chamados de *CAG feedback* [9] e, o grupo que é conhecido como *CAG feedforward* [10] pois controlam o ganho do amplificador de acordo com o sinal de entrada do sistema. Como o CAG não é parte de desenvolvimento deste trabalho, apenas o *feedback* será detalhado a seguir, pois é a arquitetura na qual está inserido o amplificador de ganho arbitrário do presente trabalho.

O *CAG feedback* nada mais é que um sistema em malha fechada capaz de controlar o sinal de saída de acordo com a leitura da mesma. O funcionamento do sistema se dá por meio de um sinal de controle proveniente de um detector de nível do sinal de saída. Este sinal altera o ganho do amplificador de tensão seguindo uma função pré-definida, conforme proposto em [11]. Esta função tem seu perfil definido para atuar em uma aplicação específica. Então, definindo o nível de sinal de saída como V_{OM} , o ganho de tensão do amplificador será $A_v=f(V_{OM})$. Na Figura 2.1 pode-se observar a arquitetura genérica de um *CAG feedback*, onde é possível observar o bloco de amplificação, o de detecção e o de controle.

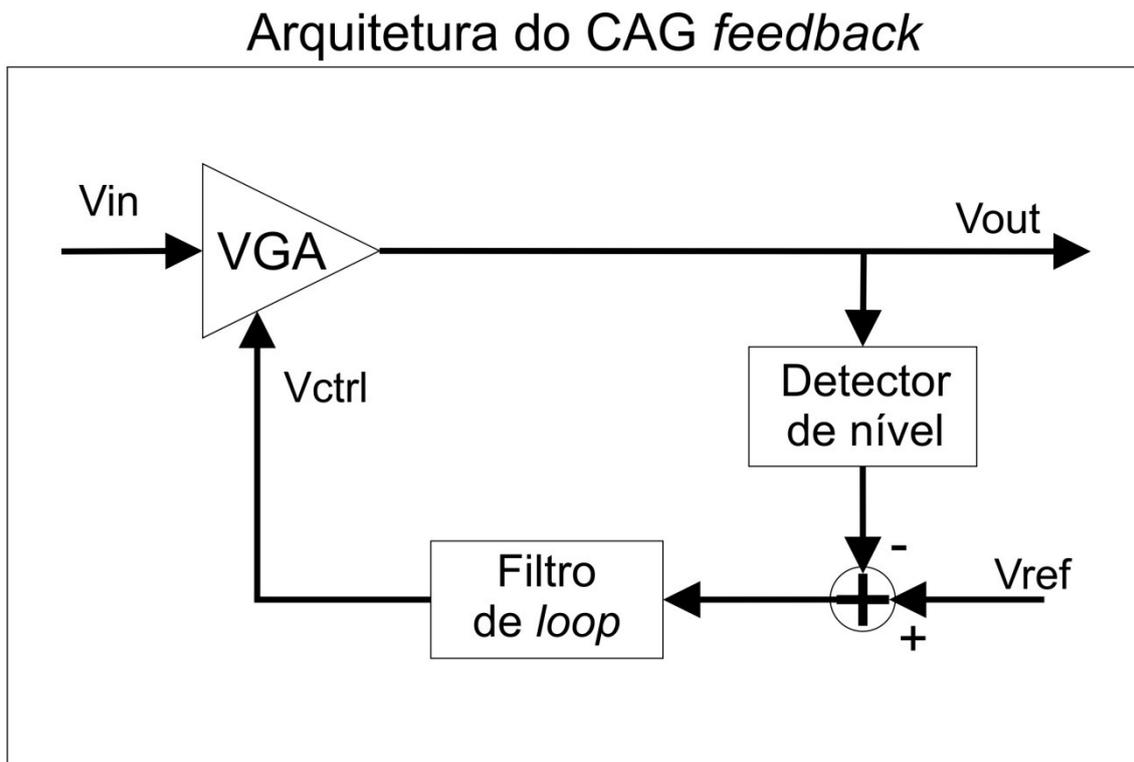


Figura 2.1: Arquitetura do CAG *feedback*.

O presente trabalho apresenta o desenvolvimento e a implementação de um circuito integrado, que contém um amplificador com uma curva de ganho de tensão definido por uma função $f(V_{CTRL})$, onde V_{CTRL} é a tensão de controle.

2.2 AMPLIFICADOR COM CONTROLE DE GANHO ARBITRÁRIO

O diagrama de blocos apresentado na Figura 2.2 representa o amplificador com controle de ganho arbitrário (ACGA) proposto nesta dissertação. Nele, observamos quatro blocos básicos que serão descritos a seguir.

O bloco OTAA é um Amplificador Operacional de Transcondutância (OTA), que gera uma variação de corrente de saída proporcional à tensão de controle V_{CTRL} , responsável pelo ajuste do ganho do ACGA. Como o ganho de tensão A_V do ACGA deve ser uma função $f(V_{CTRL})$ da tensão de controle, torna-se necessário um elemento capaz de implementar a curva A_V versus V_{CTRL} exigida pela aplicação. Optou-se por uma fonte de corrente controlada por corrente, e cujo ganho é a função $f(V_{CTRL})$, aproximada por partes em modo de corrente e com segmentos lineares [12]. A saída de corrente do Bloco PCW é usada para polarizar o amplificador de ganho de tensão controlado por corrente OTAB. O ganho de tensão do OTAB é linearmente dependente da corrente de polarização, e, portanto, proporcional à $f(V_{CTRL})$. O bloco BIAS tem a função de gerar as correntes de polarização necessárias para o funcionamento do circuito. Na próxima Seção, os blocos serão analisados em detalhes.

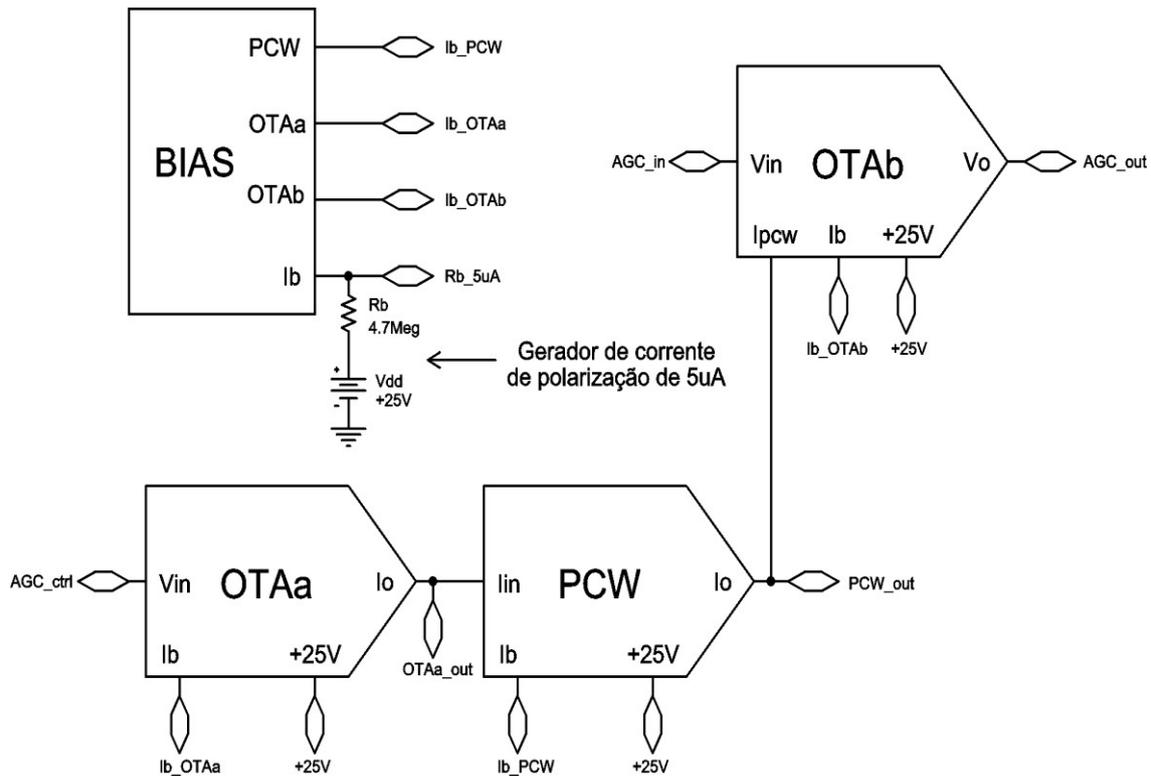


Figura 2.2: Diagrama em blocos do amplificador com controle de ganho arbitrário.

2.2.1 OTA

O OTA possui uma estrutura característica que é formada por: um amplificador diferencial de entrada e uma saída formada por uma fonte de corrente em cascode. A principal vantagem desta estrutura é dada pela elevada impedância de saída. A excursão de sinal de entrada do OTA é extremamente dependente da topologia do amplificador diferencial adotada. A topologia mais simples é a formada por dois transistores e uma fonte de corrente, apresentada na Figura 2.3. Assumindo que os transistores operem em regime de saturação e na região de inversão forte, tem-se que a equação que descreve a relação entre a corrente de dreno I_{DS} e a tensão entre porta e fonte V_{GS} do MOSFET é dada pela eq. (2.1). Com estas relações, pode-se encontrar a transcondutância em função da tensão diferencial de entrada (v_d), dada por (2.5). Pode-se observar que o gm possui uma dependência extremamente não linear com a tensão de entrada diferencial e a corrente de polarização I_B .

$$\begin{aligned}
I_{DS} &= \frac{k_p}{2} \frac{W}{L} (V_{GS} - V_T)^2 \rightarrow \text{para o NMOS} \\
I_{SD} &= \frac{k_p}{2} \frac{W}{L} (V_{SG} - |V_T|)^2 \rightarrow \text{para o PMOS}
\end{aligned}
\tag{2.1}$$

$$\frac{I_B}{2} - i_0 = \frac{K_p}{\alpha} \frac{W}{L} \left(v_s - \frac{v_d}{2} - V_T \right)^2$$

$$\frac{I_B}{2} + i_0 = \frac{K_p}{\alpha} \frac{W}{L} \left(v_s + \frac{v_d}{2} - V_T \right)^2$$

$$\beta = \frac{K_p}{2\alpha} \frac{W}{L}$$

$$\frac{\sqrt{\frac{I_B}{2} - i_0}}{\sqrt{\beta}} = v_s - v_d - V_T
\tag{2.2}$$

$$\frac{\sqrt{\frac{I_B}{2} + i_0}}{\sqrt{\beta}} = v_s + v_d - V_T
\tag{2.3}$$

Fazendo (2.3) - (2.2):

$$\frac{\sqrt{\frac{I_B}{2} + i_0}}{\sqrt{\beta}} - \frac{\sqrt{\frac{I_B}{2} - i_0}}{\sqrt{\beta}} = v_d
\tag{2.4}$$

Fazendo (2.4)²:

$$I_B - 2\sqrt{\frac{I_B^2}{4} - i_0^2} = \beta v_d^2$$

$$\sqrt{\frac{I_B^2}{4} - i_0^2} = \frac{I_B - \beta v_d^2}{2}$$

$$\frac{I_B^2}{4} - i_0^2 = \frac{(I_B - \beta v_d^2)^2}{4}$$

$$i_0^2 = \frac{I_B^2}{4} - \frac{(I_B - \beta v_d^2)^2}{4}$$

$$i_0^2 = \frac{I_B^2 - I_B^2 + 2I_B\beta v_d^2 - \beta^2 v_d^4}{4}$$

$$i_0^2 = \frac{(2I_B\beta - \beta^2 v_d^2)v_d^2}{4}$$

$$i_0 = \frac{\sqrt{2I_B\beta - \beta^2 v_d^2}}{2} v_d$$

$$i_0 = \frac{\sqrt{\frac{K_p}{\alpha} \frac{W}{L} I_B - \frac{K_p^2}{\alpha^2} \frac{W^2}{L^2} v_d^2}}{2} v_d$$

$$gm = \frac{\partial i_0}{\partial v_d}$$

$$gm = \frac{k_p \frac{W}{L} \left(2I_B - k_p \frac{W}{L} v_d^2 \right)}{2 \sqrt{k_p \frac{W}{L} \left(4I_B - k_p \frac{W}{L} v_d^2 \right)}} \quad (2.5)$$

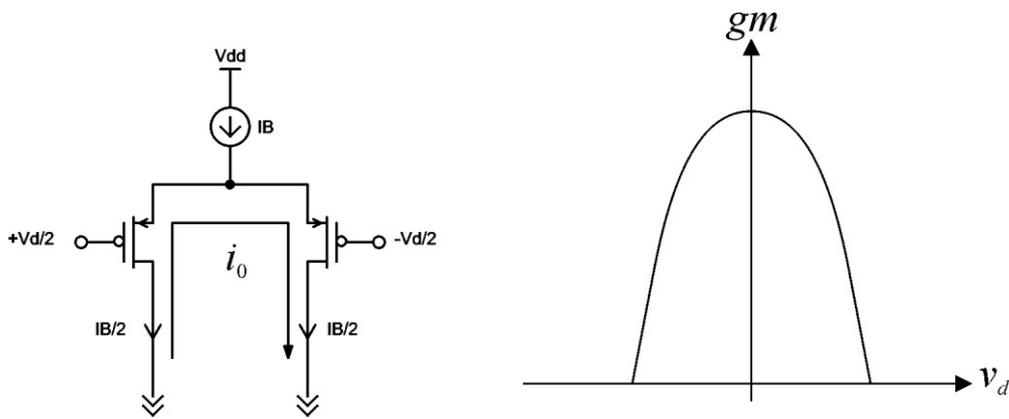


Figura 2.3: Amplificador diferencial simples e curva de gm versus v_d .

2.2.2 OTA COM CURVA DE gm CONSTANTE E DEPENDÊNCIA LINEAR COM A CORRENTE DE POLARIZAÇÃO.

Para o projeto do OTAa e OTAb, serão necessários amplificadores diferenciais com curva de gm aproximadamente constante, e dependência aproximadamente linear com a corrente de polarização. O elemento básico para se chegar a uma topologia com as características acima é o amplificador diferencial com curva de gm deslocada conforme a Figura 2.4. O deslocamento da curva é obtido aplicando uma tensão de *offset* ΔV na entrada diferencial.

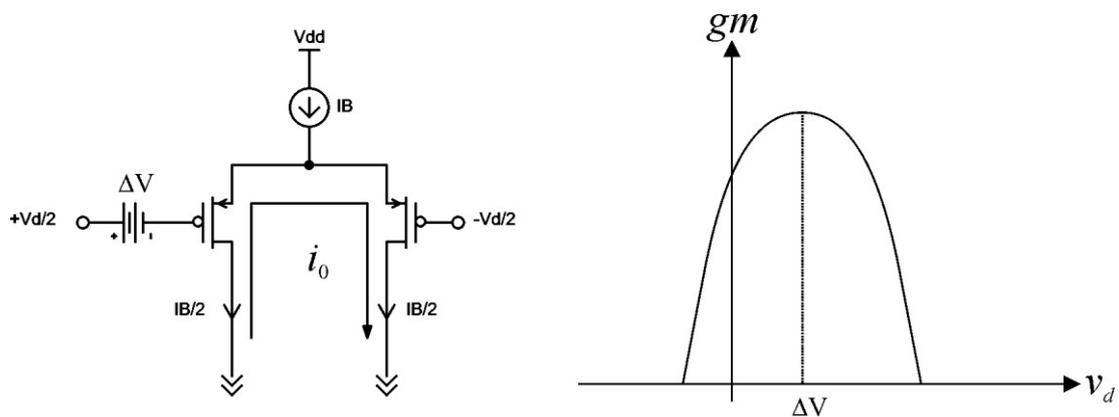


Figura 2.4: Amplificador diferencial simples e curva de gm deslocada.

Conforme demonstrado em [13], ao adicionar pares diferenciais em paralelo, cada um com sua curva de gm deslocada ΔV em relação à sua adjacente, a transcondutância média do conjunto é dada por $gm_0 = I_B / \Delta V$, conforme a Figura 2.5.

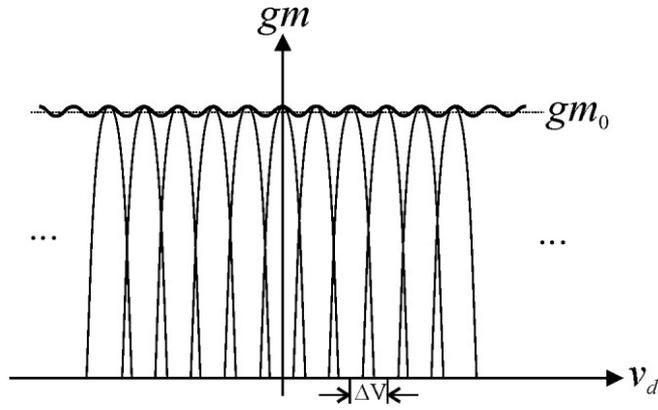


Figura 2.5: Composição de pares diferenciais deslocados em paralelo.

Numa aplicação real, não é possível utilizar infinitos amplificadores diferenciais. Entretanto, consegue-se uma boa aproximação do caso ideal, $gm_0 \cong I_B/\Delta V$, com número finito de amplificadores, sendo que a quantidade definirá quão boa é a aproximação, conforme pode ser avaliado na Figura 2.6. O número de pares em paralelo e o deslocamento ΔV também definem a excursão de sinal de entrada. O deslocamento ΔV também define o “ripple” da transcondutância gm_0 , quanto maior o intervalo entre os pares diferenciais, maior será a variação de gm_0 ao longo da região de excursão de sinal de entrada. Esta topologia será adotada no projeto do OTAa e OTAb.

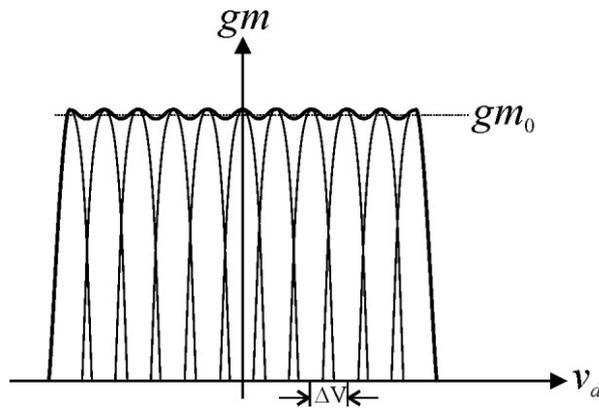


Figura 2.6: Composição com número finito de pares diferenciais deslocados em paralelo.

2.2.3 OTAA

O OTAA é responsável por gerar a corrente de entrada do Bloco PCW, e este conjunto, OTAA e Bloco PCW, implementará a função $f(V_{CTRL})$ de controle de ganho de tensão do amplificador OTAb. Para este projeto, a tensão de entrada do OTAA varia de

0 a 4 V, gerando uma corrente de saída variando de $4\mu\text{ A}$ a 0 e com coeficiente angular igual a $-1\mu\text{ A/V}$, conforme a Figura 2.7.

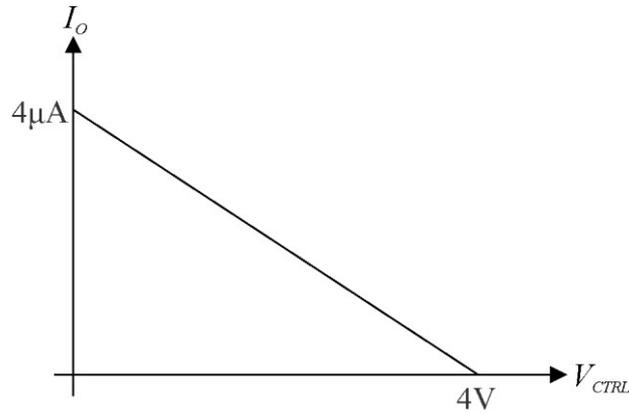


Figura 2.7: Curva de ganho do OTAA.

Com base na curva de ganho, o OTAA não necessita responder a tensões negativas de entrada, e também não precisa ser capaz de gerar correntes negativas. Esta característica simplifica a topologia do circuito, que é apresentada na Figura 2.8. Neste caso, o amplificador diferencial deve ter excursão de sinal de entrada igual a 4 V, e sua entrada positiva deve estar aterrada. Com o aumento da tensão V_{CTRL} , a corrente $I_d = gmV_{CTRL}$ aumenta a partir do zero e é drenada do terminal de saída. Ao mesmo tempo uma corrente de *offset* I_{off} , no valor de $4\mu\text{ A}$, é fornecida ao terminal de saída. Portanto, a corrente de saída será $I_o = I_{off} - gmV_{CTRL}$, sendo que $gm = 1\mu\text{ A/V}$.

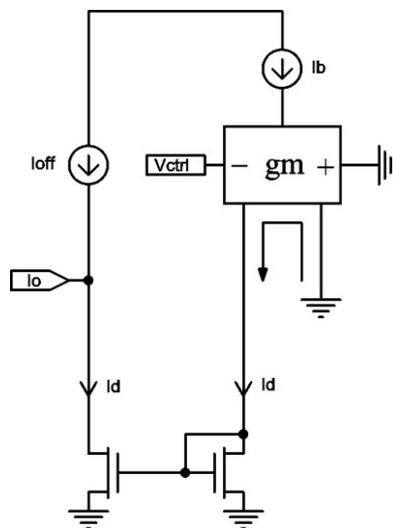


Figura 2.8: Topologia do OTAA.

2.2.4 BLOCO PCW

A técnica de aproximação por partes é muito utilizada para aproximar funções e corrigir erros de variação de tensão causados por ambiente ao qual o circuito possa estar inserido. A implementação desta técnica no processamento analógico de sinais pode ser feita através de circuitos em modo de corrente. A grande utilização da técnica de aproximação por partes em modo de corrente é a correção de curvatura da referência de *bandgap*. Esta necessidade se deu pelo fato das indústrias estarem cada vez mais introduzindo no mercado equipamentos com elevada potência alimentados por baterias. Estas, por sua vez, ao serem submetidas à grande fornecimento de energia, geram variações de temperatura no ambiente dos circuitos e as tensões de referência podem ser alteradas. Este problema é contornado com a implementação de um circuito de aproximação por partes não linear para prover a correção desta variação conforme é dito em [14]-[20].

Em [4] é demonstrada a célula básica do circuito de aproximação por partes em modo de corrente. O circuito é composto por um espelho de corrente em cascode e outro de Wilson. Uma corrente de polarização I_b é aplicada ao espelho em cascode, que gera uma corrente $I_x = (W_a/W_b)I_b$ no dreno do transistor M_b . Esta corrente é o ponto de quebra no segmento observado no gráfico. Entretanto, I_x é drenada do terminal I_{in} , onde é aplicada a corrente de entrada do Bloco PCW. Enquanto I_{in} for menor que $(W_a/W_b)I_b$, I_x será igual a I_{in} , e o espelho em cascode não funcionará corretamente, fazendo com que os transistores M_b operem em triodo e suas tensões de dreno sejam da ordem de alguns mV. Desta forma, o espelho de Wilson não é polarizado e, conseqüentemente, $I_{PCW} = 0$. A partir do momento em que I_{in} for maior que $(W_a/W_b)I_b$, I_x será igual a $(W_a/W_b)I_b$ e o espelho em cascode funcionará corretamente. O excedente de corrente no nó de entrada, $I_{in} - I_x$, polarizará o espelho de Wilson e a corrente de saída I_{PCW} será $I_{PCW} = (W_d/W_c)(I_{in} - I_x)$, onde W_d/W_c é o coeficiente angular do segmento. A célula básica em modo de corrente, e com coeficiente angular positivo, é apresentada na Figura 2 9.

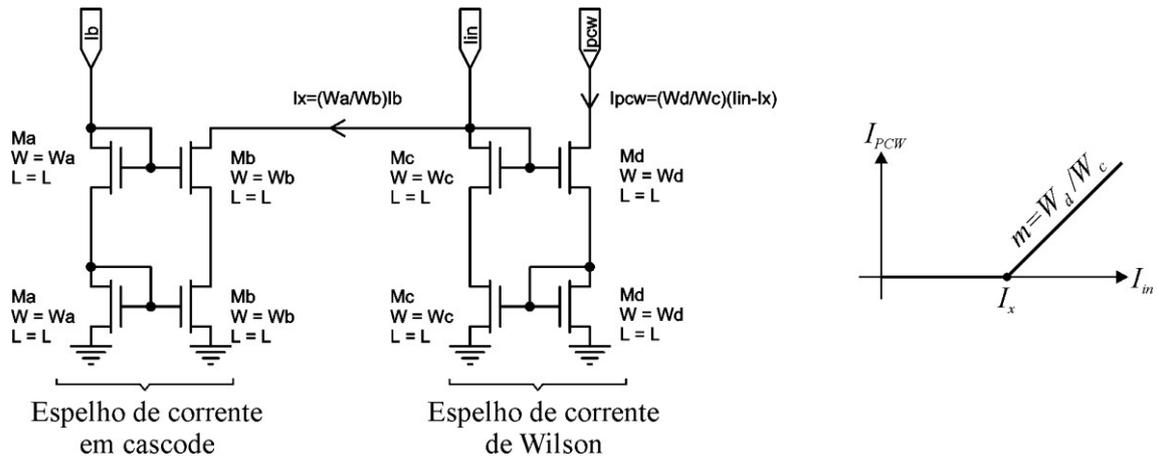


Figura 2.9: Célula básica do circuito de aproximação por partes em modo de corrente, com coeficiente angular positivo.

O segmento com coeficiente angular negativo pode ser implementado a partir do circuito da Figura 2.9, bastando inverter o sentido da corrente I_{PCW} . Isto pode ser feito facilmente, passando a corrente I_{PCW} por um espelho de corrente PMOS em cascode com razão de espelhamento igual a 1, conforme a Figura 2.10.

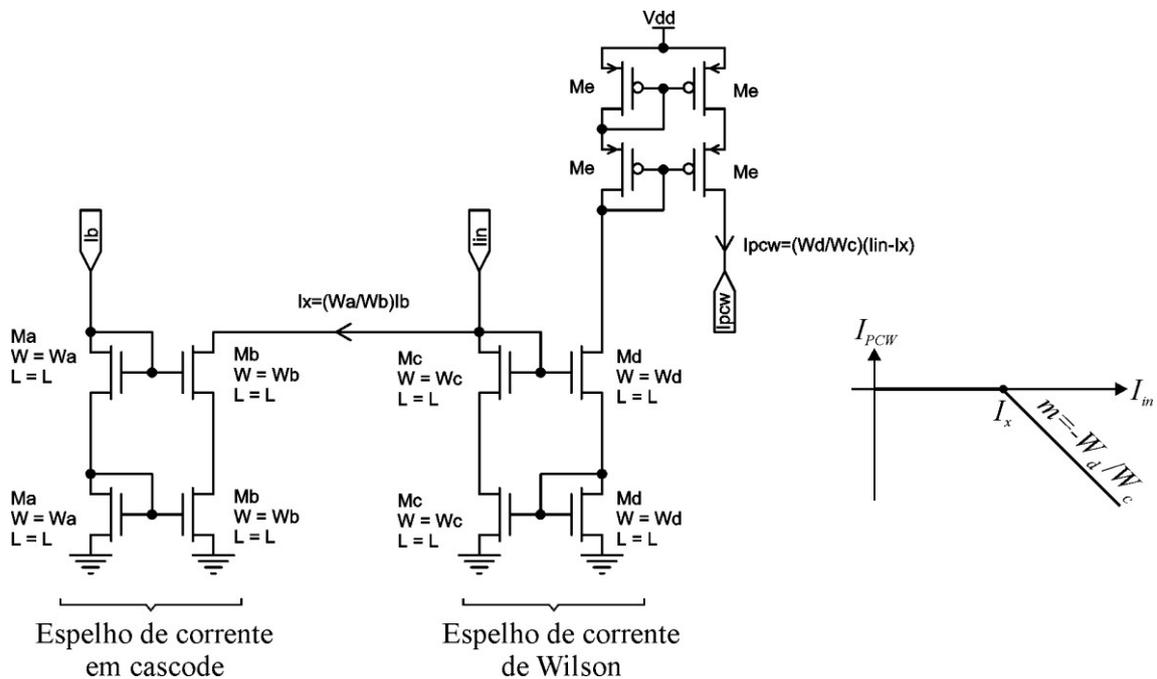


Figura 2.10: Célula básica do circuito de aproximação por partes em modo de corrente, com coeficiente angular negativo.

Conforme é dito em [5],[21], uma função complexa pode ser reconstruída a partir de segmentos lineares realizados pela aproximação por partes.

O circuito de aproximação por partes completo é uma associação em paralelo das células básicas apresentadas acima, de forma a compor uma curva complexa como ilustrado na Figura 2.11. Esta curva pode ser descrita pela eq. (2.6), onde cada coeficiente angular M_j é uma associação dos coeficientes angulares m_i de cada célula básica ativa.

$$I_{PCW} = I_0 + \sum_{i=1}^N m_i (I_{in} - I_{x_i}) u(I_{in} - I_{x_i})$$

$$M_j = \sum_{i=1}^j m_i \quad (2.6)$$

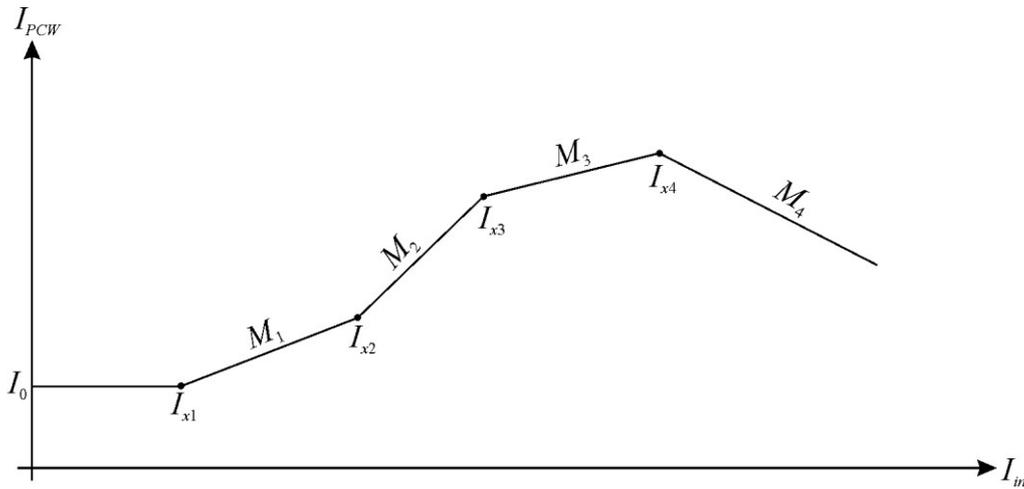


Figura 2.11: Exemplo de aproximação por partes.

O trabalho [22] propõe uma técnica de ajuste pós-fabricação de inclinação e ponto de quebra dos segmentos de reta de um circuito de aproximação por partes. O ponto que deve ser levado em relação a este estudo é a viabilidade de implementação desta técnica. Para realizá-la, é preciso utilizar três células de aproximação por partes para tornar possível o ajuste e sabe-se que o custo de implementação de circuito integrado está diretamente ligado à área que o circuito irá ocupar no silício.

2.2.5 OTAB

O OTAb é um amplificador de tensão com ganho controlado por corrente. Seu circuito é um OTA configurado como um *Differential Difference Amplifier* (DDA) [23], com realimentação interna, conforme a Figura 2.12. O circuito é composto por dois

amplificadores diferenciais com as saídas em paralelo e com transcondutâncias gm_a e gm_b . A entrada inversora de gm_a está conectada à entrada inversora de gm_b , e ambas conectadas à fonte de tensão de referência V_{REF} , que normalmente é igual a $V_{dd}/2$. O sinal de entrada é referenciado a V_{REF} e aplicado à entrada não inversora de gm_a , enquanto a entrada não inversora de gm_b é conectada à saída do amplificador. As correntes de saída dos amplificadores diferenciais passam por espelhos de corrente de ganho unitário, numa configuração clássica do OTA, caracterizando o circuito como um OTA de duas portas. Entretanto, devido à realimentação aplicada em gm_b , o circuito atuará como amplificador de tensão. Considerando que gm_a e gm_b são lineares, temos que as correntes diferenciais de saída são $i_a=gm_a v_{in}$ e $i_b=gm_b v_o$. Desta forma, a corrente de saída do OTA é dada por (2.7). Assumindo que a impedância total na saída do OTA seja Z , observa-se que a tensão v_o é igual a $i_o Z$, e aplicando este resultado a (2.7), tem-se que o ganho de tensão realimentado, A_v , é expresso por (2.8)

$$i_o = -2(i_a - i_b) = -2gm_a v_{in} + 2gm_b v_o \quad (2.7)$$

$$A_v = \left(\frac{2gm_b Z}{2gm_b Z - 1} \right) \frac{gm_a}{gm_b} \quad (2.8)$$

A aplicação para a qual este amplificador se destina, as cargas de saída são impedâncias muito elevadas, tipicamente entrada de outro amplificador. Desta forma, podemos assumir que o produto $2gm_b Z$ é muito maior do que 1, e o ganho passa a ser simplesmente igual à razão gm_a/gm_b . Adotando a topologia de múltiplos pares diferenciais deslocados em paralelo para o projeto de gm_a e gm_b , temos que gm_a e gm_b são proporcionais às suas correntes de polarização, ou seja, $gm_a = \alpha I_A$ e $gm_b = \alpha I_B$. Mais ainda, se I_A for a corrente de saída do Bloco PCW, teremos o ganho dado por (2.9).

$$A_v = \frac{I_{PCW}}{I_B} \quad (2.9)$$

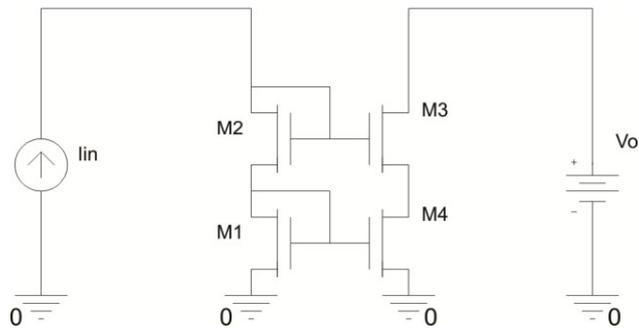


Figura 2.13: Diagrama esquemático de fonte de corrente simples.

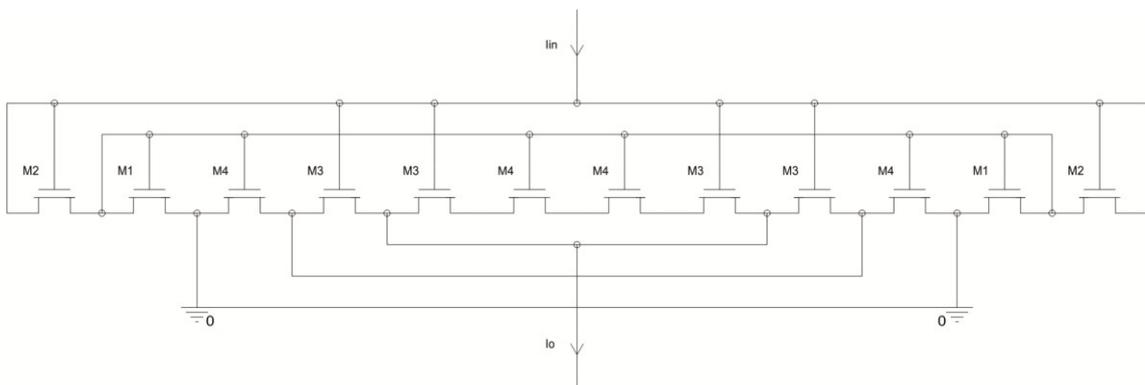


Figura 2.14: *Layout* da fonte de corrente em centroide comum.

Capítulo 3

PROJETO

O projeto do presente trabalho foi desenvolvido utilizando a tecnologia CMOS HV18 de 0.18 μm da Austria Mikro Systeme (AMS). Para esse desenvolvimento utilizou-se o pacote de *softwares Custom IC Design* da Cadence[®] e as bibliotecas de circuitos integrados fornecidos pela AMS para simulação e desenho das máscaras de integração. O processo HV18 é de alta tensão e possui vários transistores, que se adequam a níveis diferentes de tensão, com grande variabilidade de seus parâmetros SPICE. A Tabela 3.1 resume os transistores e seus parâmetros SPICE adotados neste projeto. As equações para o modelo SPICE nível 1 dos MOSFETs estão em (3.1).

$$I_{DS} = \frac{k_p}{2} \frac{W}{L} (V_{GS} - V_T)^2 \rightarrow \text{para o NMOS} \quad (3.1)$$

$$I_{SD} = \frac{k_p}{2} \frac{W}{L} (V_{SG} - |V_T|)^2 \rightarrow \text{para o PMOS}$$

Tabela 3.1: Transistores e componentes passivos adotados

NFETi50T			
SATURAÇÃO		TENSÕES	
$V_{T0} = 0.37V$	$k_p = 200 \mu A/V^2$	$V_{DS\max} = 31V$	$ V_{GS\max} = 1.98V$
NFETi50M			
SATURAÇÃO		TENSÕES	
$V_{T0} = 0.65V$	$k_p = 69.1 \mu A/V^2$	$V_{DS\max} = 32V$	$ V_{GS\max} = 5.5V$
PFET50T			
SATURAÇÃO		TENSÕES	
$V_{T0} = -0.33V$	$k_p = 52 \mu A/V^2$	$V_{SD\max} = 50V$	$ V_{GS\max} = 1.98V$
PFET50M			
SATURAÇÃO		TENSÕES	
$V_{T0} = -0.64V$	$k_p = 25.9 \mu A/V^2$	$V_{SD\max} = 50V$	$ V_{GS\max} = 5.5V$

PFET50HS			
SATURAÇÃO		TENSÕES	
$V_{T0} = -1.73V$	$k_p = 10.8\mu A/V^2$	$V_{SDmax} = 50V$	$ V_{GSmax} = 20V$

3.1 CIRCUITO COMPLETO

O *chip* desenvolvido foi dividido em 4 blocos de circuitos. Cada um foi projetado separadamente de modo que ao conectá-los entre si, o sistema integrado seria implementado. A Figura 3.1 exibe o *chip* em uma estrutura de blocos. O primeiro bloco implementado foi o OTAa que será descrito na Seção 3.3. Posteriormente, o bloco do PCW foi implementado e terá sua descrição detalhada na Seção 3.4. O bloco do OTAb foi projetado e a descrição deste bloco será vista na Seção 3.5. E por fim, projetou-se o circuito de polarização, BIAS, descrito na Seção 3.6.

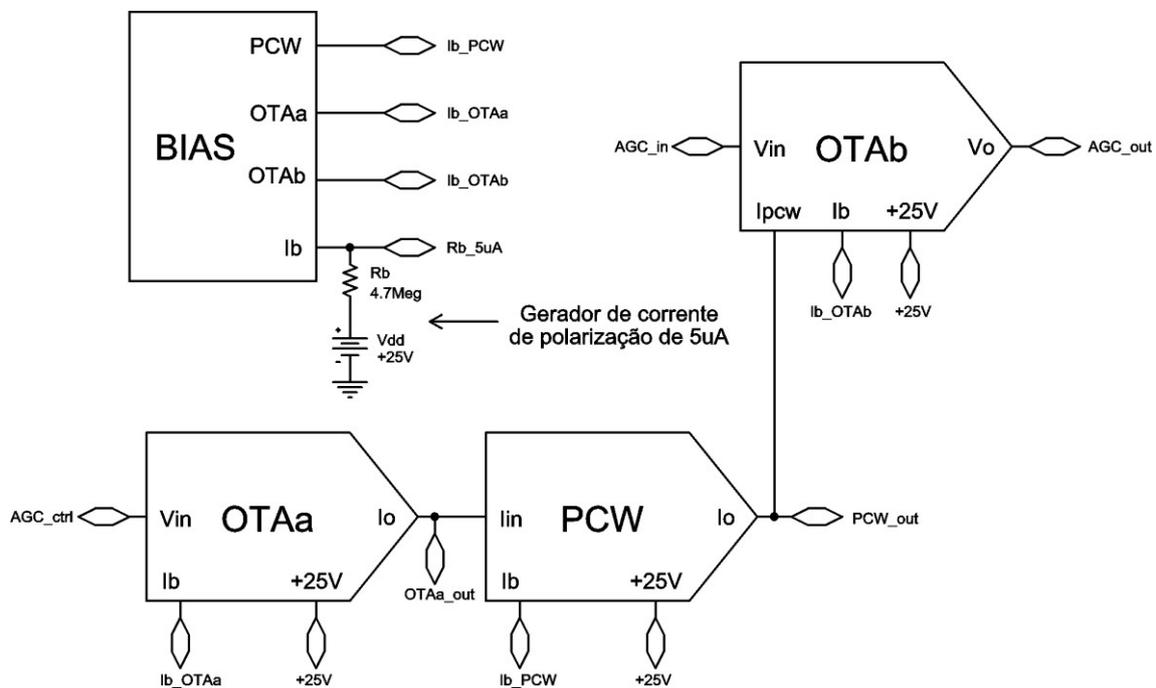


Figura 3.1: Diagrama em blocos do *chip*.

3.2 CURVA DE GANHO DO AMPLIFICADOR COM CONTROLE DE GANHO ARBITRÁRIO

A curva de ganho do amplificador com controle de ganho arbitrário (ACGA) foi obtida de um radar *doppler* e encontra-se na Figura 3.2. A implementação desta curva na estrutura proposta obrigará a colocação de uma fonte de corrente de offset I_0 na saída do Bloco PCW. Esta corrente deverá ser gerada por um espelho de corrente, que pode sofrer um pequeno descasamento no processo de fabricação do *chip* e criar um *offset* no ganho de tensão. Para evitar este problema, o Bloco PCW implementará a curva de ganho espelhada, que inicia em zero, e não necessita da corrente de *offset*, conforme a Figura 3.3. Por causa disto, a curva de corrente de saída versus entrada do OTAA deve ser decrescente e iniciar em $4 \mu\text{A}$ indo até 0, para a tensão de entrada variando de 0 a 4V, conforme a Figura 3.4. Desta forma, o conjunto OTA- Bloco PCW apresentará uma curva de corrente de saída versus tensão de entrada na forma da Figura 3.2.

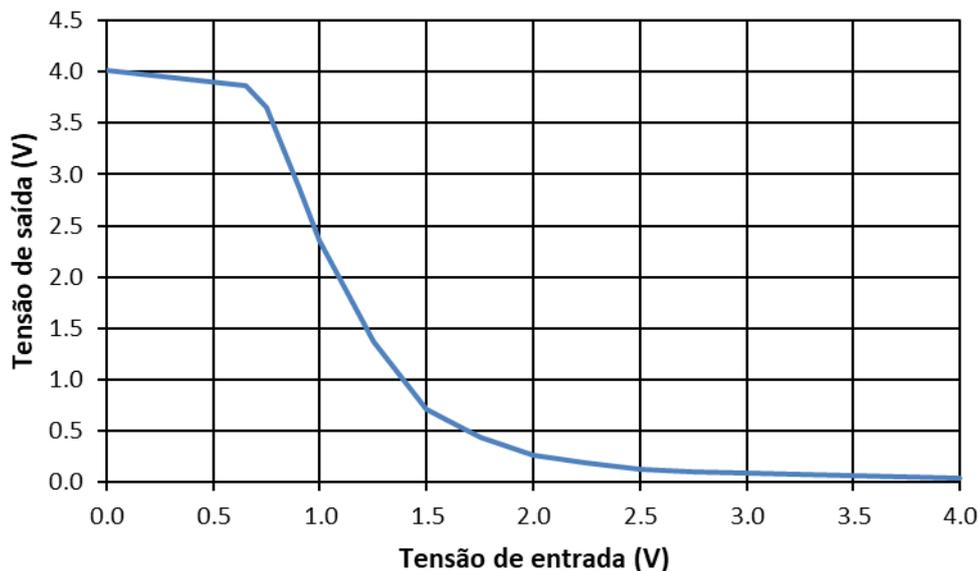


Figura 3.2: Curva de ganho do ACGA de um radar *doppler*.

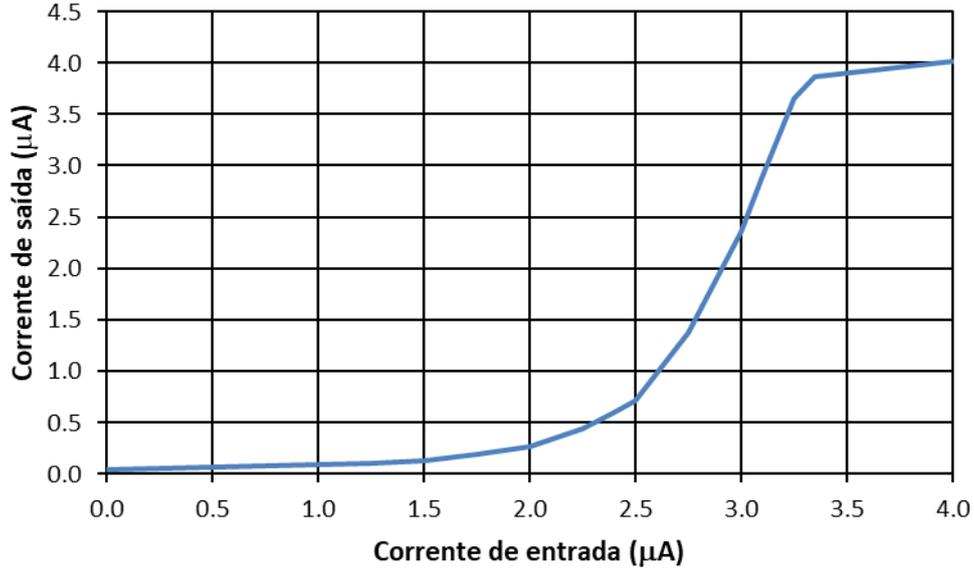


Figura 3.3: Curva de ganho espelhada.

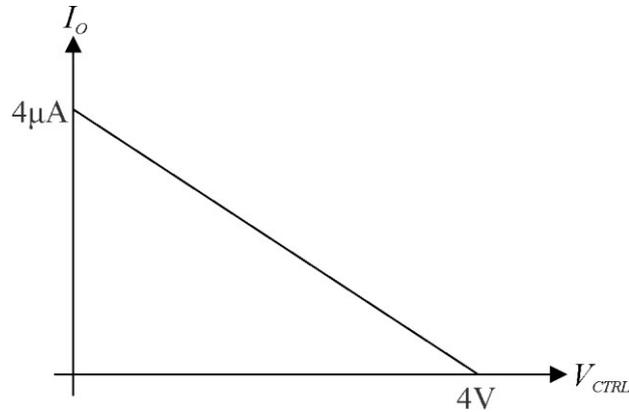


Figura 3.4: Corrente de saída versus tensão de entrada do OTAa.

A aproximação por partes para a curva de ganho espelhada encontra-se na Figura 3.5, e sua equação em (3.2). A diferença observada entre as curvas na extremidade de maior corrente é aceita utilizando a tolerância das especificações do projeto. Desta forma, o circuito precisa de menos transistores para a implementação.

$$\begin{aligned}
 I_{PCW} = & \frac{1}{8} I_{in} u(I_{in}) + \frac{4}{5} (I_{in} - 2\mu) u(I_{in} - 2\mu) + \frac{13}{8} \left(I_{in} - \frac{5\mu}{2} \right) u \left(I_{in} - \frac{5\mu}{2} \right) \\
 & + \frac{11}{5} \left(I_{in} - \frac{14\mu}{5} \right) u \left(I_{in} - \frac{14\mu}{5} \right) - \frac{9}{2} \left(I_{in} - \frac{10\mu}{3} \right) u \left(I_{in} - \frac{10\mu}{3} \right)
 \end{aligned} \quad (3.2)$$

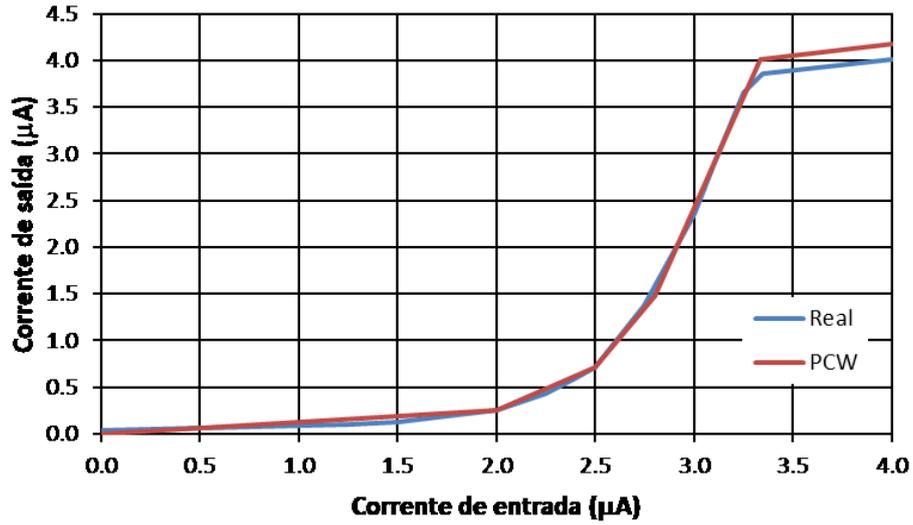


Figura 3.5: Aproximação por partes da curva de ganho espelhada.

A curva de corrente de saída versus tensão de entrada do conjunto OTAa - Bloco PCW, após a aproximação por partes, encontra-se na Figura 3.6, e a sua equação em (3.3).

$$\begin{aligned}
 I_{PCW} = & 4.18\mu - \frac{1\mu}{4}V_{CTRL}u(V_{CTRL}) - \frac{9\mu}{2}\left(V_{CTRL} - \frac{2}{3}\right)u\left(V_{CTRL} - \frac{2}{3}\right) \\
 & + \frac{11\mu}{5}\left(V_{CTRL} - \frac{6}{5}\right)u\left(V_{CTRL} - \frac{6}{5}\right) + \frac{13\mu}{8}\left(V_{CTRL} - \frac{3}{2}\right)u\left(V_{CTRL} - \frac{3}{2}\right) \\
 & + \frac{4\mu}{5}(V_{CTRL} - 2)u(V_{CTRL} - 2)
 \end{aligned} \quad (3.3)$$

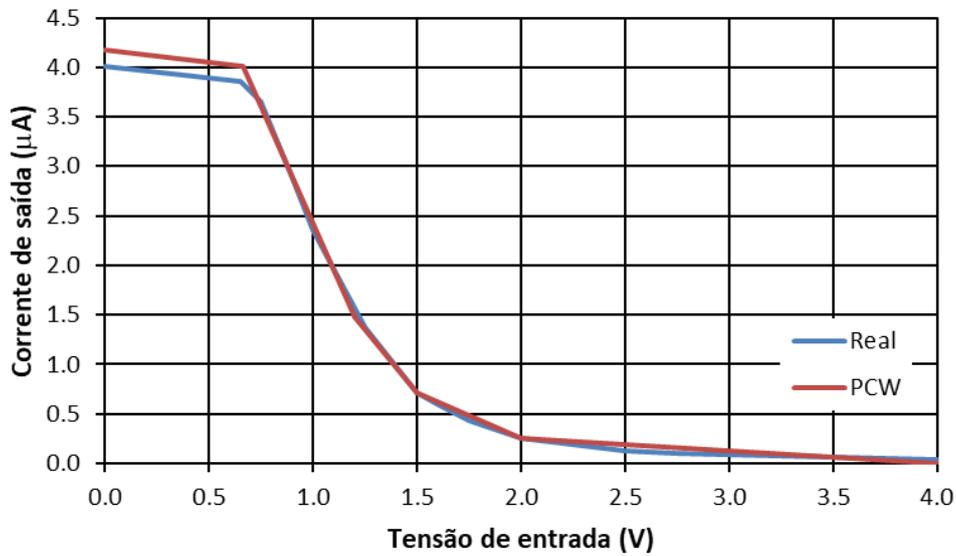


Figura 3.6: Curva de corrente de saída versus tensão de entrada do conjunto OTAa - Bloco PCW.

As razões de aspecto (ganho dos espelhos de corrente) dos transistores do Bloco PCW devem ser dimensionadas segundo a eq. (3.2), de onde podemos obter diretamente os valores das correntes de quebra e dos coeficientes angulares, conforme apresentado na Tabela 3.2.

Tabela 3.2: Correntes de quebra e coeficientes angulares.

Corrente de Quebra (A)	Coefficiente Angular
$I_{x_1} = 0$	$m_1 = \frac{1}{8}$
$I_{x_2} = 2\mu$	$m_2 = \frac{4}{5}$
$I_{x_3} = \frac{5\mu}{2}$	$m_3 = \frac{13}{8}$
$I_{x_4} = \frac{14\mu}{5}$	$m_4 = \frac{11}{5}$
$I_{x_5} = \frac{10\mu}{3}$	$m_5 = -\frac{9}{2}$

3.3 OTAA

O OTAA é o circuito responsável por transformar linearmente o sinal de tensão de entrada no sinal de corrente de saída. A tensão de entrada varia entre 0 V e 4 V_{pp}. Considerando-se esses valores, foi projetado um circuito que tivesse como característica uma excursão de sinal de entrada que comportasse esta variação. A solução para este caso foi utilizar a estrutura de pares diferenciais em paralelo com deslocamento de curva de transcondutância, conforme proposto no capítulo anterior, de modo a aumentar a faixa dinâmica de entrada do OTAA.

O projeto desse bloco foi segmentado em três etapas. São elas: fonte de corrente de polarização, pares diferenciais e fonte de corrente de saída.

3.3.1 FONTE DE CORRENTE DE POLARIZAÇÃO

Para polarizar os pares diferenciais, utilizou-se a estrutura de espelho de corrente em cascode, que possui elevada impedância de saída e alta precisão na cópia de corrente, para prover a corrente necessária para a polarização dos circuitos. É mostrada na Figura 3.7 a estrutura utilizada. O ganho do espelho é igual a 1 e todos os transistores são iguais.

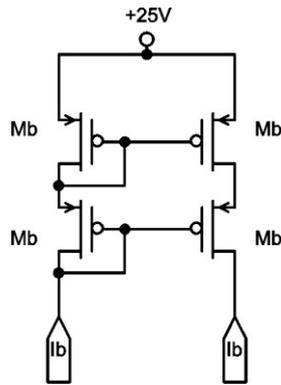


Figura 3.7: Fonte de corrente de polarização.

Ao utilizar a estrutura de cascode, para praticidade de projeto, pode-se desconsiderar o efeito de modulação de canal dos transistores de modo que podemos considerar a corrente de saída igual à de entrada. O valor adotado para I_b foi $2 \mu\text{A}$. As dimensões de Mb encontram-se na Tabela 3.3.

3.3.2 PARES DIFERENCIAIS ASSIMÉTRICOS

Os amplificadores diferenciais assimétricos foram utilizados para aumentar a faixa dinâmica do sinal de entrada do OTAA. Projetou-se apenas um par diferencial e com o deslocamento da tensão de porta foi possível replicá-los lado a lado aumentando assim a curva de transcondutância do amplificador.

A estrutura dos pares diferenciais utilizada e, respectivamente, a curva de transcondutância deles pode ser vista na Figura 3.8.

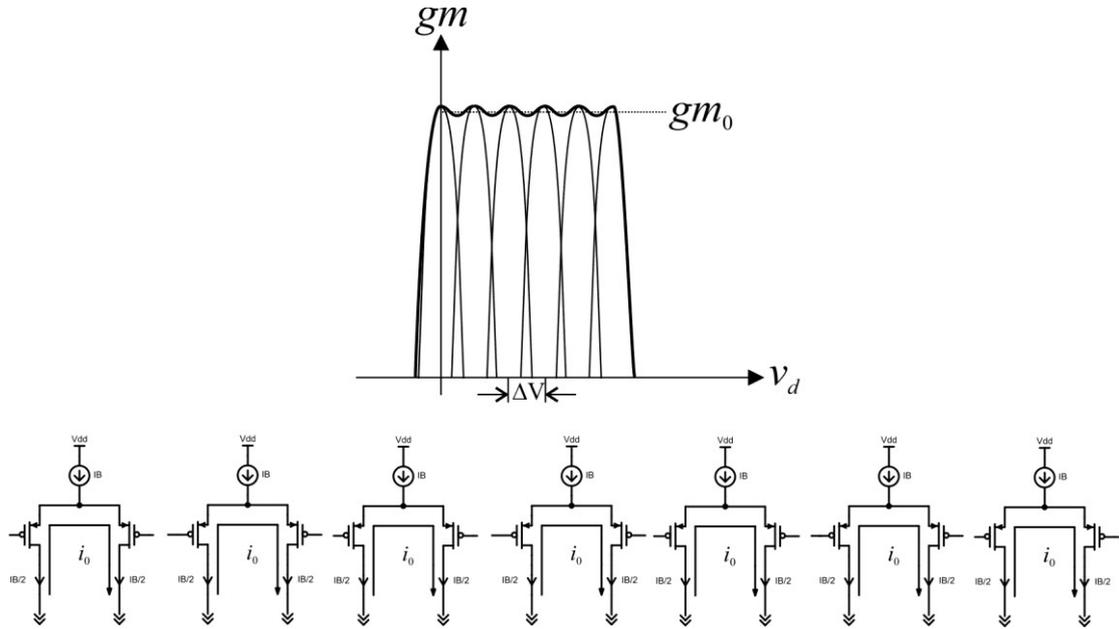


Figura 3.8: Pares diferenciais assimétricos juntamente com as curvas de gm .

Segundo as considerações feitas no Capítulo 2, a curva de gm pode ser simplificada por (3.4), onde Δ é o deslocamento de tensão entre cada curva de transcondutância.

$$g_{m_d}(v_{in}) = \frac{I_0}{\Delta} \quad (3.4)$$

Como a especificação do OTAA diz que a faixa dinâmica deverá ser entre 0 V e 4 V, utilizou-se um Δ de 0,6 V para um conjunto de 7 pares diferenciais lado a lado.

Sendo I_0 a corrente de polarização proveniente da fonte de corrente que foi calculada na seção anterior e o valor de Δ , especificado acima, pode-se calcular o valor máximo da transcondutância dos pares diferenciais conforme em (3.5).

$$g_{m_d}(v_{in}) = \frac{I_0}{\Delta} = \frac{2\mu}{\Delta} = 3,3\mu J \quad (3.5)$$

A tensão Δ de 0,6 V foi projetada utilizando-se uma rede de resistores em série implementados internamente no *chip*. Tal rede foi constituída de 42 resistores idênticos de $10K \Omega$ e alimentada pela tensão de V_{dd} de 25 V. A Figura 3.9 exhibe a rede implementada e as tensões obtidas a partir da mesma.

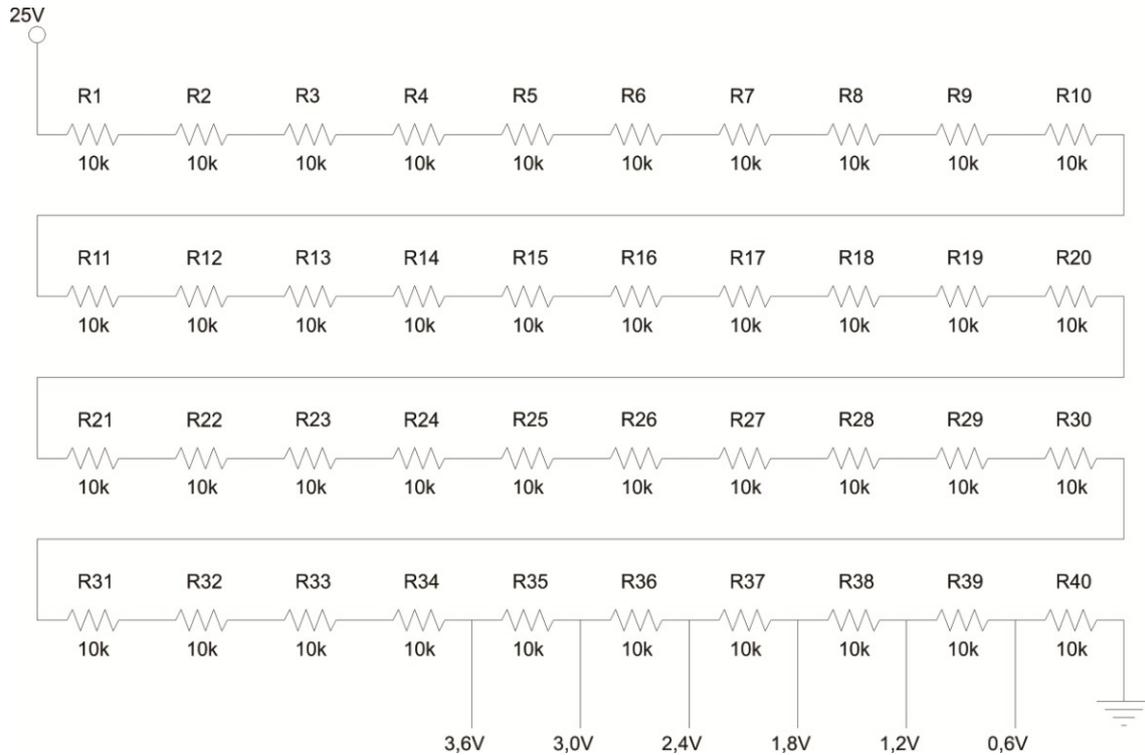


Figura 3.9: Rede de resistores com as respectivas tensões de porta dos pares diferenciais.

3.3.3 FONTE DE CORRENTE DE SAÍDA

O procedimento de projeto da fonte de corrente de saída é semelhante ao de polarização. A grande diferença é que a corrente de referência, I_{in} , é composta por duas correntes distintas. Uma é proveniente da fonte de corrente de polarização, I_{off} e a outra é proveniente da corrente do par diferencial, I_{dif} . Essas duas correntes somadas configuram a corrente I_{in} que alimenta o espelho. A mesma é espelhada para os transistores M_a , obtendo assim a corrente de saída. O circuito encontra-se na Figura 3.10.

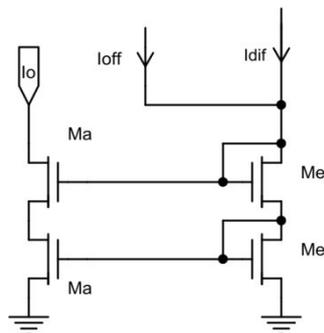


Figura 3.10: Fonte de corrente de saída do OTAa.

O circuito completo do OTAA encontra-se na Figura 3.11, e a Tabela 3.3 lista os valores dos parâmetros dos transistores que foram utilizados no projeto do OTAA. As nomenclaturas W e L representam respectivamente as dimensões de largura e comprimento e M representa a multiplicidade utilizada em cada transistor. Tomando como exemplo o transistor Ma da tabela, o comprimento W vale $10\ \mu\text{m}$, mas, por ter uma multiplicidade, $M=2$, significa que Ma são dois transistores com $W=5\ \mu\text{m}$ conectados em paralelo, que, ao final, é equivalente a um transistor com $W=10$. Utiliza-se o fator M para facilitar o processo de construção de *layout* do circuito, pois, desta forma, todos os transistores possuem a mesma largura e comprimento.

Tabela 3.3: Dimensões dos transistores utilizados no OTAA.

OTAA				
Componente	W (μm)	L (μm)	M	TIPO
Ma	10	10	2	NFETi50T
Mb	10	5	2	PFET50T
Md	8.5	5	1	PFET50HS
Me	35	10	7	NFETi50T

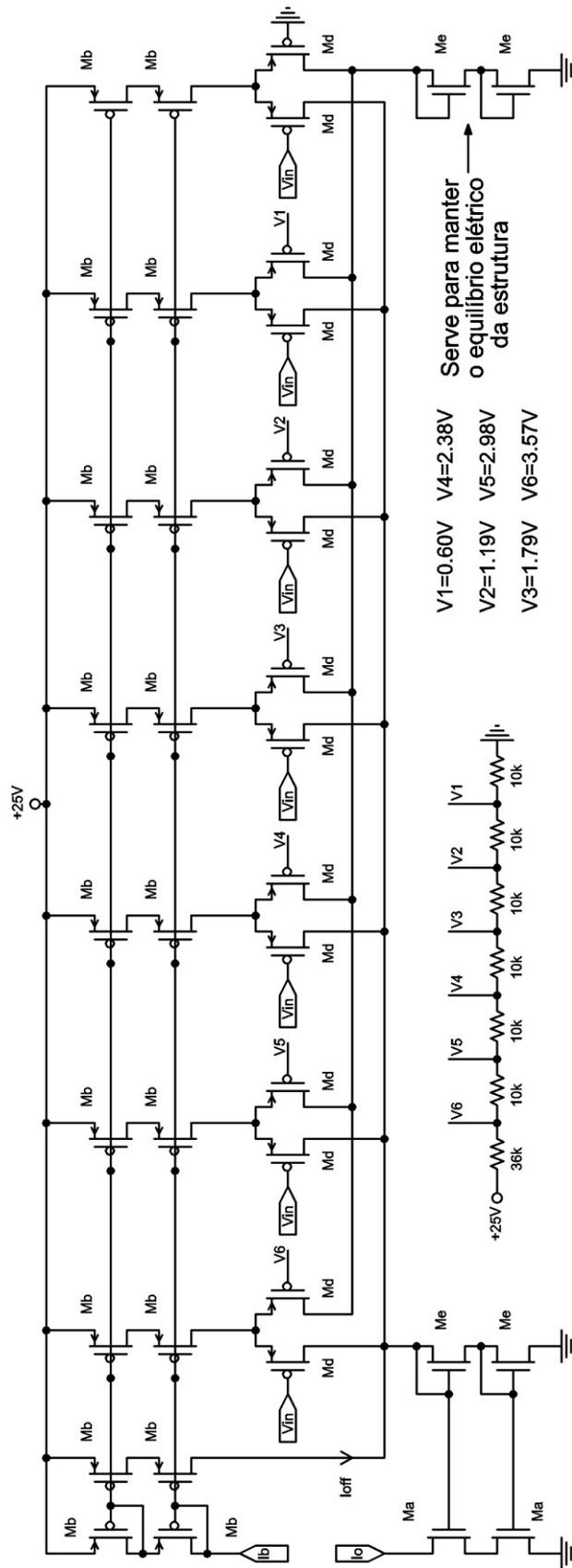


Figura 3.11: Diagrama esquemático do OTAa.

3.4 BLOCO PCW

O circuito do Bloco PCW que utiliza a técnica de aproximação por *partes* pode ser considerado como o principal circuito do trabalho proposto. O objetivo do trabalho é reproduzir um amplificador de curva arbitrária, e o circuito responsável por proporcionar uma curva de saída com uma função arbitrária é o Bloco PCW.

Para projetar este bloco, o mesmo foi dividido duas etapas: corrente de polarização e de entrada e; células de coeficiente angular positivo e negativo. A Figura 3.12 mostra o diagrama esquemático do Bloco PCW exibindo a divisão das duas etapas.

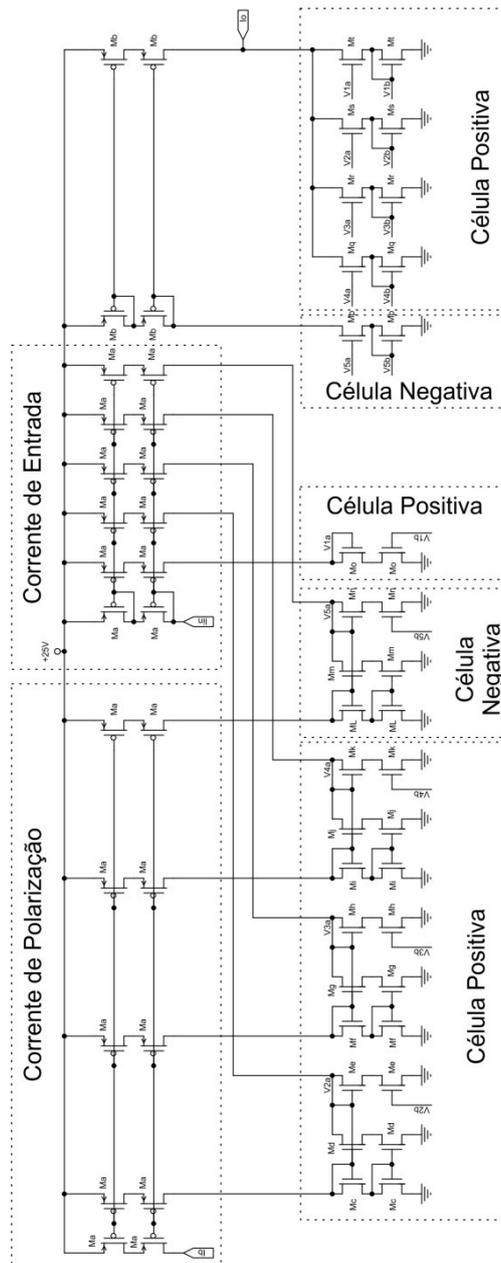


Figura 3.12: Destaque dos circuitos internos do Bloco PCW.

3.4.1 FONTE DE CORRENTE

O projeto de fonte de corrente do circuito do Bloco PCW se divide em dois, sendo, um para corrente de polarização das células e o outro para corrente de entrada do circuito, conforme a Figura 3.7(a) e 3.7(b), respectivamente.

As fontes de corrente foram implementadas na estrutura de cascode. A fonte de corrente de polarização foi projetada utilizando a corrente de entrada, $I_b = 4 \mu\text{A}$ e ganho de espelhamento igual a 1. Desta forma, a corrente de polarização do Bloco PCW é de $4 \mu\text{A}$ para todas as células do circuito.

Já a corrente de entrada do Bloco PCW é oriunda da saída do OTAA. Esta corrente deve ser replicada para todas as células. A corrente I_{in} neste caso é variável, de acordo com a corrente de saída do OTAA, e deve ser copiada para as células do Bloco PCW. Utilizou-se um ganho de espelhamento igual a 1. Os transistores com nomenclatura Ma no esquemático da Figura 3.17 têm os valores de dimensões e multiplicidade conforme na Tabela 3-5.

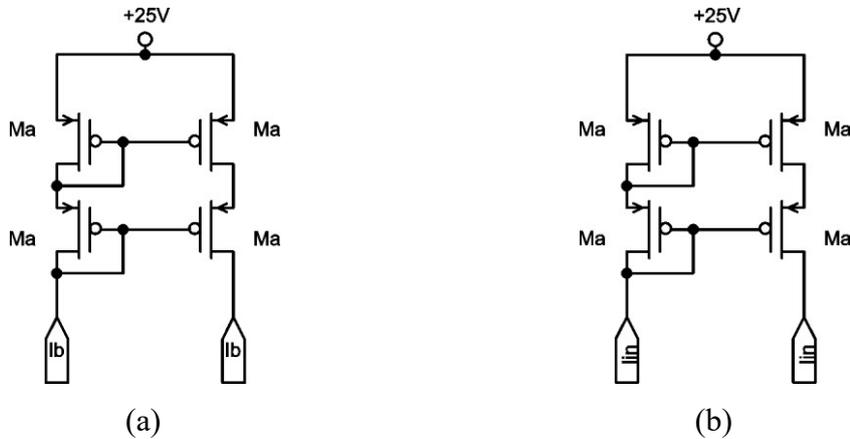


Figura 3.13: Fontes de corrente: a) polarização do Bloco PCW; b) cópias da corrente de entrada.

3.4.2 BLOCO PCW

É necessário ajustar o ponto de início do segmento de reta e o seu correspondente coeficiente angular. Nesta seção, será descrito o projeto das células de coeficiente positivo e negativo.

Na Figura 3.5, observa-se a função contínua a qual deve ser reproduzida utilizando o Bloco PCW. Nela é possível observar que foram definidos cinco pontos de quebra para o projeto das células do Bloco PCW. A equação (3.2) descreve esta curva que será reconstruída.

Observam-se na Figura 3.14 que estrategicamente foram definidos quatro pontos com coeficiente angular positivo e um negativo. O projeto de cada célula será descrito a seguir.

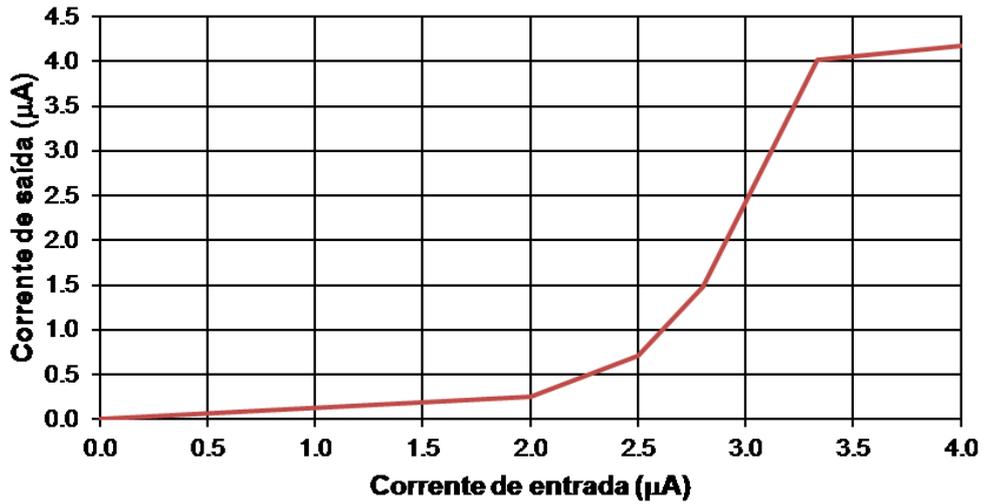


Figura 3.14: Curva de corrente de saída da aproximação por partes a ser reconstruída.

A Figura 3.15 mostra o circuito de uma célula de coeficiente angular positivo com as correntes de entrada (I_{in}), polarização (I_b) e de saída (I_{PCW}) representadas.

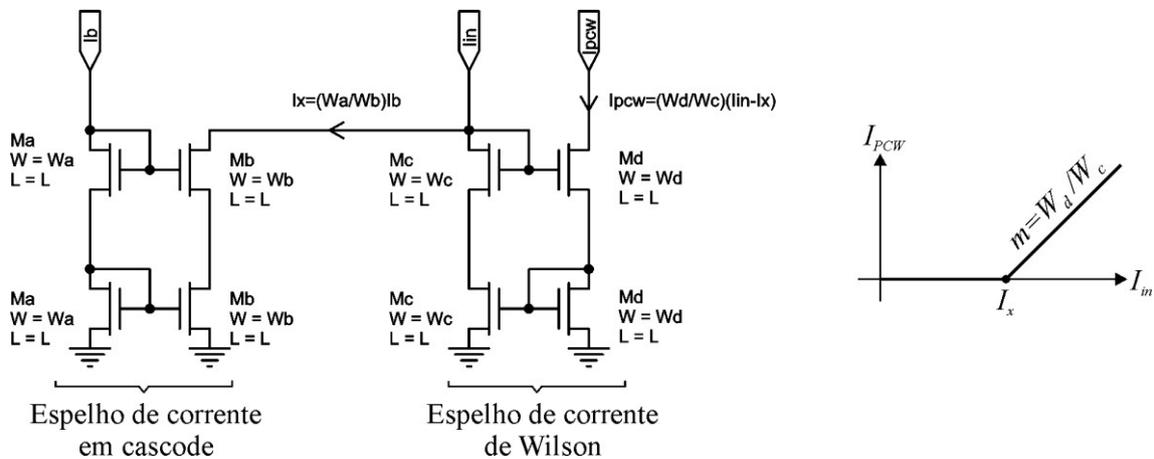


Figura 3.15: Célula de coeficiente angular positivo.

O equacionamento desta parte do circuito é dado abaixo:

$$I_x = \frac{W_b}{W_a} I_B \quad (3.6)$$

$$m = \frac{W_d}{W_c} \quad (3.7)$$

$$i_{PCW} = m(i_{in} - I_x) \quad (3.8)$$

O Bloco PCW utiliza apenas uma célula de coeficiente angular negativo em seu circuito. A configuração desta célula pode ser observada na Figura 3.16.

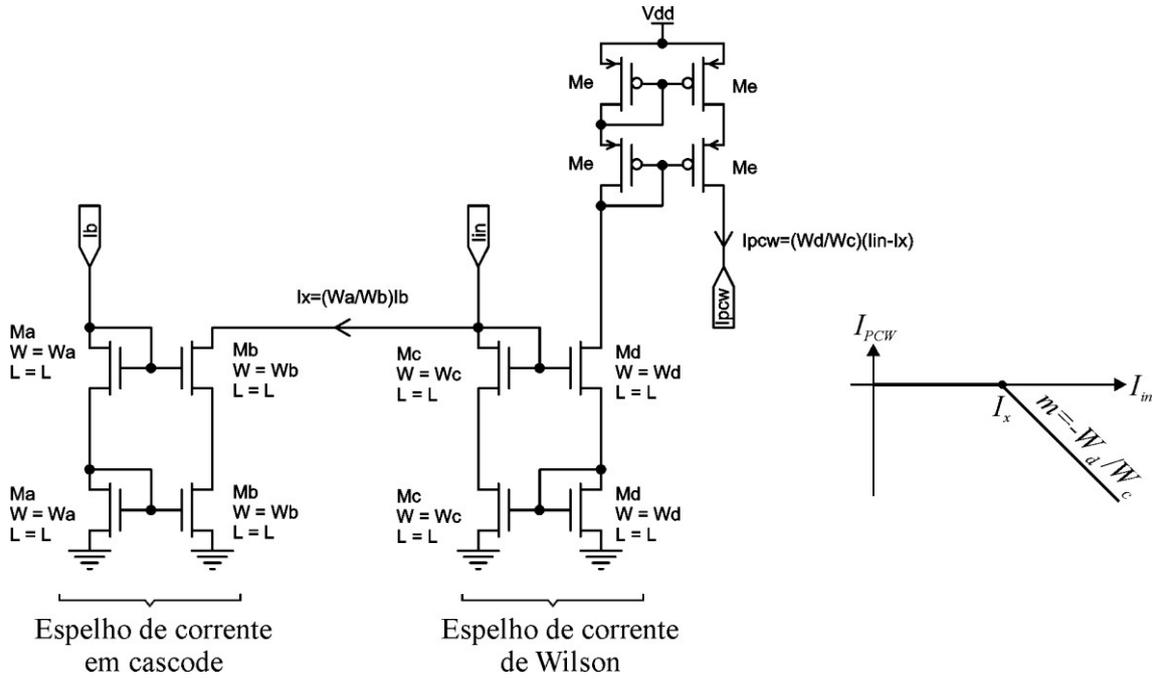


Figura 3.16: célula negativa.

Observa-se na imagem acima que a célula de coeficiente negativo se assemelha bastante com a de coeficiente positivo, sendo a diferença na corrente de saída. Utiliza-se um espelho de corrente para fazer a inversão da corrente de saída de modo a inverter o seu sentido, e, conseqüentemente, invertendo o coeficiente angular.

O equacionamento do ponto de início e do ângulo do segmento de reta é o mesmo que foi detalhado para a outra célula. A diferença encontra-se na corrente de saída conforme é dada pela eq. (3.9).

$$i_{PCW} = -|m|(i_{in} - I_x) i_{oi} = -|\Delta_{mi}|(i_{in} - I_{qi}) \quad (3.9)$$

Com o equacionamento da célula básica acima, e com as correntes de quebra e os coeficientes angulares dos segmentos de reta dispostos na Tabela 3.2, obtêm-se as razões entre as larguras dos espelhos de corrente, que definem os ganhos de espelhamento dos espelhos de corrente, e as equações de cada segmento do Bloco PCW, dispostos na Tabela 3.4. A Figura 3.17 apresenta o circuito completo do Bloco PCW e a Tabela 3-5 lista todas as dimensões e multiplicidade dos transistores utilizados.

Tabela 3.4: Ganhos de espelhamento dos espelhos de corrente do Bloco PCW.

Corrente de Quebra (A)	Ganho de Espelhamento	Coefficiente Angular	Ganho de Espelhamento	Segmento do Bloco PCW
$I_{x_1} = 0$	-	$m_1 = \frac{1}{8}$	$\frac{W_i}{W_o} = \frac{1}{8}$	$i_{PCW} = \frac{1}{8}i_{in}$
$I_{x_2} = 2\mu$	$\frac{W_d}{W_c} = \frac{1}{2}$	$m_2 = \frac{4}{5}$	$\frac{W_s}{W_e} = \frac{4}{5}$	$i_{PCW} = \frac{4}{5}(i_{in} - 2\mu)$
$I_{x_3} = \frac{5\mu}{2}$	$\frac{W_g}{W_f} = \frac{5}{8}$	$m_3 = \frac{13}{8}$	$\frac{W_r}{W_h} = \frac{13}{8}$	$i_{PCW} = \frac{13}{8}\left(i_{in} - \frac{5\mu}{2}\right)$
$I_{x_4} = \frac{14\mu}{5}$	$\frac{W_j}{W_i} = \frac{7}{10}$	$m_4 = \frac{11}{5}$	$\frac{W_q}{W_k} = \frac{11}{5}$	$i_{PCW} = \frac{11}{5}\left(i_{in} - \frac{14\mu}{5}\right)$
$I_{x_5} = \frac{10\mu}{3}$	$\frac{W_m}{W_L} = \frac{5}{6}$	$m_5 = -\frac{9}{2}$	$\frac{W_p}{W_n} = \frac{9}{2}$	$i_{PCW} = -\frac{9}{2}\left(i_{in} - \frac{10\mu}{3}\right)$

Tabela 3-5: Dimensões e multiplicidade dos transistores do Bloco PCW.

Bloco PCW				
Componente	W (μm)	L (μm)	M	TIPO
Ma	10	10	2	PFET50T
Mb	20	10	4	PFET50T
Mc	10	10	2	NFETi50T
Md	5	10	1	NFETi50T
Me	25	10	5	NFETi50T
Mf	40	10	8	NFETi50T
Mg	25	10	5	NFETi50T
Mh	40	10	8	NFETi50T
Mi	50	10	10	NFETi50T
Mj	35	10	7	NFETi50T
Mk	25	10	5	NFETi50T
ML	30	10	6	NFETi50T
Mm	25	10	5	NFETi50T
Mn	10	10	2	NFETi50T
Mo	40	10	8	NFETi50T
Mp	45	10	9	NFETi50T
Mq	55	10	11	NFETi50T
Mr	65	10	13	NFETi50T
Ms	20	10	4	NFETi50T
Mt	5	10	1	NFETi50T

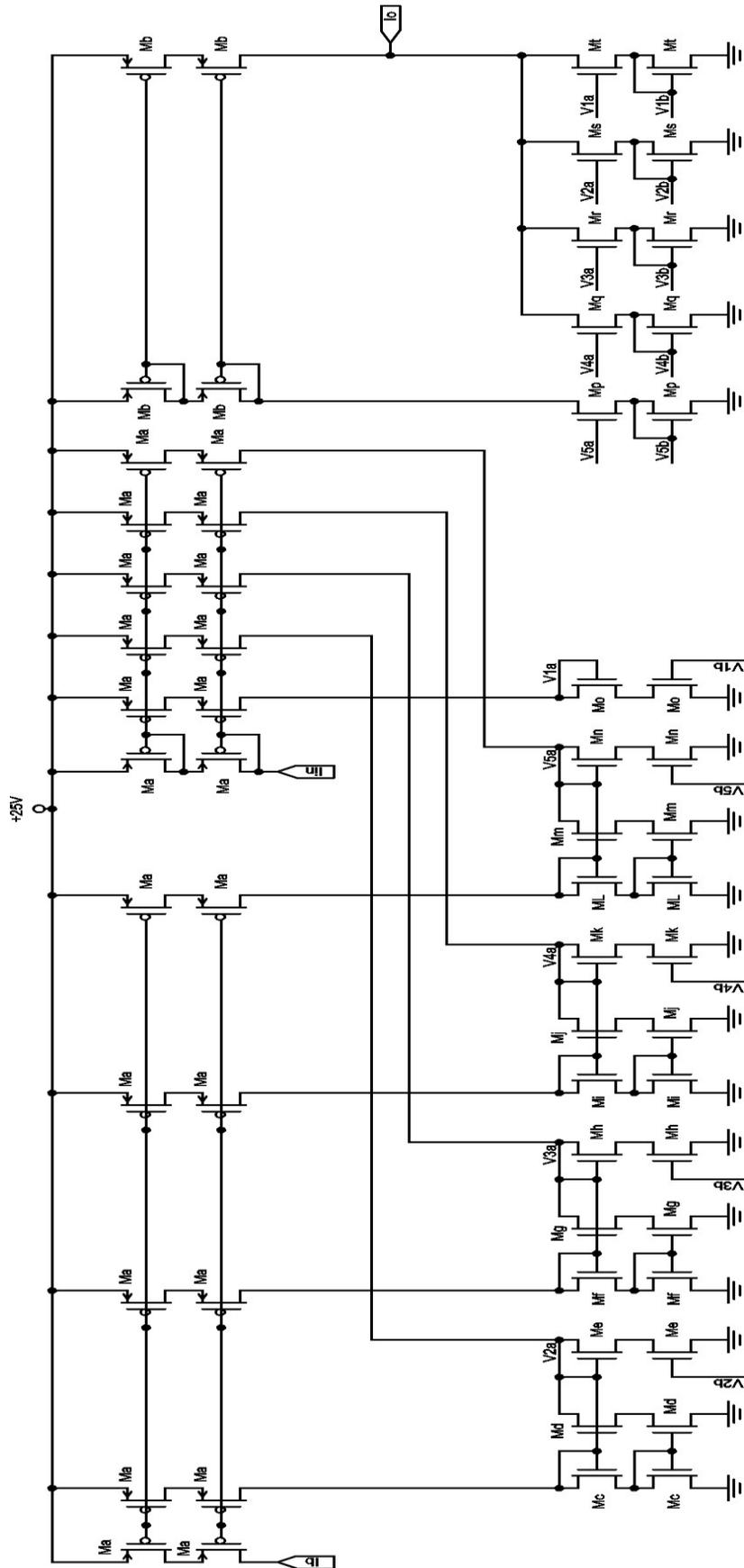


Figura 3.17: Diagrama esquemático do Bloco PCW.

3.5 OTAb

Foi projetado o amplificador que terá o ganho variado de acordo com a curva de corrente arbitrária gerada pelo circuito do Bloco PCW. Este amplificador, denominado de OTAb será capaz de receber um sinal senoidal de entrada de baixa frequência, 1 KHz, e, atenuá-lo ou amplificá-lo de acordo com a curva arbitrária de corrente que será utilizada como polarização do OTAb. Além disto, por ser a única etapa de todo o circuito integrado que irá trabalhar com sinal alternado de entrada e ter a necessidade de excursionar os ciclos positivos e negativos na saída, mantendo um baixo consumo de potência, foi utilizada a topologia de estágio de saída em Classe AB.

O projeto deste circuito foi subdividido em 3 etapas: Fonte de corrente de polarização, pares diferenciais assimétricos e estágio de saída em classe AB.

3.5.1 FONTE DE CORRENTE DE POLARIZAÇÃO

O OTAb é um DDA, e o controle de ganho é feito pela realimentação da tensão de saída em uma de suas entradas, conforme discutido na seção 2.2.5. O ganho realimentado será tão preciso quanto maior for o ganho em malha aberta. A variação do ganho realimentado se dará pela variação da corrente de polarização de uma das entradas diferenciais. Devido a isto, foi necessária a adição de duas fontes de corrente de polarização, uma de valor fixo para polarizar os pares diferenciais envolvidos na realimentação e outra, que corresponde à saída do Bloco PCW, para polarizar os pares diferenciais de entrada. Ambas as fontes foram inseridas no circuito conforme já explicado nas seções anteriores.

Tanto a fonte de corrente de polarização do circuito de realimentação quanto à do circuito de entrada foram projetadas para o ganho de espelhamento igual a 1.

3.5.2 PARES DIFERENCIAIS ASSIMÉTRICOS

A necessidade de utilizar pares diferenciais assimétricos é devido à exigência do projeto de se ter elevada excursão de sinal de entrada e saída.

A técnica utilizada para projetar estes pares é semelhante às utilizadas para o projeto do OTAA, sendo que a diferença foi a necessidade de se trabalhar com uma faixa dinâmica ainda maior, necessitando de uma maior quantidade de pares diferenciais e

valores diferentes de tensão, conforme é possível observar na Figura 3.18 e na Figura 3.19 respectivamente. Estes valores foram produzidos de forma semelhante ao OTAA, utilizando uma rede de resistores. Foi utilizada uma rede de resistores idêntica à das tensões de assimetria para gerar a tensão de polarização $V_{DD}/2$ na entrada de sinal AC. O sinal AC é aplicado através de um capacitor de desacoplamento externo ao circuito integrado.

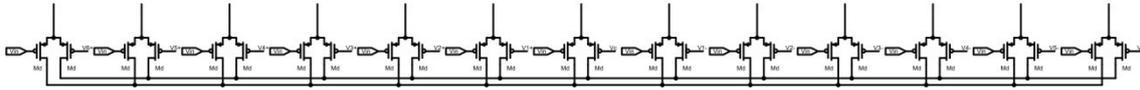


Figura 3.18: Pares diferenciais assimétricos.

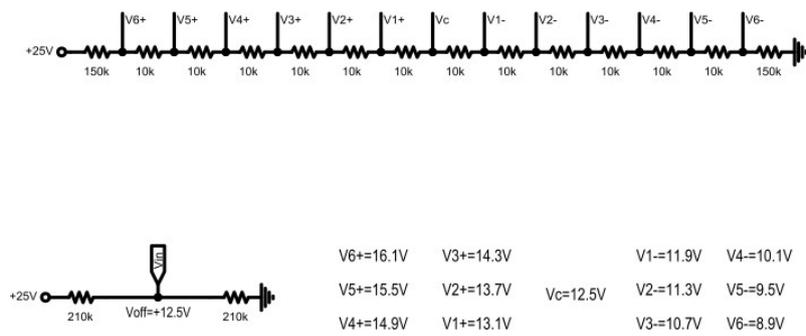


Figura 3.19: Rede de resistores dos pares.

3.5.3 ESTÁGIO DE SAÍDA EM CLASSE AB

O estágio de saída em Classe AB foi utilizado para elevar o ganho do OTAb. A topologia adotada foi a saída em Classe AB com *loop* translinear [25]. As correntes dos ciclos positivos e negativos do sinal de entrada são espelhadas para Mc e Mh e as correntes de dreno de Mc e Mh comandarão a tensão na porta dos transistores Mn e Mn, que funcionarão em classe B. O circuito possui dois *loops* translineares, uma para os transistores PMOS, Mi-Mi-Mo-Mm, e outro para os transistores NMOS, Mf-Mf-Mp-Mn. Estes *loops* translineares são responsáveis por estabelecer a corrente de repouso dos transistores Mn e Mm. Quando em repouso, os conjuntos Mi-Mi-Mo-Mm e Mf-Mf-Mp-Mn atuam como espelhos de corrente, cada um, definindo uma pequena corrente de polarização em Mn e Mm, estabelecendo a operação em classe AB. Dois capacitores de 474fF foram necessários para garantir a estabilidade em malha fechada. Os valores destes capacitores foram determinados com o auxílio do simulador.

O circuito completo do OTAb é exibido na Figura 3.20 e todos os transistores utilizados neste esquemático estão listados na Tabela 3.6.

Tabela 3.6: Dimensões e multiplicidade dos transistores do OTAb.

OTAb				
Componente	W (μm)	L (μm)	M	TIPO
Mb	20	10	1	PFET50T
Mc	20	5	2	NFETi50T
Md	5	8	1	PFET50HS
Me	10	5	1	NFETi50T
Mf	10	5	1	NFETi50M
Mg	5	0.4	1	NFETi50M
Mh	40	5	4	PFET50T
Mi	20	5	2	PFET50M
Mj	20	5	2	PFET50T
Mn	20	5	1	NFETi50M
Mm	40	5	2	PFET50M
Mo	20	5	2	PFET50M
Mp	10	5	1	NFETi50M

3.6 CIRCUITO BIAS

Para polarizar todos os circuitos que foram descritos nos itens anteriores, foi projetado um circuito provedor de corrente de polarização para todos eles. Este circuito consiste em receber uma corrente externa e polarizar cada circuito com a corrente condizente para cada projeto.

Utilizou-se a configuração em cascode para os espelhos de corrente, e, com uma corrente na entrada I_b valendo $5 \mu A$, foi possível distribuir as correntes de polarização, conforme as especificações do OTAA, Bloco PCW e OTAB.

A razão utilizada para os espelhos do OTAA, Bloco PCW e OTAB foram respectivamente, $2/5$, $4/5$ e $1/5$. Como a corrente de entrada vale $5 \mu A$, a corrente de saída será de $2 \mu A$, $4 \mu A$ e $1 \mu A$.

A Figura 3.21 exibe o esquemático do circuito de polarização do *chip*. Os tamanhos e multiplicidade dos transistores estão dispostos na Tabela 3.7.

Tabela 3.7: Dimensões e multiplicidade dos transistores do BIAS.

BIAS				
Componente	W (μm)	L (μm)	M	TIPO
Ma	50	10	5	NFETi50T
Mb	20	10	2	NFETi50T
Mc	10	10	1	NFETi50T
Md	40	10	4	NFETi50T

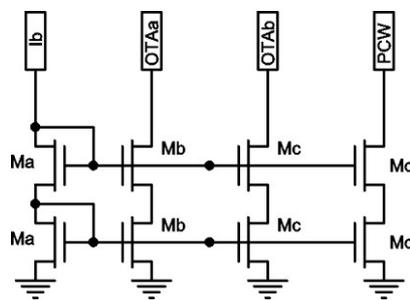


Figura 3.21: Esquemático do Bias.

Capítulo 4

LAYOUTS E SIMULAÇÕES

4.1 LAYOUTS

O desenvolvimento do *layout* de todos os circuitos que foram projetados será apresentado neste capítulo.

Foi utilizado o *Design kit* fornecido pela AMS para o processo 0.18 μm de alta tensão. Neste kit estão os transistores CMOS que podem ser construídos no processo de 0.18 μm e são capazes de suportar tensões (V_{ds}) de até 50 V_{DC} , sendo chamados de *Transistores High Voltage (HV)*. Além dos transistores especiais deste kit, o mesmo também disponibiliza seis camadas de metal para fazer o roteamento das interconexões do *layout*.

A necessidade de utilização de componentes HV se deu devido às especificações deste ACGA terem sido obtidas a partir de um sistema eletrônico que foi desenvolvido em meados do século XX. Isto fez com que toda lógica projetada para esse sistema utilizasse alimentação e níveis lógicos de tensão altos, 25 V, quando comparados com a tecnologia atual dos transistores CMOS variando de 0,8 V a 5 V. Para contornar esse problema, foram utilizadas as bibliotecas especiais que possuem camadas de blindagem nos componentes para resistir a elevados níveis de tensão. A utilização desta blindagem faz com que a área ocupada no silício por todo o circuito seja aproximadamente 35% maior.

4.1.1 BIAS

Observa-se na Figura 4.1 o *layout* do circuito de polarização dos circuitos operacionais do *chip*.

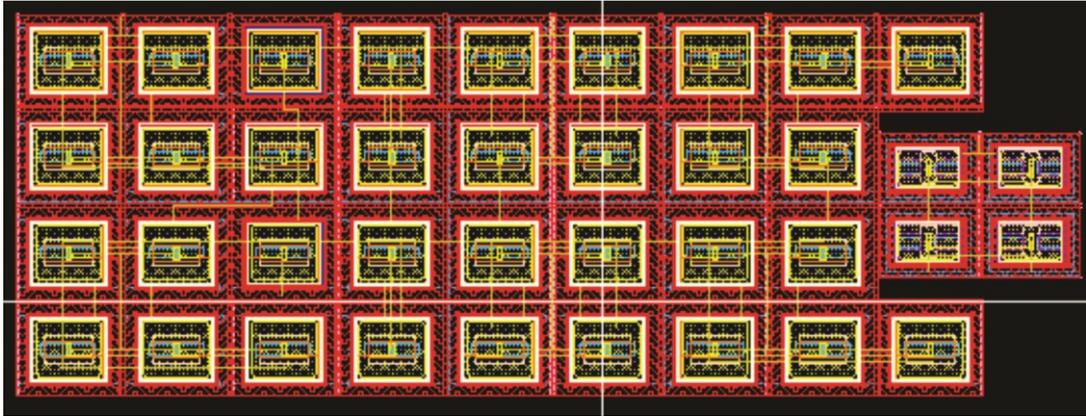


Figura 4.1: *Layout* do circuito de polarização do *chip*.

4.1.2 OTAA

Utilizando-se a técnica de centróide comum, os transistores e os resistores HV escolhidos na biblioteca fornecida pela AMS foram dispostos e tiveram seu roteamento implementado conforme as imagens a seguir. Foram utilizadas três camadas de metal para fazer as interconexões dos componentes do OTAA. Na Figura 4.2 observa-se o *layout* do circuito implementado em silício.

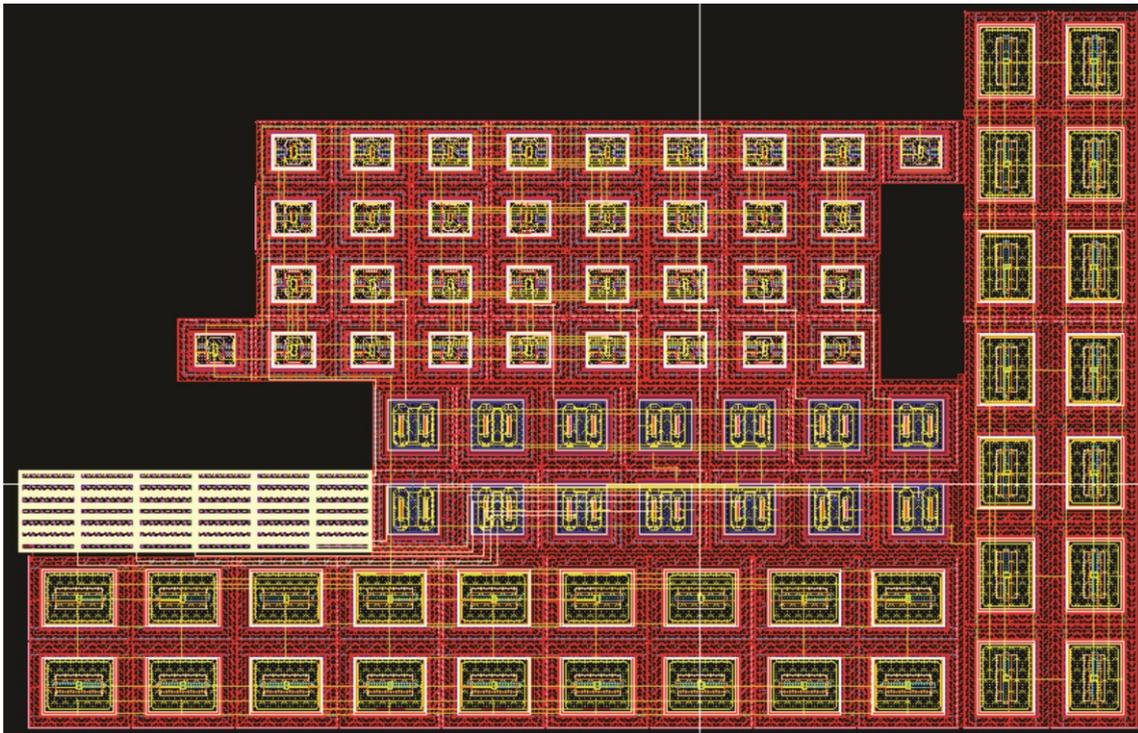


Figura 4.2: Espelhos de corrente de polarização.

4.1.3 BLOCO PCW

Utilizando-se da mesma técnica do centróide comum, foi desenvolvido o *layout* do Bloco PCW. O desenho completo é observado na Figura 4.3. Observa-se que este circuito possui uma densidade elevada de componentes e a distribuição cuidadosa deles é crucial para o bom desempenho do circuito.

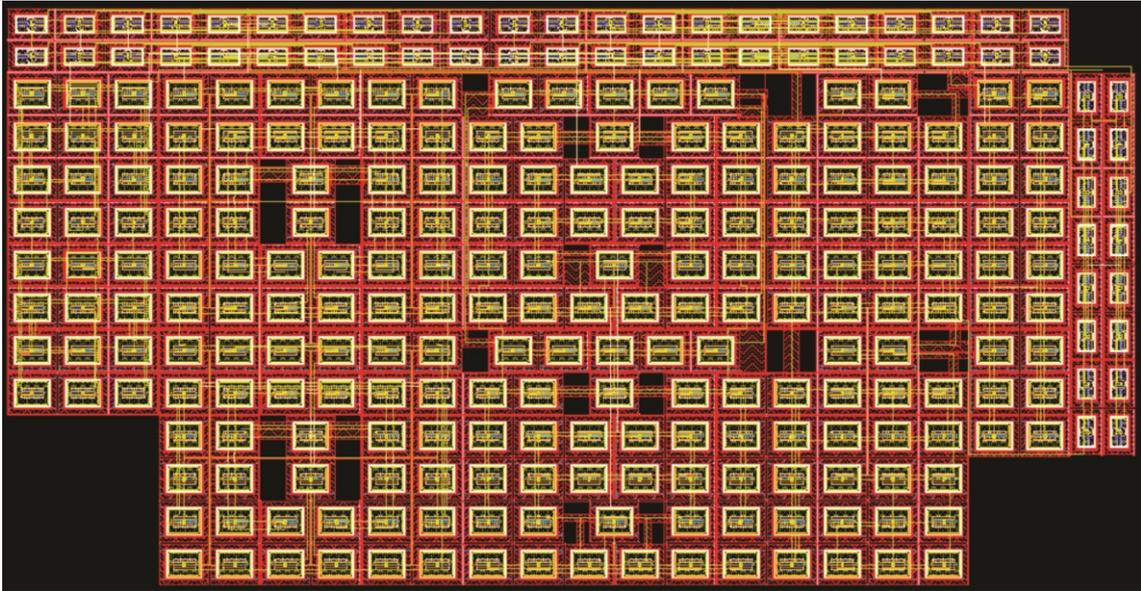


Figura 4.3: *Layout* do Bloco PCW.

4.1.4 OTAB

O *layout* do OTAb é observado na Figura 4.4. É percebido que neste circuito também existe uma elevada densidade de transistores, uma rede de resistores à esquerda e um par de capacitores. Este *layout* também exigiu bastante atenção durante a sua implementação.

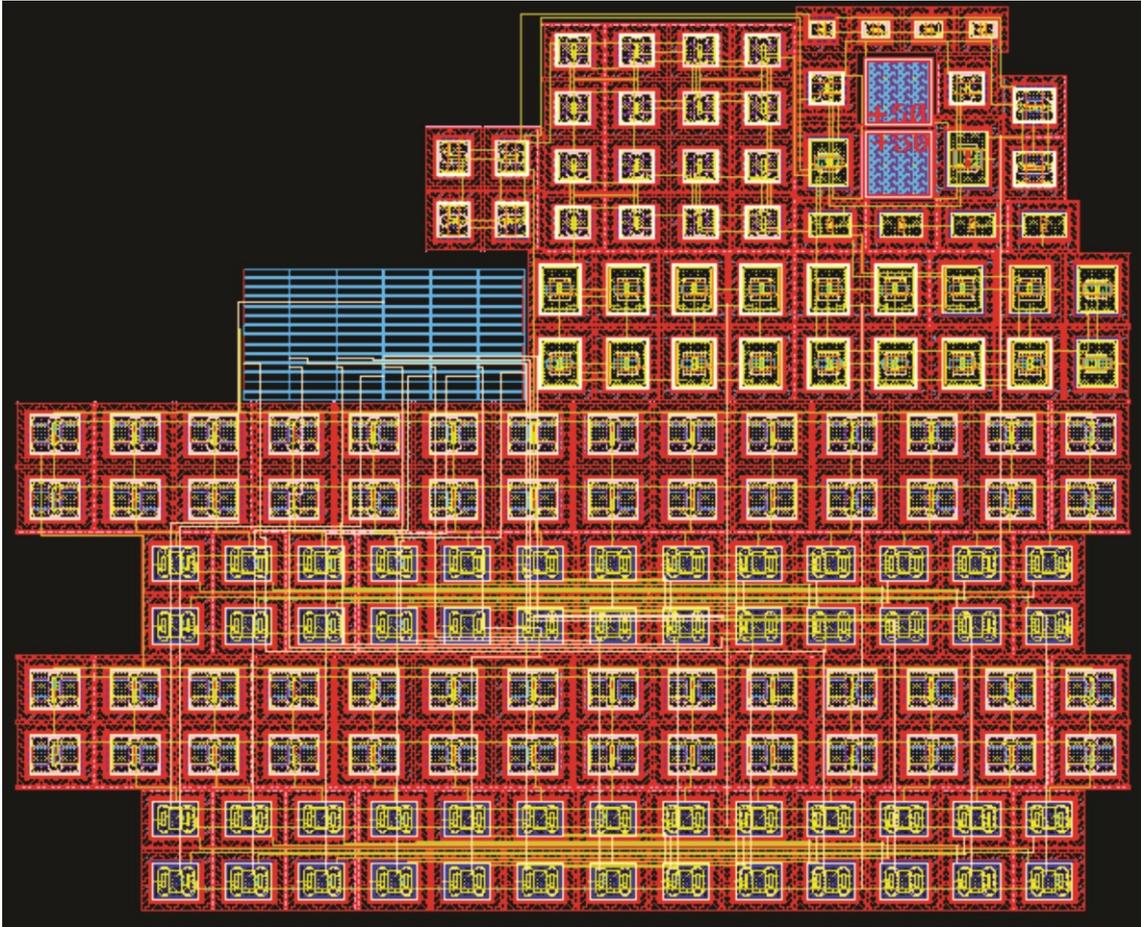


Figura 4.4: *Layout OTAb_AB*

4.1.5 *CHIP COMPLETO*

A Figura 4.5 exibe o conjunto dos *layouts* mostrados acima com suas interconexões realizadas e integradas no mesmo substrato de silício.

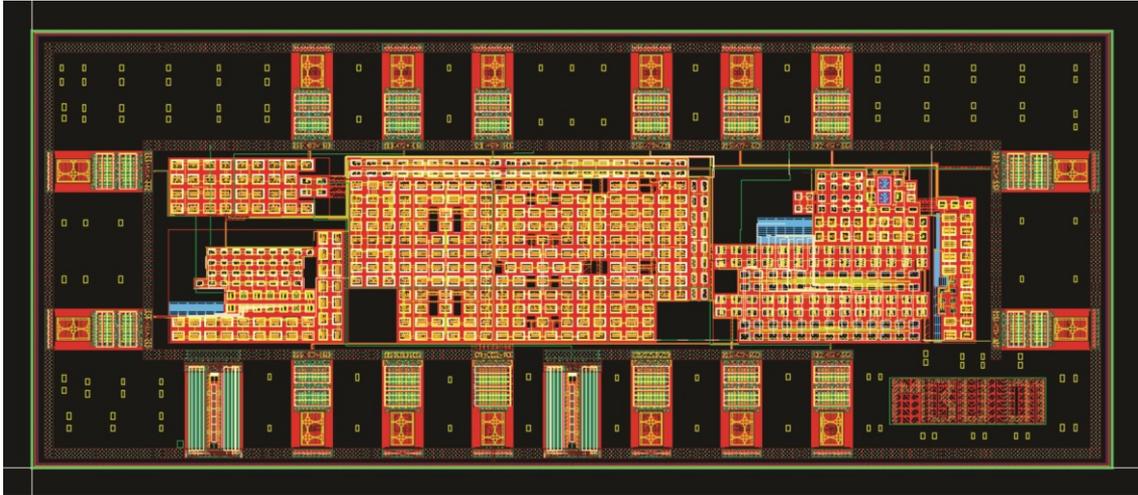


Figura 4.5: *Layout do chip completo*

4.2 SIMULAÇÕES

Nesta seção, serão apresentadas as simulações dos circuitos feitas no ambiente *Custom IC design Virtuoso®* da Cadence®. As simulações de Monte Carlo levou em consideração o descasamento dos transistores e o erro no processo de fabricação. Ao todo, foram 100 rodadas de Monte Carlo para cada parâmetro.

4.2.1 BIAS

A Figura 4.6 e exibe as correntes de polarização obtidas nas saídas do circuito de BIAS. A Figura 4.7 mostra a análise de Monte Carlo para cada corrente de saída do circuito.

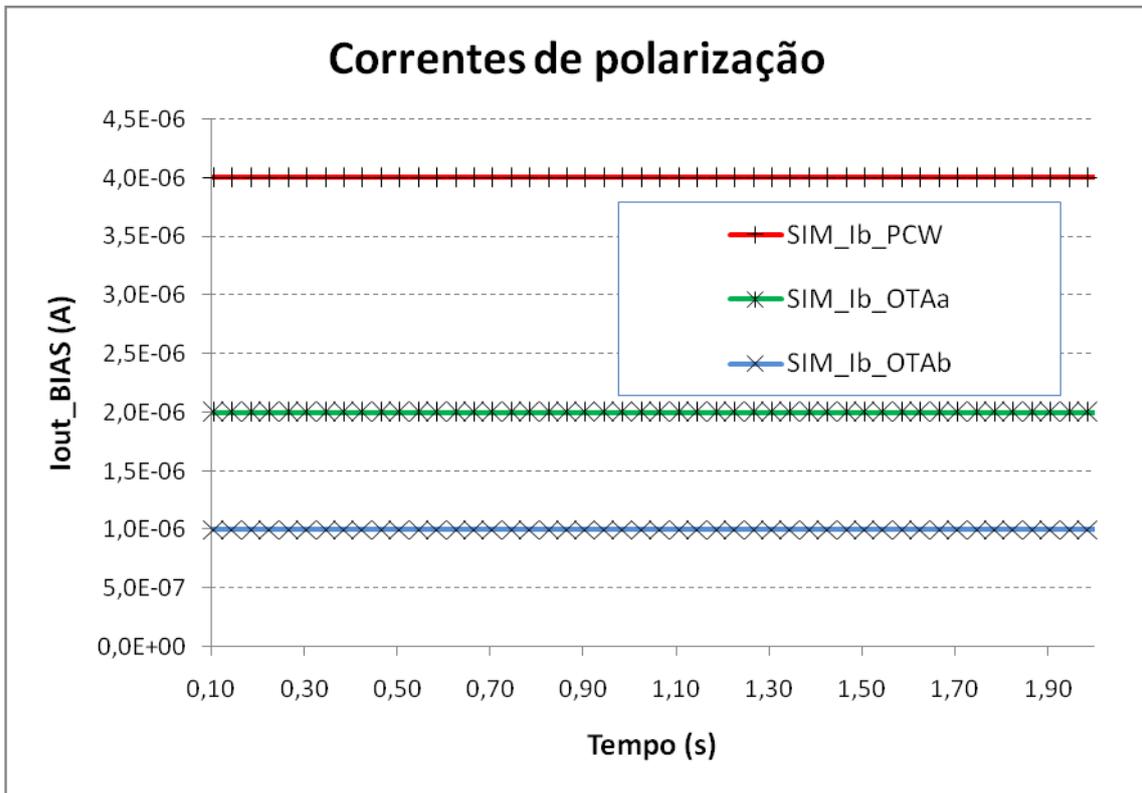


Figura 4.6: Correntes de polarização

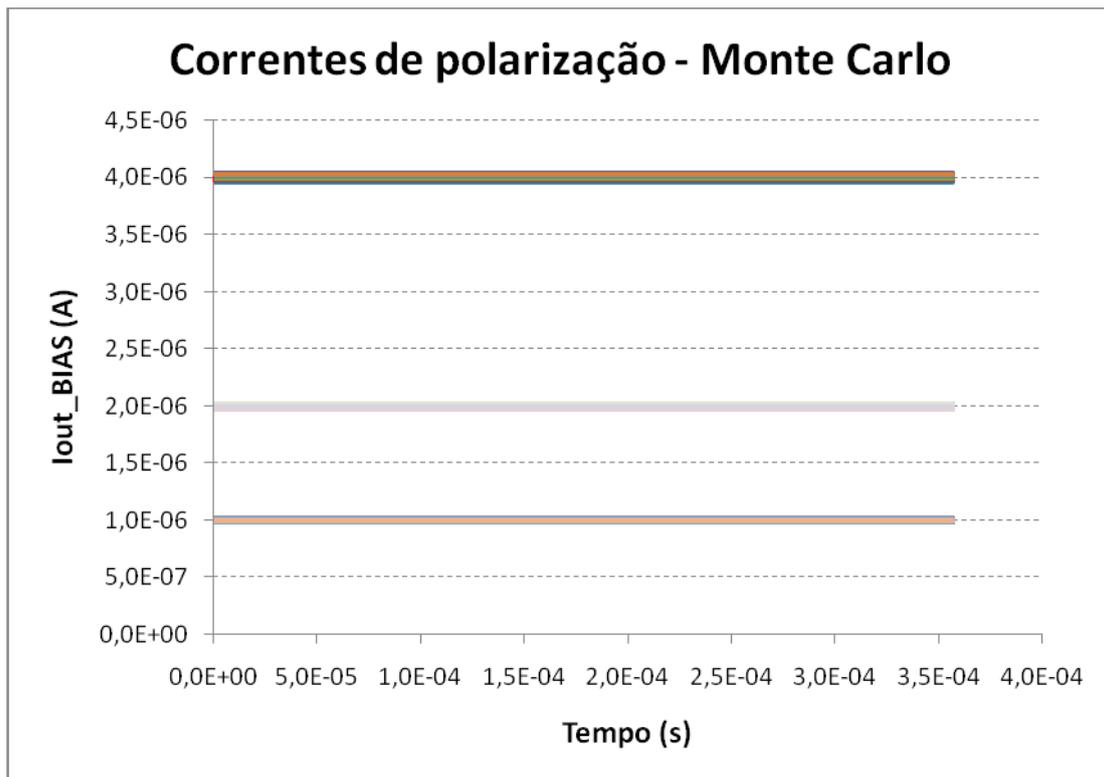


Figura 4.7: Análise de Monte Carlo para as correntes de polarização.

4.2.2 OTAA

A Figura 4.8 e a Figura 4.9 representam as simulações da curva de Corrente de saída pela Tensão de entrada do circuito projetado e a análise de Monte Carlo para a mesma curva.

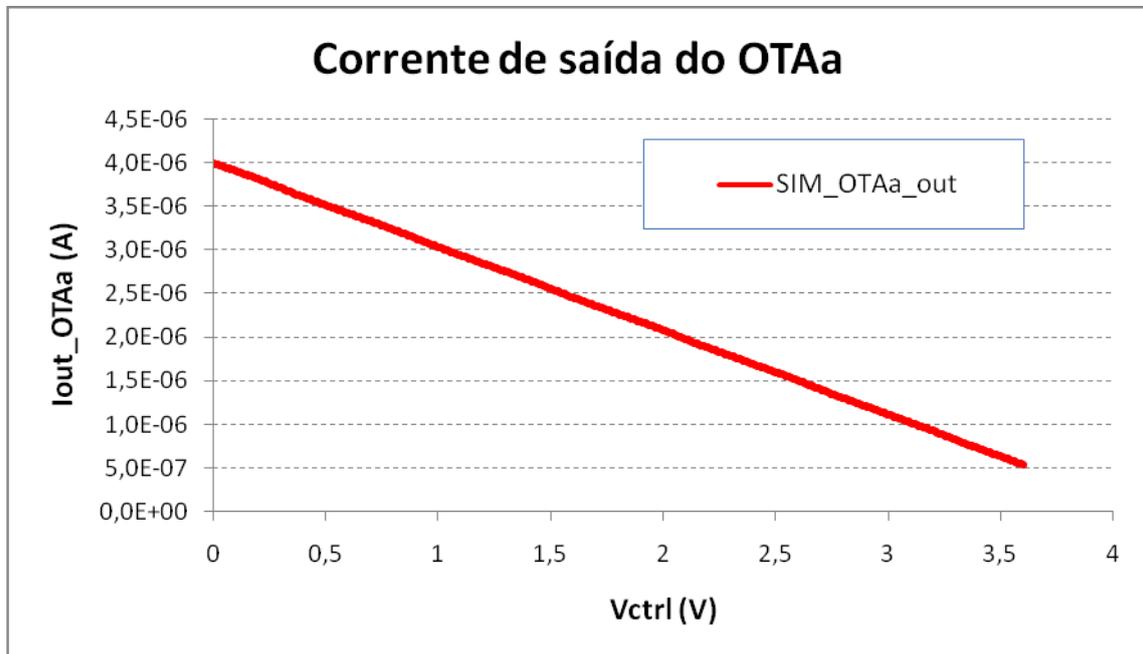


Figura 4.8: Corrente de saída do OTAA.

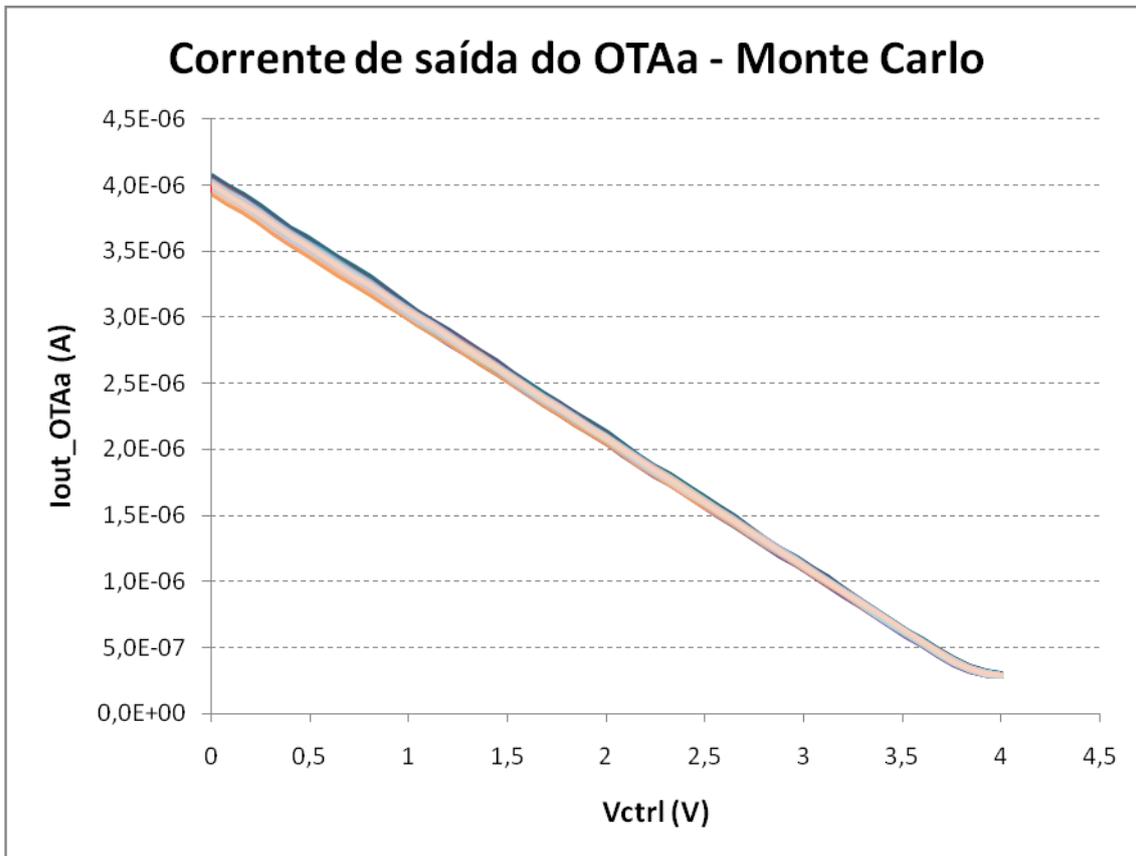


Figura 4.9: Análise de Monte Carlo para a corrente de saída do OTAA.

O ganho de transcondutância (g_m) do OTAA pode ser visualizado na Figura 4.10. Note que a transcondutância média é aproximadamente igual a $1\mu J$, e é diferente do previsto pela eq. (3.5), que prevê $3,3\mu J$. Entretanto, isto é facilmente justificado, porque a corrente de saída é a corrente do amplificador diferencial espelhada pelo fator $2/7$, determinado pela relação entre as larguras dos transistores M_a e M_e , $W_a/W_e=2/7$.

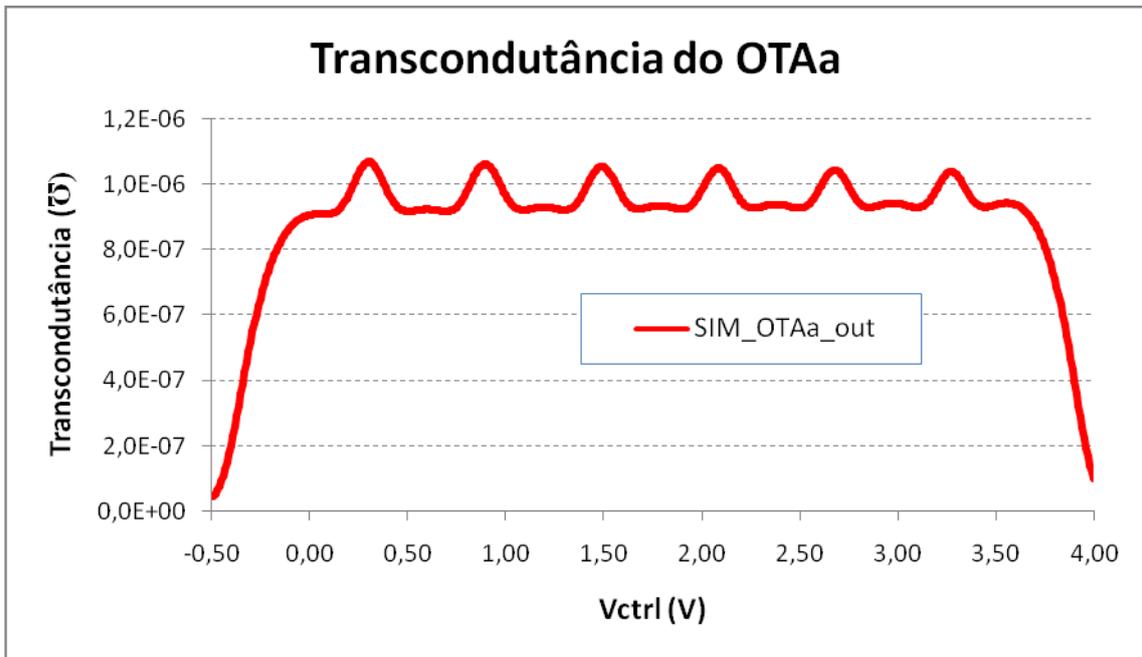


Figura 4.10: g_m do OTAa.

4.2.3 BLOCO PCW

Abaixo é possível observar a curva de corrente de saída (I_{out}) em função da corrente de entrada (I_{in}) do circuito projetado do Bloco PCW. Na Figura 4.12 observa-se a análise de Monte Carlo da saída do Bloco PCW.

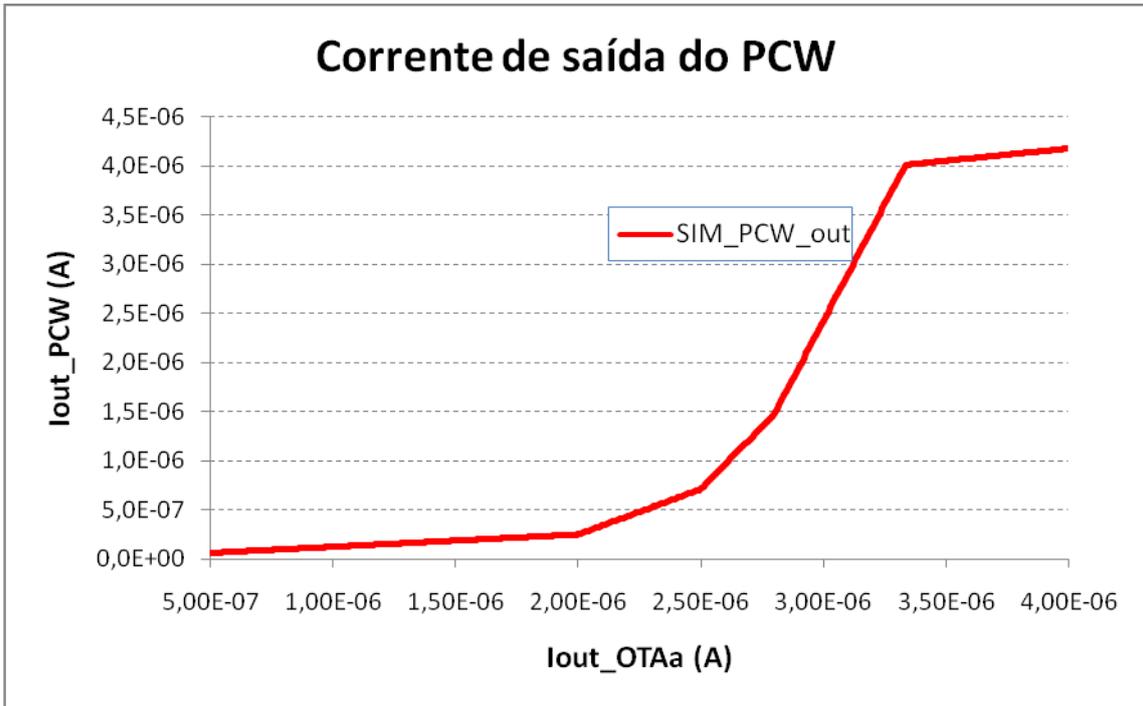


Figura 4.11: Corrente de saída do Bloco PCW.

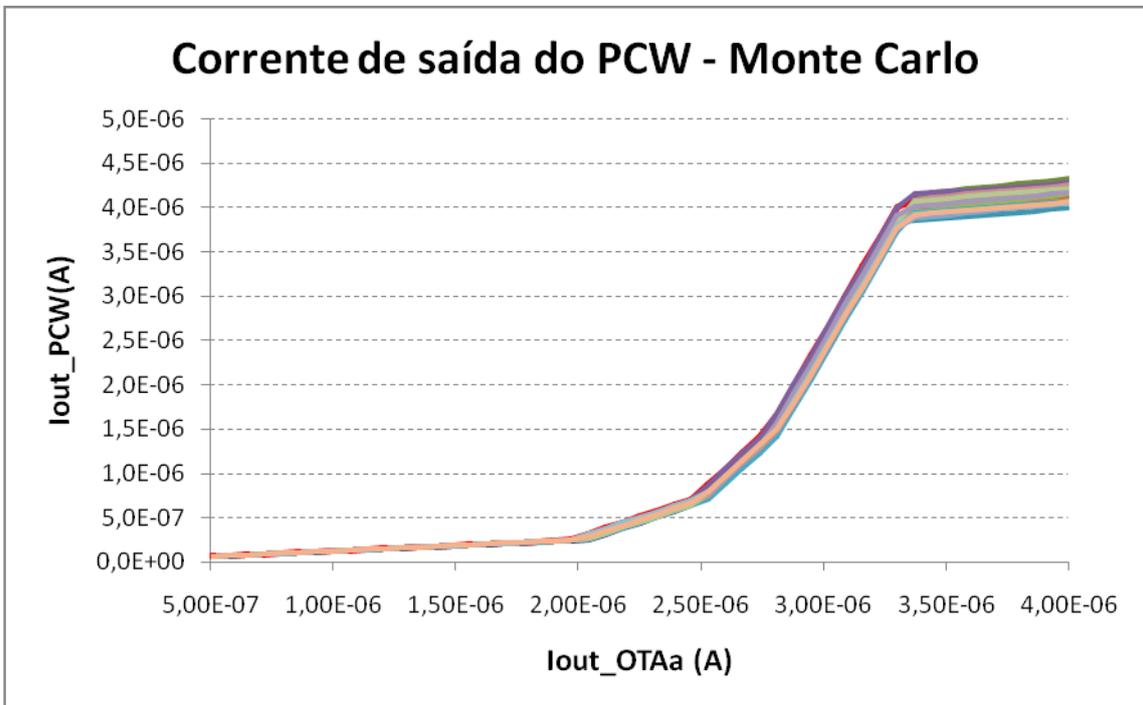


Figura 4.12: Análise de Monte Carlo para a corrente de saída do Bloco PCW.

4.2.4 OTAb

A região linear que o amplificador OTAb pode operar é vista na Figura 4.13. Observa-se que a região fica compreendida aproximadamente na faixa entre 9 V e 16 V. Desta forma, a excursão máxima de saída do OTAb é de aproximadamente 7,5 V_{pp}.

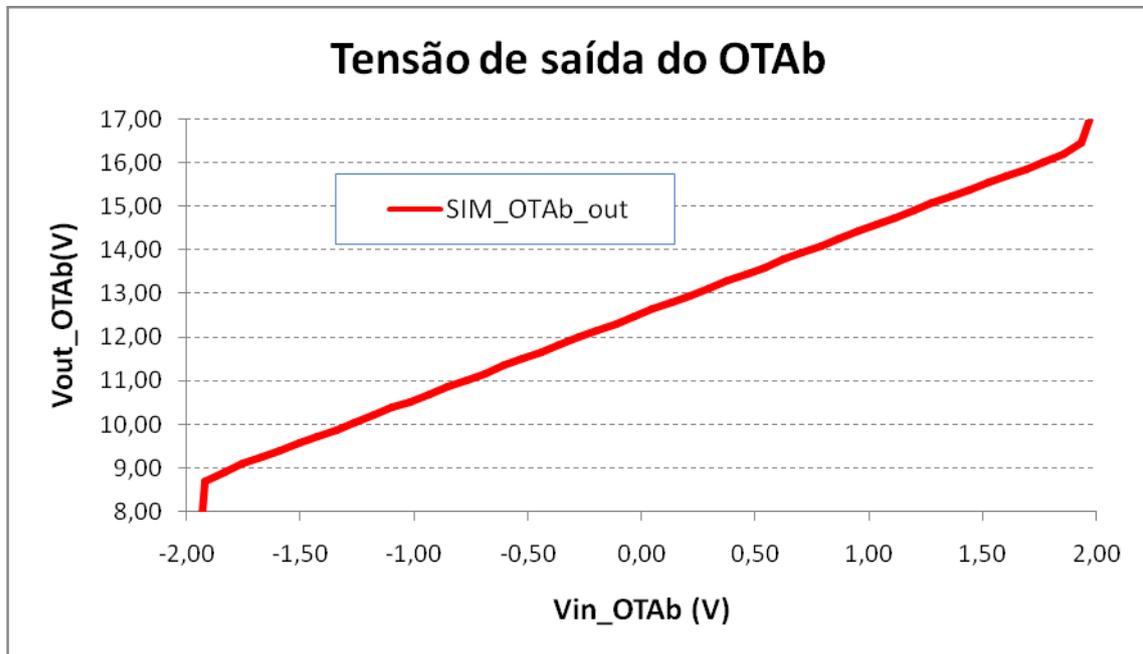


Figura 4.13: Região linear de trabalho do OTAb.

4.2.5 CHIP COMPLETO

Foi simulado o ganho de tensão do amplificador com relação à tensão de controle V_{CTRL} e o resultado é mostrado na Figura 4.14.

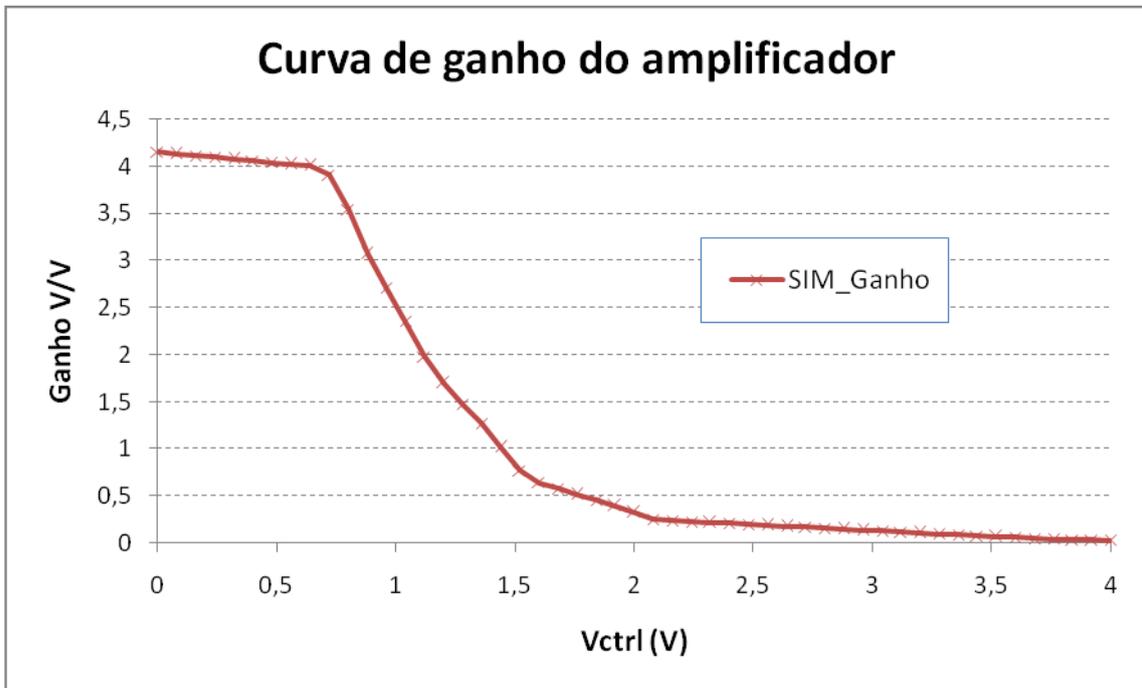


Figura 4.14: Ganho x V_{ctrl} do circuito projetado.

Capítulo 5

RESULTADOS

Os resultados que serão observados ao longo deste capítulo foram obtidos utilizando os seguintes equipamentos de bancada: Gerador de funções Agilent® 33220^a e Osciloscópio BK Precision® 2190D.

Para a realização da medida de corrente de polarização dos circuitos, OTAa, Bloco PCW e OTAb, utilizou-se um circuito adicional. Este mesmo circuito foi empregado para medir as correntes de saída do OTAa e Bloco PCW. A configuração utilizada é mostrada na Figura 5.1, abaixo. A tensão de 24 V utilizada na entrada não inversora do amplificador operacional é copiada para a entrada inversora. Esta tensão causa uma despolarização no circuito responsável por drenar a corrente de saída de cada bloco do *chip*. Assim, é possível drenar a corrente por este circuito montado de modo que a tensão verificada na saída do circuito abaixo será dada por: $I_{out} \times R$. Sendo I_{out} , a corrente de saída do circuito que se deseja medir.

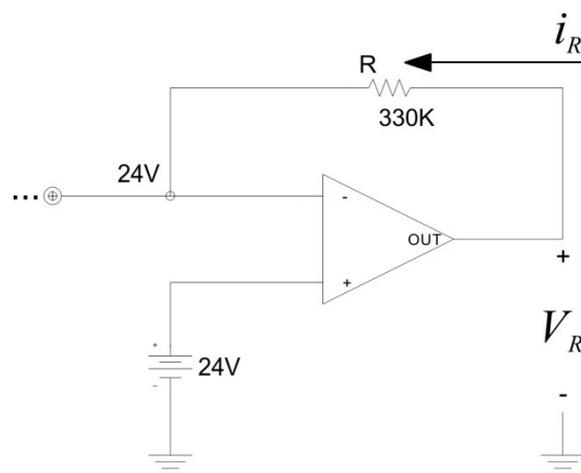


Figura 5.1: Circuito para medir correntes do *Chip*.

5.1 BIAS

Observam-se no gráfico da Figura 5.2 as correntes de polarização dos circuitos OTAa, Bloco PCW e OTAb que são geradas pelo circuito Bias. No mesmo diagrama,

foram plotadas as curvas de corrente de polarização que foram obtidas através de simulação do circuito para efeito de comparação.

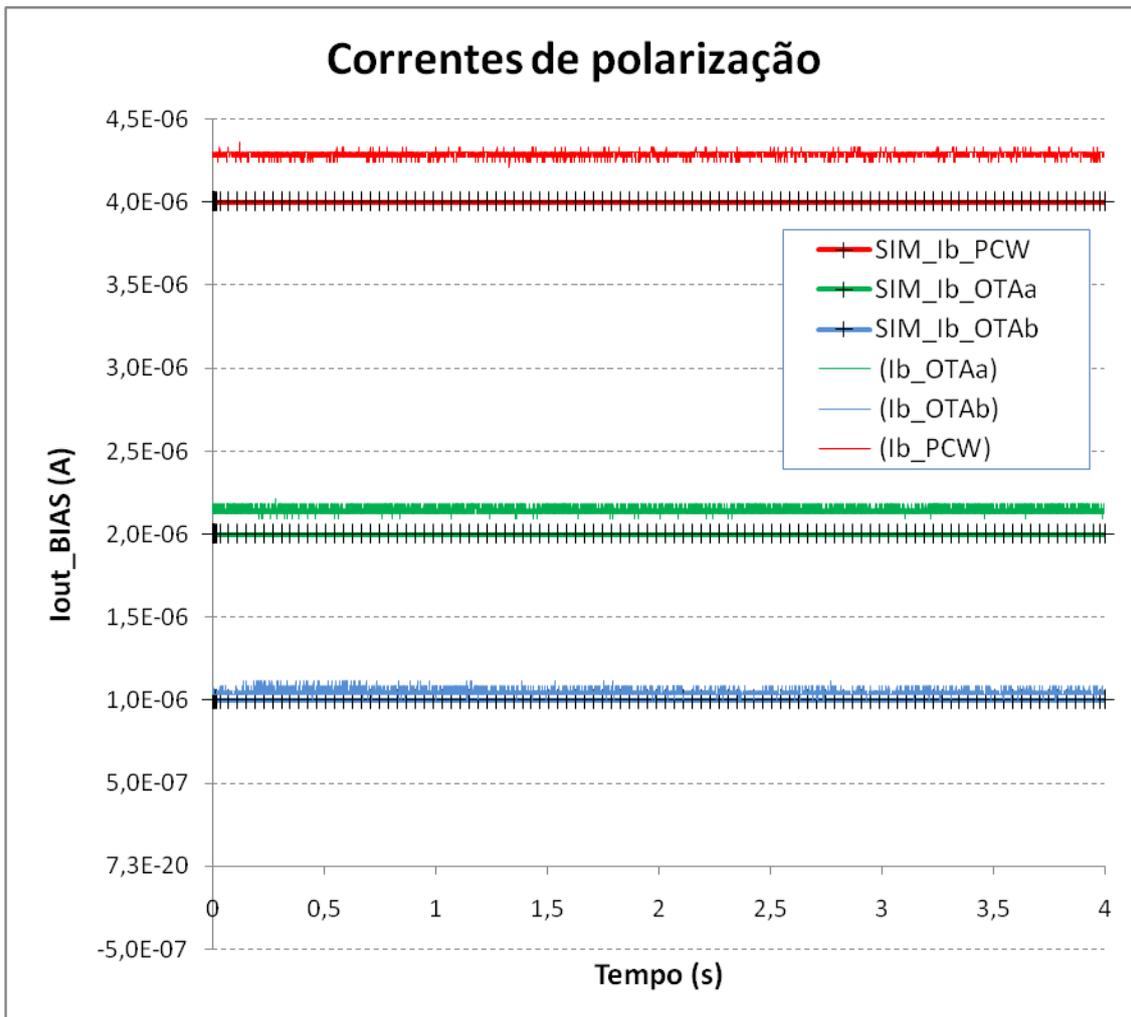


Figura 5.2: Correntes de polarização do BIAS.

5.2 OTAA

Variou-se a tensão de controle de entrada do OTAA utilizando uma rampa triangular no gerador de funções entre 0 V e 4 V. A corrente de saída correspondente à tensão de entrada deste circuito é exibida no gráfico da Figura 5.3.

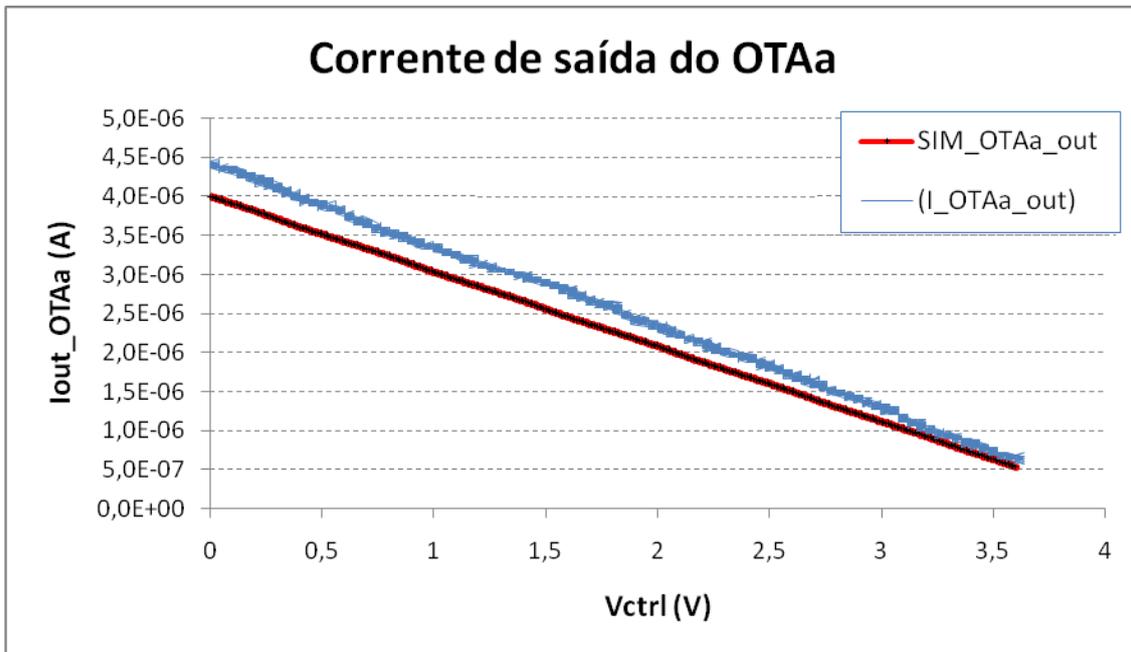


Figura 5.3: Corrente de saída do OTAA.

5.3 BLOCO PCW

A corrente de saída do OTAA, devido à variação de tensão, é a corrente de entrada do Bloco PCW. Desta maneira, é possível plotar a corrente de saída do Bloco PCW de acordo com a corrente de entrada no mesmo circuito. A curva I_PCW_out da Figura 5.4 representa este sinal. A curva SIM_PCW_out representa a simulação de corrente de saída do Bloco PCW e está presente para fins comparativos.

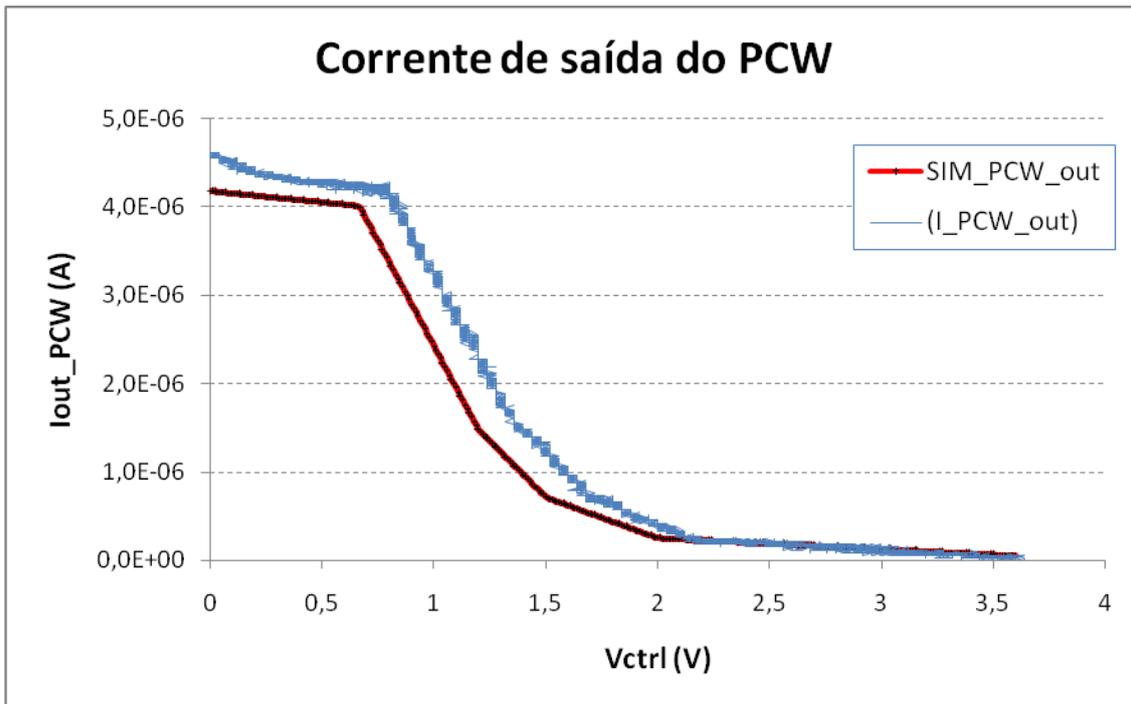


Figura 5.4: Corrente de saída do Bloco PCW.

5.4 OTAB

O OTAb foi testado com uma fonte de tensão de entrada senoidal com frequência de 1 KHz. O gráfico mostrado na Figura 5.5 representa a tensão de saída do OTAb na curva $V_{out} - V_{CTRL}@0.0V$ além da tensão de entrada na curva v_{in} . O controle de ganho do OTAb é dado pela tensão de controle, V_{CTRL} . No caso da medida que foi realizada, a tensão de controle utilizada foi de 0.0 V.

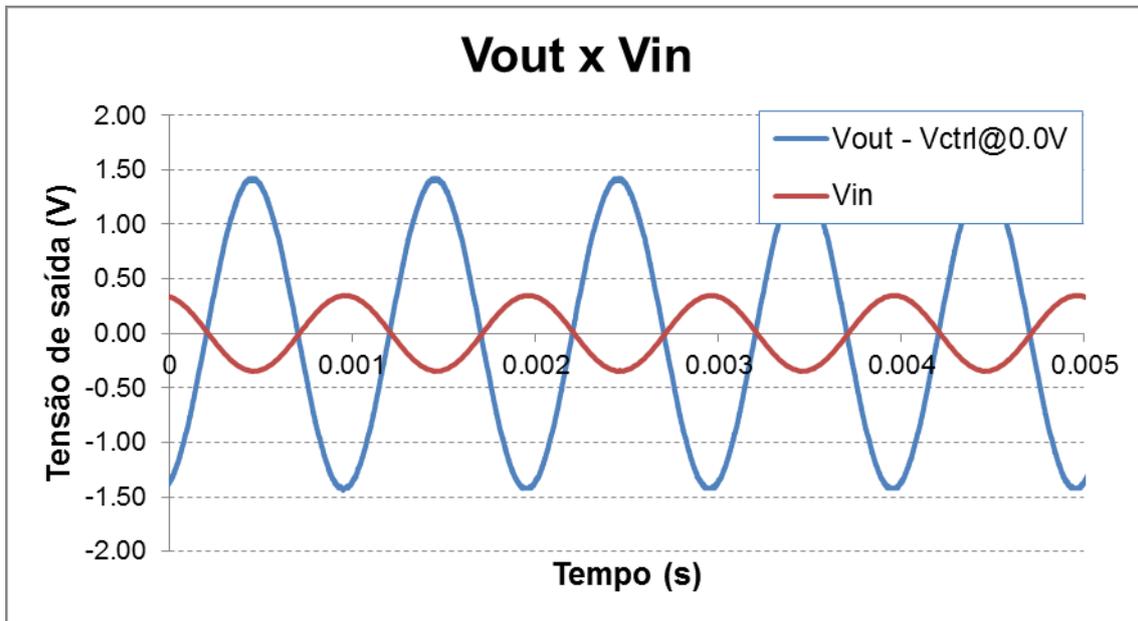


Figura 5.5: Sinal senoidal na saída do OTAb.

Um conjunto de curvas na Figura 5.6 é exibido de modo a representar o controle de ganho do OTAb com um sinal de entrada senoidal. As curvas $V_{out}@V_{CTRL} 0.0V$ e $V_{out}@V_{ctrl} 1.4V$ representam respectivamente as tensões de saída com a entrada em 1.6 Vpp e 2 Vpp, e tensão de controle em 0.0 V e 1.4 V. Nota-se claramente o efeito do controle de ganho.

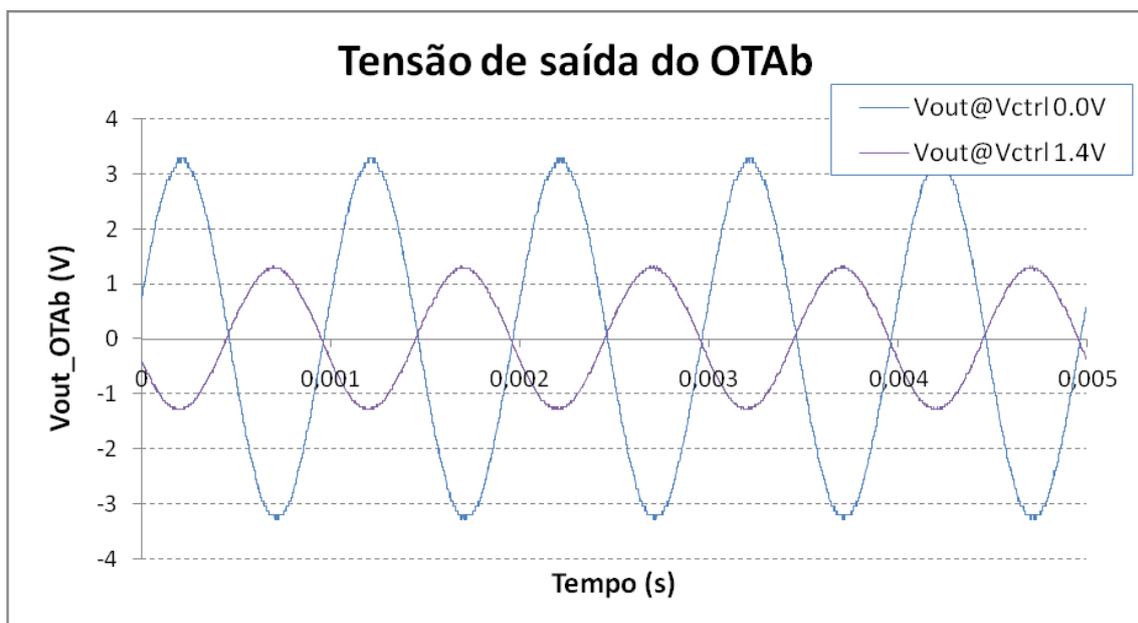


Figura 5.6: Controle de ganho do OTAb.

5.5 CHIP COMPLETO

O funcionamento do *Chip* completo pode ser avaliado de acordo com o funcionamento de todos os circuitos, Bias, OTAA, Bloco PCW e OTAb, simultaneamente. A curva de ganho do amplificador que foi projetado, utilizando os circuitos citados, é representada pela curva exibida no gráfico da Figura 5.7.

A curva de ganho do amplificador projetado é visualizada pela legenda Ganho. A curva SIM_Ganho representa o ganho do circuito simulado. Exibindo-se as duas curvas, é possível avaliar o funcionamento do *chip* completo.

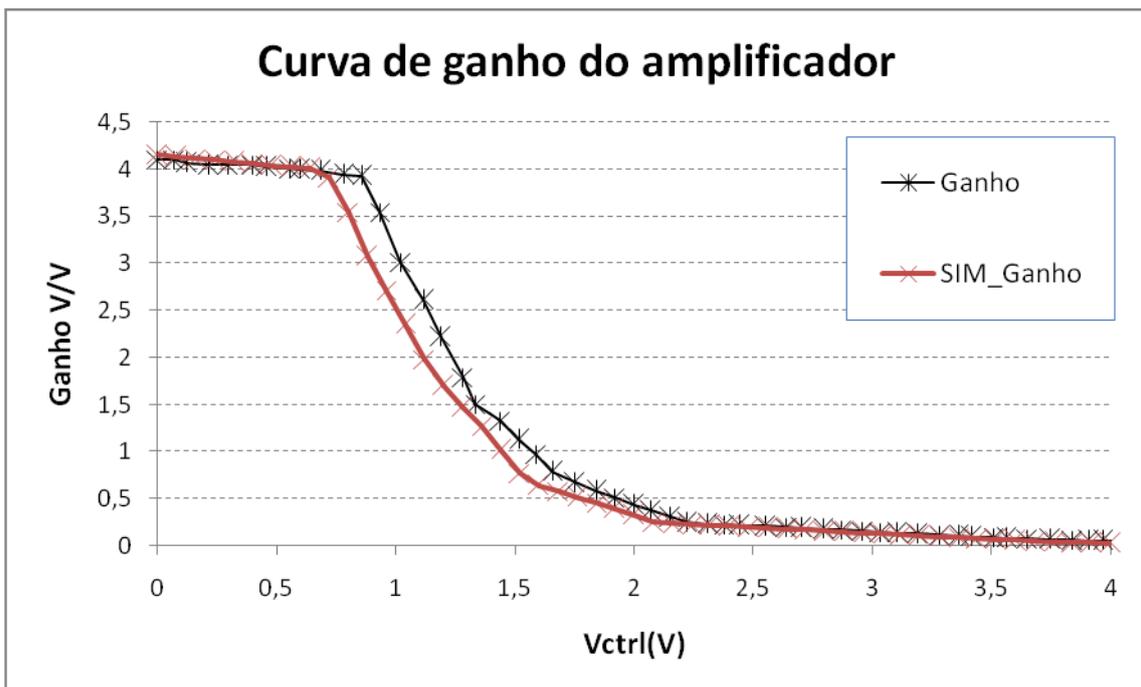


Figura 5.7: Curva de ganho VS tensão de controle do *chip* completo.

Capítulo 6

DISCUSSÃO

Neste capítulo serão discutidos os resultados obtidos por meio de simulações do projeto e compará-los com os medidos do *chip* que foi fabricado conforme o *layout* elaborado.

6.1 BIAS

O circuito de polarização do *chip*, Bias, funcionou conforme o projetado. O mesmo foi desenvolvido para receber uma corrente de $5\ \mu\text{A}$ em sua entrada e gerar correntes de polarização para cada circuito internamente conforme a especificação de cada um. As correntes de polarização do OTAA, do Bloco PCW e do OTAB, foram projetadas para operar, respectivamente, na faixa de $2\ \mu\text{A}$, $4\ \mu\text{A}$ e $1\ \mu\text{A}$. O resultado observado para estas corrente na simulação foram, respectivamente, $2\ \mu\text{A}$, $4\ \mu\text{A}$ e $1\ \mu\text{A}$ e a análise de Monte Carlo, que leva em consideração o descasamento dos transistores utilizados dá uma margem de erro para cada valor de 2%, 5% e 1%. No entanto, os valores das correntes medidos em bancada na mesma ordem anteriormente descrita foram de, aproximadamente, $2,15\ \mu\text{A}$, $4,30\ \mu\text{A}$ e $1,05\ \mu\text{A}$. A variação dos resultados medidos com relação aos valores projetados foram de, 7,5%, 7,5% e 5%, respectivamente. Tais variações se devem, além do processo de fabricação, a uma série de circunstâncias como condições de ambiente, equipamentos de medidas e tolerância de componentes utilizados para o circuito de medição. Os valores obtidos no processo de medição estão dentro da margem de tolerância para o funcionamento do circuito.

6.2 OTAA

A curva de corrente de saída do OTAA, obtida por meio de simulação com relação à tensão de entrada, V_{CTRL} , descreve uma relação linear, conforme o projetado, de tal modo que quando a tensão de entrada é de 0 V, a corrente de saída vale $4\ \mu\text{A}$, e,

ao se ter 3,6 V de tensão de entrada, a saída vale 500 nA. Os valores de trabalho avaliados em teste também corresponderam a uma relação linear onde, com V_{CTRL} valendo 0 V, a corrente de saída foi medida com 4,4 μ A e sendo V_{CTRL} igual a 3,6 V, a corrente de saída correspondeu a 600 nA. As variações nestes valores foram de 10% e 20% com relação aos valores projetados. Esta variação provoca um deslocamento na curva de saída do Bloco PCW conforme foi observado na Figura 5.4. Este deslocamento altera o ponto de quebra dos segmentos da corrente de polarização do OTAb. A análise de Monte Carlo para estas extremidades resultam em 15% e 5%, respectivamente. Como o circuito de polarização apresentou correntes com valores superiores aos projetados, este deslocamento é condizente com o resultado esperado. Esta alteração na curva de saída do OTAA está dentro das condições de contorno do projeto e proporciona o funcionamento satisfatório do *chip*.

6.3 BLOCO PCW

A comparação entre a curva de corrente do circuito do Bloco PCW simulada com a medida em bancada que foi observada no capítulo anterior mostra que a saída de corrente do Bloco PCW segue a linha de tendência que foi projetada. É possível observar que o primeiro ponto de quebra da corrente ocorre com uma diferença de $0,15 V_{CTRL}$ com relação ao valor simulado. Outra observação que pode ser feita é com relação ao valor da corrente de saída do Bloco PCW quando a V_{CTRL} é 0 V, neste instante a diferença para o valor simulado é de 400 nA. Estas duas observações podem ser explicadas pela elevação de corrente de polarização do Bloco PCW adicionado ao aumento de corrente de saída do OTAA quando a tensão de controle vale 0 V. Outro fato que ajuda a entender a diferença da curva de saída do Bloco PCW com relação à simulada é a observação da análise de Monte Carlo deste circuito. Observa-se que a variação da corrente de saída é mais afetada pelos descasamentos dos transistores quando o valor da corrente é mais elevado. Este comportamento já era esperado devido à análise de Monte Carlo mostrar esta possibilidade. O erro apresentado dos pontos de quebra da curva de corrente de saída do Bloco PCW não excede as limitações impostas pelas especificações do projeto, sendo assim, o Bloco PCW está funcionando dentro dos limites aceitáveis de operação.

6.4 OTAb

O OTAb é o circuito responsável por amplificar o sinal recebido tendo o ganho variado conforme a curva de saída de corrente do Bloco PCW. Os gráficos exibidos na Figura 5.5 e Figura 5.6 mostram que o ganho do OTAb varia de acordo com a corrente de polarização fornecida pelo Bloco PCW.

É exibido na Seção 4.2.4 que a excursão máxima de saída do OTAb é de 7,5 Vpp com um *offset* de 12,5 V. Nos resultados, o sinal $V_{out@VCTRL} 0.0V$ na Figura 5.6 mostra que este dado obtido pela simulação foi reproduzido em bancada.

Pode-se afirmar que o circuito OTAb está funcionando dentro dos parâmetros especificados previamente.

6.5 CHIP COMPLETO

Por fim, discute-se a comparação entre a curva de ganho do amplificador simulado e o resultado da curva de ganho do amplificador integrado em silício. O gráfico que mostra a curva de ganho do amplificador simulado juntamente com a obtida em laboratório ratifica que todas as diferenças de curvas de corrente observadas ao longo deste capítulo, influenciam no funcionamento final do *chip*. O ganho máximo, aproximadamente igual a 4, a curva de ganho arbitrário e a atenuação do sinal de entrada quando a tensão de controle do amplificador fosse igual ou maior que 1,5 V eram os principais requisitos do sistema, ficando todos dentro das tolerâncias conforme mostrado nas especificações do projeto.

Capítulo 7

CONCLUSÃO

A proposta deste trabalho foi projetar e implementar o *layout* para ser enviado à *foundry* para fabricar um *chip* que tivesse como função principal um amplificador de tensão com controle de ganho seguindo uma curva arbitrária. A criação desta curva foi o ponto chave deste trabalho e a ideia de criar esta curva em corrente e utilizá-la como parte da polarização de um amplificador linear, fez com que a proposta deste trabalho fosse atingida.

A necessidade da utilização do OTAA foi exclusivamente pela definição de se trabalhar com corrente para se produzir a curva arbitrária. Deste modo, foi necessário utilizar este circuito como conversor Tensão x Corrente.

O principal circuito deste *chip* é o Bloco PCW. A curva arbitrária, que intitula este trabalho foi gerada utilizando a técnica de aproximação por partes. Conforme foi discutido anteriormente, a curva foi reproduzida conforme o especificado.

A etapa amplificadora, deste trabalho funcionou conforme o projetado. Seguindo corretamente a curva de ganho conforme as especificações do projeto.

Contudo, foi obtido como resultado final um amplificador com ganho não linear variável entre 4 e 0 de acordo com uma tensão de controle que possui variação entre 0 e 4 V. A excursão máxima do sinal de saída do amplificador é de $7,5 V_{pp}$ e a excursão máxima do sinal de entrada é de $2 V_{pp}$.

Sendo assim, é possível afirmar que o objetivo de projetar um amplificador de tensão com curva de ganho aproximada por partes foi realizado com sucesso e o seu funcionamento está de acordo com as especificações de projeto.

Por se tratar de um projeto para uma necessidade específica, não foi encontrada na literatura trabalhos semelhante para comparações de resultados.

BIBLIOGRAFIA

- [1] PARK, H.; LEE, S.; NAM, S. An Inductorless CMOS 0.1-1GHz Automatic Gain Control Circuit. *IEEE the 38th European Microwave Conference*, p.456-459, 2009.
- [2] JANG, J. H.; CHOI, H. J. A Fast Automatic Gain Control Scheme for 3GPP LTE TDD System. *IEEE Vehicular Technology Conference Fall*, 2010.
- [3] JIANG, H.; CHANG, C.; LI, C.; HWANG, Y.; HAN, J. C.; CHANG, S.; KUBO, D.; CHEN, M. A Novel Automatic Level Control for Gain Stabilization in a Radio Interferometry. *IEEE International Instrumentation and Measurement Technology Conference*, 2009.
- [4] GOTARREDONA, T. S.; BARRANCO, B. L. Current-mode fully-programmable piece-wise-linear block for neuro-fuzzy applications. *IEE: Electronics Letters*, v. 38, n.20, p.1165-1166, 2002.
- [5] NAMIN, A. H.; LEBOEUF, K.; MUSCEDERE, R.; WU, H.; AHMADI, M. Efficient Hardware Implementation of the Hyperbolic Tangent Sigmoid Function. *IEEE International Symposium on Circuits and Systems*, p.2117-2120, 2009.
- [6] WHEELER, H. A. From Automatic Volume Control to the Stationmaster Antenna. Cap 5.
- [7] BASTIDE, F.; AKOS, D.; MACABIAU, C.; ROTURIER, B. Automatic Gain Control (AGC) as an Interference Assessment Tool. *ION GPS*, p. 1-12, 2003.
- [8] LYON, R. Automatic gain control in cochlear mechanics. *The Mechanics and Biophysics of Hearing*, (reprinted from P. Dallos et al), p. 395-402, 1990.
- [9] MAKWANA, F. R.; SIJU, V.; EDAPPALA, P.; PATHAK, S. K. Application of automatic gain control for radiometer diagnostic in SST-1 tokamak. *Review of Scientific Instruments*, v.88, n.124703, p.1-4, 2017.
- [10] WANG, J.; HU, X.; GUAN, E.; Li, T.; DING, Z.; YAO, Y. A novel feed-forward segmented digital automatic gain control algorithm for longterm evolution digital radio-over-fibre systems. *IET Communications*, v.11, n.15, p.2363-2369, 2017.

- [11] LI, D.; TANG, Y.; JING, Z.; SHI, Z.; LIU, Y. A fully integrated feedback AGC loop for ZigBee RF transceiver applications. *Microelectronics Journal*, v.45, p.657-665, 2014.
- [12] RESTITUTO, M. D.; CÁCERES, J. C.; VÁZQUES, A. R. Current-Mode Piecewise-Linear Function Generators. *IEEE International Symposium on Circuits and Systems*, v.1, p.469-472, 1996.
- [13] PRODANOV, V. I. V-I Converters with Transconductance Proportional to bias current in any technology. *IEEE International Symposium on Circuits and Systems*, v. 10, p. 201-204, 2000.
- [14] LI, Y.; XIA, X.; SUN, W.; LU, S. A 760mV CMOS Voltage Reference with Mobility and Subthreshold Slope Compensation. *IEEE International Symposium on Circuits and Systems*, p.1145-1148, 2009.
- [15] JING-HU, L.; YU-NAN, F.; YONG-SHENG, W. A 1-V Piecewise Curvature-corrected CMOS Bandgap Reference. *Low Power Electronics and Design (ISLPED)*, p.289-293, 2008.
- [16] JING-HU, L.; XING-BAO, Z.; MING-YAN, Y. A 1.2-V Piecewise Curvature-Corrected Bandgap Reference in 0.5 um CMOS Process. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, v.19, n.6, p1118-1122, 2011.
- [17] JING-HU, L.; XING-BAO, Z.; MING-YAN, Y.; LIANG, H. A 10ppm/°C 1.8V Piecewise Curvature-Corrected Bandgap Reference in 0.5 um CMOS Process. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, p.416-419, 2009.
- [18] JING-HU, L.; YONG-SHENG, W.; MING-YAN, Y.; YI-ZHENG, Y. A Novel Piecewise Curvature-corrected CMOS Bandgap Reference. *IEEE: the 7th International Caribbean Conference on Devices, Circuits and Systems*, 2008.
- [19] GABRIEL, A.; MORA, R.; ALLEN, P. E. A 1.1-V Current-Mode and Piecewise-Linear Curvature-Corrected Bandgap Reference. *IEEE: Journal of solid-state circuits*, v. 33, n. 10, 1998.
- [20] TAM, W. S.; MOK, K. Y.; WONG, O. Y.; KOK, C. W.; WONG, H. High-Performance Resistorless Sub-1V Bandgap Reference Circuit Based on Piecewise

Compensatio Technique. *IEEE Conference on electron devices and solid-state circuits*, p.373-376, 2007.

- [21] SINENCIO, E. S.; ANGULO, J. R.; BARRANCO, B. L.; VAZQUEZ, A. R. OTA-Based Non-linear Function Approximations. *IEEE International Symposium on Circuits and Systems*, p.96-99, 1989.
- [22] THOMSEN, A.; BROOKE, M. A. A Programmable Piecewise Linear Large-Signal CMOS Amplifier. *IEEE: Journal of solid-state circuits*, v.28, n.1, 1993.
- [23] SACKINGER, E.; GUGGENBUHL, W. A versatile building block: the CMOS differential difference amplifier. *IEEE J. Solid-State Circuits*, v. SC-22, p. 287-294, 1987.
- [24] XIANGNING, F.; DA, C.; YANGYANG, F. A Switch Controlled Resistor Based CMOS PGA with DC Offset Cancellation for WSN RF Chip. *IEEE International Symposium on Signals, Systems and Electronics*, 2010.
- [25] HOGERVORST, R ; TERO, J.P. ; ESCHAUZIER, R. G. H ; HUIJSING, J. H. A compact power-efficient 3V CMOS rail-to-rail input/output operational amplifier for VLSI cell libraries. *IEEE Journal Solid-State Circuits*, v. SC-29, p. 1505-1513, 1994.