

FILTRO PROGRAMÁVEL DIGITALMENTE PARA APLICAÇÕES EM INSPEÇÃO
DE DUTOS

Rafael Linhares Marinho

TESE SUBMETIDA AO CORPO DOCENTE DA COORDENAÇÃO DOS
PROGRAMAS DE PÓS-GRADUAÇÃO DE ENGENHARIA DA UNIVERSIDADE
FEDERAL DO RIO DE JANEIRO COMO PARTE DOS REQUISITOS
NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE MESTRE EM CIÊNCIAS EM
ENGENHARIA ELÉTRICA.

Aprovada por:

Prof. Antônio Carneiro de Mesquita Filho, Dr.d'État.

Prof. Alexandre Santos de la Vega, D.Sc.

Prof. Antônio Petraglia, Ph.D.

Prof. Fernando Antônio Pinto Barúqui, D.Sc.

Prof. Joarez Bastos Monteiro, D.Sc.

RIO DE JANEIRO, RJ – BRASIL

MARÇO DE 2005

MARINHO, RAFAEL LINHARES

Filtro Programável
Digitalmente Para Aplicações em
Inspeção de Dutos [Rio de
Janeiro] 2005

VII, 101 p. 29,7 cm
(COPPE/UFRJ M.Sc.,
Engenharia Elétrica, 2005)

Tese – Universidade Federal do
Rio de Janeiro, COPPE

1. Filtro Analógico em Tempo
Contínuo Programável
Digitalmente

I. COPPE/UFRJ II. Título
(Série)

DEDICATÓRIA

Dedico a aqueles que acreditaram que a realização desta obra seria possível, em especial à Sr.^a **Alice Linhares Marinho**, minha mãe.

Apesar de termos passado por momentos difíceis, graças a **Deus** eu estou tendo a oportunidade de dedicar esta obra, que representa a conclusão de mais uma etapa importante da minha vida, à ela.

Minha mãe esteve presente durante quase todo o tempo em que eu me dediquei a escrever esta obra, e me deu suporte em tal ocasião em tudo o que estava ao seu alcance. A sua ajuda foi fundamental.

Dedico também à **Anne Araújo**, minha namorada, que sempre esteve disposta a me ajudar também com esta obra, em todos os aspectos, incluindo o incentivo para prosseguir com a pesquisa do tema, num futuro Doutorado.

AGRADECIMENTOS

Agradeço, em ordem alfabética, a todas essas pessoas que colaboraram com o desenvolvimento desta obra:

Alice Linhares Marinho, minha mãe, que me ajudou em muito, a desenvolver este trabalho.

Anne Araújo, minha namorada, que me apoiou bastante na conclusão desta obra.

Augusto César Heluy Dantas (UFRJ/COPPE) grande amigo desde a graduação, me orientou muito sobre como proceder.

Daniel Mendes (Transcontrol), amigo do trabalho.

Geraldo Pfaltzgraff (Transcontrol), presidente.

José Gabriel (UFRJ/COPPE/UCSB) outro grandioso amigo, que foi um verdadeiro “anjo de guarda”, me ajudando a resolver problemas no desenrolar da tese.

Luiz Eduardo Lima (Transcontrol), meu chefe imediato na Transcontrol.

Resumo da Tese apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Mestre em Ciências (M.Sc.)

FILTRO PROGRAMÁVEL DIGITALMENTE PARA APLICAÇÕES EM INSPEÇÃO DE DUTOS

Rafael Linhares Marinho

Março/2005

Orientador: Prof. Antônio Carneiro de Mesquita Filho

Programa: Engenharia Elétrica

Este trabalho descreve uma solução empregada para inspeção eletrônica de dutos, mais especificamente a detecção passiva da passagem de PIGs pelo interior da tubulação, através da análise de vibrações ultra-sônicas produzidas pelo atrito decorrente do deslocamento do PIG. Um filtro totalmente analógico, de tempo contínuo, programável digitalmente através de um barramento serial é proposto e desenvolvido a fim de adaptar a detecção da passagem de PIG às condições de diversos conjuntos PIG/duto/fluido encontrados em campo e/ou selecionar a faixa de frequência ultra-sônica desejada. Os testes realizados em campo e em laboratório são apresentados, bem como discutidos melhoramentos futuros para o filtro, seus possíveis empregos em outras áreas industriais e científicas e a viabilidade de uma implementação em circuito integrado.

Abstract of Thesis presented to COPPE/UFRJ as a partial fulfillment of the requirements for the Degree of Master of Science (M.Sc.)

DIGITALLY PROGRAMMABLE FILTER FOR PIPELINES INSPECTION
APPLICATIONS

Rafael Linhares Marinho

March/2005

Advisor: Prof. Antônio Carneiro de Mesquita Filho

Department: Electric Engineering

This work presents a solution employed in electronic pipeline inspections, more specifically inside pipeline PIG passage passive detection, by analyzing ultrasonic vibrations generated by friction caused by a moving PIG. A totally analog filter, continuous in the time domain, digitally programmable by a serial bus is proposed and designed, in order to adapt the PIG passage detection to the conditions of many PIG/pipeline/flow combinations found in the field of operation and/or to select the ultrasonic frequency pass band of interest. Field and laboratory performed tests are presented, and discussed further improvements, uses in other industrial and scientific areas, and the viability of an integrated circuit implementation.

ÍNDICE:

Capítulo I: Introdução.....	8
Capítulo II: A Detecção Passiva da Passagem de PIG.....	12
2.1) Detecção Ultra-sônica Passiva de PIGs.....	12
2.2) Visão Geral do Sistema Completo em Blocos Funcionais.....	13
2.3) O Filtro de Tempo Contínuo Digitalmente Programável em Detalhes.....	14
Capítulo III: Projeto do Filtro Programável.....	17
3.1) Características Gerais Para o Filtro Analógico Programável.....	17
3.2) Implementação Inicial com OTAs e Capacitores.....	18
3.3) Filtro Implementado em <i>Loop</i> de Dois Integradores.....	20
3.4) Detalhes do Barramento I2C.....	35
3.5) Modelagem e Simulação Computacional dos Blocos do Filtro.....	40
3.6) Simulação de um Exemplo Prático. O Filtro Completo.....	49
Capítulo IV: Implementação do Filtro e Testes Realizados em Laboratório	62
4.1) Experiências Iniciais com OTAs.....	62
4.2) Construção em Placa de Circuito Impresso do Protótipo do Filtro Implementado com Amp. Ops.....	63
4.3) Experiências Realizadas em Laboratório.....	65
4.4) Experiências Realizadas em Campo.....	74
Capítulo V: Conclusões Sobre o Filtro Programável Digitalmente.....	79
5.1) Conclusões sobre a experiência realizada com OTAs.....	79
5.2) Conclusões sobre a topologia empregando cascadeamento de biquads implementados com <i>loop</i> de dois integradores.....	80
5.3) Viabilidade de implementação em circuito integrado.....	87
5.4) Aplicações práticas futuras também possíveis para o filtro programável digitalmente.....	90
Referências Bibliográficas.....	92

APÊNDICES

A) Manuais e <i>Data Sheets</i> dos CIs mais importantes.....	95
B) <i>Layout</i> da Placa de Circuito Impresso.....	107

Capítulo I

INTRODUÇÃO

O objetivo neste trabalho é projetar e apresentar um filtro analógico de tempo contínuo e digitalmente programável, para a faixa audível e ultra-sônica (1 kHz a 50 kHz), destinado a ser usado em um equipamento de inspeção e manutenção de dutos em diversos ramos da indústria.

Devido à necessidade constante de crescimento da produtividade das indústrias nacionais e internacionais, diversas maneiras de realizar a manutenção periódica preventiva e a inspeção de dutos foram desenvolvidas.

Um método que possa realizar a manutenção de uma tubulação com um mínimo de modificações no sistema original e sem a necessidade de parar a produção baseia-se na utilização de PIGs [1]. O termo “PIG” é amplamente utilizado para designar qualquer dispositivo que é inserido em um duto e que viaja livremente, impulsionado pelo próprio fluxo (água, gás ou seu próprio fluido).

Como aplicações atuais para os PIGs podemos citar, entre outras, a limpeza de adutoras, gasodutos e oleodutos, secagem de gasodutos e oleodutos, separação de produtos, calibração, carregamento de linhas para teste hidráulico, inspeção eletrônica, etc.

A abrangência da utilização de PIGs nos vários segmentos da indústria é grande [2,3]. Podemos citar, como exemplos, a indústria química (tintas, higiene, solventes), a indústria petroquímica (petróleo, óleos lubrificantes, diesel, gasolina), indústria siderúrgica (sistemas de água industrial, gás de coque), indústria alimentícia (cremes de chocolate, xaropes, bebidas, pastas) indústria têxtil (água de refrigeração, produtos químicos) e concessionárias de serviços públicos e prefeituras (água potável, esgoto, gás).

PIGs são uma forma barata e rápida de realizar a manutenção de dutos, resultando em maior vazão, melhor pressão, redução no consumo de energia por parte da indústria, bem como uma melhor qualidade do produto que escoar pela linha.

Os PIGs representam hoje [4] uma das formas mais vantajosas de realizar a manutenção e a inspeção de dutos, haja visto que somente necessitam de um acesso no início e outro no final do trecho a ser inspecionado/trabalhado e, por serem

impulsionados pelo próprio fluxo, não há necessidade de paralisação da produção durante o processo de inspeção/manutenção.

Existem diversos tipos de PIGs, cada um com uma finalidade diferente[5,6].

Os principais tipos de PIGs encontrados na indústria são:

- Limpeza
- Separação
- Secagem
- Instrumentado

Os PIGs de limpeza [7] normalmente possuem escovas de aço em seu corpo, ou têm fitas com milhares de cerdas de aço e pontas afiadas que removem incrustações, oxidações e sujeira do interior da tubulação. PIGs de separação de fluidos são revestidos com elastômeros e com algum selo de vedação na parte posterior, possibilitando que o líquido que vai à frente do PIG seja diferente e não se misture com o líquido que vai atrás. PIGs de secagem são confeccionados em espuma de poliuretano e têm alto poder de absorção e varrição no interior da tubulação. Finalmente, os PIGs instrumentados são aqueles que carregam algum equipamento eletrônico destinado a sensorar ou mapear o interior dos dutos.

O Detetor de Passagem de PIG surgiu da necessidade de monitorar a passagem de PIGs de diferentes tipos durante o seu lançamento. Um PIG pode ficar, por algum motivo, preso em algum ponto indeterminado da tubulação, inutilizando-a. Por este motivo, utilizam-se os detetores de passagem de PIG, que servirão para dizer por onde o PIG passou e por onde o PIG não passou, evitando assim que a tubulação inteira tenha que ser desmontada e, com isso, a produção tenha que parar por um tempo prolongado, acarretando sérios prejuízos.

Outras formas de utilização de um detetor de passagem de PIGs podem ser citadas [8,9], como a utilização do sinal de detecção para o acionamento de uma válvula de manobra ou a sua instalação próxima aos lançadores e receptores de PIGs, simplesmente para indicar que um PIG foi lançado ou recebido.

Existem também diferentes formas de detectar PIGs. Cada uma pode ou não ser conveniente em cada caso. Por exemplo, um forte ímã permanente pode ser colocado no interior de um PIG, o que possibilitaria sua detecção através de sensores

magnéticos. O mesmo ímã permanente, porém, pode acabar com a flexibilidade do PIG, impedindo-o de fazer curvas. Ademais, colocar um ímã permanente em um PIG é uma modificação no sistema original que demanda tempo e dinheiro extra, além de aumentar os riscos de acidentes, caso um PIG se rompa, o que deve ser evitado.

A maneira que então foi escolhida consistiu na detecção passiva da passagem do PIG. Todo PIG, sem exceção, ao se deslocar pela tubulação produz maior ou menor grau de atrito entre seu próprio corpo e as paredes internas da tubulação. Um dispositivo eletrônico mecanicamente acoplado ao duto pelo lado externo pode captar as vibrações resultantes desse atrito e é nisso que se baseia a detecção passiva de PIGs. Desta maneira, não há necessidade de modificar nem os dutos, nem os PIGs, além de ser um método aproximadamente genérico capaz de detectar PIGs, independentemente da sua finalidade ou natureza.

Atualmente, não existe equipamento nacional que realize esta tarefa. O único equipamento conhecido de detecção passiva e não invasiva de passagem de PIGs é de produção norueguesa, pela empresa ClampON [10,11]. Os detetores de passagem de PIG da ClampON são todos baseados em sensores piezoelétricos, para captar as vibrações geradas no duto, um conversor analógico/digital de alta velocidade e precisão (24 bits x 5 MS/s, segundo o fabricante do detetor de PIG) e um processador de sinal digital (DSP). Desta forma, a filtragem e processamento do sinal são feitos totalmente por *software* em ambiente digital.

O Detetor de Passagem de PIG, como todo produto industrial, deve ter como características técnicas estabilidade, robustez e confiabilidade, bem como baixo consumo e limitações em termos de custo de produção.

No presente trabalho são discutidos o projeto e a implementação de um filtro em tempo contínuo digitalmente programável para aplicação em um sistema de detecção de passagem de PIG de origem nacional [12] e que opera de maneira bastante diferente dos produtos similares disponíveis no mercado [13].

No Capítulo II será apresentada a metodologia empregada na detecção passiva da passagem de PIGs do sistema Transcontrol [12], bem como uma visão geral do sistema eletrônico completo e as especificações necessárias para o filtro digitalmente programável.

No Capítulo III é apresentado o projeto do filtro proposto que será comparado com soluções que não foram bem sucedidas, anteriores à topologia

empregada atualmente. Os detalhes da elaboração do circuito eletrônico e as simulações de alguns exemplos práticos de programação do filtro são apresentados.

Os testes realizados tanto em laboratório quanto no campo são discutidos no Capítulo IV, onde também alguns resultados são comparados com as simulações feitas e algumas características do filtro são modificadas de forma a melhorar o desempenho do sistema.

Finalmente, as conclusões sobre limitações, viabilidade de futuras implementações em ambiente integrado, modificações e melhoramentos, bem como comparações com outras estruturas serão vistas no Capítulo V.

Capítulo II

A DETECÇÃO PASSIVA DA PASSAGEM DE PIG

2.1) Detecção Ultra-sônica Passiva de PIGs

Como foi dito anteriormente, o objetivo do produto que está sendo desenvolvido na indústria nacional é a detecção passiva e não invasiva da passagem de PIG através de um ponto da tubulação. A detecção é feita através da captação e análise das vibrações ultra-sônicas provenientes do atrito entre as paredes internas da tubulação e o corpo do PIG, como mostrado na Figura 1.

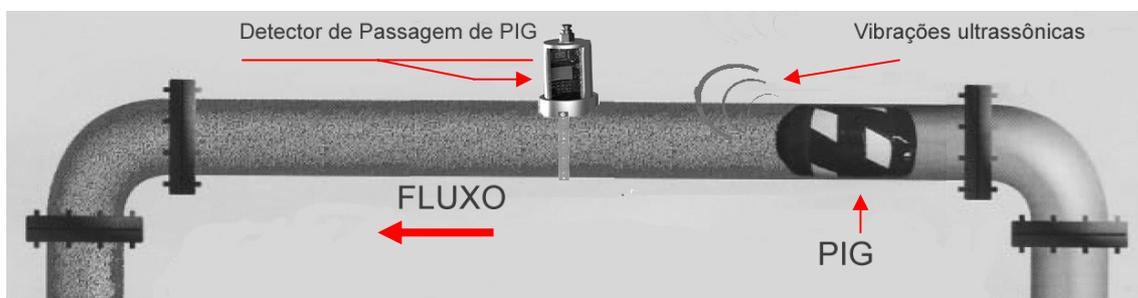


Figura 1 – Passagem de um PIG pelo sensor.

Basicamente, um sensor acelerômetro de alta velocidade e precisão é mecanicamente acoplado à parte externa do duto no ponto a ser monitorado, e o sinal elétrico proveniente deste sensor é processado a fim de decidir se houve ou não a passagem de um PIG por ali. Toda a inteligência e eficiência do detetor de PIG residem neste processamento. Deseja-se, em primeiro lugar, um detetor de PIG confiável, de tal forma que não deixe um PIG passar sem ser detectado e, nem o contrário, não dispare um alarme falso, indicando que um PIG passou quando, na verdade, não passou. Ambas as situações ocorrem na prática, e devem ser evitadas. O mérito de um detetor de PIG está sempre na ocorrência mínima destes dois tipos de erros.

Inúmeros são os fatores que contribuem para as falhas de um detetor de PIG. Já foi dito que os PIGs têm sido aplicados com sucesso em diversos setores da indústria. Também já foi dito que existem infindáveis tipos de PIGs com finalidades diferentes. Basta notar que existem na prática infinitas condições na tubulação que alteram o sinal gerado na passagem do PIG, como por exemplo, o próprio tipo do PIG (os PIGs de raspagem geram vibrações muito mais intensas que os PIGs de espuma de

poliuretano), o fluido escoado (a água amortece as vibrações de maneira diferente dos óleos e do gás, que ao contrário, costumam gerar mais vibrações), o diâmetro do tubo e o material de que é feito (alteram modos naturais de vibração mecânica), interferências externas (limpeza manual dos dutos com jatos de ar comprimido ou água e métodos abrasivos), ruído naturalmente presente no ambiente industrial (pancadas na tubulação, quedas, “golpes de aríete”, despressurização da linha), etc.

Basta ver que devido às infinitas condições diferentes e adversas que um detetor de PIG deve enfrentar, um único algoritmo de processamento do sinal se torna inviável para esta finalidade, pois pode ser empregado com sucesso em um caso específico em uma determinada tubulação, mas pode fracassar completamente em outra tubulação que tenha condições diferentes de operação ou pode ainda vir a fracassar na mesma tubulação onde foi empregado com sucesso anteriormente, bastando para isso que algumas condições ambientais se alterem.

Fica óbvio então que o processamento do sinal proveniente do sensor acelerômetro tem de ter a capacidade de ser alterado de acordo com a necessidade de cada caso, ou seja, o detetor de PIG terá de ter a capacidade de se adaptar as condições operacionais das diversas linhas em que for empregado.

Cabe lembrar que quando um PIG passa em um duto, por atrito, gera sinais em uma faixa bastante larga do espectro, que se estendem bem acima da faixa audível. Entretanto, observa-se através de experiências em campo e em laboratório, que em geral uma ou mais frequências são geradas predominantemente, correspondendo às frequências naturais de vibração mecânica do sistema. Um detetor de PIG rudimentar poderia ser um filtro sintonizado em uma dessas frequências que então responderia de acordo. Entretanto, nada pode garantir que as frequências naturais geradas por um conjunto PIG/duto/fluido serão iguais às frequências geradas por outro conjunto PIG/duto/fluido. Nota-se então a necessidade de um filtro que tenha seus parâmetros alteráveis eletronicamente de acordo com as necessidades. Isso explica o porquê de o detetor de PIG fabricado pela empresa ClampON [10,11] utilizar processamento digital do sinal (DSP), através de *software* específico.

2.2) Visão Geral do Sistema Completo em Blocos Funcionais:

No nosso caso, o sinal proveniente do acelerômetro é inicialmente amplificado por um bloco de ganho programável. A amplificação é necessária, pois o

acelerômetro gera somente 100 mV/g, um sinal bastante fraco para o caso de um detetor de PIG. Após a pré-amplificação, o sinal é entregue à etapa que é o objeto de estudo deste documento, o filtro analógico de tempo contínuo digitalmente programável, que faz a seleção da faixa de frequências que será analisada. Com tal filtro analógico, combinado com o bloco de ganho programável, o Detetor de Passagem de PIG pode se adaptar virtualmente a qualquer conjunto PIG/duto/fluido. Após a filtragem, o sinal resultante é passado a um detetor de envoltória composto por um retificador de precisão seguido de um filtro passa baixa de 0,01 Hz de frequência de corte. O sinal de envoltória então é entregue finalmente a um conversor A/D de 12 *bits* de precisão, que possibilita ao microcontrolador PIC realizar, após a conversão, a extração, por *software*, de inúmeras características da curva de envoltória do sinal gerado pelo PIG. Tais características são usadas, juntamente com os critérios de decisão, para decidir se o sinal era realmente proveniente da passagem de um PIG ou não.

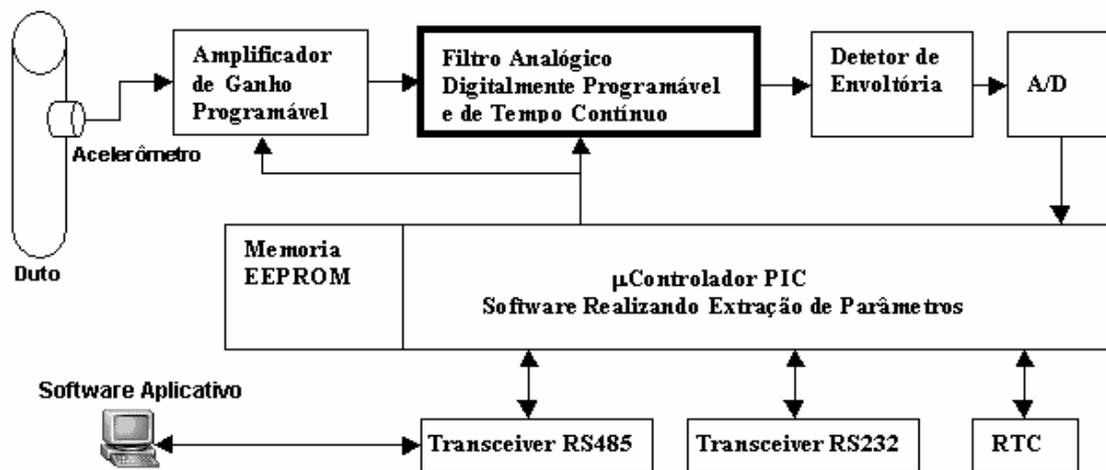


Figura 2 – Diagrama de Blocos Funcionais do Detetor de Passagem de PIG.

O Detetor de Passagem de PIG conta ainda com um relógio de tempo real (RTC), a fim de marcar a hora exata e a data das passagens de PIG, com uma interface RS-232 de serviço (programação do PIC, ajuste do RTC, diagnóstico, etc), e com uma interface RS-485 para comunicação serial à longa distância com o microcomputador executando o *software* aplicativo de controle. O diagrama em blocos do Detetor de Passagem de PIG pode ser visto na Figura 2.

No diagrama de blocos funcionais podemos ver que o microcontrolador PIC é o responsável por todas as funções de controle do *hardware* de todo o sistema.

No microcontrolador há ainda uma memória não volátil EEPROM onde os parâmetros de configuração do filtro programável e do amplificador de ganho programável são armazenados, bem como a hora exata e data das últimas detecções e outros parâmetros de configuração.

Desta maneira, o Detetor de Passagem de PIG pode, ao receber um comando do *software* aplicativo, alterar parâmetros de programação do bloco de ganho e, o mais importante, seleccionar a faixa de frequências a ser analisada através da alteração dos parâmetros do filtro programável, o nosso objeto de estudo.

2.3) O Filtro de Tempo Contínuo Digitalmente Programável em Detalhes:

Para realizar o processamento do sinal necessário, o filtro além de ser programável deve ter outras características, como: baixa distorção, robustez, estabilidade e baixo consumo de energia.

Entretanto, existem outras restrições ao projeto do filtro. Deseja-se um filtro que possa varrer o espectro de frequências audíveis e ultra-sônicas da forma mais ampla possível, ou pelo menos até 50 kHz, frequência acima da qual o sensor acelerômetro não funciona mais. O filtro deve ser também digitalmente programável, e, deve facilitar ao técnico operador a sua tarefa de programação. O filtro ainda deve ter uma seletividade alta, caso se deseje separar um sinal de frequência muito próxima de um ruído interferente.

O filtro deve também permitir o seu acoplamento em cascata, pois na necessidade de um filtro mais seletivo, é possível utilizar várias seções idênticas do mesmo filtro, aumentando assim a sua ordem e portanto a seletividade.

Finalmente, uma característica desejável de todos os blocos do sistema, incluindo o nosso filtro programável, é que recebam os comandos de programação através de um barramento serial com o mínimo de linhas de controle e também expansível conforme a necessidade.

A Tabela 1 reúne as principais características desejáveis do filtro. Vale lembrar, que estas especificações podem sofrer (e de fato sofreram) modificações no decorrer do desenvolvimento da metodologia de detecção de PIGs, pois em primeira instância, o filtro foi projetado para ser usado na pesquisa de uma maneira de detectar PIGs com acurácia e precisão, e em segunda instância, o filtro passou a ser usado como parte integrante do produto final.

Nível máximo de sinal de entrada	± 5 volts de pico.
Meio de programação do filtro	Barramento serial padrão I ² C expansível, dois fios. Níveis digitais de 0 e 5V.
Ordem do filtro	6 pólos, 3 zeros na origem, podendo ser expandido através de cascadeamento de mais unidades idênticas.
Faixa de frequências para localização dos pólos	De 50 Hz (desejável) ou 10 kHz (mínimo aceitável) a 50 kHz (máximo permitido pelo sensor usado)
Faixa de fatores Q programáveis em cada um dos estágios biquadráticos	De 0.25 a 10 (mínimo)
Impedância de entrada	$> 1 \text{ M}\Omega$ (necessário devido ao sensor usado)
Ganho máximo no centro da banda passante	Unitário
Tensão de alimentação do sistema completo	De +18 Vdc a +30 Vdc.

Tabela 1- Especificações técnicas e principais características.

Capítulo III

PROJETO DO FILTRO PROGRAMÁVEL

3.1) Características Gerais Para o Filtro Analógico Programável:

O projeto do filtro de tempo contínuo digitalmente programável iniciou com algumas idéias provenientes de técnicas de síntese de circuitos integrados analógicos, apesar de o objetivo inicial ser o de implementar o filtro somente em circuito discreto.

Deseja-se um filtro passa faixa, contínuo no tempo e com banda passante e *ripple* configuráveis, e que tenha uma seletividade razoavelmente alta (capaz de selecionar, por exemplo, uma faixa de 1 kHz de largura no espectro compreendido entre 100 Hz e 50 kHz). No nosso caso, iniciou-se o projeto do filtro passa faixa pela simples ligação em cascata de um estágio passa alta, com um estágio passa baixa, ambos configuráveis separadamente. Para uma seletividade razoavelmente alta, mas evitando um grau de complexidade excessiva, escolheu-se, em primeira instância, que o filtro fosse de sexta ordem, sendo uma seção passa alta de terceira ordem seguida de uma seção passa baixa de terceira ordem.

Ao surgir a necessidade de implementar um filtro analógico e contínuo no domínio do tempo, logo pensou-se em dispositivos semicondutores cujas características principais, como por exemplo o ganho, sejam de alguma maneira eletronicamente ajustáveis.

Um dos dispositivos que se enquadram nessas características é o Amplificador Operacional de Transcondutância, ou OTA. Nesse caso, o OTA é um dispositivo de ganho controlado por uma corrente de controle, projetado para ser usado em malha aberta ou fechada, com uma boa resposta em frequências elevadas (o primeiro pólo fica na faixa dos MHz), e o principal, tem o seu ganho.

Por ser um dispositivo aparentemente adequado para o projeto, haja visto que satisfaz vários pré-requisitos básicos para o filtro, foi montado um filtro que pode funcionar tanto em modo de corrente, quanto em modo de tensão, baseado em capacitores como elementos passivos e em OTAs como elementos de ganho ativos (OTA-C). Ademais, os OTAs são dispositivos muito pequenos fisicamente e de

implementação muito simples, no caso de uma implementação posterior em circuito integrado.

3.2) Implementação Inicial com OTAs e Capacitores:

A idéia inicial de implementar um filtro com OTAs então foi pesquisada na literatura [14], e, baseado em OTAs disponíveis no mercado nacional, foi implementado um protótipo da seção passa alta inicial. O diagrama esquemático do protótipo de terceira ordem pode ser visto na Figura 3.

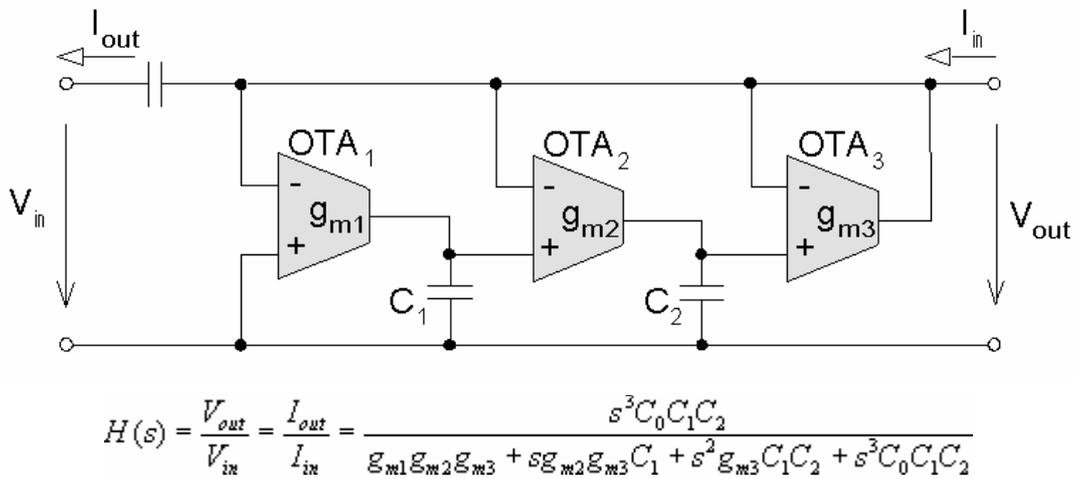


Figura 3 – Diagrama esquemático do filtro passa alta OTA-C.

A corrente de controle máxima permitida para um OTA CA3080 é de 2 mA (vide *Datasheet* no Apêndice 1). Essa corrente deve corresponder à frequência máxima de corte do filtro de 50 kHz, caso em que se determinam os valores dos capacitores do filtro. Sabe-se que um filtro OTA-C tem sua frequência de corte diretamente proporcional à corrente de controle dos OTAs. No nosso caso, inicialmente o filtro deve varrer a faixa de algumas centenas de Hz até 50 kHz. Supondo que o operador deseje sintonizar o filtro em 100 Hz, e sabendo-se que a corrente de controle máxima de 2 mA corresponde a 50 kHz, então a corrente de controle para 100 Hz nos 3 OTAs é de:

$$I_{CONTROLE} = \frac{2mA}{50kHz} \times 100Hz = 4\mu A. \quad (3.1)$$

Percebe-se logo o inconveniente de ter de gerar uma corrente de controle constante tão baixa quanto $4 \mu\text{A}$ e com uma precisão relativamente elevada (0,1 %). Percebe-se também que, para uma precisão de 100 Hz de resolução em frequência, a resolução necessária da corrente de controle é de pelo menos $4 \mu\text{A}$. Esses baixos níveis de corrente e relativamente alta precisão necessária para o controle dos OTAs tornam este filtro difícil de empregar em um produto que deve ser robusto e confiável, ainda mais em ambiente industrial, que é essencialmente ruidoso.

Mais um inconveniente surge da utilização de OTAs bipolares. Os OTAs bipolares possuem uma limitação de amplitude no seu par de entrada diferencial da ordem de 50 mV de pico. OTAs implementados com MOSFETs podem não possuir uma limitação tão severa, onde o sinal de entrada presente no par diferencial pode ter até mesmo alguns volts para o mesmo nível de distorção do caso dos OTAs bipolares.

Não foi encontrado nenhum OTA comercial implementado com MOSFETs, nem mesmo no mercado internacional, de sorte que o filtro teve de ser implementado com OTAs bipolares CA3080 e portanto somente funcionava para sinais de pequena amplitude, da ordem de dezenas de milivolts. Novamente, este nível baixo de sinal é incompatível com o ambiente ruidoso da indústria. Ademais, mesmo mantendo-se o nível do sinal baixo, por operar em malha aberta, o OTA bipolar introduz uma considerável distorção não linear, o que é notoriamente nocivo para qualquer implementação de filtro contínuo no tempo e linear, como poderemos ver no Capítulo V, onde serão discutidas não idealidades na implementação dos filtros apresentados, entre outros aspectos importantes para o desempenho dos mesmos.

Por último, surgiu mais um inconveniente. Supondo que o filtro está corretamente sintonizado em uma determinada frequência e o operador deseje alterar o *ripple* ou a aproximação (Chebyshev ou Butterworth por exemplo), atuando em um único OTA altera não somente o *ripple*, mas a frequência de todos os pólos. Os controles do filtro possuem uma indesejável interação entre si, o que torna complicada a programação por parte do técnico operador. Esta indesejável característica, aliada às outras mencionadas acima, fez que o filtro implementado com OTA-C fosse deixado de lado rapidamente, nem mesmo sendo implementada a seção passa baixa restante. Entretanto, ainda permanecem as idéias de implementação de filtros OTA-C para o caso de implementação em circuito integrado, o que será também discutido no Capítulo V.

O protótipo inicial foi finalmente testado como filtro em modo de tensão e concluiu-se que essencialmente a idéia funciona, apesar de ter inúmeras desvantagens

que inviabilizaram a sua utilização. Mais detalhes sobre a execução deste protótipo serão vistos adiante, no Capítulo IV.

Depois de verificada o baixo desempenho da implementação discreta OTA-C, foram pesquisadas novas maneiras [15] de realizar o filtro programável, de modo que as desvantagens acima mencionadas para o OTA-C fossem eliminadas ou pelo menos contornadas. Originou-se desta maneira o projeto com seções biquadráticas acopladas em cascata, implementadas com *loop* de dois integradores, que constituem a implementação que está sendo atualmente empregada no desenvolvimento do produto.

3.3) Filtro Implementado em *Loop* de Dois Integradores:

A fim de contornar ou eliminar os inconvenientes encontrados no filtro OTA-C implementado anteriormente, uma nova topologia [16] foi empregada. Trata-se da implementação do filtro em *loop* de dois integradores, cujo diagrama de blocos básicos pode ser visto na Figura 4.

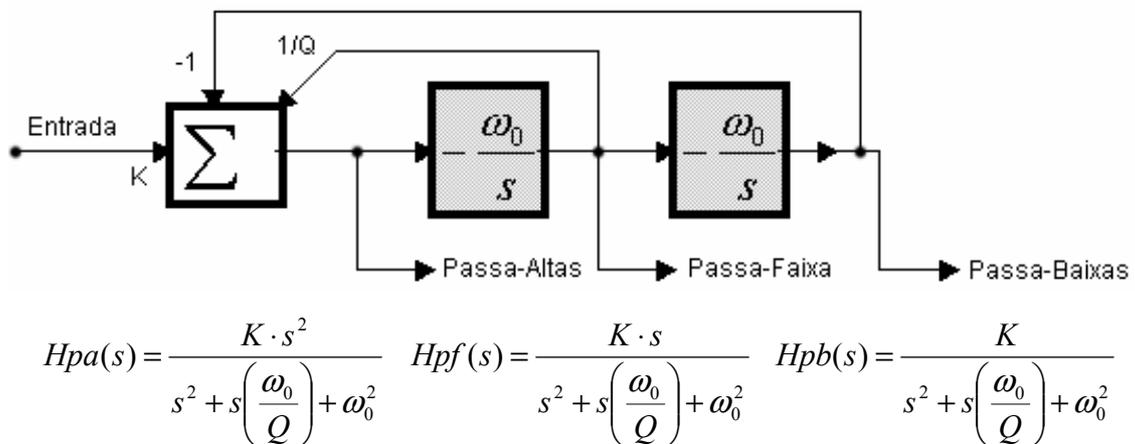


Figura 4 – Diagrama em Blocos de um filtro em loop de dois integradores.

Neste diagrama podemos notar que esta é uma implementação de um filtro biquadrático de segunda ordem, e que ao mesmo tempo apresenta saídas múltiplas, tanto passa alta, quanto passa baixa e passa faixa. Nota-se também que o filtro biquadrático é ressonante na frequência ω_0 , que corresponde ao inverso da constante de tempo dos integradores. O fator Q do filtro é determinado pelo inverso do ganho de realimentação da saída passa faixa ao somador de entrada. A constante K determina o ganho na banda de passagem.

Segundo Sedra [17], pode-se implementar qualquer filtro através da ligação em cascata de seções biquadráticas como a apresentada acima. Entretanto, por ser de segunda ordem, somente um filtro de ordem par pode ser implementado desta maneira. Necessita-se então de uma seção de primeira ordem a fim de implementar filtros de ordem ímpar.

Uma maneira de conseguir isto é através do sistema apresentado no diagrama de blocos da Figura 5. Nele podemos ver que, como no caso do filtro biquadrático, a frequência natural depende da constante de integração. Não há controle de fator Q, por não ser aplicável, haja visto que este é um pólo real.

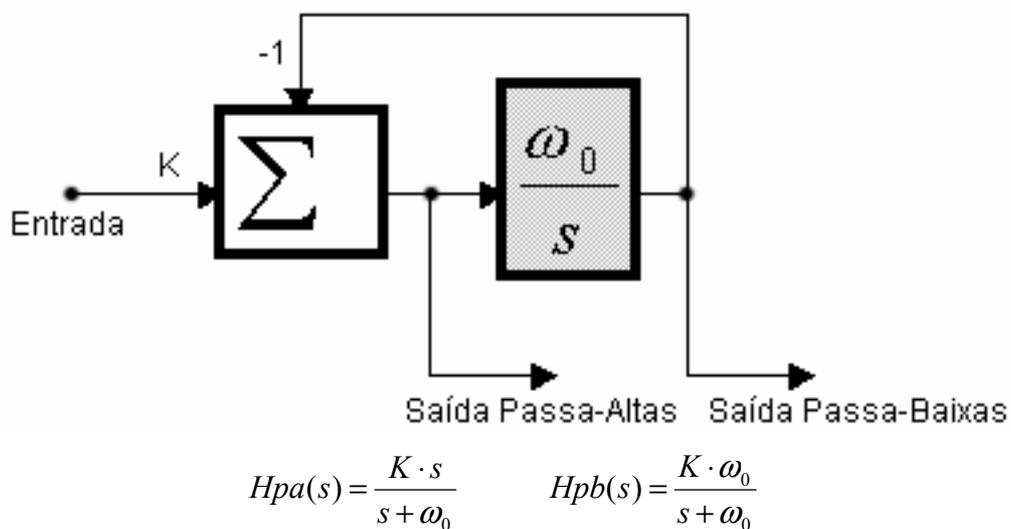


Figura 5 – Diagrama de Blocos da seção de pólo real de primeira ordem.

Como no caso da seção biquadrática, o fator K determina o ganho na banda passante. Outra característica importante para a aplicação na construção do filtro do detetor de passagem de PIG é que as frequências naturais, tanto da seção de primeira ordem, quanto da seção de segunda ordem somente dependem da constante de tempo dos integradores, não dependendo de mais nenhum outro controle, e principalmente, não interferindo em nenhum outro parâmetro do filtro. O mesmo ocorre com o controle do fator Q, o qual não interfere com a frequência natural ω_0 da seção biquadrática.

É com base na utilização destes dois blocos, que o filtro programável é inteiramente realizado, mantendo-se a condição de ser um filtro de sexta ordem, sendo composto por um filtro passa alta de terceira ordem, seguido de um filtro passa baixa de terceira ordem. Entretanto, nada além da complexidade crescente impede o filtro de ter

ordens superiores a seis, simplesmente pela adição de mais seções de segunda ordem idênticas à acima.

A utilização destas duas seções apresenta vantagens e desvantagens que serão examinadas com detalhes no Capítulo V, juntamente com tendências de melhoramentos futuros para a construção de filtros programáveis. Entretanto, pode-se adiantar ao leitor que, além da possibilidade de implementação de filtros de qualquer ordem, seja par ou ímpar, a combinação destas seções possibilita ainda a realização de várias aproximações, como por exemplo, Chebyshev, Butterworth ou Bessel.

Para que seja possível a implementação de um filtro digitalmente programável, é necessário que todas as seções componentes sejam também digitalmente programáveis. Já vimos que a implementação com OTAs não é vantajosa no caso discreto, apesar de poder ser em ambiente integrado, então, decidiu-se realizar a implementação do filtro com dispositivos que suportem sinais de amplitude maior que 1 Volt de pico: os amplificadores operacionais.

Partindo da implementação Kerwin-Huelsman-Newcomb ou KHN [18], onde se substituem os blocos integradores por integradores de Miller tendo $RC=1/\omega_0$ e os blocos somadores por amplificadores diferenciais com pesos distintos em suas entradas, temos as implementações das duas seções base realizadas somente com amplificadores operacionais, resistores e capacitores. Apesar disso, as duas seções base ainda não são programáveis. A implementação dos dois circuitos pode ser vista na Figuras 6 e 7.

Pode-se notar ainda que, R_1 , R_2 , R_3 e R_f junto com $U1A$ formam um amplificador diferencial em cada caso, equivalente a um amplificador de instrumentação (Figura 8), e R , C , e $U2A$ e/ou $U3$ formam os integradores de Miller inversores. Notar que a impedância de entrada no caso da seção biquadrática não é alta, próxima do infinito, nem constante, haja visto que há um caminho por R_2 e R_3 para a saída passa faixa. Também se nota que para alterar o fator Q é necessário trocar pelo menos 2 resistores, e, para que haja alta rejeição de sinal em modo comum, os 4 resistores R_1 , R_2 , R_3 e R_f devem ser de alta precisão.

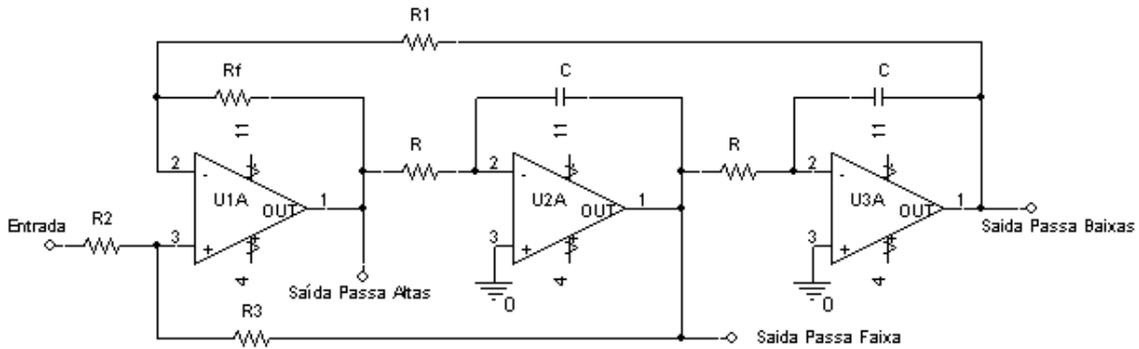


Figura 6 – Implementação KHN com amplificadores operacionais da seção de segunda ordem biquadrática.

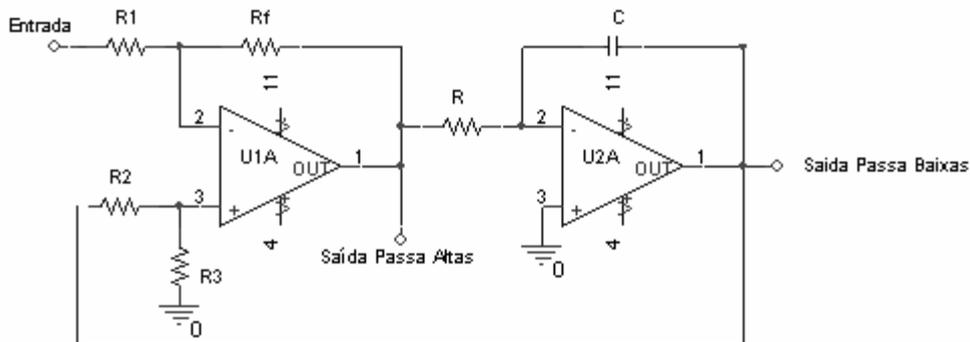


Figura 7 – Implementação com amplificadores operacionais da seção de primeira ordem de pólo real.

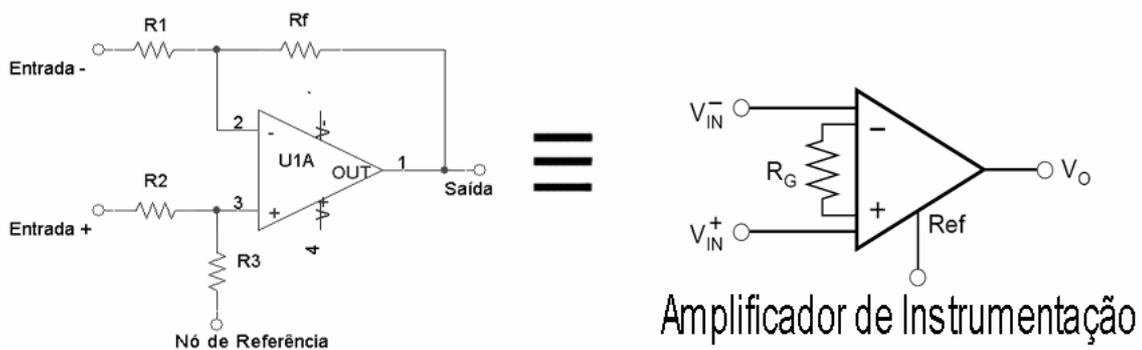


Figura 8 – Equivalência entre o amplificador de entrada e um amplificador de instrumentação.

Para resolver os problemas de torná-los eletronicamente sintonizáveis, substituímos inicialmente o amplificador de entrada por um amplificador de instrumentação de alta velocidade e entrada a FET fabricado pela Texas Instruments, o INA111 (vide *datasheet* no Apêndice 1). Esse amplificador de instrumentação possui ampla resposta em frequência (aproximadamente 2 MHz) e se o resistor R_G da Figura 8

for omitido, o ganho se torna unitário, sintonizado por LASER internamente durante o processo de fabricação, ou seja, um componente de alta precisão.

Num primeiro momento, vemos duas vantagens ao realizar esta substituição. A primeira é que a impedância de entrada dos blocos básicos de primeira e segunda ordem sobe bastante, haja visto que o INA111 tem entradas construídas com *buffers* de tensão e, mais ainda sendo esses *buffers* construídos com transistores de efeito de campo. A segunda é que não existirá mais a necessidade de encontrar resistores casados para um perfeito cálculo da tensão diferencial, pelo fato de o componente já vir ajustado de fábrica. Isso significa que o processo de fabricação se torna mais simples, rápido e eficiente, tornando viável a repetição do filtro com um mesmo padrão de qualidade.

Olhando com mais atenção vemos ainda mais uma vantagem. Antes da substituição era necessário alterar os valores de dois resistores para poder alterar o fator Q da seção biquadrática, o que tornava o circuito muito difícil de ser eletronicamente ajustado (FETs são resistores controlados por tensão, mas muito não lineares, e os OTAs, em menor grau, também). Depois da substituição pelo INA111, e lembrando do diagrama de blocos básicos da Figura 4, vemos que o fator Q é determinado somente pelo ganho de realimentação da saída passa faixa até a entrada.

Após constatar isso, nota-se que, se um bloco de ganho K eletronicamente ajustável for inserido entre a saída passa faixa e a entrada de referência do INA111, o fator Q da seção biquadrática será determinado pelo inverso do ganho K, ou seja, $Q=1/K$. O fator Q do filtro então se torna eletronicamente ajustável.

Para ajustar a frequência natural ω_0 das seções de segunda e primeira ordem, também um bloco de ganho K eletronicamente ajustável, idêntico, pode ser intercalado na entrada de cada um dos integradores de Miller, variando assim a sua constante de tempo. Se antes a frequência natural era fixa em $\omega_0 = 1/RC$, agora através de uma pequena análise do integrador de Miller, vemos que a frequência natural passa para $\omega_0 = K/RC$, conforme podemos ver na Figura 9.

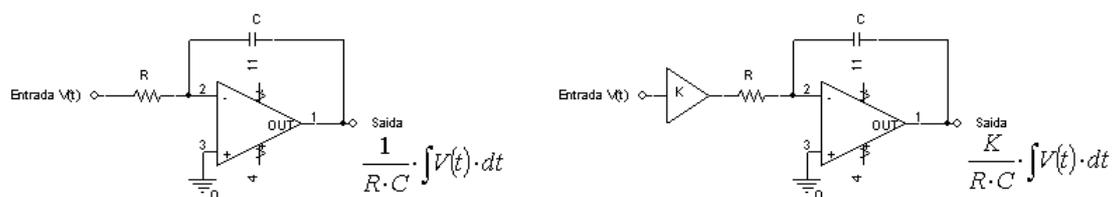
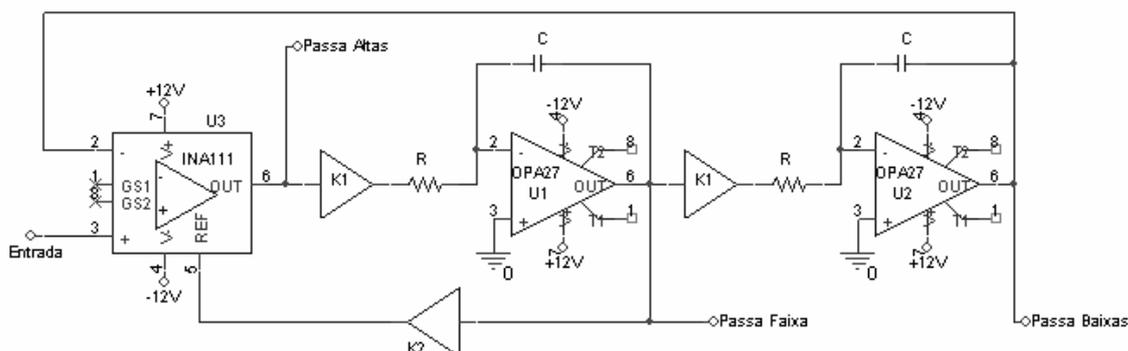


Figura 9 – Transformação da constante de tempo de um integrador comum.

É dessa maneira que os blocos básicos de primeira e segunda ordem se tornam programáveis. A frequência natural do bloco fica agora diretamente proporcional ao ganho K1 inserido antes dos integradores, que têm sua constante de tempo dividida por K1. Já o fator Q da seção de segunda ordem fica inversamente proporcional ao ganho K2 inserido na realimentação, sendo $K2=1/Q$, como pode ser visto na Figura 10.



$$Q = \frac{1}{K2} \quad \omega_0 = \frac{K1}{RC}$$

Figura 10 – Programação do bloco de segunda ordem.

Apesar de ser possível a programação desta maneira, os blocos ainda não são eletronicamente programáveis. Entretanto, se os ganhos K1 e K2 forem substituídos por multiplicadores analógicos de tensão, e com auxílio de conversores digital para analógico (D/A), pode-se realizar então a programação digital destes blocos analógicos, conforme mostrado na Figura 11.

Para implementar os multiplicadores analógicos, foram usados circuitos integrados MPY634, fabricados pela Texas Instruments (vide *datasheet* do dispositivo no Apêndice 1). Esse multiplicador analógico de quatro quadrantes é bastante versátil, e de banda larga, por volta de 10 MHz, com 0,5 % de acurácia. Internamente, ele é composto por 4 amplificadores operacionais construídos com base em transistores bipolares e um núcleo multiplicador. Ele possui duas entradas diferenciais para os sinais multiplicando e multiplicador X e Y, e uma entrada Z a fim de realimentar o sinal de saída e fechar a malha de controle.

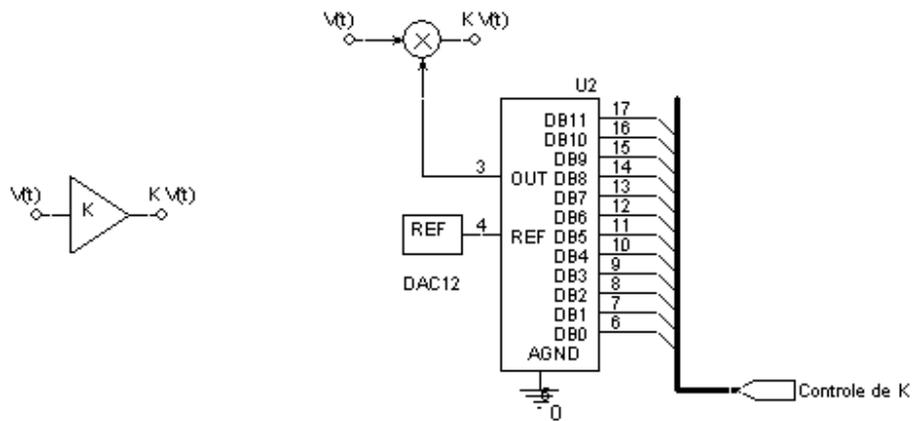


Figura 11 – Implementação do bloco de ganho programável.

Quando ligado da maneira mais simples, a função de transferência do MPY634 é $V_{out} = (XY)/10$. A implementação em *hardware* para os blocos básicos de primeira e segunda ordem fica como mostrada nas Figuras 12 e 13.

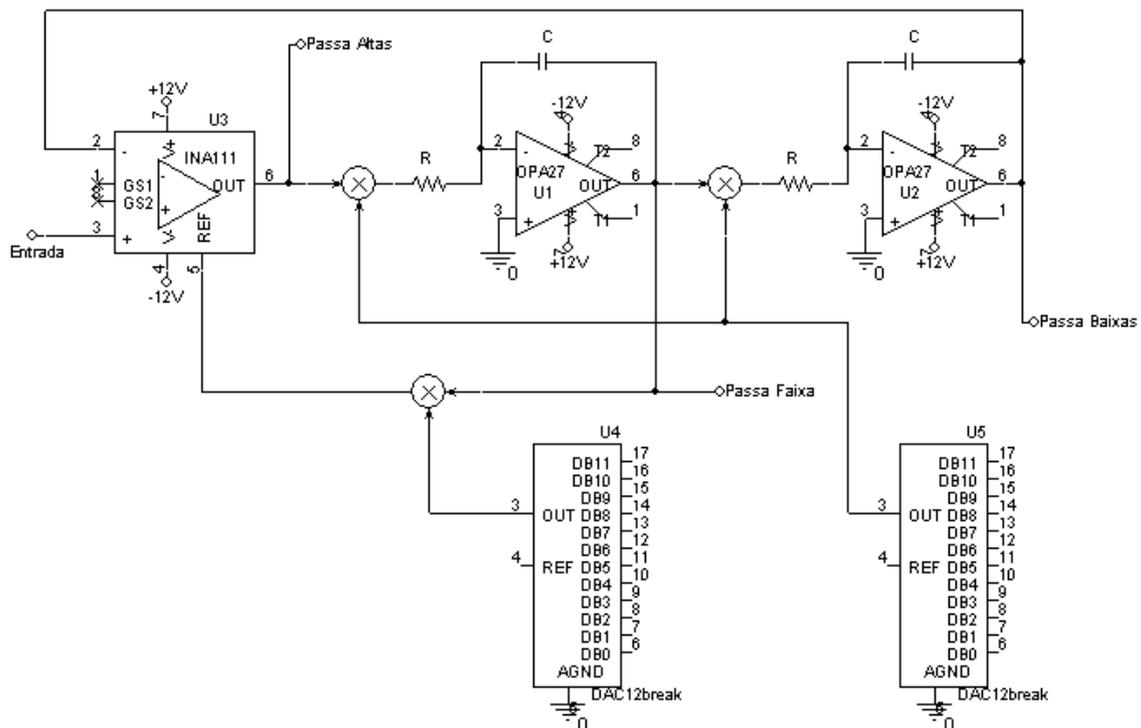


Figura 12 – Bloco de segunda ordem completo. Notar, que por simplicidade, não foram representadas entradas diferenciais nos multiplicadores.

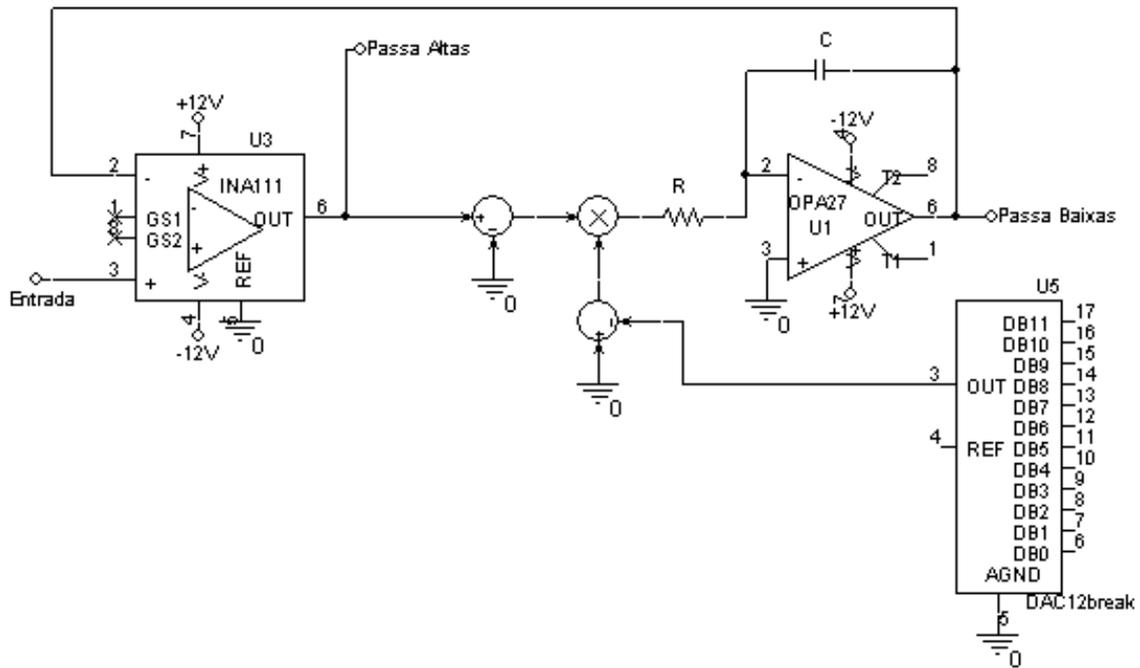


Figura 13 – Implementação em *hardware* do bloco de primeira ordem. Notar as entradas diferenciais do multiplicador. Notar também que o multiplicador está realizando ganho inversor.

Nas Figuras 12 e 13, foram representados conversores D/A de entrada paralela. No entanto, para fins de simplificar a confecção da placa de circuito impresso e atender o requisito de mínimas linhas de controle, os conversores D/A empregados foram na verdade de programação através de um barramento serial, o que veremos com detalhes posteriormente ainda neste Capítulo. Também não foram representados os multiplicadores com o fator 1/10, mas isto será incluído na análise do circuito.

O bloco de primeira ordem possui somente um conversor D/A, que corresponde à programação da sua frequência de corte, ou a localização do pólo real. Já o bloco de segunda ordem possui dois conversores D/A, um para selecionar a frequência natural dos pólos, e o outro para selecionar o fator Q. Por este motivo, não foram empregados conversores D/A iguais (apesar de serem representados de forma igual na Figura 12), pois o controle da frequência natural deve ser logarítmico, para uma programação mais simples e para abranger uma faixa de frequências mais ampla. Porém, o controle do fator Q deve ser linear, pois basta carregar o valor 1/Q no conversor D/A correspondente.

Para o controle do fator Q, foi usado o conversor D/A DAC7571, fabricado pela Texas Instruments (vide *datasheet* no Apêndice 1). Este é um conversor

D/A de 12 *bits* de precisão (4096 passos) e de baixa velocidade. A programação, como já foi dita, é por meio de um barramento serial com duas linhas em dreno/coletor aberto, uma para o sinal de *clock* e outra para o sinal de dados, conforme especificado no padrão I2C, que será visto em detalhes mais à frente.

Para o controle da frequência ω_0 , foram empregados potenciômetros digitais DS1807, fabricados pela Dallas-Maxim-IC (vide *datasheet* no Apêndice 1). Tais potenciômetros são indicados para aplicações em controle de volume em equipamentos de áudio, portanto são logarítmicos. De fato, internamente ele é constituído por uma seqüência de 64 resistores integrados ligados em série de tal forma que o seu valor totalize 45 k Ω . Um multiplexador analógico decide em qual das 65 tomadas será ligada a saída, de forma que o valor numérico programado no dispositivo corresponda à atenuação em dB, para valores entre 0 e 63. Para valores iguais ou maiores que 64, o potenciômetro proporciona uma atenuação mínima de 90 dB.

Tanto para a geração de tensão de controle através do D/A linear quanto através do potenciômetro digital logarítmico foi usada a mesma referência de tensão de 4096 mV, o circuito integrado REF198, fabricado pela Analog Devices. Desta forma, a saída do conversor D/A será, dada em milivolts, pelo valor numérico programado N2, de 0 a 4095, enquanto que a saída do potenciômetro digital será dada por:

$$V_{out} = \frac{4096mV}{\frac{N1}{10^{20}}} \quad (3.2)$$

A Equação (3.2) mostra que para o valor programado N1=0 teremos 4096 mV na saída, e para cada 20 unidades que o valor programado subir, a tensão gerada cai dez vezes. Fazendo a análise de como programar o circuito, vemos que:

Para o bloco de primeira ordem, pólo real:

$$\omega_0 = \frac{1}{RC} \cdot K1 \quad (3.3)$$

$$K1 = \frac{4096mV}{10^{\frac{N1}{20}}} \cdot \frac{1}{10} \quad (3.4)$$

Com base em (3.3) e (3.4), temos que:

$$\omega_0 = \frac{1}{RC} \cdot \frac{4096mV}{10^{\frac{N1}{20}}} \cdot \frac{1}{10} \quad (3.5)$$

E, resolvendo para N1, o valor numérico que resulta na frequência ω_0 desejada é:

$$N1 = 20 \cdot \log_{10} \left(\frac{409.6mV}{R \cdot C} \right) - 20 \cdot \log_{10}(\omega_0) \quad (3.6)$$

Considerando que queremos a frequência máxima de 50 kHz, ocasião em que será programado o valor N1=0:

$$\omega_0 = \frac{409.6mV}{R \cdot C} = 2 \cdot \pi \cdot 50000 \quad (3.7)$$

$$\text{ou } R \cdot C = 1.304\mu s .$$

Escolheu-se C =1 nF para evitar problemas de instabilidade dos amplificadores operacionais de ultrabaixo ruído e alta precisão OPA27GU (vide *datasheet* no Apêndice 1), também fabricados pela Texas Instruments, de construção bipolar e 8 MHz de produto ganho-banda. Neste caso, para R foi usado um resistor de filme metálico e de 1% de precisão, no valor de 1.30 k Ω . Como $\omega_0 = 2\pi f_0$, temos:

$$N1 = 20 \cdot \log_{10} \left(\frac{409.6mV}{R \cdot C} \right) - 20 \cdot \log_{10}(2 \cdot \pi) - 20 \cdot \log_{10}(f_0) \quad (3.8)$$

$$N1 = 109.96 - 15.96 - 20 \cdot \log_{10}(f_0) \quad (3.9)$$

$$N1 = 94 - 20 \cdot \log_{10}(f_0) \quad (3.10)$$

Nota-se facilmente também que, se a cada 20 unidades que o valor de N1 sobe, o filtro passa a cortar uma década abaixo, e, se o valor de N1 pode variar de 0 a 63, então, segundo a Equação (3.5) a faixa de frequências que o filtro abrange é de aproximadamente 35,5 Hz, com N1=63 e 50 kHz, com N1=0. Isso satisfaz ao requisito do filtro poder varrer de algumas centenas de Hz até 50 kHz, o que é uma faixa relativamente larga (3,15 décadas).

Para o bloco de segunda ordem, a análise acima também é válida, haja visto que somente a constante de tempo dos integradores determina a frequência de ressonância do bloco. Para o fator Q, temos um multiplicador MPY634, com função de transferência XY/10, seguido de um amplificador de ganho fixo igual a 10, para fazer o ganho total igual ao valor programado pelo DAC7571 e além disso, baixar a impedância vista pela entrada de referência do INA111, o que é muito importante para não degradar a rejeição em modo comum deste amplificador de instrumentação:

$$Q = \frac{1}{K2} \quad (3.11)$$

$$K2 = \frac{N2 \cdot 1mV}{10} \cdot 10 \quad (3.12)$$

$$Q = \frac{1}{0.001 \cdot N2} \quad (3.13)$$

$$Q = \frac{1000}{N2} \quad (3.14)$$

E finalmente:

$$N2 = \frac{1000}{Q} \quad (3.15)$$

o que permite ao operador programar valores de Q inferiores à unidade, como por exemplo, no caso de N2=4000, Q=0.25, ou valores altos tais como 10 ou 20, como no caso de N2=100 ou 50. Obviamente, um fator Q tão elevado é impossível de conseguir

na prática, pois existem outras limitações nos componentes eletrônicos que afetam o desempenho do filtro como um todo, o que discutiremos no Capítulo 4, entretanto, esta maneira de programar permite uma boa resolução de fator Q na faixa de 1 a 10.

Com base nas equações (3.10) e (3.15), o operador pode facilmente determinar o valor de N1 e N2. Além disso, uma característica importante desta construção é que o filtro pode ser passado de uma frequência para outra com o mínimo de cálculo, bastando para isso somar-se o mesmo deslocamento aos dois potenciômetros que controlam N1, na seção de primeira e de segunda ordem, ligadas em cascata. O fator Q fica inalterado e, se o filtro era, por exemplo, um Chebyshev com 3 dB de *ripple* na banda passante, manterá este *ripple*, alterando-se apenas a banda passante em si.

Na Figura 14 temos o diagrama esquemático da metade passa alta do filtro completo. O transistor JFET Q1, o resistor R3 e os capacitores C3 e C15 juntamente com o conector BNC J1 formam um condicionador de sinal para o acelerômetro, e não fazem parte do filtro propriamente dito. O resistor R7 garante que o valor quiescente de voltagem na entrada não inversora de U9 seja 0 volts, para operação em torno do zero. O primeiro bloco, que implementa a seção passa alta de primeira ordem, pólo real, é composto por U9, U11, R6, U10 e C23. C25 é um capacitor que diminui o ruído de voltagem na entrada Y não inversora de U11, que seleciona a frequência do pólo. Esta etapa é programada pela metade inferior do potenciômetro digital U8. A saída de U9, correspondente à saída passa alta é conectada à entrada da próxima seção, de segunda ordem.

A seção de segunda ordem é composta por U1, U34, R1, U2, C6, U4, R2, C5, U5, R4, R5, U7 e o conversor D/A U6. A frequência de ressonância desta etapa é programada pela metade superior de U8. O capacitor C35 age atenuando o ruído de voltagem na tensão de programação da frequência de ressonância, o mesmo ocorrendo com C20, no caso da tensão de seleção do fator Q.

Todos os outros capacitores, ligados às linhas de +12 volts e -12 volts servem para desacoplamento e são cerâmicos multicamadas, de boa qualidade, montados próximos dos componentes ativos em questão. O sinal de saída é tomado na saída de U1, e vai para a etapa seguinte, a metade passa baixa.

O barramento de controle I2C pode ser visto nas linhas rotuladas I2CSDA para a linha de dados, e I2CSCL para a linha do sinal de sincronismo. Apesar de não ser aparente, este barramento de controle continua na próxima Figura, e vai até o microcontrolador PIC na parte final. Mais detalhes sobre o barramento I2C serão vistos adiante. Também não está representado o circuito gerador de tensão de referência para os potenciômetros digitais e D/As, apesar de ser mostrada a linha rotulada VREFERENCE, que também continua no próximo esquemático.

Na Figura 15 podemos ver a metade passa baixa de terceira ordem do filtro. O sinal proveniente da parte passa alta entra em U22, pela entrada não inversora. A etapa que realiza o pólo real é composta por U22, U24, R12, U23 e C49. A programação desta etapa é realizada pela metade inferior do potenciômetro digital U21. O sinal presente na saída de U23, correspondente à saída passa baixa, é entregue à próxima etapa.

A última etapa de todo o filtro é composta por U12, na entrada, seguido por U15, R8, C34, U16, R9, C33, U14, R10, R11, U18, U20 e o conversor D/A U19. C47 serve para manter a saída do conversor D/A em um nível de ruído baixo. O mesmo ocorre com C43 e C52. A programação da frequência de ressonância é feita pela metade superior de U21, e o fator Q é programado em U19. Ainda na Figura 15 podemos ver a continuação da linha rotulada VREFERENCE, onde existe uma tensão constante de 4096 mV, a referência utilizada por todos os conversores D/A e pelos potenciômetros digitais. É mostrada também a continuação do barramento serial de controle I2C, que interliga todos os potenciômetros digitais e os conversores D/A, bem como o conversor A/D e o relógio de tempo real (não mostrados nestes diagramas esquemáticos).

Deve-se notar que, para que haja realimentação do sinal de polaridade correta, no caso das etapas de primeira ordem, que os multiplicadores analógicos U11 e U24 estão recebendo o sinal proveniente dos INA111 respectivos pelas entradas inversoras. Isso se deve ao fato de o integrador de Miller já ser inversor, e no diagrama em blocos da Figura 5 o integrador não ser inversor. Portanto, os multiplicadores analógicos foram ligados dessa maneira, a fim de “desinverter” a polaridade do sinal realimentado. O mesmo não ocorre nas etapas de segunda ordem.

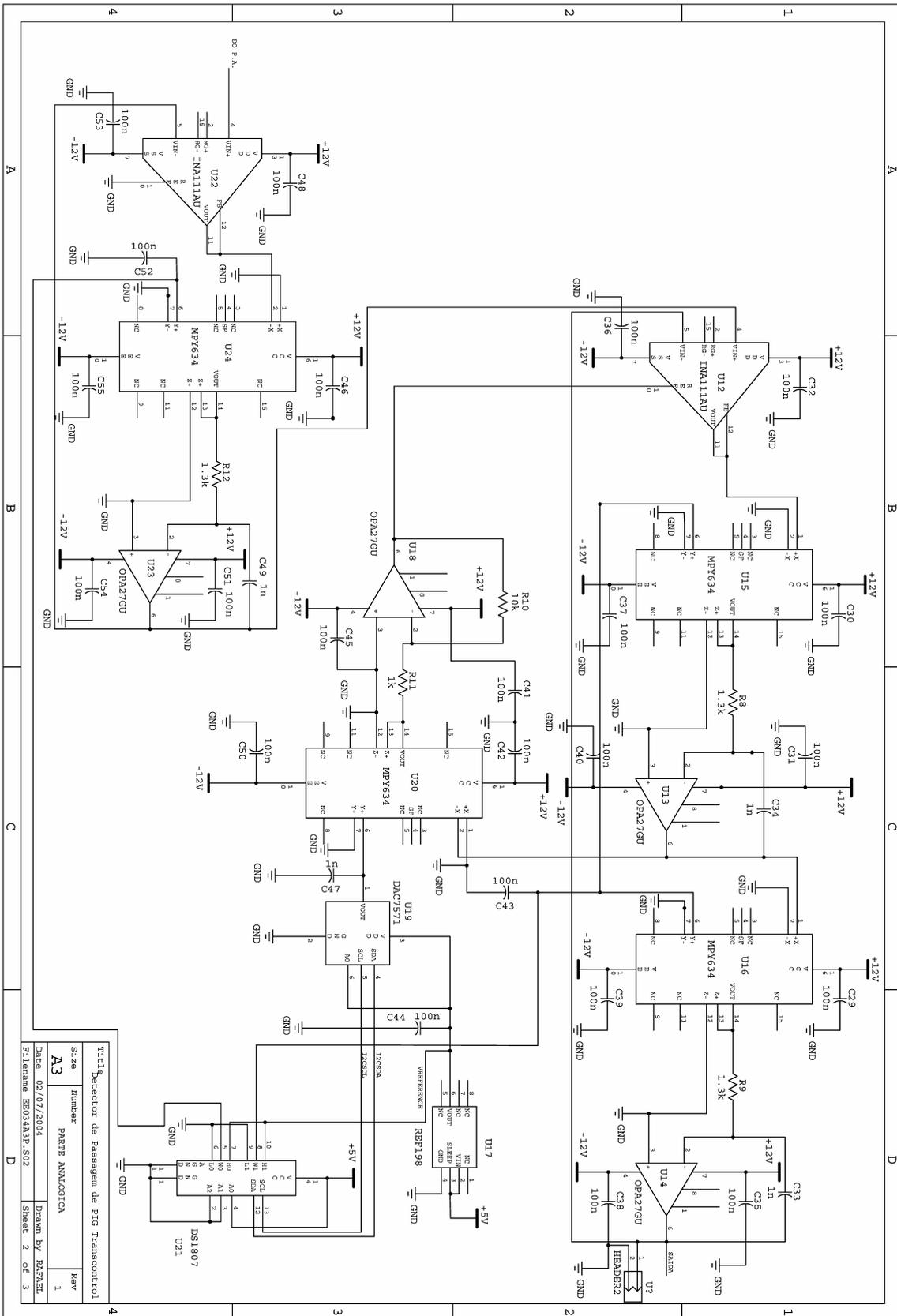


Figura 15 – Segunda metade (passa baixa de terceira ordem) do filtro.

Título		Detector de Passagem de PIC Transcontrol	
Size	Number	Rev	
A3	PARTE ANALOGICA	1	
Data: 02/07/2004		Desenho By: RAFAEL	
File Name: B0304A3P_S02		Sheet: 2 of 3	

Na Figura 16 podemos ver a fonte de alimentação para o filtro completo. Esta é uma fonte de alimentação baseada em um conversor DC/DC miniatura, isolado, de baixa potência (2 W), o DCP020515DP, também fabricado pela Texas Instruments. Este conversor realiza a transformação da tensão de 5 V, proveniente da alimentação do restante do circuito (microcontrolador e outros periféricos), para duas tensões simétricas não reguladas de +15 e -15 volts. O conversor DC/DC opera de modo chavetado, em alta frequência, por volta de 400 kHz. Isto é importante, pois reduz o tamanho físico dos componentes necessários à filtragem. De fato, a filtragem é realizada pelos capacitores de tântalo C77, C68 e C70, pelos capacitores cerâmicos C71, C76, C67 e C69, pelos indutores L1 e L3, pelos eletrolíticos C75 e C66 e pelos resistores R17 e R18. Estes resistores são importantes para evitar que o filtro da fonte tenha um fator Q muito alto, sendo necessários para evitar oscilações.

Após a filtragem, temos um par de reguladores de tensão lineares de baixa potência LM78L12 e LM79L12, que fornecem respectivamente +12 e -12 Volts estabilizados. Os demais capacitores atuam na filtragem contra altas frequências. O indutor L2, juntamente com o capacitor C62 forma um filtro contra ruídos de alta frequência para a linha de +5 Volts, que será necessária para alimentar a referência de tensão analógica REF198 (U17).

Esta fonte permite que o filtro seja completamente alimentado por dois fios, uma fonte simples de +5 V, e como já foi dito antes, ele pode ser inteiramente programado pelo barramento I2C, composto por mais dois fios, sendo necessários para a operação completa do filtro, um total de 4 fios de alimentação/controlado, além de sua entrada analógica e saída analógica. Isto permite que o filtro programável seja finalmente encarado como um bloco único, programável e alimentado por este barramento de somente 4 fios, o que facilita a sua operação e programação.

3.4) Detalhes do Barramento I2C:

Como foi dito anteriormente, a fim de realizar um filtro que pudesse ser configurado de maneira simples, usando poucas linhas de controle, foi usado o barramento I2C.

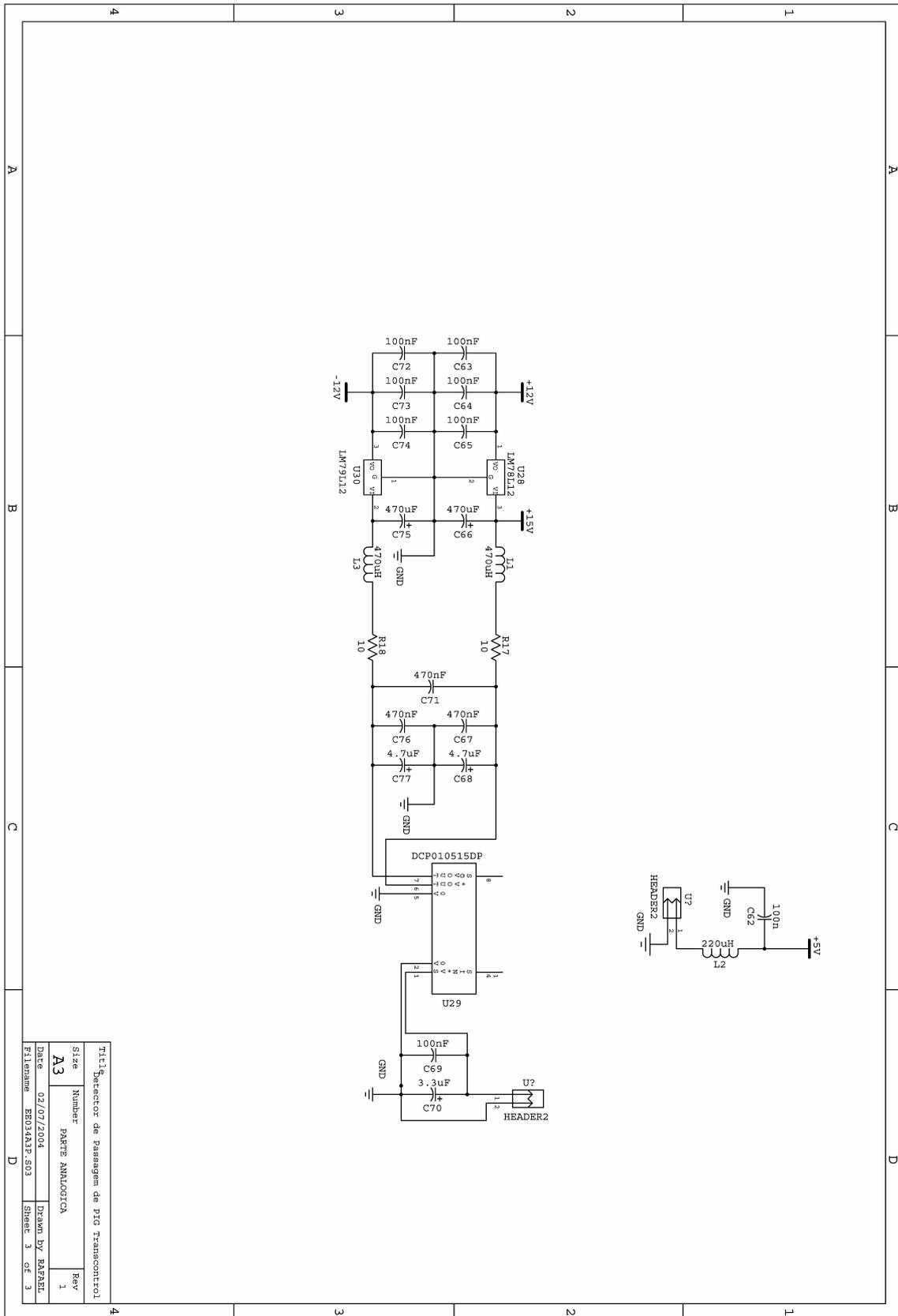


Figura 16 – Fonte de alimentação dedicada para o filtro.

O barramento I2C (*Inter Integrated Circuit*) [19,20], também denominado *two-wire* [21,22], foi desenvolvido pela Philips no início da década de 80, e desde então vem evoluindo. Existem inúmeros dispositivos compatíveis I2C realizando diversas funções, como por exemplo, memórias, conversores D/A e A/D, expansores de E/S de propósito geral, sintetizadores de frequência, sensores de temperatura e seletores de canal. Pode-se definir o barramento I2C, resumidamente, como um barramento de controle que estabelece a comunicação entre circuitos integrados de um sistema.

Este barramento é especialmente vantajoso por várias razões. Em primeiro lugar, por ter um protocolo serial implementado por *software*, não há necessidade de utilização de lógica de decodificação de endereços. Todo endereçamento já é previsto no protocolo.

Em segundo lugar, por usar somente duas linhas de controle, é de fácil depuração e localização de defeitos. Não existem inúmeros sinais simultâneos, que podem ser a fonte de um problema na fase de desenvolvimento de um protótipo. Ademais, o sistema completo pode ser depurado se for previsto um conector externo ao sistema, através de um analisador de barramentos I2C. O mesmo conector permite que seja feita uma espécie de check-up posterior, na ocasião de uma manutenção preventiva e/ou corretiva.

Em terceiro lugar, também por usar só duas linhas de controle, torna o roteamento das placas de circuito impresso muito mais simples e rápido, resultando em placas menores, mais baratas e produzidas em menor tempo. Isto também vale para a fabricação de circuitos integrados, onde facilita a interface com o exterior, resultando em circuitos integrados em encapsulamentos menores e com menos pinos. O barramento I2C também pode ser implementado em qualquer processo de fabricação de circuitos integrados atuais (NMOS, BiCMOS, CMOS).

Em quarto lugar, a versatilidade, pois um dispositivo padrão I2C pode ser colocado ou retirado de um sistema conforme a necessidade, sem impactar nos outros dispositivos I2C. O barramento I2C é organizado no padrão *master-slave*, sendo previsto, inclusive, em sua especificação original, a possibilidade de operação com mais de um dispositivo *master*, graças à sua política de arbitragem do barramento e de detecção de colisões.

O barramento I2C consiste em duas linhas de sinal, que funcionam de maneira bidirecional, e operam em coletor/dreno aberto, com seus respectivos resistores de *pull-up*. Assim sendo, qualquer dispositivo pode, em teoria, transmitir e receber

dados de qualquer outro dispositivo conectado ao mesmo barramento. Há entretanto uma política para evitar conflitos e outros erros : o padrão I2C prevê o sistema *master-slave*. Um dispositivo denominado *master* é o único responsável por gerar o sinal de sincronismo na linha de *clock*. Também ele é o único que pode iniciar uma comunicação com os outros dispositivos, e o único que pode terminar uma comunicação precocemente. O dispositivo *master* é o responsável pela geração das condições de início e parada.

O protocolo usado é baseado em transferências de 8 *bits* (1 *byte*) por vez, entretanto, não há limitação de número de *bytes* por comunicação. Uma transferência de dados sempre é iniciada com uma condição de início, gerada por um dispositivo *master*, caracterizada por uma transição de alto para baixo da linha de dados, enquanto a linha de *clock* é mantida estável em nível alto.

Logo a seguir, o mesmo dispositivo *master*, que agora atua como transmissor, inicia a transmissão do *byte* de controle, começando pelo *bit* mais significativo. Oito pulsos de *clock* são gerados, e o *byte* de controle então é decodificado pelo dispositivo *slave* correspondente, agindo neste momento como receptor. Caso o endereço do dispositivo *slave* seja coincidente com o endereço transmitido pelo *master*, o *slave* responde com um sinal de reconhecimento (ACK), puxando para baixo a linha de dados no nono pulso de *clock*. O endereço está contido nos 7 *bits* mais significativos do *byte* de controle, enquanto que o *bit* menos significativo diz ao dispositivo *slave* se o *master* deseja realizar uma leitura ou escrita. Isso permite que sejam, no total, endereçados até 128 dispositivos em um único barramento.

Após o sinal de reconhecimento por parte do *slave*, o *master* pode, de acordo com a necessidade, receber ou transmitir um ou mais *bytes* do referido *slave*, ou gerar uma condição de início novamente, caso em que um outro *slave* será endereçado, ou ainda, gerar uma condição de parada, abortando completamente a comunicação. O formato dos dados que trafegam em um barramento padrão I2C pode ser visto na Figura 17. Na Figura 18 temos, como um exemplo, o esquema de programação dos potenciômetros digitais DS1807. Nota-se um detalhe importante no caso em que o dispositivo *master* deseja ler o valor carregado nos potenciômetros: O *master* inicia a transferência como transmissor, e endereça o potenciômetro digital no primeiro *byte*, o *byte* de controle. Após o *bit* de reconhecimento do potenciômetro, o *master* torna-se o receptor, apesar de ainda continuar gerando os pulsos de *clock*, e o potenciômetro se

torna o transmissor. Cuidado deve ser tomado ao analisar um barramento I2C, pois um *master* pode ser transmissor ou receptor, o mesmo acontecendo com *slaves*.

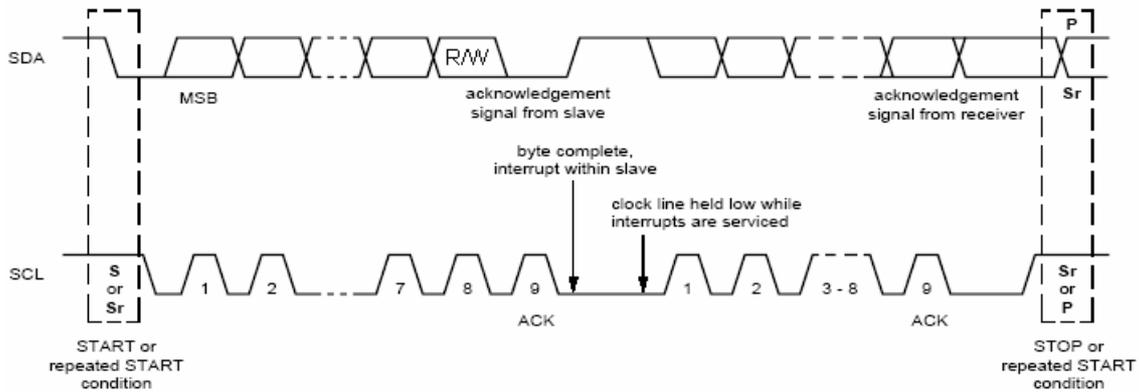


Figura 17 – Transferência de dados no barramento I2C.

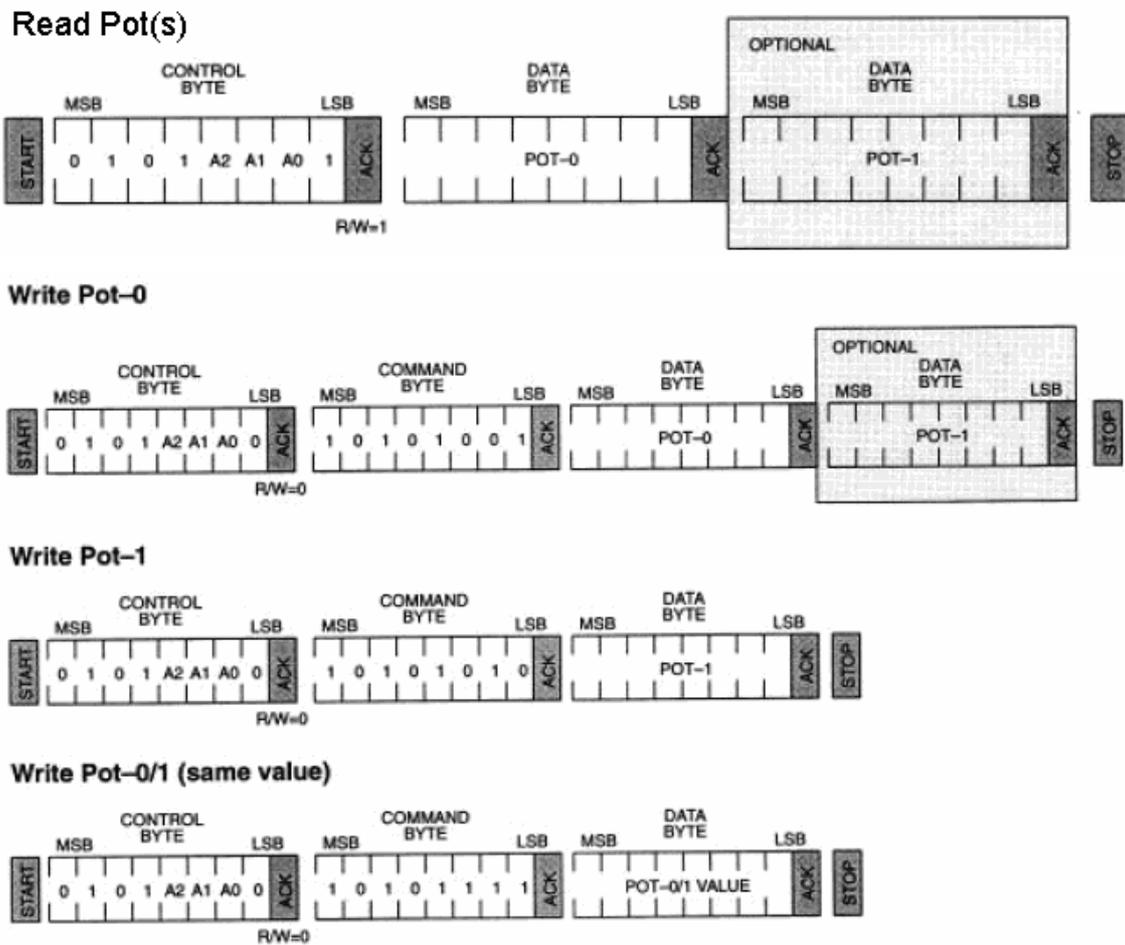


Figura 18 – Esquema de programação dos potenciômetros digitais DS1807.

3.5) Modelagem e Simulação Computacional dos Blocos do Filtro:

Após ter sido feita a análise teórica do filtro, foi feita uma simulação para testar o funcionamento teórico do filtro, e posteriormente, uma simulação de um caso prático. Para que fossem possíveis tais simulações, primeiro foi necessário reunir modelos dos diversos componentes empregados no filtro.

O *software* utilizado para realizar a simulação deste filtro foi o OrCAD 9.1 Student Version, e todas as simulações foram feitas no laboratório do setor de engenharia eletrônica da Transcontrol. No OrCAD já temos disponíveis os modelos SPICE dos amplificadores operacionais OPA27 e dos amplificadores de instrumentação INA111, mas não temos modelos dos potenciômetros digitais DS1807, dos conversores D/A DAC7571, nem dos multiplicadores analógicos MPY634.

Foi necessário, então, modelar através de blocos analógicos de propósito geral, os componentes que ainda não tem modelo para simulação. Começamos pelo potenciômetro DS1807, juntamente com sua tensão de referência de 4096 mV, e, com base na Equação (3.2) foi executada a simulação teste do bloco, como mostrado na Figura 19.

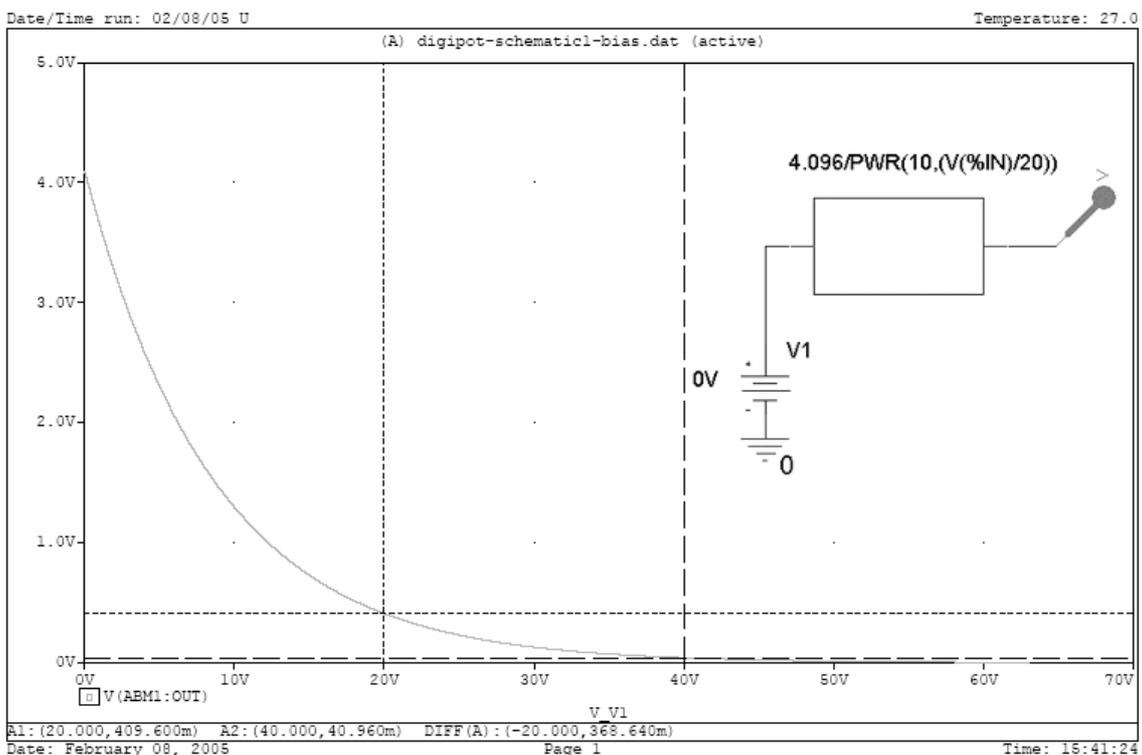


Figura 19 – Modelagem do potenciômetro digital logarítmico.

O eixo das abcissas corresponde ao valor programado no potenciômetro, e vai de 0 a 63. Apesar de a tensão de saída variar continuamente nesta simulação, sabemos que, na verdade existem 64 degraus, pois somente podemos programar valores inteiros no dispositivo, no entanto, este modelo servirá para a simulação do filtro. Pode-se notar acima do bloco analógico usado, que a função de transferência é a mesma da Equação (3.2). Nota-se ainda um cursor em $N1=20$ e outro cursor em $N1=40$, e suas tensões de saída 409,600 mV e 40,960 mV, 10 e 100 vezes abaixo da referência, respectivamente.

Para o conversor D/A DAC7571, juntamente com a sua referência de 4096 mV, também usamos um bloco analógico como o usado no caso do potenciômetro digital. Podemos ver que, a voltagem de saída corresponde ao valor programado $N2$ em milivolts. Novamente, apesar de a saída variar de forma contínua, sabemos que existem 4096 passos possíveis, pois somente valores inteiros entre 0 e 4095 são permitidos.

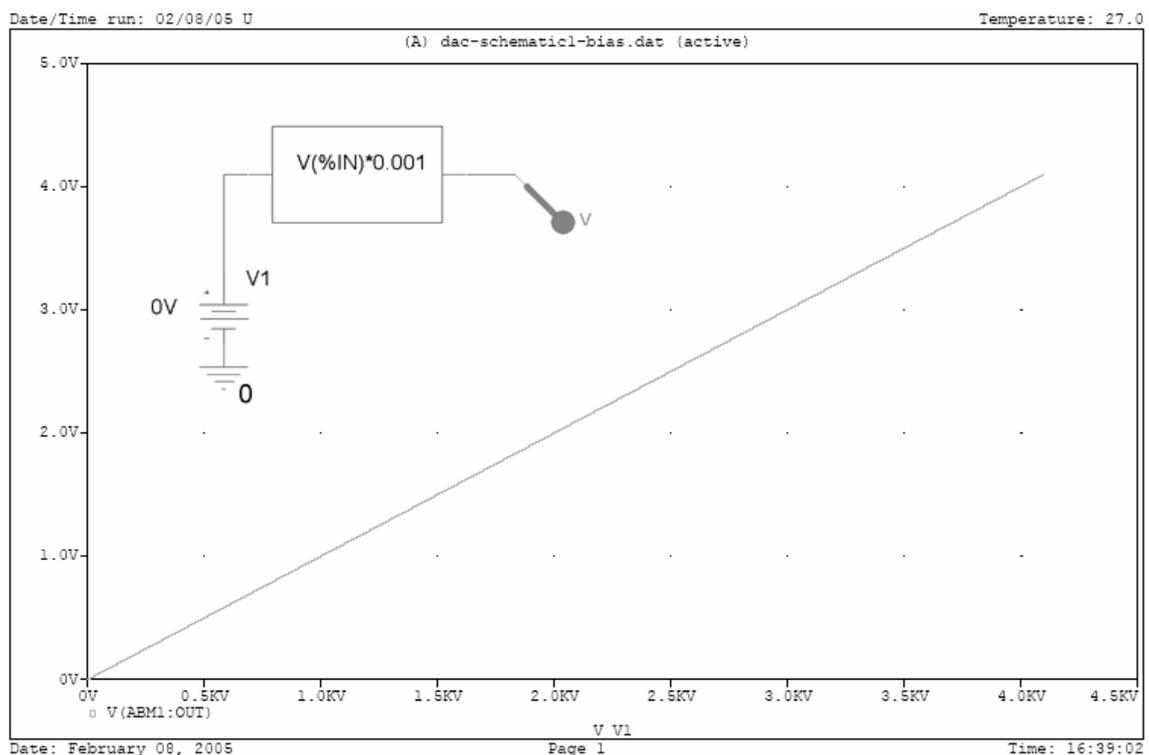


Figura 20 – Modelagem do conversor D/A

Para o multiplicador analógico MPY634, usamos alguns blocos analógicos de propósito geral, juntamente com alguns componentes passivos para simular a suas não idealidades. Podemos ver o modelo SPICE então empregado na Figura 21. O resistor R_x e o capacitor C_x modelam um pólo em 10 MHz, que é a largura

de banda do MPY634, segundo seu *datasheet*. O resistor R_o representa a impedância de saída. As entradas diferenciais X e Y também estão presentes. O bloco amplificador com ganho 0.1 representa o divisor por 10 da função de transferência $V_o=XY/10$.

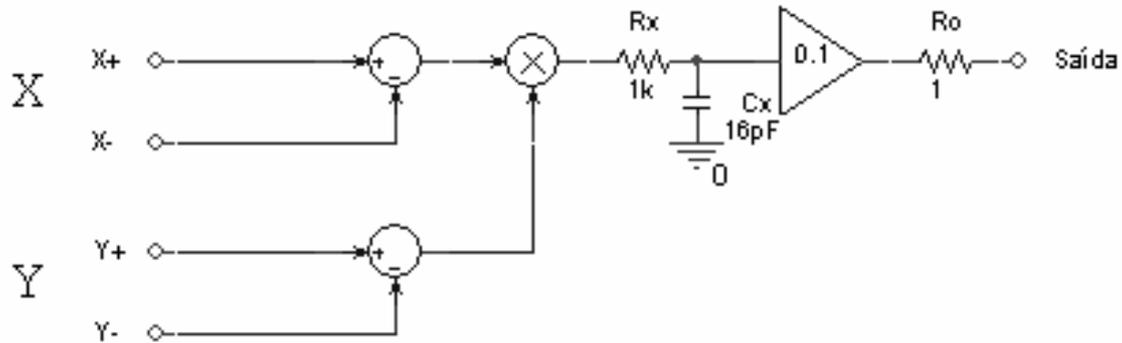
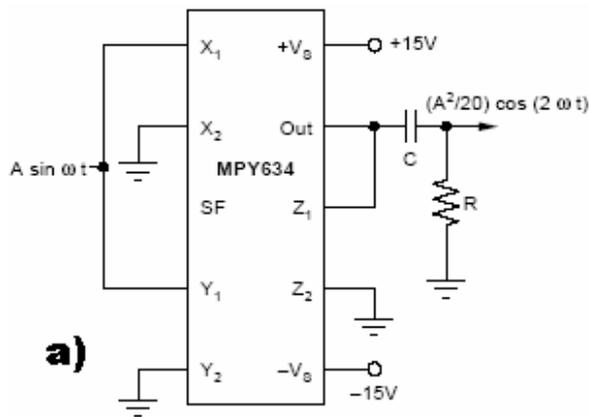


Figura 21 – Modelagem do multiplicador analógico. Notar pólo simples e impedância de saída.

Na Figura 22 vemos uma simulação do modelo elaborado, juntamente com o exemplo mostrado na página 8 do *datasheet* do componente, aplicação como dobrador de frequência. Foi feita uma simulação no domínio do tempo, exatamente como o exemplo do fabricante, e, como podemos ver no gráfico que mostra a resposta do SPICE, temos um modelo razoavelmente preciso do componente.

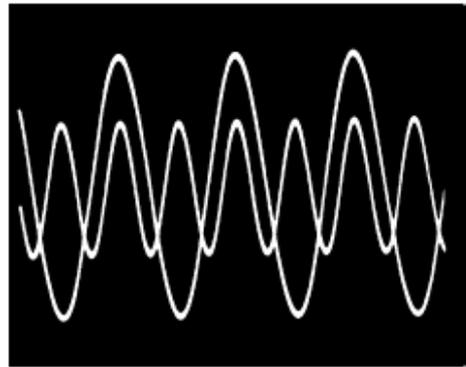
Agora que os componentes restantes foram modelados, partimos para a simulação das seções de primeira e segunda ordem, como desenvolvido anteriormente. O circuito completo do bloco de primeira ordem é mostrado na Figura 23, onde vemos os pontos de teste rotulados HIPASS e LOPASS, correspondentes às saídas passa alta e passa baixa. A tensão constante entregue pela fonte VN1 corresponde ao valor numérico N1 que deve ser programado a fim de configurar a localização exata do pólo real.

Foi feita uma simulação no domínio da frequência, incrementando-se o valor de N1 de 0 a 60 em intervalos de 10 unidades. Podemos ver na Figura 24, o resultado da simulação, que o bloco de primeira ordem pode ser programado como esperado, tendo resposta bastante satisfatória abaixo dos 100 kHz, o que atende aos requisitos do filtro. Acima dos 100 kHz começam a aparecer os efeitos das não idealidades, que serão discutidos no Capítulo IV.



a)

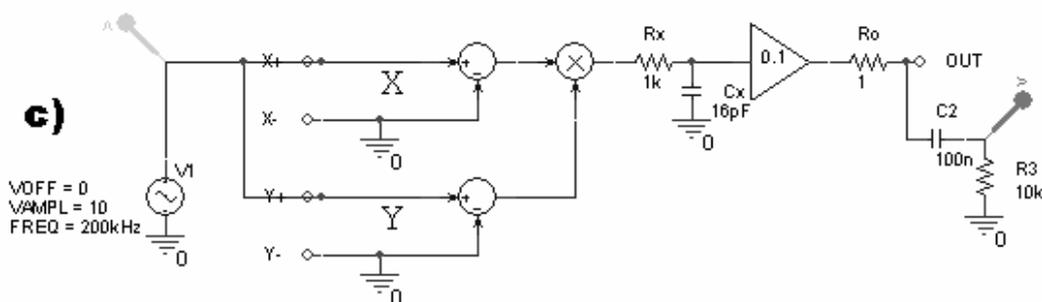
Squaring a sinusoidal input creates an output frequency of twice that of the input. The DC output component is removed by AC-coupling the output.



Frequency Doubler

b)

Input Signal: 20Vp-p, 200kHz
Output Signal: 10Vp-p, 400kHz



c)

VOFF = 0
VAMPL = 10
FREQ = 200kHz

Date/Time run: 02/09/05 U

d)

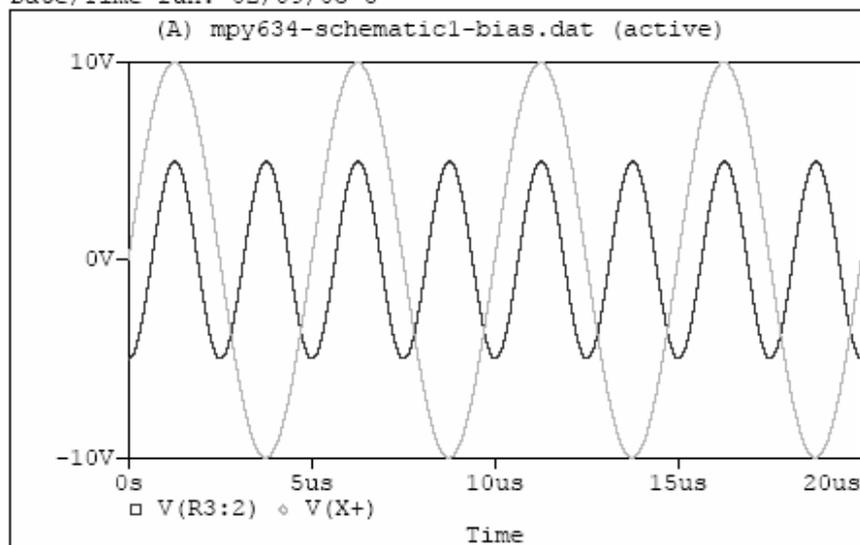


Figura 22 – Simulação do modelo do MPY634. a) e b) O circuito sugerido pelo fabricante e a resposta segundo o *datasheet*, c) o modelo inserido na simulação do mesmo circuito e d) a resposta obtida pelo SPICE, idêntica ao item b).

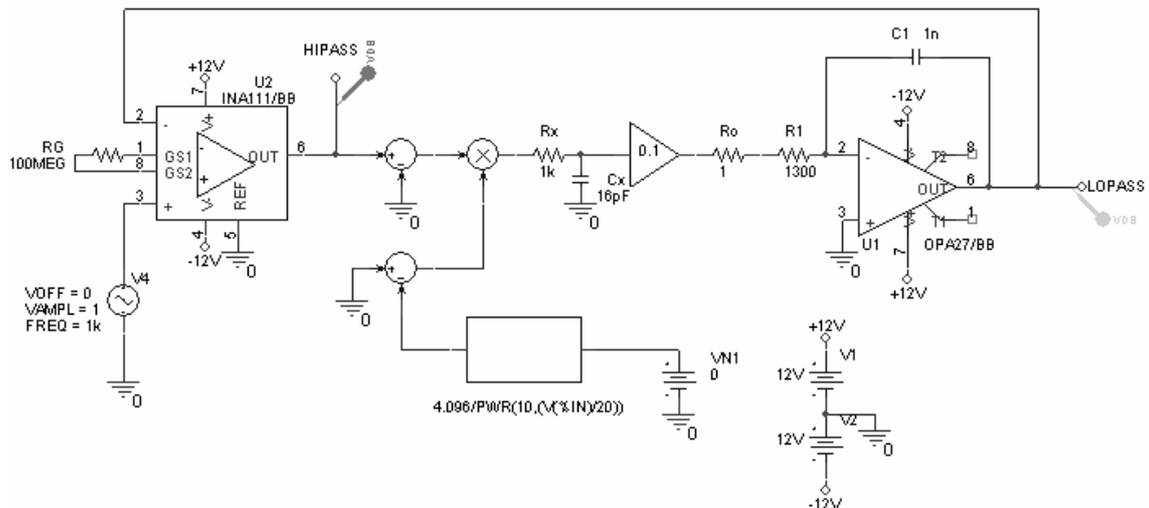


Figura 23 – O bloco de primeira ordem simulado. O resistor RG foi inserido somente para evitar um erro que impossibilitaria a simulação e pode ser ignorado.

Para o bloco de segunda ordem, foram feitas duas simulações. Uma simulação corresponde à variação da frequência natural ω_0 mantendo-se fixo o valor de Q igual a 10. A outra simulação mantém fixo o valor de f_0 em 50 kHz, variando o fator Q da etapa. Com ambas as simulações sabemos que a etapa pode funcionar em qualquer combinação de Q e f_0 dentro das faixas em questão.

A primeira simulação foi feita com o circuito apresentado na Figura 25, com valores de N1 variando de 0 a 60 em incrementos de 10 unidades, o que cobre a faixa de $f_0 = 50$ Hz a 50 kHz, e mantendo o valor de N2 constante em 100, o que corresponde a um fator Q igual a 10 ou 20 dB de ganho de pico, conforme podemos ver no resultado mostrado na Figura 26. Novamente nota-se que a partir dos 100 kHz, dependendo do valor de N1, o circuito não se comporta mais como o esperado, devido às não idealidades dos componentes.

Os cursores estão marcando os pontos de ressonância para N1=0 e N1=60. A frequência de ressonância vista no resultado da simulação não é exatamente 50 kHz, pois os integradores não são ideais. Foi omitido um amplificador inversor com ganho 10, ligado ao pino REF do INA111, pois o mesmo impede a simulação, devido a uma falha na convergência no cálculo do ponto de polarização.

Na Figura 27, temos a outra simulação, correspondente à frequência de ressonância fixa em 50 kHz, e com valores de Q variando de 0,5 a 20, com valores de N2 entre 2000 e 50, respectivamente. Nota-se na simulação, que através da programação de N2, tem-se o controle do fator Q como esperado.

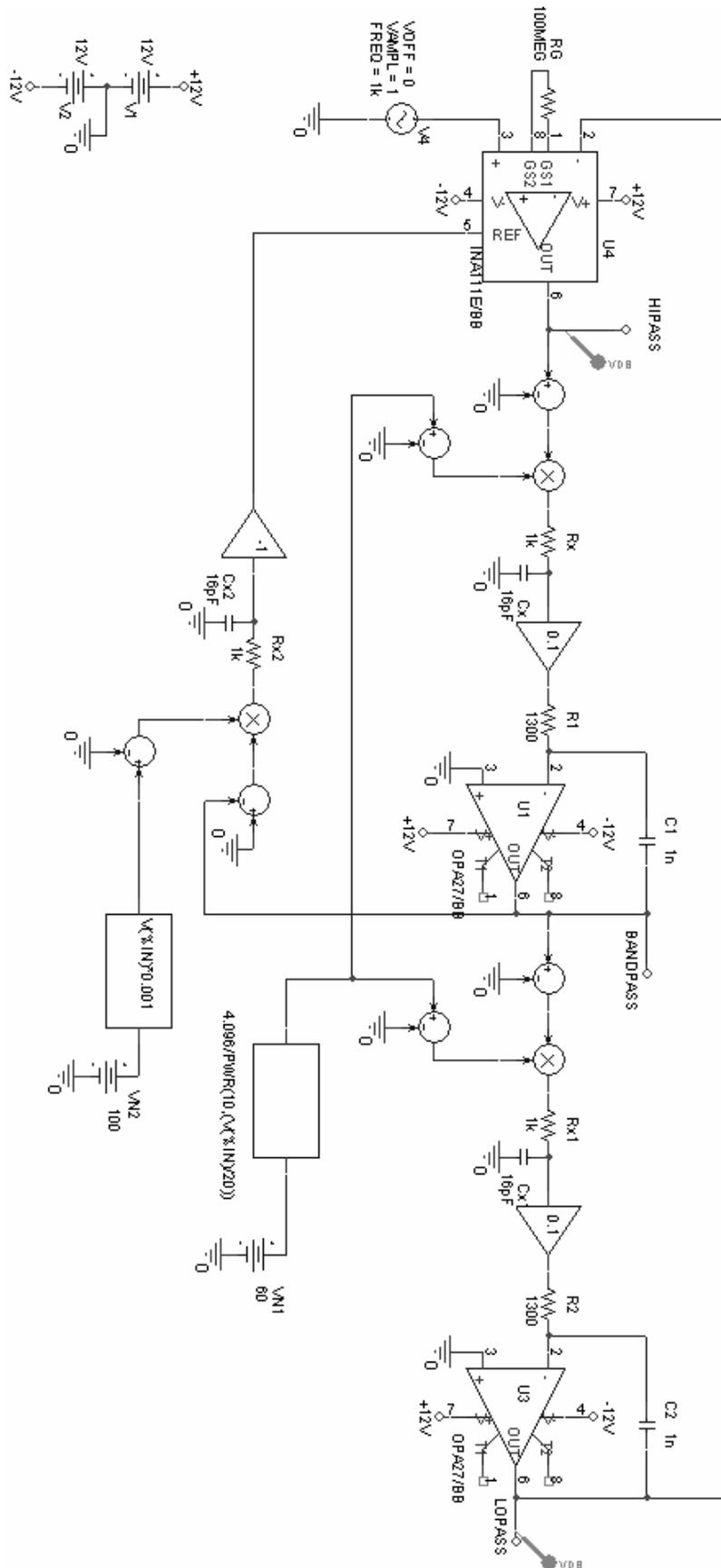


Figura 25 – O bloco de segunda ordem simulado. Notar conexão ao pino REF do INA111.

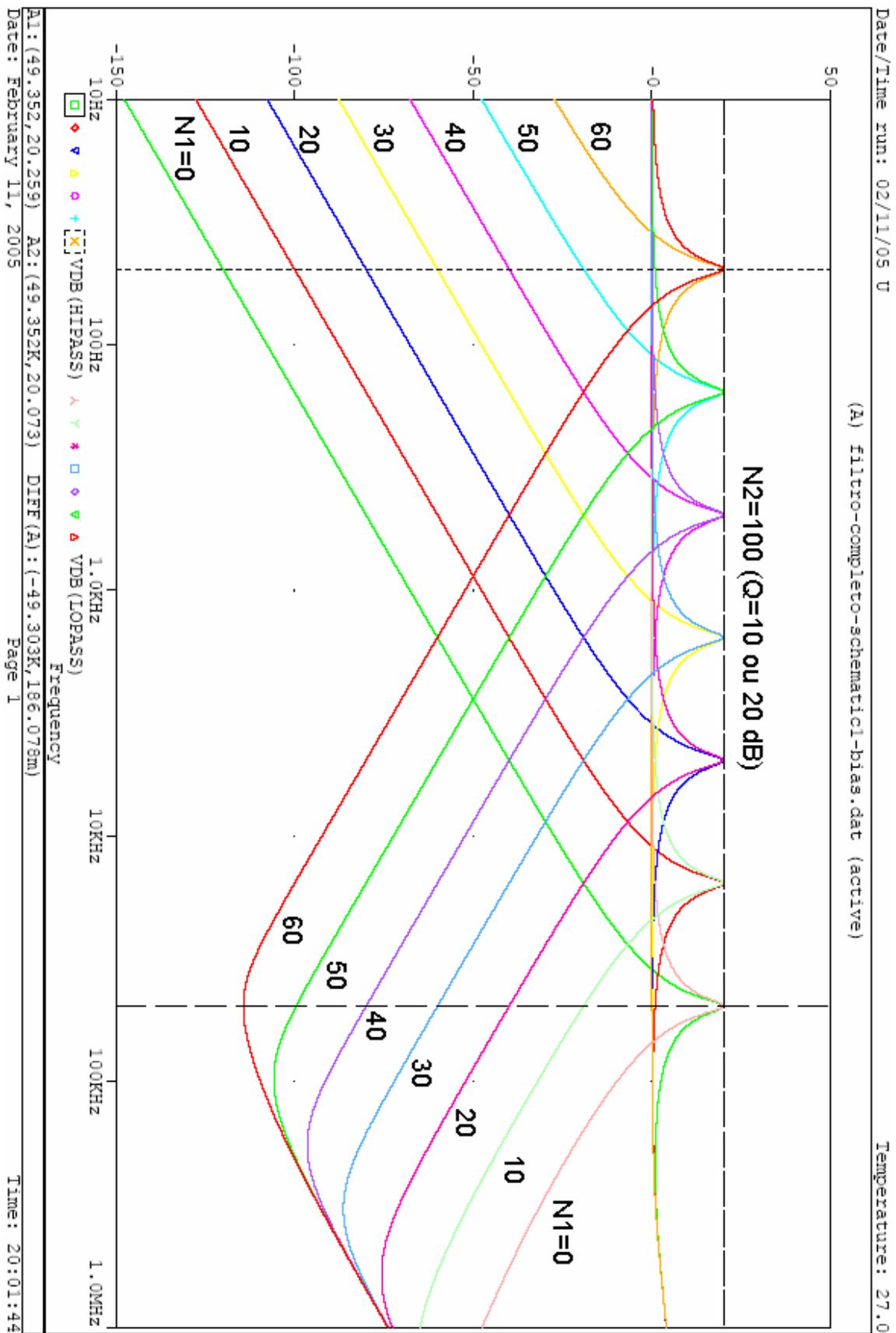


Figura 26 – Resultado da programação de ω_0 no bloco de segunda ordem.

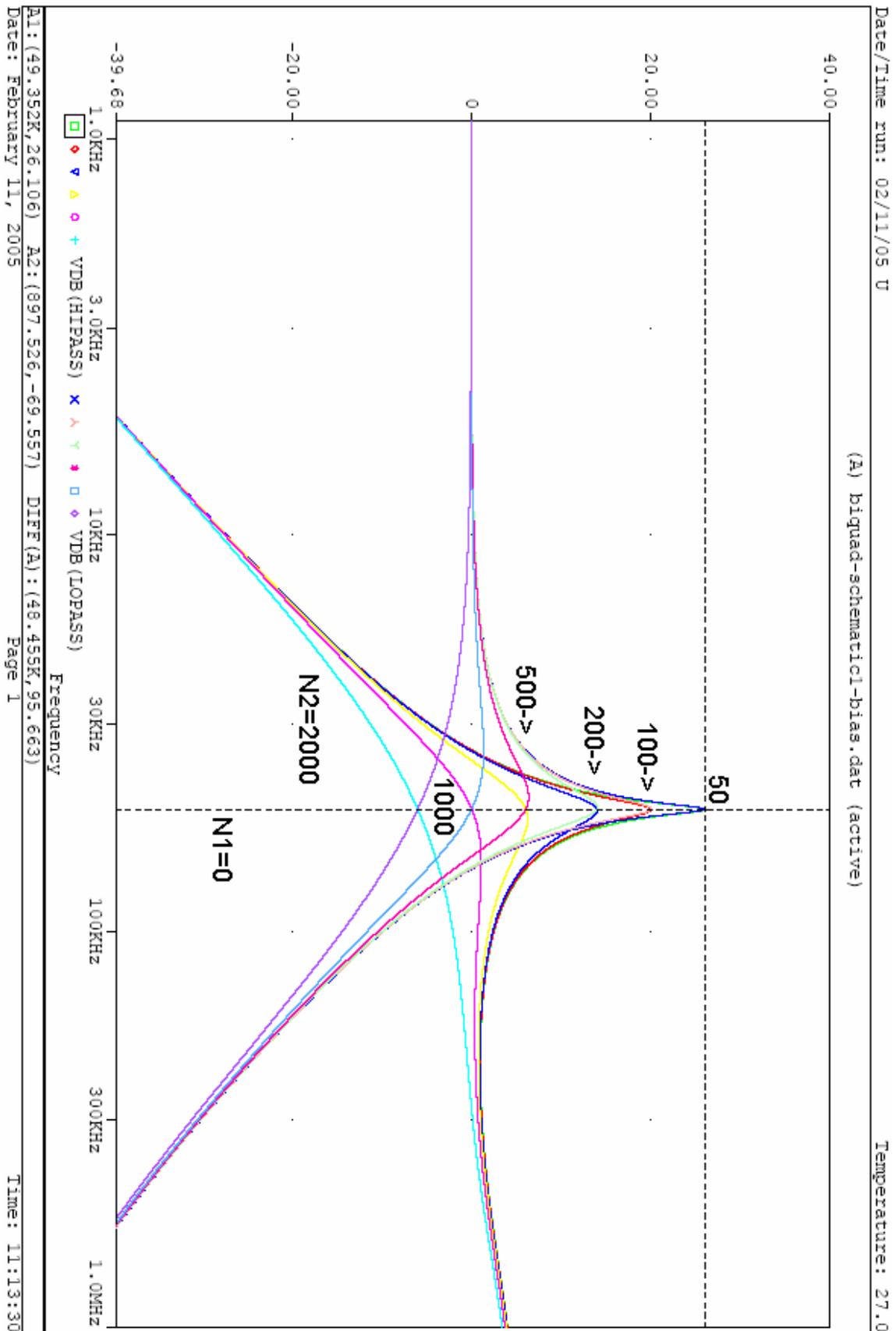


Figura 27 – Resultado da programação de Q no bloco de segunda ordem.

3.6) Simulação de um Exemplo Prático. O Filtro Completo:

Com base em dois blocos de primeira ordem e dois blocos de segunda ordem ligados em cascata, temos a possibilidade de simular o filtro completo de sexta ordem passa faixa, digitalmente programável. Para evitar que haja alguma confusão quanto à nomenclatura dos parâmetros de programação N1 e N2, o microcontrolador PIC possui em sua memória seis variáveis inteiras de 8 *bits* cada, sendo 4 pertencentes a um vetor POT[n], com n entre 0 e 3, e DAC[n] sendo n=0 ou 1. POT[0] seleciona a frequência do pólo real do bloco de primeira ordem passa alta. POT[1] seleciona a frequência de ressonância do bloco de segunda ordem passa alta, enquanto que DAC[0] seleciona seu fator Q. Da mesma maneira, POT[2] atua sobre a localização do pólo real da seção passa baixa de primeira ordem, enquanto que POT[3] determina a frequência natural da seção passa baixa de segunda ordem e DAC[1] seu fator Q. Temos no total, seis parâmetros de configuração a fim de controlar a resposta do filtro.

Partimos do princípio, por exemplo, que por uma necessidade qualquer o operador deseje selecionar uma banda passante de 50 Hz a 50 kHz, com 3dB de atenuação nessas frequências, e além disso, resposta maximamente plana, ou seja, Butterworth, e ganho unitário na banda passante.

Uma característica do filtro Butterworth, segundo SEDRA [23], para os casos passa alta e passa baixa, é que todos os pólos estão sobre o semicírculo com centro na origem e raio ω_0 , tal que:

$$\omega_o = \omega_p \left(\frac{1}{\epsilon} \right)^{\frac{1}{N}} \quad (3.16)$$

Onde N é a ordem do filtro e ϵ é dado por:

$$\epsilon = \sqrt{10^{\frac{A_{máx}}{10}} - 1} \quad (3.17)$$

Onde $A_{máx}$ é a atenuação máxima na banda passante. Se substituirmos $A_{máx}=3.010$ dB ou $10\log(2)$, temos que $\epsilon = 1$, o que implica $\omega_0=\omega_p$, para qualquer ordem N de filtro. Para este caso particular, e lembrando que N=3 para as duas metades do

filtro, está imediatamente determinada a localização dos pólos reais, conforme os diagramas de pólos e zeros mostrado na Figura 28:

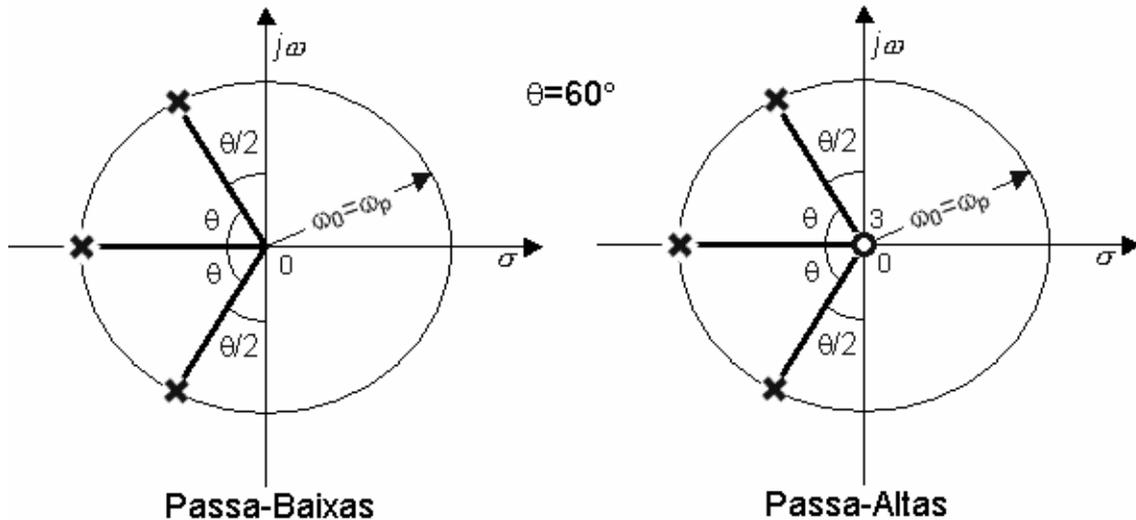


Figura 28 – Diagramas de pólos e zeros para a composição de um filtro Butterworth passa baixa e passa alta de terceira ordem.

Pelo mesmo diagrama[23], nota-se, que se $N=3$, então o fator Q da seção biquadrática é:

$$\frac{\omega_0}{2Q} = \omega_0 \cos(\theta) \quad (3.18)$$

Mas $\theta = 60^\circ$. Cancelando ω_0 em ambos os lados da igualdade, então $Q=1$, para todos os filtros Butterworth de ordem 3, com 3 dB de atenuação máxima na banda passante. Da mesma maneira que determinamos ω_0 para o pólo real, determinamos agora ω_0 para os pólos complexos conjugados da seção de segunda ordem.

Na primeira metade do filtro, a parte passa alta, temos $f_0=50$ Hz, o que corresponde a $POT[0]=POT[1]=60$ e fator $Q=1$, correspondente a $DAC[0]=1000$. Na segunda metade do filtro, temos $f_0=50$ kHz, o que corresponde a $POT[2]=POT[3]=0$ e, também fator $Q=1$ ou $DAC[1]=1000$.

Na Figura 28, vemos na curva a) o resultado da simulação com estes parâmetros de configuração carregados. Os cursores estão marcando os pontos de 3 dB de atenuação e vemos que a resposta é plana, sem ondulações, como num Butterworth.

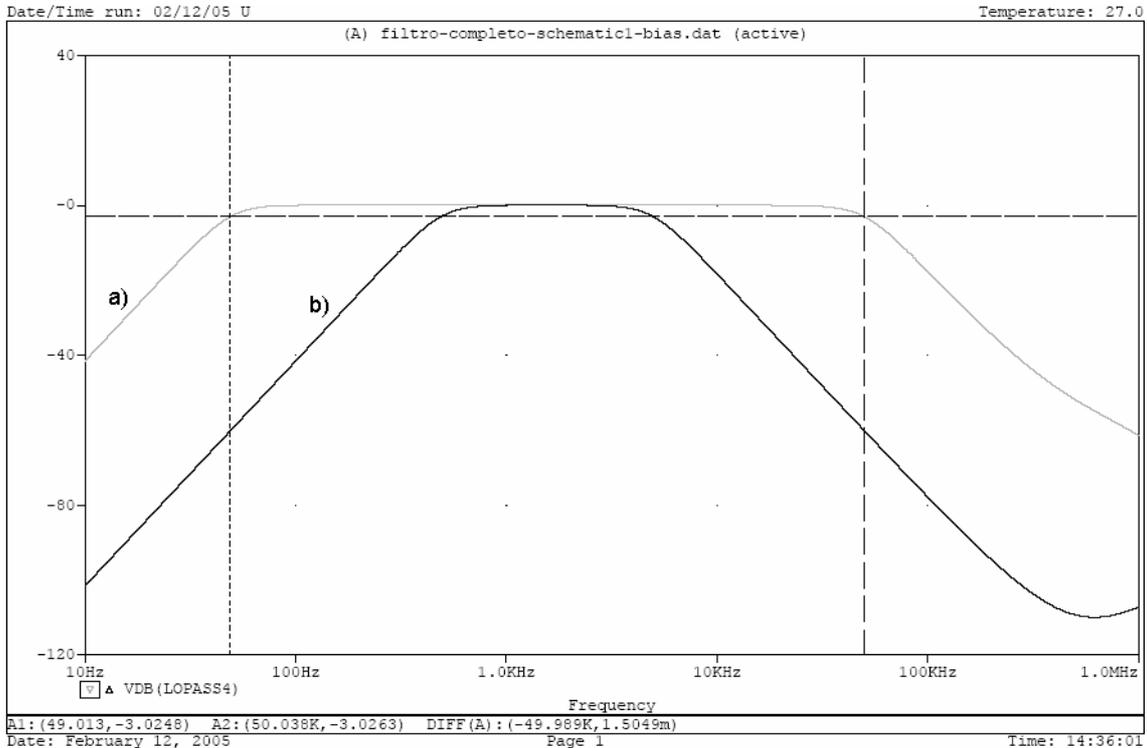


Figura 28 – Realização de filtros Butterworth a) de 50 Hz a 50 kHz e b) de 500 Hz a 5 kHz.

Agora suponhamos que o operador deseje mudar a frequência de corte inferior, que é de 50 Hz, para o novo valor de 500 Hz, sem alterar a resposta maximamente plana e nenhum outro parâmetro. Lembrando que a cada 20 unidades que o valor programado nos potenciômetros cai, a frequência ω_0 sobe uma década, e que para um Butterworth temos todos os pólos com o mesmo ω_0 , sem alterar o fator Q, então basta fazer POT[0]=POT[1]=40.

Suponhamos agora, que o operador deseje estreitar ainda mais banda passante, alterando agora a frequência de corte superior para 5 kHz. Novamente, pelos mesmos motivos acima, basta deixar inalterado os valores de DAC[0] e DAC[1], e neste caso somar 20 aos valores programados em POT[2] e POT[3], ou seja, POT[2]=POT[3]=20. Podemos ver na curva b) da Figura 28 o resultado final da resposta de frequência do filtro, após estas modificações.

Com base na simulação acima, nota-se que esta estrutura que foi escolhida ao elaborar o circuito facilita em muito a realização de filtros Butterworth, pois como já foi dito acima, uma das características da aproximação de Butterworth é que todos os pólos estão na mesma frequência ω_0 , o que significa POT[0]=POT[1] e POT[2]=POT[3], quaisquer que sejam as frequências de corte e quaisquer que sejam as máximas atenuações na banda passante. Também é fácil modificar a frequência de um filtro Butterworth existente, simplesmente somando o mesmo valor de deslocamento para os pares POT[0],POT[1] e POT[2],POT[3], enquanto que os valores de DAC[0] e DAC[1] permanecem inalterados.

Suponhamos agora, que o operador deseje realizar o filtro pela aproximação Chebyshev, também com 3 dB de atenuação máxima na banda passante, que será de 1 kHz a 50 kHz.

Desta vez, os pólos não mais estarão sobre um semicírculo, como no caso do Butterworth. Também o valor de Q não será igual à unidade. Apesar disso, ainda sim é possível compor com esta estrutura um filtro Chebyshev, como visto nas Figura 29 e 30.

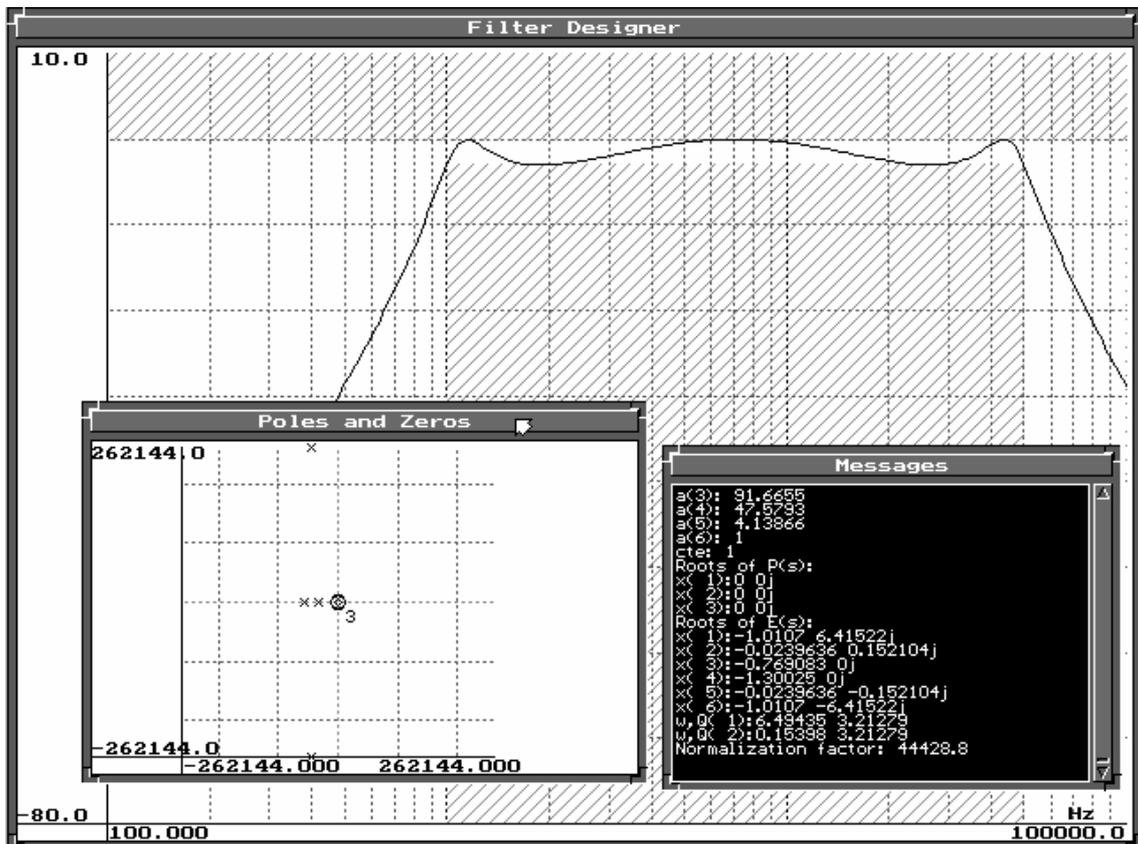


Figura 29 – Resposta de um filtro Chebyshev de sexta ordem, passa faixa. Notar os pólos reais no diagrama de pólos e zeros.

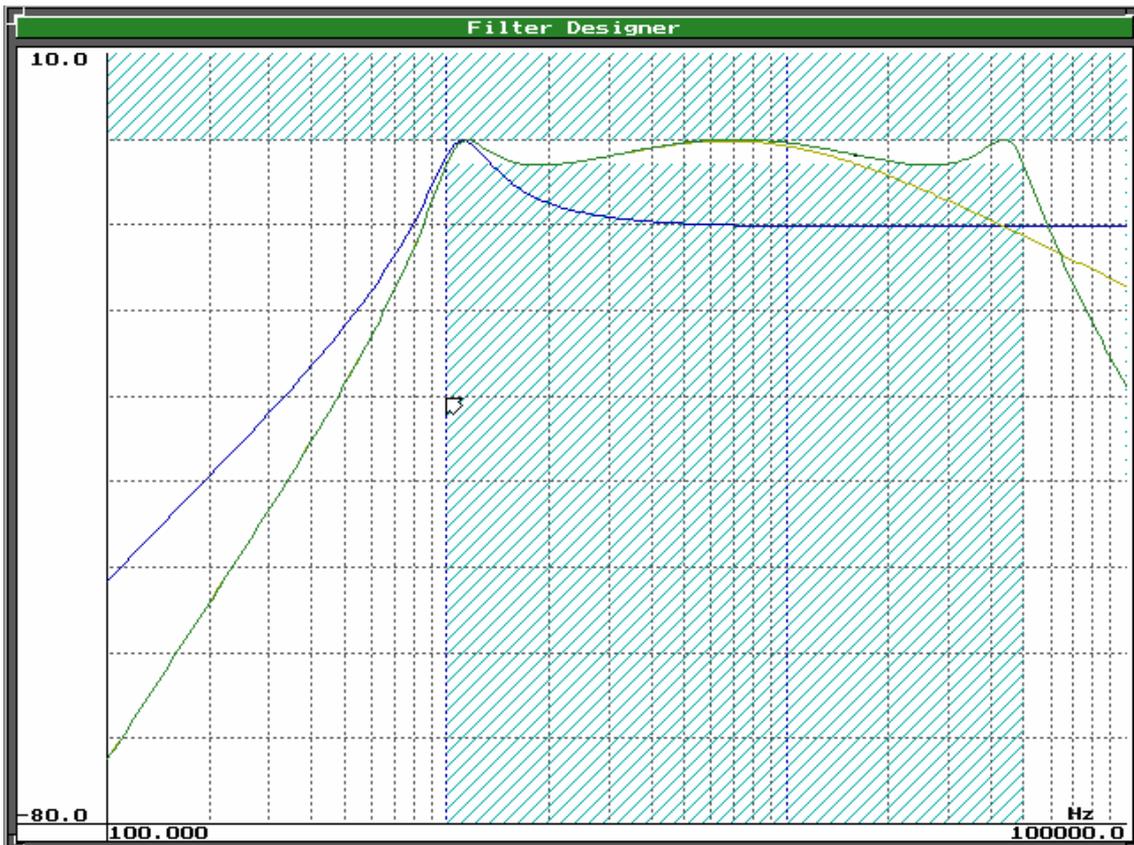


Figura 30 –Composição do filtro Chebyshev em cascata de biquads.

Na Figura 29 vemos uma tela do programa FDSZ versão 1.0f (*Filter Designer in S and Z*) de autoria do Prof. Antônio Carlos Moreirão de Queiroz. Ao fundo, vemos a resposta final do filtro, com ondulações na banda passante de 3 dB, e banda passante de 100 Hz a 50 kHz. Na janela intitulada “Messages”, podemos ver os pólos do filtro, dois dos quais são reais (raízes de $E(s)$). Os três zeros estão sobre a origem (raízes de $P(s)$) e temos também os valores de ω_0 e Q para as duas seções de segunda ordem, assim como um fator de normalização.

Na Figura 30, temos a composição da resposta desejada através da ligação em cascata de um bloco passa alta de segunda ordem biquadrático (em azul), adicionando os dois blocos de primeira ordem, um passa alta e outro passa baixa (bege), e finalmente a adição de um bloco de segunda ordem biquadrático passa baixa (em verde).

Em azul, vemos a resposta na saída do primeiro bloco biquadrático, com um *ripple* de 10 dB aproximadamente, que corresponde aos dois pólos que estão muito próximos da origem no diagrama de pólos e zeros da Figura 29, e a dois dos três zeros na origem. Em bege, temos a saída após os dois blocos de primeira ordem, que

correspondem ao zero remanescente sobre a origem e ao pólo real mais próximo no caso da seção passa alta, e ao pólo real mais longe da origem somente, no caso da seção passa baixa. Finalmente vemos a resposta totalmente composta, na saída do bloco de segunda ordem passa baixa, em verde, que corresponde ao par de pólos complexos conjugados restante no diagrama de pólos e zeros da Figura 29.

Temos na Figura 29, para a primeira metade do filtro, a passa alta, o fator de normalização 44428,8. Para a seção de primeira ordem temos $\omega_0=0,769083$, de acordo com o pólo x(3). Para a seção de segunda ordem temos $\omega_0=0,15398$ e fator $Q=3,21279$ de acordo com o par $\omega, Q(2)$. Para os valores de POT[0], POT[1] e DAC[0] temos de acordo com as equações (3.10):

$$f_{01} = \frac{\omega_{01}}{2\pi} = \frac{44428,8 \times 0,769083}{2\pi} = 5438,23 \text{ Hz} \quad (3.19)$$

$$POT[0] = 94 - 20 \cdot \log_{10}(f_0) = 94 - 20 \cdot \log_{10}(5438,23) = 19,29 \quad (3.20)$$

Tomamos como valor inteiro mais próximo POT[0]=19. Continuando, para POT[1]:

$$f_{02} = \frac{\omega_{02}}{2\pi} = \frac{44428,8 \times 0,15398}{2\pi} = 1088,80 \text{ Hz} \quad (3.21)$$

$$POT[1] = 94 - 20 \cdot \log_{10}(f_0) = 94 - 20 \cdot \log_{10}(1088,80) = 33,26 \quad (3.22)$$

Onde tomamos como valor inteiro mais próximo POT[1]=33. De fato, se notarmos bem, devido à construção do filtro Chebyshev, o pólo real deve estar sempre a uma frequência superior à dos os pólos complexos conjugados, a fim de manter o ganho de pico igual à unidade, no caso de um filtro passa alta.

Para o DAC[0] temos, substituindo $Q=3,21279$ na Equação (3.15):

$$DAC[0] = \frac{1000}{Q} = \frac{1000}{3,21279} = 311,25 \quad (3.23)$$

Donde tomamos DAC[0]=311 como valor inteiro mais próximo. Para a segunda metade do filtro, temos os mesmos cálculos da primeira metade. O fator Q da seção de segunda ordem passa baixa é igual ao da primeira seção, portanto DAC[1]=311. Para POT[2] temos:

$$f_{01} = \frac{\omega_{01}}{2\pi} = \frac{44428,8 \times 1,30025}{2\pi} = 9194,15 \text{ Hz} \quad (3.24)$$

$$POT[2] = 94 - 20 \cdot \log_{10}(f_0) = 94 - 20 \cdot \log_{10}(9194,15) = 14,73 \quad (3.25)$$

Selecionamos então valor inteiro mais próximo, 15, para POT[2]. Para POT[3] temos:

$$f_{02} = \frac{\omega_{02}}{2\pi} = \frac{44428,8 \times 6,49435}{2\pi} = 45921,96 \text{ Hz} \quad (3.26)$$

$$POT[3] = 94 - 20 \cdot \log_{10}(f_0) = 94 - 20 \cdot \log_{10}(45921,96) = 0,7596 \quad (3.27)$$

Então POT[3]=1. Na Figura 31 vemos a simulação do filtro programado com estes parâmetros, realizando um Chebyshev passa faixa de sexta ordem e, notamos que, a não ser pelo ganho na banda passante, o filtro apresenta uma resposta compatível com as especificações desejadas. Os cursores estão nas frequências onde temos 3 dB de atenuação com relação ao centro da banda passante. O ganho abaixo do especificado pode ser compensado aumentando-se devidamente o ganho do amplificador de ganho programável que antecede o filtro.

Supondo agora que o operador deseje alargar a banda, de tal forma que a nova frequência de corte inferior seja 100 Hz, e mantendo a atenuação máxima de banda passante em 3 dB e frequência de corte superior em 50 kHz, usamos novamente o programa FDSZ, conforme mostrado na Figura 32. Empregando o mesmo procedimento de cálculo usado para o caso anterior, temos para POT[0]:

$$f_{01} = \frac{\omega_{01}}{2\pi} = \frac{14049,6 \times 0,1536}{2\pi} = 343,46 \text{ Hz} \quad (3.28)$$

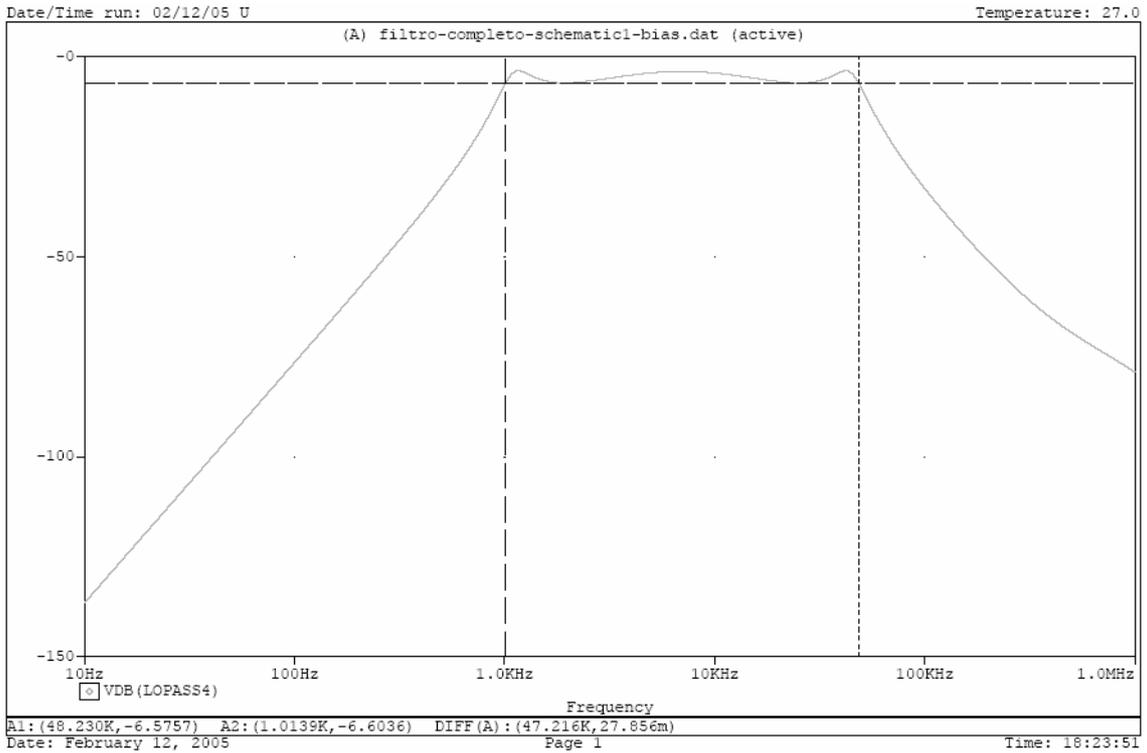


Figura 31 – Realização do filtro Chebyshev passa faixa. Notar ganho abaixo do especificado.

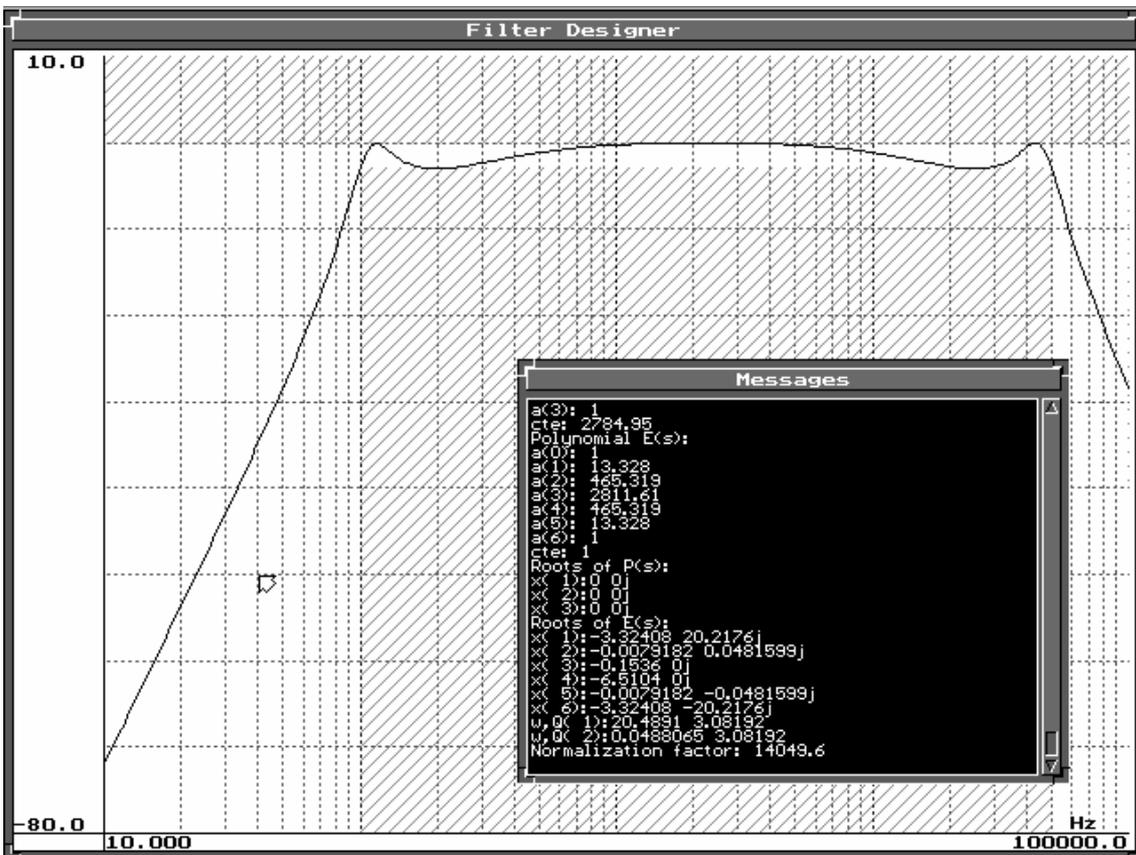


Figura 32 – Modificação da frequência de corte inferior do filtro Chebyshev.

Portanto:

$$POT[0] = 94 - 20 \cdot \log_{10}(343,46) = 43,28 \quad (3.29)$$

Selecionamos então o valor POT[0]=43. Para POT[1] empregamos o mesmo procedimento:

$$f_{02} = \frac{\omega_{02}}{2\pi} = \frac{14049,6 \times 0,0488}{2\pi} = 109,12 \text{ Hz} \quad (3.30)$$

$$POT[1] = 94 - 20 \cdot \log_{10}(109,12) = 53,24 \quad (3.31)$$

Donde foi escolhido POT[1]=53. O fator Q de ambas as seções é facilmente ajustado:

$$DAC[0] = DAC[1] = \frac{1000}{Q} = \frac{1000}{3,08192} = 324,47 \quad (3.32)$$

Então DAC[0]=DAC[1]=324. Continuando para POT[2] e POT[3]:

$$f_{01} = \frac{\omega_{01}}{2\pi} = \frac{14049,6 \times 6,5104}{2\pi} = 14557,67 \text{ Hz} \quad (3.33)$$

$$POT[2] = 94 - 20 \cdot \log_{10}(14557,67) = 10,74 \quad (3.34)$$

$$f_{02} = \frac{\omega_{02}}{2\pi} = \frac{14049,6 \times 20,4891}{2\pi} = 45814,92 \text{ Hz} \quad (3.35)$$

$$POT[3] = 94 - 20 \cdot \log_{10}(45814,92) = 0,78 \quad (3.36)$$

Onde finalmente POT[2]=11 e POT[3]=1. Realizando a simulação do filtro com estes parâmetros carregados, temos o resultado mostrado na Figura 33, donde

vemos que além de filtro apresentar a resposta de acordo, não mais houve o problema do ganho abaixo do especificado no centro da banda passante.

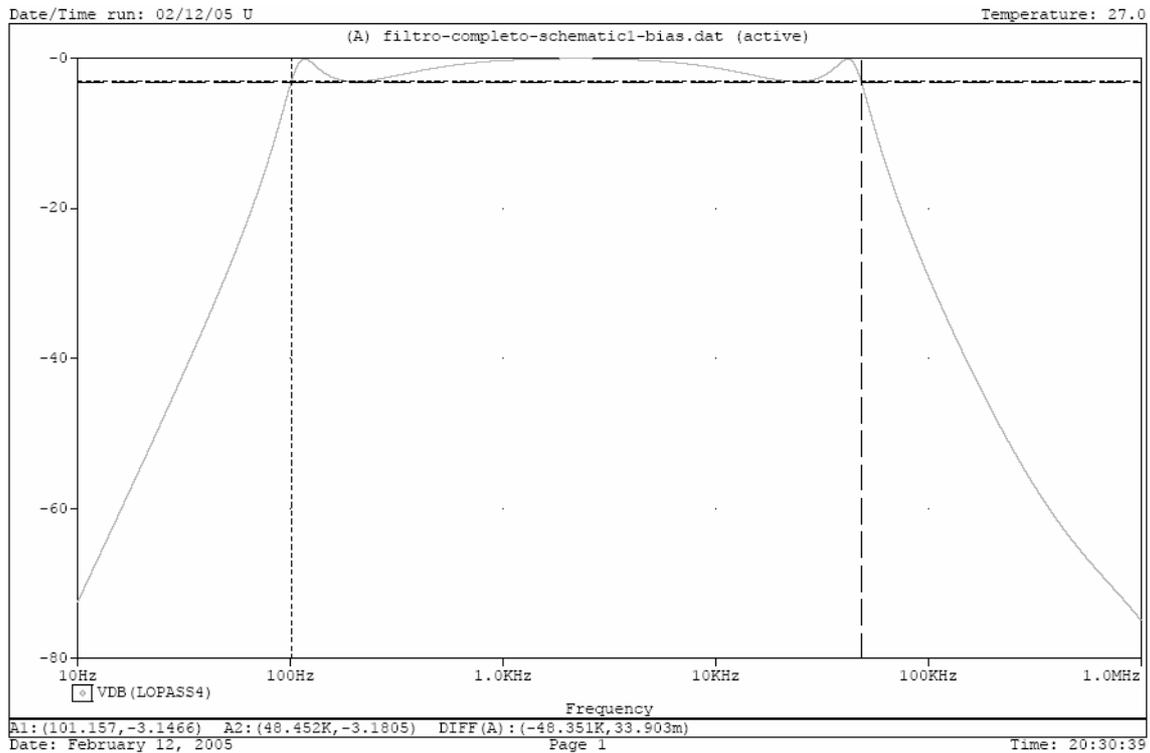


Figura 33 – Simulação do filtro Chebyshev modificado.

Supondo agora uma nova modificação, mantendo a frequência de corte inferior e a atenuação máxima da banda passante inalteradas, e transferindo a frequência de corte superior para 5 kHz, temos novamente o mesmo procedimento. Utilizando o programa FDSZ temos como resultado os mesmos números empregados nas equações (3.19) a (3.27), exceto pelo fator de normalização, que agora passa a ser igual a 4442,88, ou seja, 10 vezes menor que no primeiro caso. Isto pode ser visto na Figura 34, na janela “Messages”.

Lembrando que este fator de normalização multiplica todas as frequências ω_0 , e que $20\log_{10}(10)=20$, não é necessário então recalculer todos os valores de configuração do filtro novamente, bastando somar 20 unidades a cada um dos valores de POT[n] calculados nas equações (3.20), (3.22), (3.25) e (3.27). Os valores de DAC[n] permanecem iguais ao primeiro caso, 311.

Temos então POT[0]=39, POT[1]=53, POT[2]=35 e POT[3]=21. Com estes valores realizamos a simulação do filtro, obtendo de fato o resultado esperado, mostrado na Figura 35. Nota-se novamente que o ganho no centro da banda passante está abaixo do especificado, como no primeiro Chebyshev realizado.

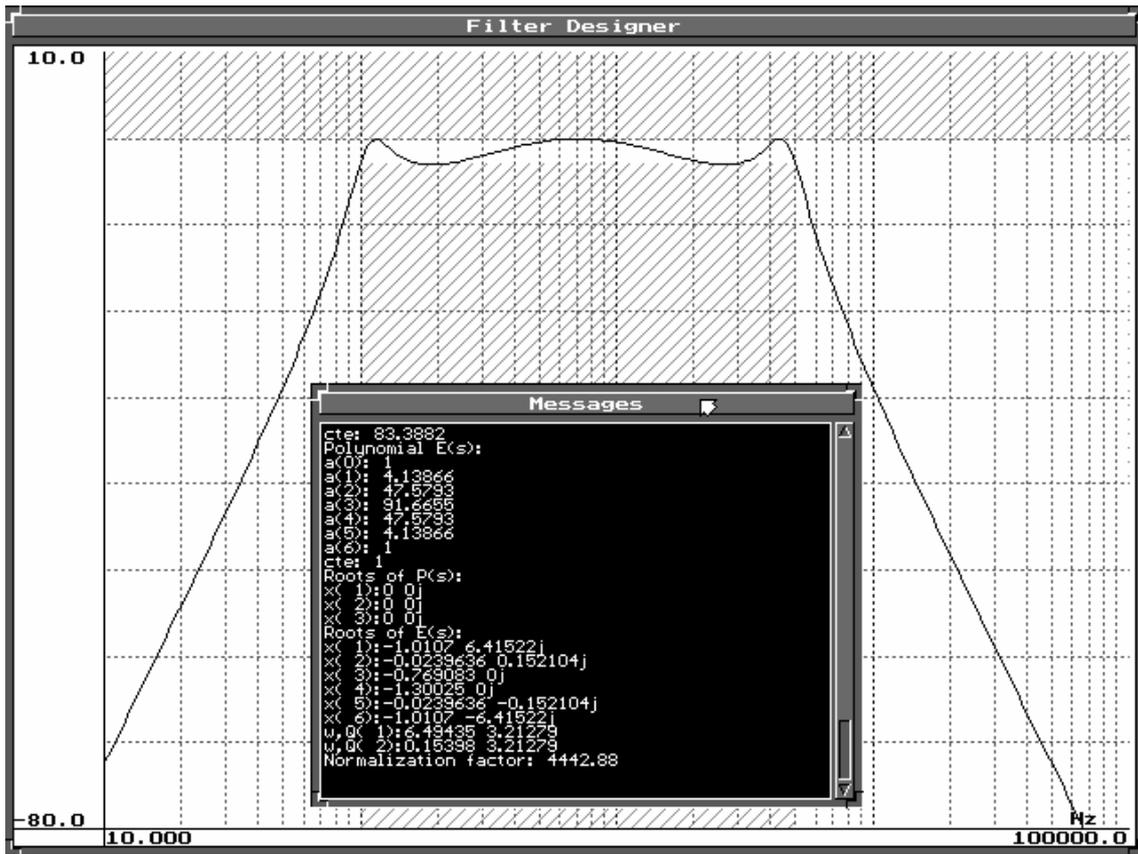


Figura 34 – Segunda modificação do filtro Chebyshev.

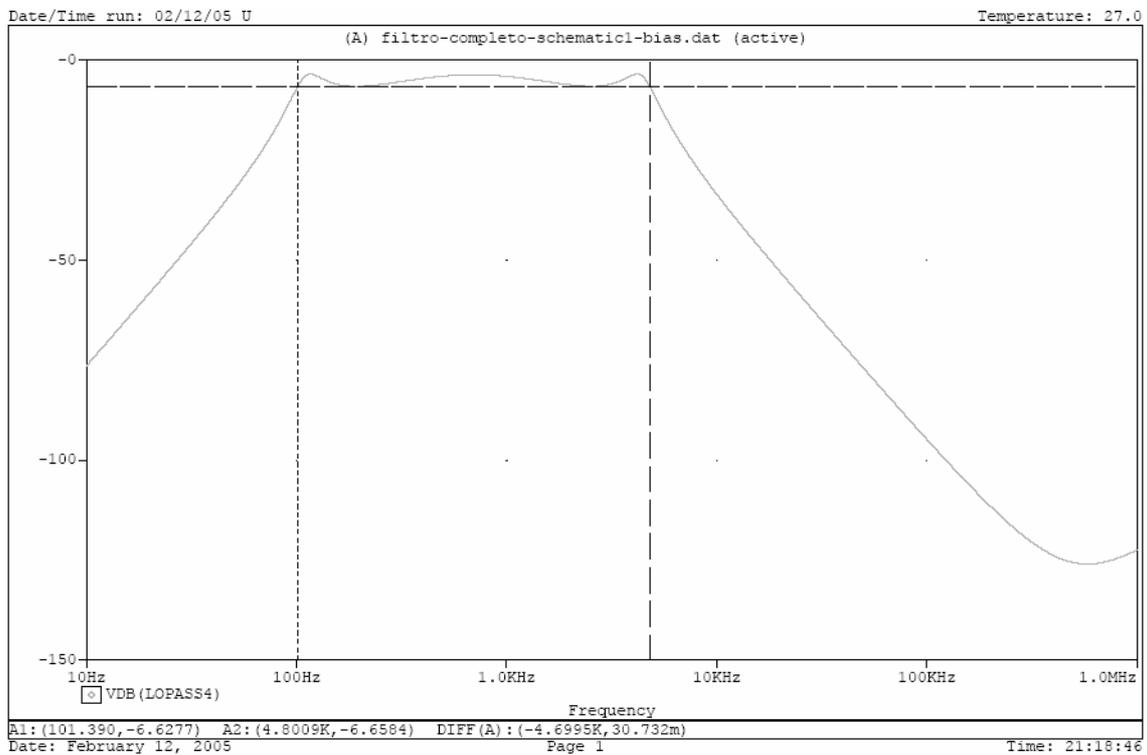


Figura 35 – Simulação da segunda modificação do filtro Chebyshev.

No caso da realização de um filtro Chebyshev com esta topologia empregada, não há a mesma flexibilidade como no caso da realização de um filtro Butterworth. Por exemplo, no caso de o operador querer mudar a largura de banda do filtro, será necessário recalcular todos os seis parâmetros de configuração. Há no entanto a propriedade demonstrada acima, que permite que o operador translate o filtro no espectro de frequências, através da soma de um único deslocamento aos quatro valores carregados nos potenciômetros digitais. De fato, vemos esta propriedade na Figura 36, onde múltiplas simulações foram realizadas com um deslocamento somado variando de -10 a 20 em incrementos de 10 unidades.

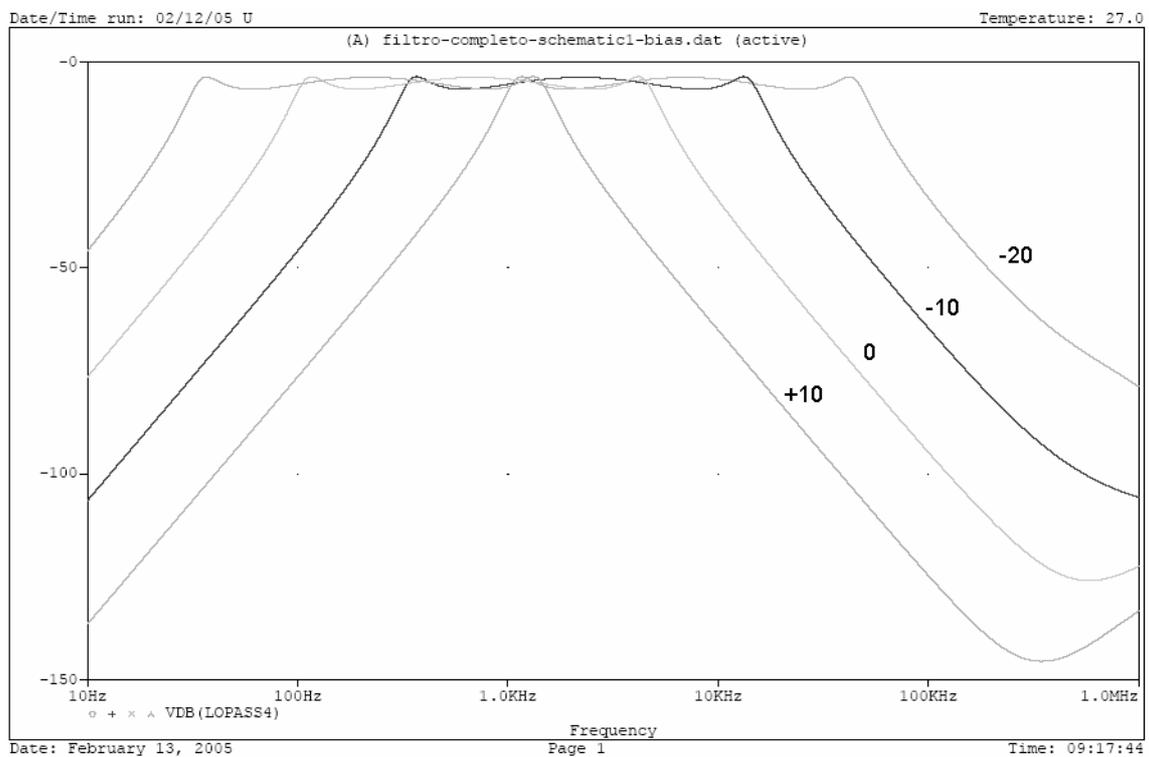


Figura 36 – Deslocamento lateral da realização Chebyshev através da soma de uma constante aos registradores de configuração.

Aparentemente, a estrutura que foi usada para realizar os filtros simulados acima, poderia também realizar qualquer filtro que não tenha zeros finitos, dentre eles, filtros Chebyshev e Butterworth. Apesar de os exemplos empregarem as duas aproximações, não é possível implementar filtros Chebyshev ou Butterworth passa faixa de banda estreita, devido a uma limitação relacionada à combinação de dois blocos de primeira ordem com dois blocos de segunda ordem. Mais detalhes sobre esta e outras

importantes limitações da estrutura empregada serão vistos adiante, no Capítulo V, onde serão apresentadas também algumas conclusões.

Apesar de ser impossível implementar filtros Chebyshev ou Butterworth passa faixa de banda estreita, o filtro pode ainda ser usado com sucesso para a detecção de passagem de PIGs, haja visto que é possível implementar um filtro passa faixa de banda estreita, que não obedece a nenhuma aproximação clássica.

Capítulo IV

IMPLEMENTAÇÃO PRÁTICA DO FILTRO PROGRAMÁVEL DIGITALMENTE

Neste Capítulo será descrita a construção do protótipo do filtro. As experiências feitas em laboratório e no campo serão apresentadas com detalhes sobre suas execuções e sobre os resultados obtidos, incluindo as experiências anteriores, com OTAs, que não foram bem sucedidas.

4.1) Experiências Iniciais com OTAs.

O protótipo do circuito inicial implementado com OTAs, mostrado na Figura 3, foi construído e testado no laboratório do Setor de Engenharia Eletrônica, da empresa Transcontrol, localizada na rua Ourique, 415 – Penha Circular – Rio de Janeiro. Foram empregados OTAs CA3080, de construção totalmente bipolar, e capacitores cerâmicos multicamada de boa qualidade, sendo a montagem realizada em placa universal de fibra de vidro, face simples. Os OTAs foram programados simultaneamente através de espelhos de corrente realizados também com transistores bipolares, resistores e um trimpot para o ajuste.

Somente foi montada a metade passa baixa do filtro, sendo fixada a resposta segundo a aproximação Chebyshev de terceira ordem, a fim de verificar o funcionamento e estimar as capacidades do filtro, caso fosse bem sucedido o ensaio.

Foram usados um gerador de sinais senoidais, um osciloscópio, e um multímetro comum para todas as medidas realizadas.

Inicialmente, selecionou-se a maior corrente de controle possível (2 mA) para os OTAs, injetou-se sinal na entrada de voltagem do circuito, e observou-se a voltagem na saída do mesmo, com o osciloscópio. Apesar de o filtro funcionar somente com amplitudes muito baixas de sinal senoidal presentes em sua entrada (da ordem de 10 a 20 mV de pico), a resposta em frequência foi levantada em alguns pontos, e correspondeu com boa aproximação ao que era esperado.

O filtro implementado com OTAs dessa maneira tem aproximação fixa, entretanto tem a capacidade de ser “escalado” para outra frequência se a transcondutâncias de todos os OTAs for multiplicada pelo mesmo fator. O espelho de

corrente então serviu para produzir 3 cópias da corrente de controle, uma para cada OTA. A fim de equalizar as três saídas de corrente, foram usados resistores de equalização de $4.70\text{ k}\Omega \times 1\%$ de precisão (filme metálico) no emissor de cada um dos transistores BC558 empregados no espelho de corrente.

O próximo passo do teste foi verificar a capacidade de sintonia do filtro em frequências inferiores. Ao diminuir a corrente de controle dos OTAs através do ajuste no trim-pot, notou-se que, apesar de o filtro cortar em uma frequência inferior, a resposta em frequência se deformava mais e mais, sendo muito acentuada quando o filtro era sintonizado na faixa das centenas de Hz.

Já foi dito no Capítulo III que a corrente exigida para programar o filtro em 100 Hz era de $4\text{ }\mu\text{A}$, e que tal nível de corrente além de ser incompatível com o ambiente industrial é difícil de ser gerado com a precisão necessária. Ademais, foram encontradas diferenças nas correntes de controle dos três OTAs, da ordem de $2\text{ }\mu\text{A}$, que permaneciam mesmo quando a corrente de controle era reduzida. Tais diferenças, decorrentes das diferenças entre as tensões V_{be} dos transistores, representam pouco quando o filtro está programado para a máxima frequência, mas à medida que a corrente de programação cai, elas introduzem um erro significativo nas transcondutâncias dos OTAs.

Por este motivo, e por este filtro ter a resposta fixa em uma aproximação única, como Chebyshev, o protótipo foi abandonado. Outras razões de a implementação com OTAs ter sido descartada foram a sua baixa relação sinal ruído e curta faixa dinâmica (somente algumas dezenas de milivolts), que são incompatíveis com o naturalmente ruidoso ambiente industrial.

4.2) Construção em Placa de Circuito Impresso do Protótipo do Filtro Implementado com Amp. Ops.:

O protótipo do filtro programável foi montado em placa de circuito impresso de fibra de vidro (cujo *layout* pode ser visto no Apêndice B), dupla face, e usando planos de terra sempre que possível sob os componentes. Foram empregados dispositivos SMD para a confecção sempre que possível, por terem dimensões reduzidas, e com isso uma maior imunidade ao ruído induzido.

O conjunto completo do detetor de PIG é composto por duas placas circulares de circuito impresso, sendo uma exclusivamente para o filtro, e outra para o microcontrolador PIC e demais funções. Também fazem parte do conjunto, o sensor acelerômetro fabricado pela Brüel & Kjaer, os parafusos de fixação, a base metálica em aço inoxidável e o revestimento blindado em alumínio. Na Figura 37, podemos ver uma fotografia da placa do filtro analógico e na Figura 38, a mesma placa fixada na base de montagem em aço inoxidável. O acelerômetro fica sob a placa do filtro, fixado por meio de parafuso na base de montagem roscada. A placa do microcontrolador e das demais funções formam um outro conjunto montado sobre a placa do filtro, e não aparece na foto. Também o revestimento não é mostrado.

Para a alimentação do detetor de PIG como um todo, a placa do microcontrolador dispõe de um regulador de tensão chaveado, capaz de converter qualquer tensão entre 9 e 38 Volts para os 5 Volts necessários à operação do microcontrolador e também, para a alimentação do filtro.

A alimentação do filtro vem da placa do microcontrolador, juntamente com o barramento I²C. Um pequeno cabo com somente quatro fios (fonte positiva, terra, *clock* e dados) liga as duas placas de circuito impresso através de um conector.

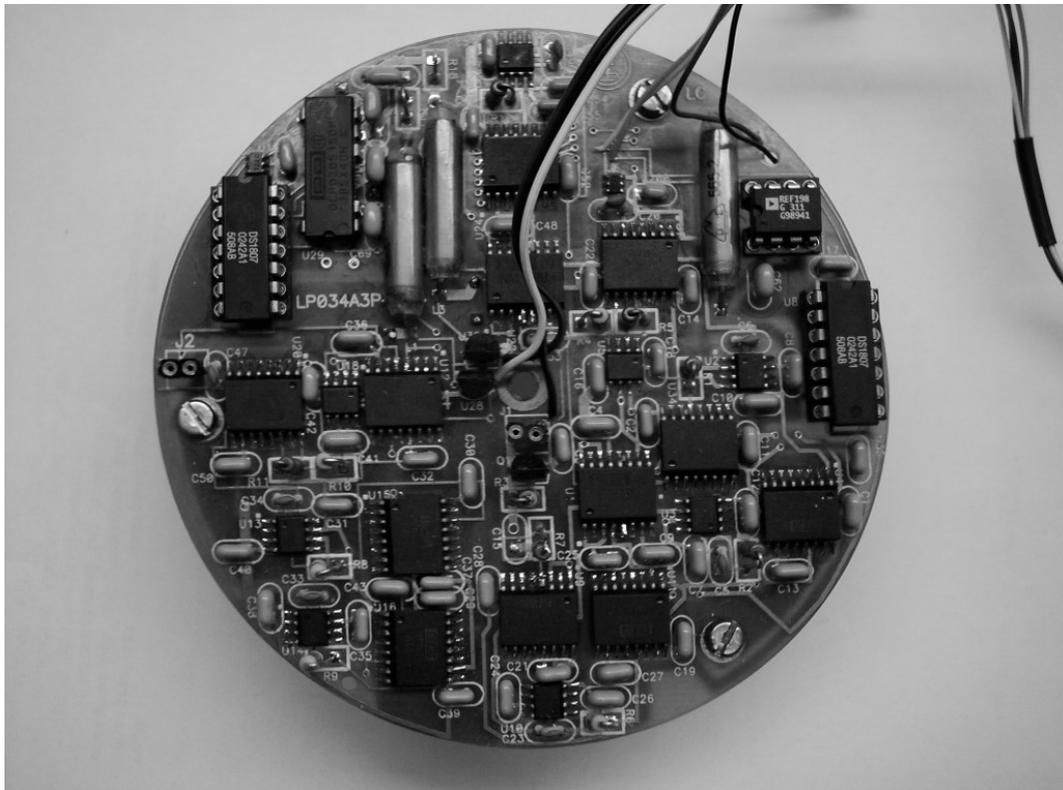


Figura 37 – O Filtro Programável montado em placa de circuito impresso.

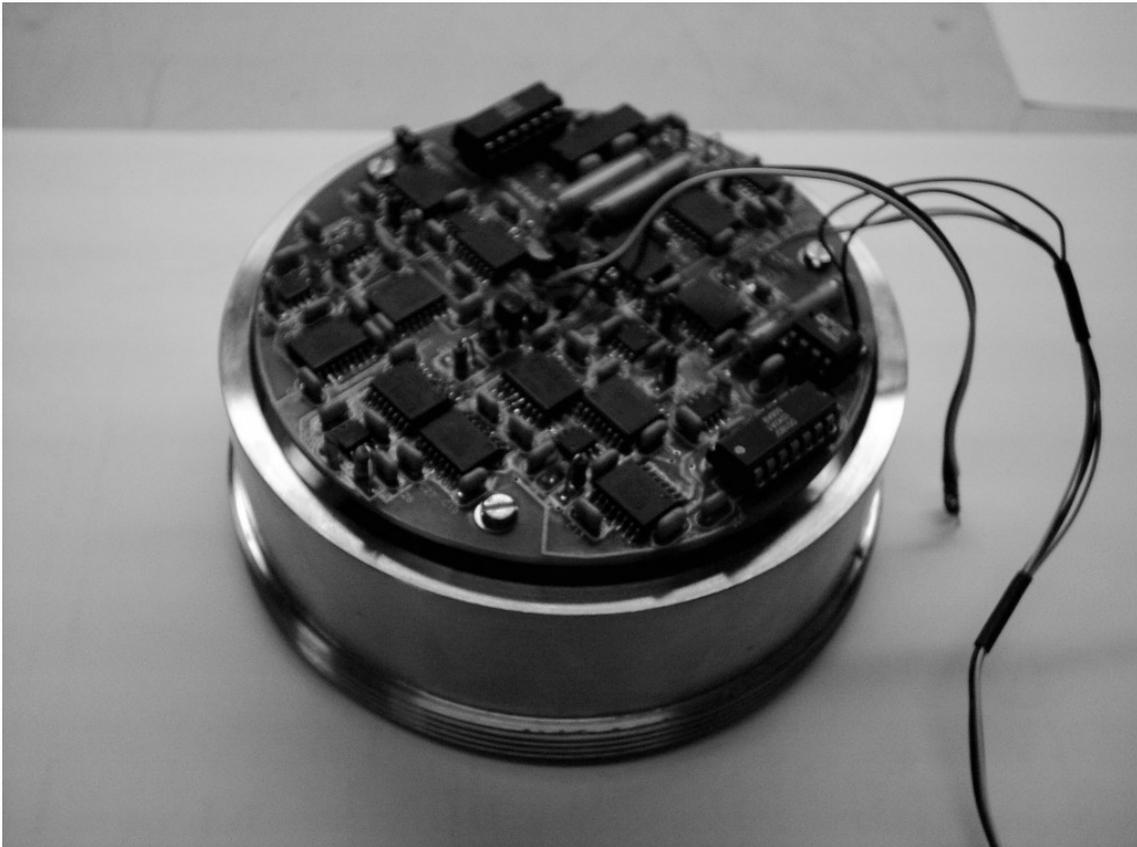


Figura 38 – A placa do filtro fixada na base de montagem roscada.

4.3) Experiências Realizadas em Laboratório:

Inicialmente, o circuito foi testado usando um gerador de sinais e um osciloscópio no mesmo local onde foi testada a implementação com OTAs. O acelerômetro não foi conectado, e em seu lugar foi ligado o gerador de sinais.

O gerador de sinais foi configurado para gerar sinais senoidais com $5 V_{pp}$ de amplitude, e com o osciloscópio foram observadas tensões em diversos pontos de teste colocados na placa.

Notou-se que quando os potenciômetros digitais são programados com valores maiores que 33 aproximadamente, o filtro pára de funcionar de repente, e os integradores saturam, ficando com as suas tensões de saída próximas a $+12 V$ e $-12 V$, que são as tensões da fonte de alimentação.

A causa deste problema foi investigada. De fato, os potenciômetros digitais quando estão programados com o valor 33, proporcionam 33 dB de atenuação

de voltagem em relação à tensão de referência de 4096 mV. Ou seja, em sua saída de controle, haverá uma tensão de:

$$V_o = 4096mV \cdot 10^{\frac{33}{20}} = 91.69mV \quad (4.1)$$

Olhando no *datasheet* dos multiplicadores de tensão MPY634, podemos ver nas suas especificações técnicas, que as duas entradas diferenciais X e Y possuem um *offset* típico de ± 25 mV e máximo de ± 100 mV. Como a tensão calculada acima é usada para selecionar as frequências ω_0 dos blocos, através do uso de multiplicadores MPY634, ocorre então inicialmente uma certa imprecisão na localização desejada dos pólos; imprecisão essa que é crescente com o abaixamento da frequência. A partir de um determinado ponto, o valor gerado pelo potenciômetro digital é tão baixo que chega a ser menor que o valor de *offset*. Se o *offset* natural do multiplicador analógico for negativo, neste caso, teremos uma inversão da polaridade do sinal amplificado, tornando a malha fechada instável, fazendo que a etapa inteira sature.

De fato, nas Figuras 39 e 40 podemos ver duas simulações no domínio do tempo dos blocos de primeira e segunda ordem, com um offset negativo de 100 mV nos multiplicadores analógicos que controlam a frequência ω_0 . Foi feita uma simulação paramétrica para cada caso, variando-se o valor programado de POT[0] e POT[1] de 20 a 40, com intervalos de 2 unidades para o bloco de um só pólo, e 4 unidades para o bloco de dois pólos.

Nota-se que de fato, para valores de POT[n] maiores que 32 ambos sistemas ficam instáveis. Apesar disso, algumas configurações simuladas ainda assim apresentam algum sinal em sua saída, apesar de a ação filtrante desejada ter sido extinta. Estes resultados também foram verificados na prática, no laboratório, onde em alguns casos apareciam sinais sobrepostos a uma tensão constante de vários volts, ou sinais senoidais que continham somente uma fração do ciclo completo.

Apesar desta limitação impedir a implementação de pólos em frequências mais baixas, o filtro pode ainda ser usado para o propósito inicial, que é a detecção de PIGs. Após alguns estudos realizados com sinais reais, chegou-se à conclusão que somente sinais ultra-sônicos, acima de 10 kHz, são interessantes para a detecção da passagem de PIG. No presente caso, um valor programado em POT[n] = 33 significa $f_0 = 1088$ Hz aproximadamente, que está bem abaixo da faixa ultra-sônica.

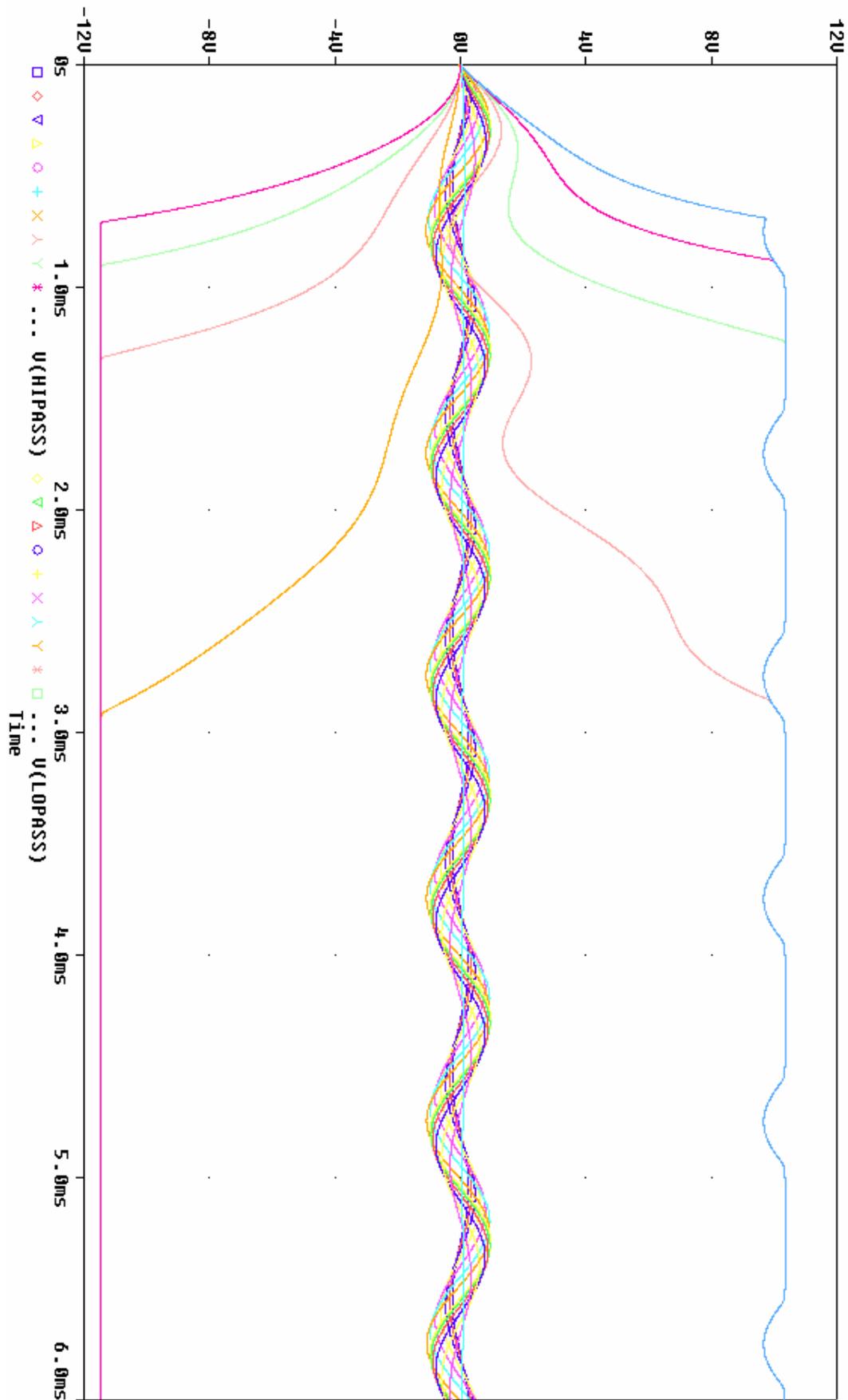


Figura 39 – Simulação da tensão de *offset* no bloco de primeira ordem.

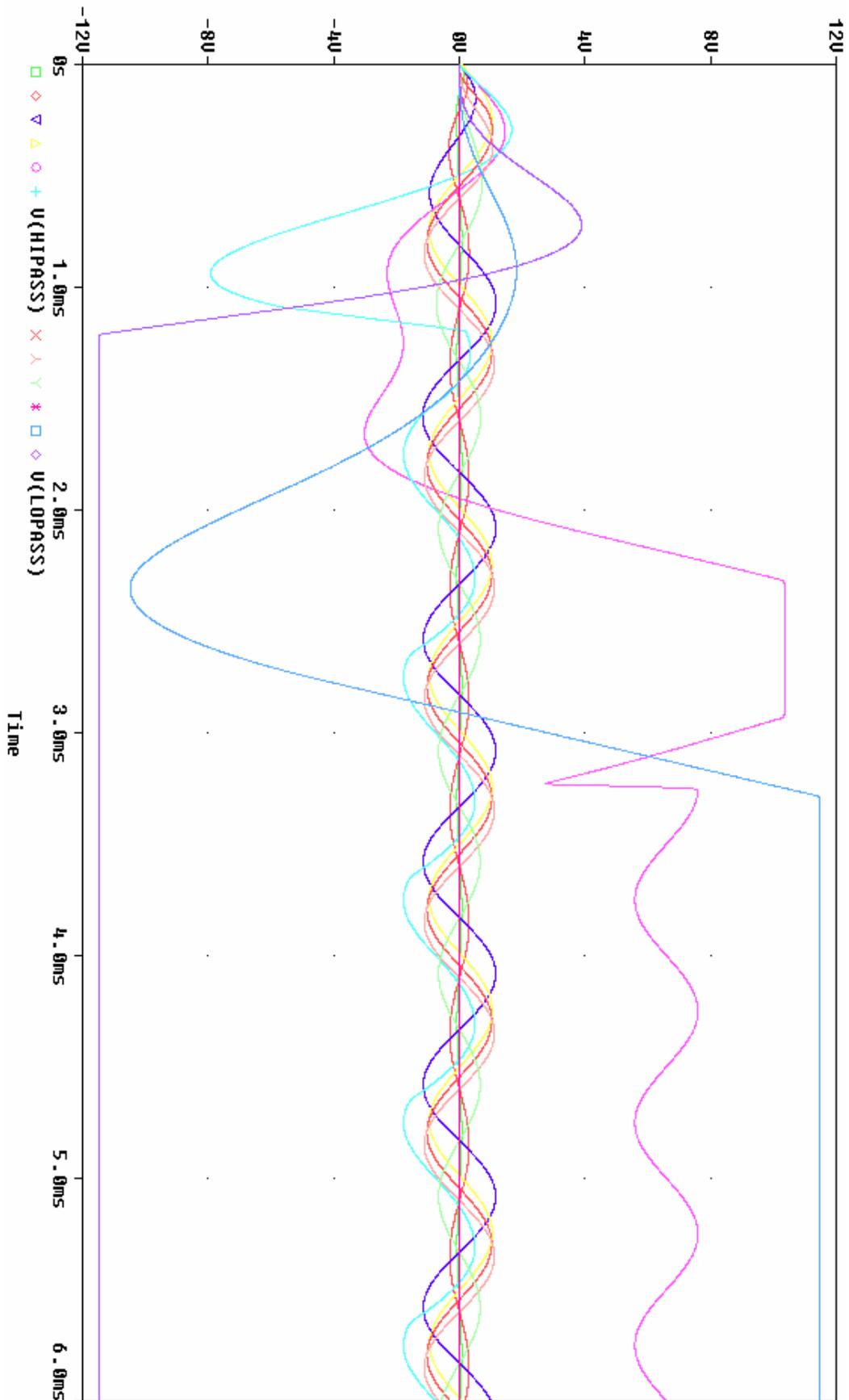


Figura 40 – Simulação da tensão de *offset* no bloco de segunda ordem.

Para o teste final, foi levantada a resposta em frequência do filtro programável, usando um *Network/Spectrum/Impedance Analyzer* fabricado pela Agilent, modelo 4395A, no Laboratório de Processamento Analógico e Digital de Sinais (PADS), localizado no terceiro andar do Centro de Tecnologia, Bloco H, Ilha do Fundão.

Uma sinal senoidal de 0 dBm (316 mV de pico) foi injetado na entrada do filtro, e a frequência foi varrida entre 100 Hz e 1 MHz, em intervalos logarítmicos, e com larguras de banda de 10 Hz (filtro interno do analisador). Foram inicialmente testados dois filtros mostrados nos exemplos simulados no Capítulo 3, um Butterworth e um Chebyshev.

Para o filtro Butterworth foram usados os parâmetros de configuração modificados para $POT[0] = POT[1] = 30$, $POT[2] = POT[3] = 0$ e $DAC[0] = DAC[1] = 1000$, devido à limitação imposta pelas tensões de *off-set*. Para o filtro Chebyshev, foram usados os parâmetros de configuração: $POT[0] = 19$, $POT[1] = 33$, $POT[2] = 15$, $POT[3] = 1$ e $DAC[0] = DAC[1] = 311$, os mesmos calculados para o exemplo simulado.

Inicialmente, notou-se que a resposta do filtro estava muito diferente do esperado, com a seletividade e precisão na localização dos pólos muito aquém do calculado. A resposta estava realmente insatisfatória.

A causa disso foi descoberta. Foram usados 6 capacitores cerâmicos tipo *plate*, com o valor de 1 nF para os integradores. Tais capacitores não têm bom desempenho em baixa frequência, onde seus fatores Q caem muito, e ademais, têm também tolerância de mais de 20% em alguns casos.

Foram substituídos os capacitores impróprios por capacitores de mica prateada, com baixa tolerância (1%), porém com valor de 1200 pF. Não foram encontrados capacitores de boa qualidade e de alta precisão do valor exato de 1 nF, por isso foram utilizados como alternativa 1200 pF. Como estes capacitores são usados nos integradores, isso não causa problemas de distorção na resposta em frequência do filtro, somente o deslocamento da banda passante para valores de frequência iguais a 83,3% das originais. Mais importante que isso, é o fato que, agora usando ambos capacitores e resistores de 1% de tolerância, temos a certeza que todos os integradores são muito semelhantes entre si, o que é essencial num filtro construído desta maneira.

Sendo assim, agora o filtro não mais terá frequência máxima de 50 kHz, mas sim:

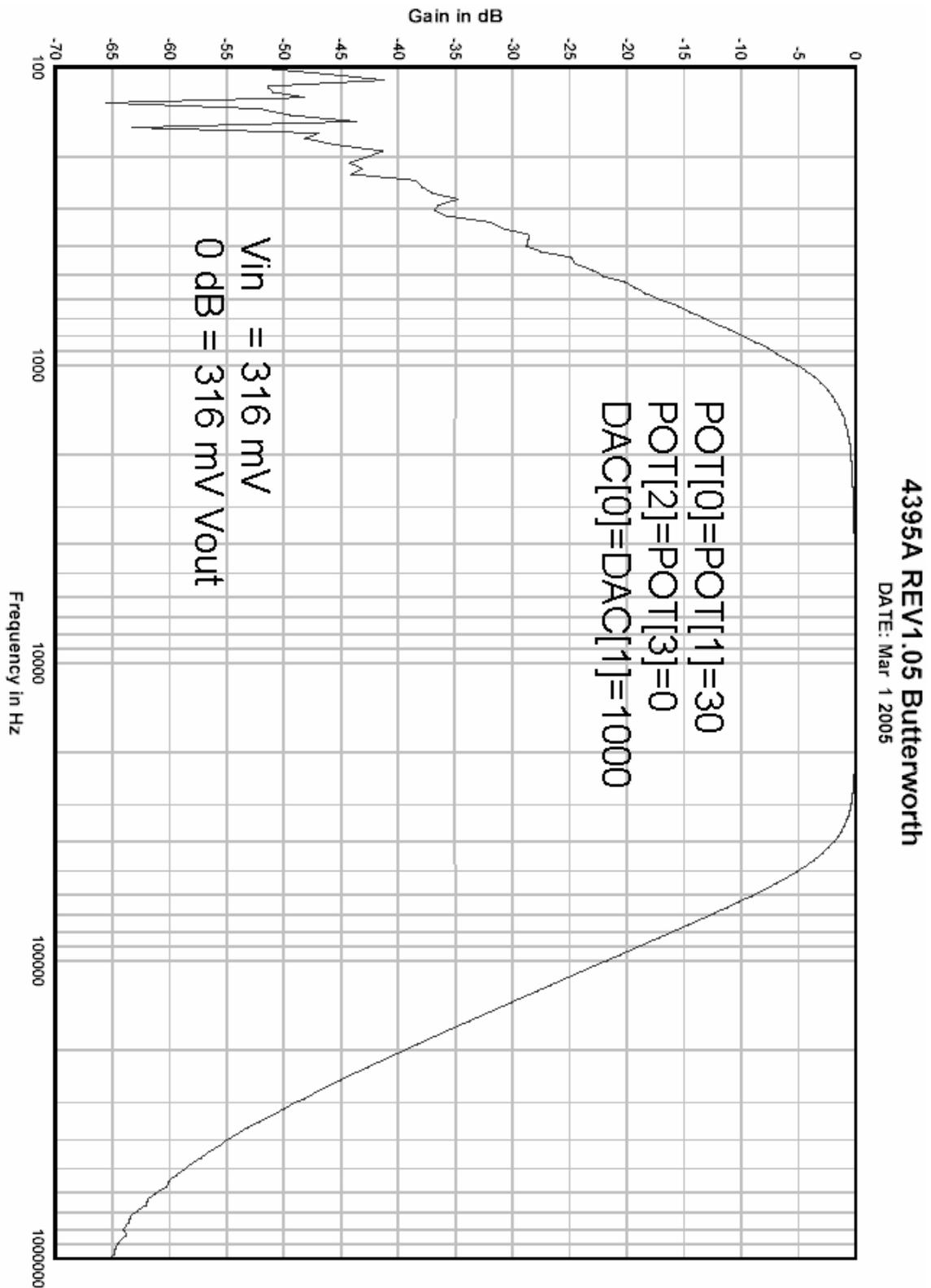


Figura 41 – Resposta obtida do filtro Butterworth. A imprecisão em baixa frequência é devido à frequência de filtragem do analisador de espectro, muito próxima da frequência inferior de medida.

$$f_{0MAX} = \frac{50kHz}{1.2} = 41.667kHz. \quad (4.2)$$

Na Figura 41 podemos ver a resposta em frequência do filtro programado para realizar uma aproximação Butterworth. Neste caso, POT[0] = POT[1] = 30 determinam uma frequência de corte inferior de aproximadamente 1585 Hz. Corrigindo-se este valor devido à troca dos capacitores temos $f_0 = 1320$ Hz. Na Figura 41 temos a frequência de corte inferior em aproximadamente 1200 Hz.

Apesar de o valor calculado ser de 1320 Hz, fazendo uma nova simulação, agora com os capacitores substituídos, temos na Figura 42 que a frequência de corte inferior simulada é de 1293 Hz.

Lembrando que cada 1 mV de aumento na tensão de controle de frequência corresponde a $41667 \text{ Hz} / 4096 \text{ mV} = 10,17 \text{ Hz}$ então esta diferença de 93 Hz é perfeitamente possível devido a um *offset* negativo em torno de 9,3 mV (médio).

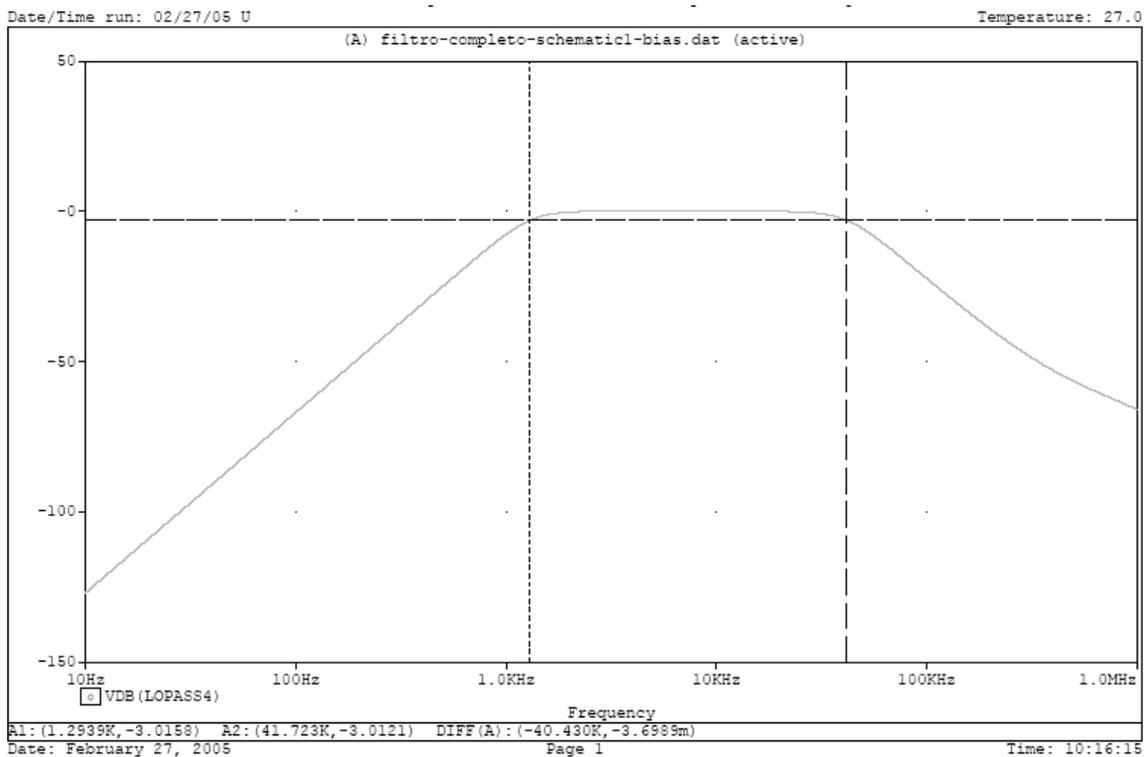


Figura 42 – Simulação do filtro Butterworth da medição mostrada na Figura 41.

No caso da frequência de corte superior, o valor programado de POT[2]=POT[3]=0 faz com que a frequência de corte de 3 dB seja a calculada em (4.2), ou seja, 41,667 kHz. No gráfico experimental da Figura 41 temos que a frequência de

corte superior está em 42,65 kHz. Comparando estes dois valores, e também levando em conta o valor obtido pela simulação, que é 41,723 kHz, podemos notar que o valor obtido está bem próximo do esperado. Apesar de haver pouca influência do *offset* neste caso, pois a tensão de programação é máxima, temos outros efeitos que começam a aparecer nas frequências mais altas, como integradores que começam a introduzir demasiada distorção de fase [24] e também fatores não lineares nos diversos semicondutores, que não foram modelados na simulação no domínio da frequência, como por exemplo, o *slew rate* dos amplificadores.

Depois, o filtro foi reprogramado imediatamente para realizar a aproximação de Chebyshev. A mesma metodologia empregada com o filtro Butterworth foi empregada agora. Na Figura 43 temos a resposta obtida experimentalmente do filtro. Podemos notar, que apesar de a resposta parecer muito com a de um filtro Chebyshev exato, temos que o ganho no extremo superior da banda passante é um pouco maior que o ganho no seu extremo inferior, cerca de 2,5 dB.

Novamente, a tensão de *offset* é a causa desta diferença observada entre a resposta exata esperada e a obtida experimentalmente. A aproximação Chebyshev é especialmente mais vulnerável que a de Butterworth, neste filtro, haja visto que envolve fatores Q maiores, e, portanto implica tensões menores de programação nos multiplicadores que controlam estes fatores Q. Neste caso, a tensão de *offset* passa a introduzir uma parcela de erro significativamente maior.

De fato, realizando uma nova simulação da aproximação de Chebyshev, mas agora acrescentando 50 mV de *offset* positivo no multiplicador analógico controlado por DAC[0] e também 50 mV de *offset* negativo no multiplicador analógico controlado por DAC[1] conseguimos obter uma resposta simulada muito semelhante à obtida experimentalmente, como podemos ver na Figura 44.

Foi também feita uma medida da potência do ruído gerado pelo filtro, com sua entrada curto-circuitada, nas configurações Butterworth e Chebyshev, como podemos ver nas Figuras 45 e 46. O filtro apresenta uma configuração de ruído de 1 kHz até os 400 kHz aproximadamente muito semelhante ao ruído *flicker* ou $1/f$. Bem acima da faixa de operação do filtro, vemos dois picos bem destacados, que correspondem às frequências de chaveamento do conversor DC/DC usado na fonte simétrica e do regulador de tensão chaveado, usado para alimentar o sistema como um todo. Nota-se também diferentes padrões de ruído na faixa de operação do filtro, pois

com uma programação diferente, também as inúmeras funções de transferência de cada dispositivo que injeta ruído com relação à saída mudam.

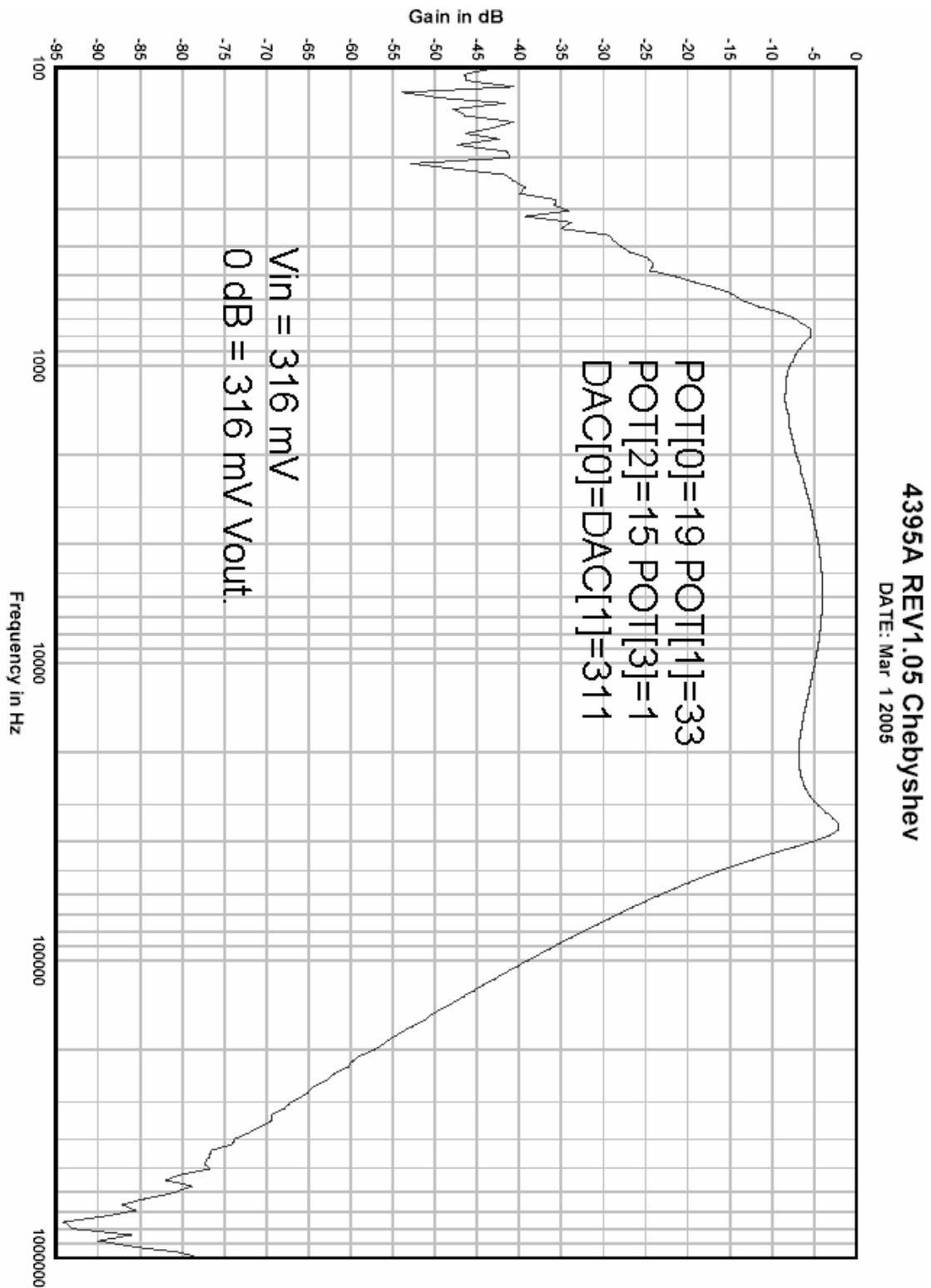


Figura 43 – Resposta experimental obtida com o filtro programado para realizar a aproximação de Chebyshev.

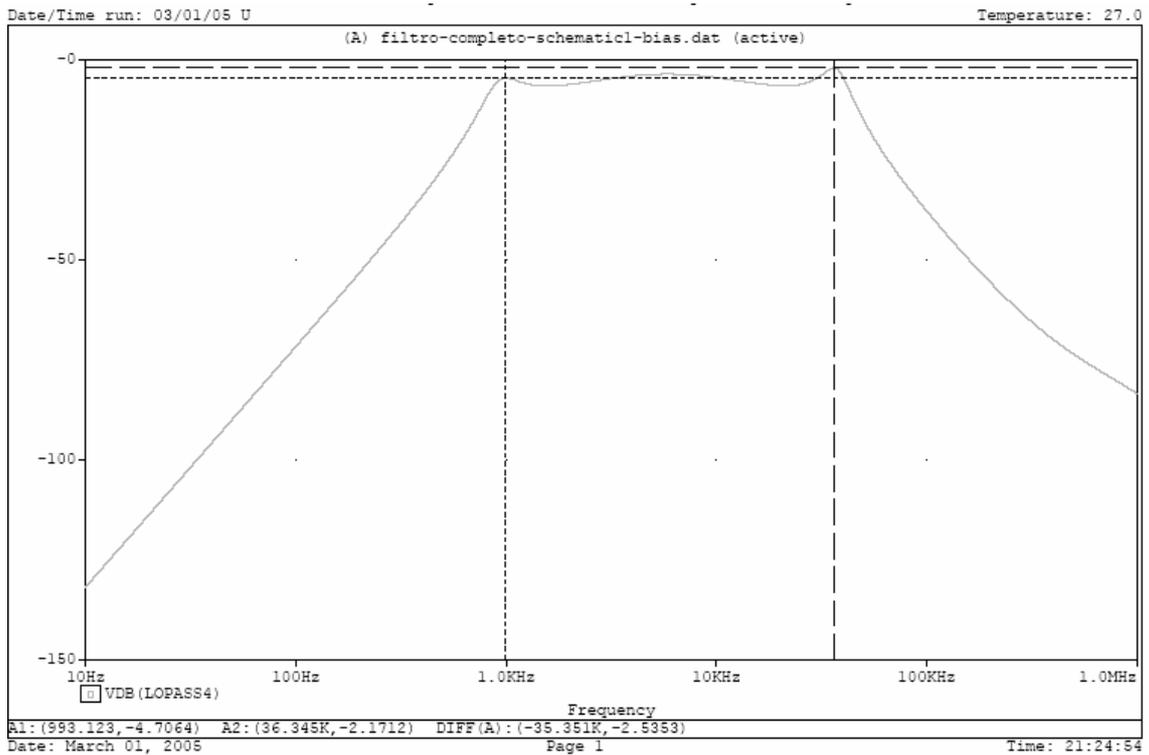


Figura 44 – Simulação da aproximação de Chebyshev da Figura 43. Notar que há uma diferença de ganho em 2,53 dB entre os dois picos marcados com os cursores, devido à introdução de não idealidades na simulação.

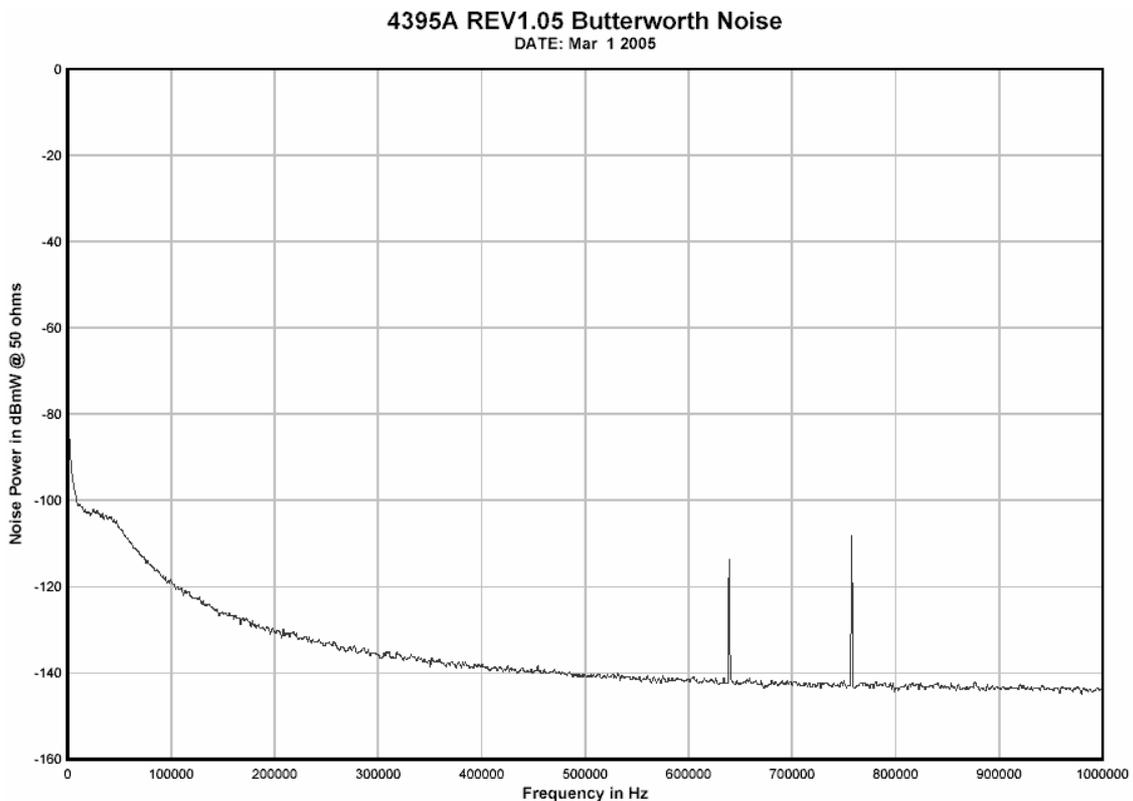


Figura 45 – Densidade espectral medida do filtro na configuração Butterworth.

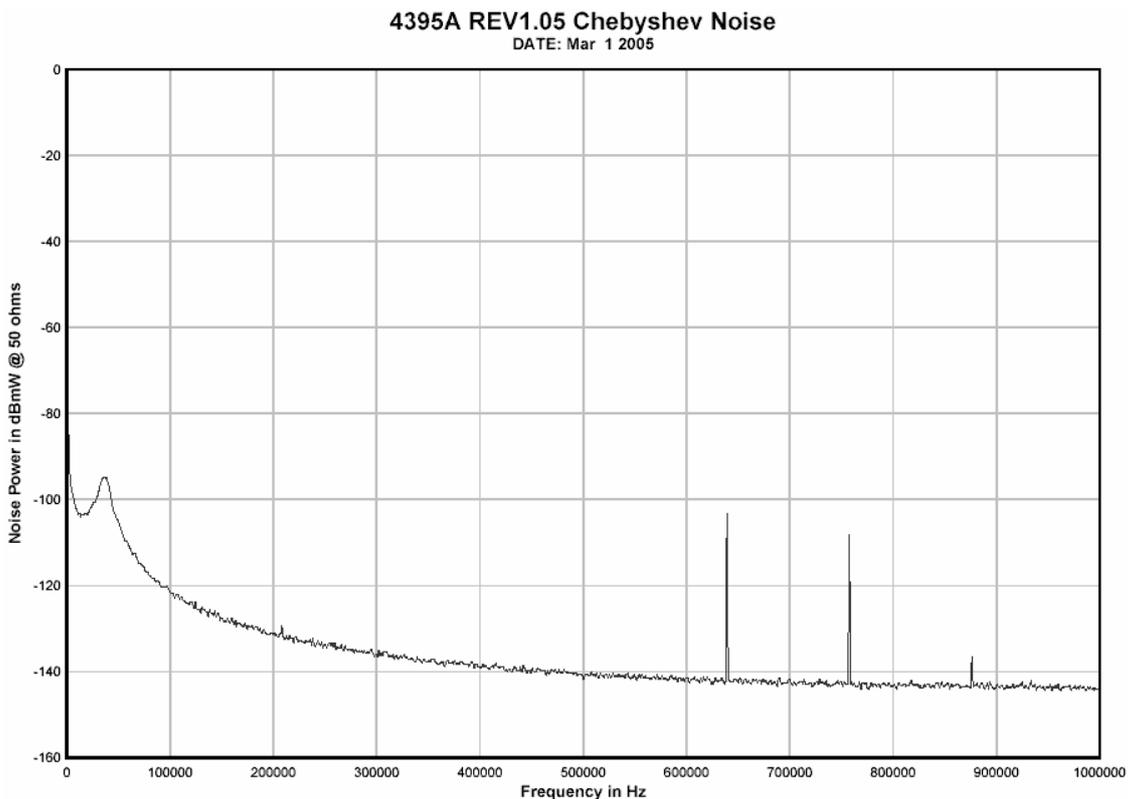


Figura 46 – Densidade espectral do ruído do filtro na configuração Chebyshev.

4.4) Experiências Realizadas em Campo:

Após o filtro ter sido montado e testado em laboratório, chegou o momento de realizar testes em campo, envolvendo sinais reais, e em condições de trabalho hostis, como altos níveis de ruído (tanto sonoro, quanto eletromagnético), temperatura não controlada, etc.

A metodologia de detecção de passagem de PIGs, de início, não era conhecida. Não havia dados reais que pudessem ser usados para calcular os parâmetros necessários à sintonia correta do filtro programável. A fim de obter dados experimentais, foi construído um oleoduto/circuito de testes, na mesma empresa onde o detector de passagem de PIG está sendo desenvolvido, e alguns PIGs de diferentes materiais, formatos e finalidades foram adquiridos. O oleoduto tem 4 polegadas de diâmetro interno e é conectado a uma bomba que injeta água a no máximo 1000 psi de pressão e mantém uma vazão de 10000 ℓ /h.

Inicialmente, foi construído um segundo equipamento eletrônico destinado a gravar em meio magnético digital (um disco rígido comum, padrão IDE, de

2,5 GB de capacidade) o sinal proveniente do sensor acelerômetro, digitalizado em 16 *bits* de precisão e amostrado a 192 kS/s. Posteriormente, os dados gravados foram recuperados e analisados em um computador pessoal comum. Podemos ver na Figura 47 o sinal resultante de três passagens de PIG, em diferentes velocidades de fluxo.

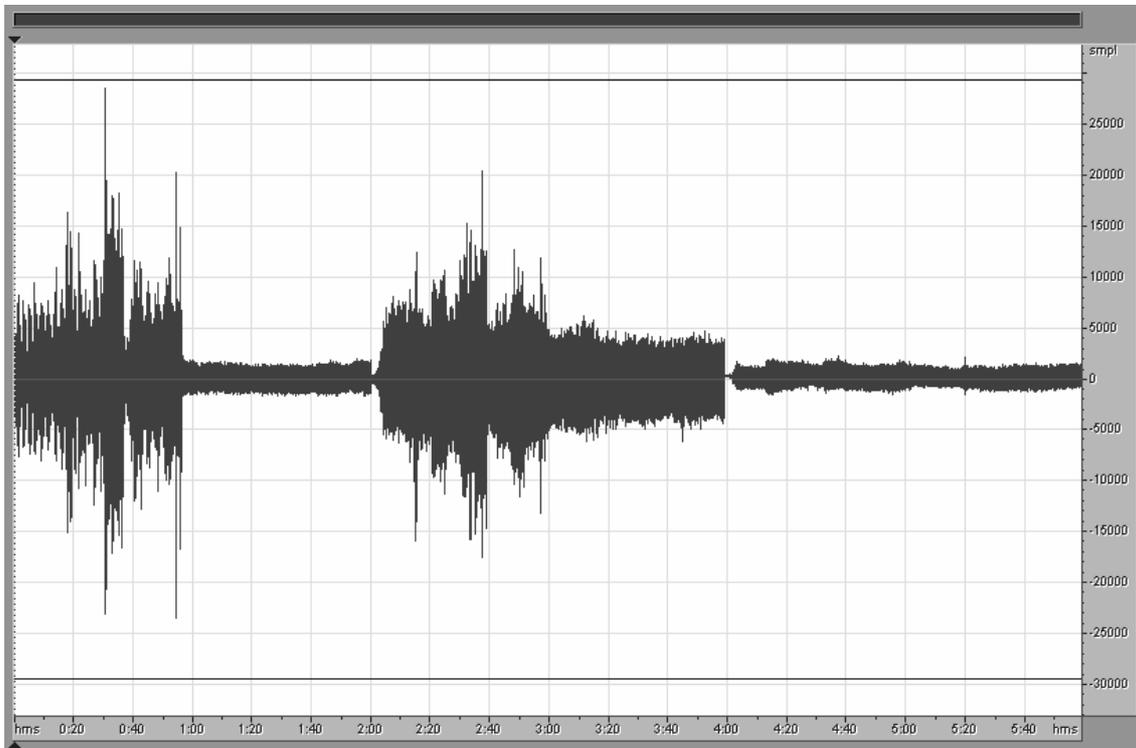


Figura 47 – Sinal gravado durante a passagem de 3 PIGs no oleoduto de testes.

Analisando as componentes espectrais do sinal mostrado na Figura 47, podemos notar no espectrograma da Figura 48 que há uma tendência à geração de sinais mais fortes em algumas faixas de frequências, no caso, em torno de 16,5 kHz e entre 35 e 40 kHz, no caso dos dois primeiros PIGs. Nota-se também que a faixa abaixo de 10 kHz é muito poluída, sendo imprópria para ser usada em uma detecção de passagem de PIGs.

O filtro foi programado para realizar um filtro passa faixa em torno de 16,5 kHz (de 15 kHz a 18 kHz), e o mesmo sinal foi injetado em sua entrada. O sinal presente na saída foi retificado, filtrado novamente para eliminação de componentes acima de 0.05 Hz e por fim adquirido pelo conversor A/D.

O microcontrolador PIC então separa os pulsos (que correspondem às envoltórias) e realiza extração de características com o objetivo de identificar se o sinal é proveniente de uma passagem de PIG ou não. Na Figura 49 podemos ver o sinal que

foi adquirido pelo conversor A/D e os resultados dos cálculos realizados pelo microcontrolador. Note que o terceiro PIG, por ser construído inteiramente em espuma de poliuretano, modelo HS [25], gera um sinal muito fraco, enquanto que o primeiro PIG, mesmo tendo velocidade de deslocamento menor, produz um sinal muito mais intenso, por ser um PIG de limpeza, modelo HLR [25].

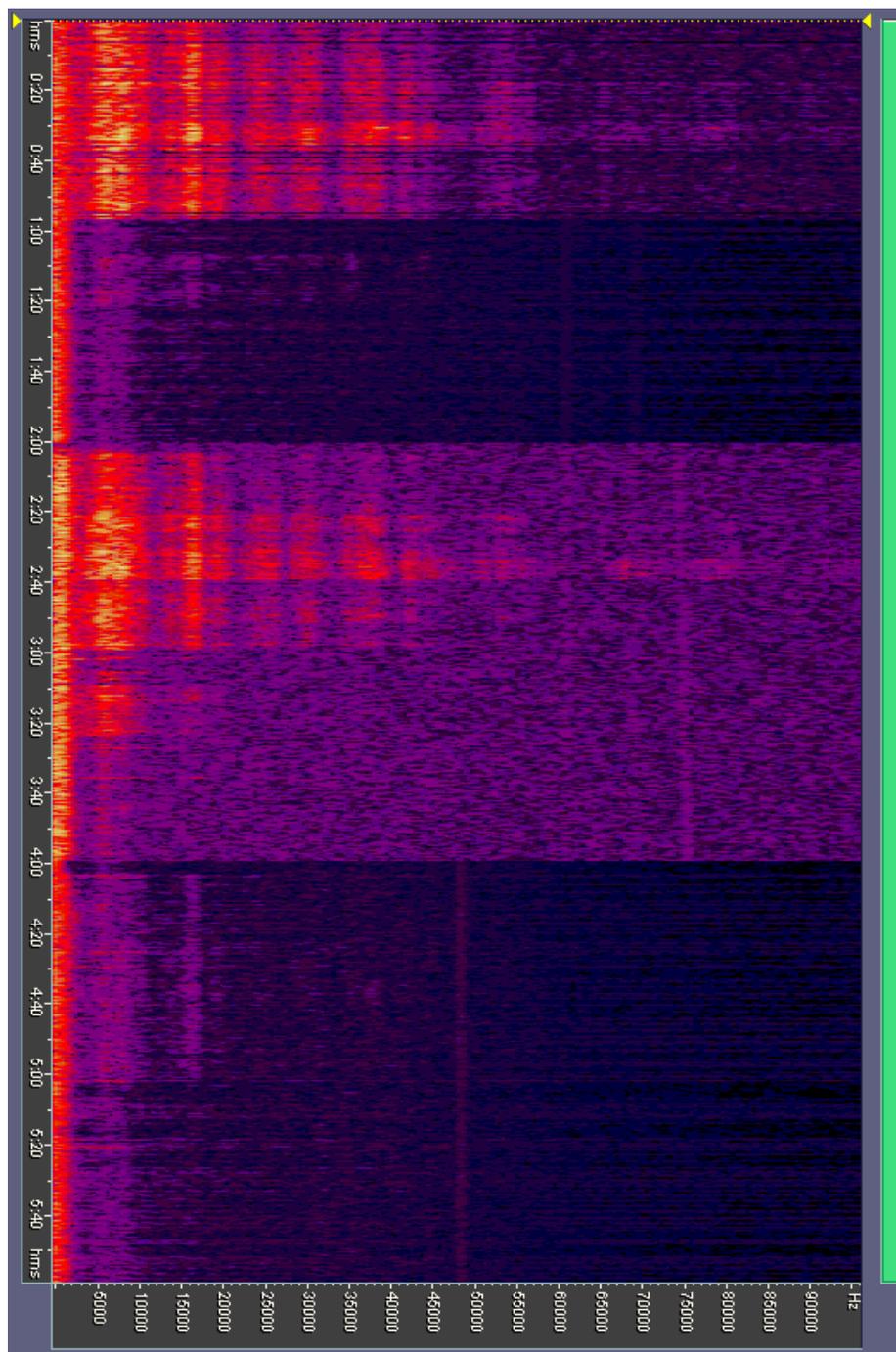


Figura 48 – Espectrograma do sinal mostrado na Figura 47. Notar linhas mais claras no sentido horizontal, mostrando as frequências naturais do sistema.

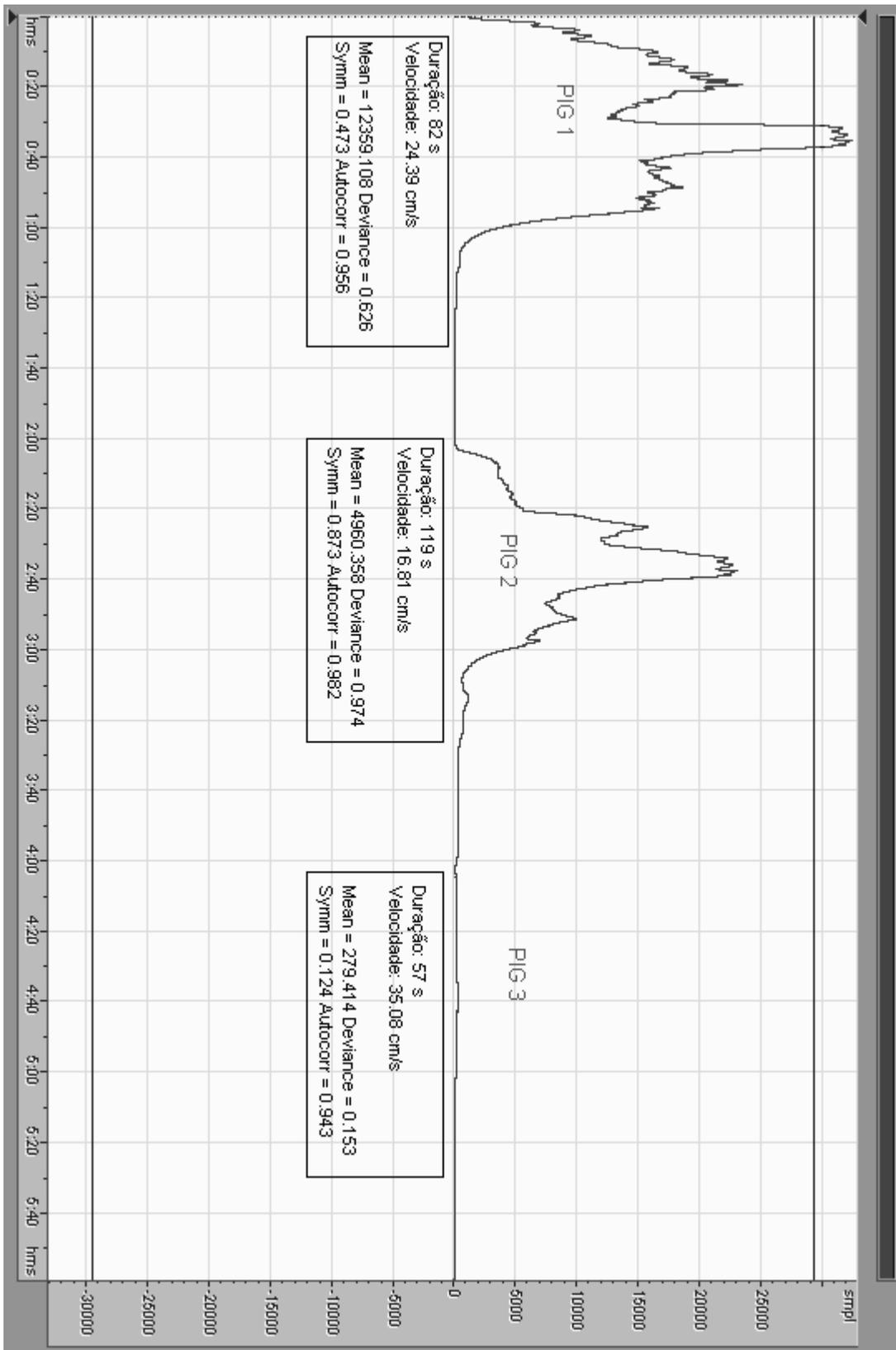


Figura 49 – Sinal dos 3 PIGs totalmente processado e resultados dos cálculos indicados.

Notar diferença de amplitude nos 3 casos.

CAPÍTULO V

CONCLUSÕES SOBRE O FILTRO PROGRAMÁVEL DIGITALMENTE

5.1) Conclusões sobre a experiência realizada com OTAs:

Inicialmente, a necessidade de implementar um filtro programável fez imediatamente surgir a idéia de elaborar um circuito usando OTAs. OTAs são dispositivos mais apropriados para implementar blocos de ganho programável, integradores com constante de tempo programáveis, bem como sintetizar impedâncias.

Apesar de o protótipo inicial com OTAs ter apresentado inúmeras desvantagens, mostradas no Capítulo III, que inviabilizaram seu uso no ambiente industrial, a idéia de realizar uma implementação utilizando OTAs ainda permanece.

Os problemas que inviabilizaram o filtro implementado com OTAs são em boa parte decorrentes de o protótipo ter sido implementado usando-se OTAs construídos com transistores bipolares. Como já foi dito, não se encontrou nenhum OTA comercializado de construção MOSFET.

OTAs implementados com transistores bipolares são muito mais não lineares que OTAs construídos com MOSFETs[26]. Além do mais, OTAs bipolares suportam somente sinais com amplitude de uma a duas ordens de grandeza abaixo da do caso dos OTAs MOSFET.

OTAs bipolares são programados por uma corrente de controle, o que obriga o projetista a gerar de alguma forma N cópias da mesma corrente de controle, onde N é o número de OTAs a serem programados. Certamente, haverá uma pequena diferença indesejável entre as N correntes de controle, fazendo com que os OTAs sejam todos programados com transcondutâncias diferentes de forma indesejada. No entanto, OTAs MOSFET podem ser programados por uma tensão, que pode ser gerada de maneira única e programar todos os OTAs com transcondutâncias teoricamente idênticas.

Conclui-se então que, apesar dos insucessos obtidos nas primeiras experiências, os OTAs podem ser dispositivos valiosos para implementação de filtros lineares programáveis, desde que implementados em circuito integrado, onde temos condições de produzir OTAs MOSFET muito semelhantes entre si numa mesma

pastilha, e programados por tensão. Também, OTAs ocupam áreas muito menores que amplificadores operacionais em uma pastilha de silício, permitindo um grau de integração maior.

Integradores com constante de tempo programáveis podem ser implementados com OTAs de uma maneira muito mais simples e eficiente, quando comparados aos integradores com constante de tempo programáveis implementados com amplificadores operacionais. No caso do integrador com OTA, temos somente um OTA e um capacitor aterrado, e o controle da constante de tempo é feita no próprio OTA. No caso do integrador Miller com amplificador operacional, temos um amplificador operacional que por si só já é muito maior que o OTA, um resistor, e um capacitor que não é aterrado (o que é maléfico em um circuito integrado analógico). Ademais, a programação da constante de tempo somente pode ser conseguida através da adição de um multiplicador analógico, que além de ocupar ainda mais área útil na pastilha de silício, faz aumentar o consumo, introduz erros (como *offset*) além de ruído (incluindo ruído *flicker*[27]).

Os OTAs são úteis para produzir não somente blocos inteiros de ganho ou constante de tempo programável, mas também, sintetizar impedâncias programáveis. O emprego de impedâncias programáveis pode ser muito útil em alguns melhoramentos futuros que discutiremos posteriormente. Aliando-se o uso da técnica de cascadeamento de *biquads* programáveis com o emprego de impedâncias também programáveis, é possível implementar filtros mais elaborados.

5.2) Conclusões sobre a topologia empregando cascadeamento de biquads implementados com loop de dois integradores:

Apesar de o filtro programável digitalmente já estar sendo atualmente usado com sucesso na detecção da passagem de PIGs, ainda que em caráter experimental, a topologia empregada na elaboração do mesmo e as não idealidades dos componentes empregados impõem várias limitações à sua performance.

Inicialmente, com base nas medidas realizadas em laboratório, vemos que um dos grandes problemas deste filtro é o fato de os multiplicadores analógicos terem tensões de *offset* altas, da ordem de até 100 mV, em suas entradas de controle. Este nível de tensão de *offset* impede o funcionamento do filtro em frequências baixas,

como foi visto anteriormente, além de causar imprecisão na localização dos pólos e programação do fator Q.

Uma proposta futura para solucionar este problema baseia-se em usar não mais potenciômetros digitais logarítmicos para gerar a tensão de controle da frequência natural dos blocos, e sim usar conversores D/A diretamente, com uma resolução grande, digamos, por exemplo, de 24 *bits* (mais de 16 milhões de passos). Aproveitando-se o fato de que os multiplicadores analógicos têm entradas diferenciais, pode-se colocar uma tensão fixa de +100 mV na entrada com sinal oposto ao da entrada onde o sinal de controle é aplicado. Com isso, fica efetivamente uma tensão de offset que pode variar de -200 mV a 0 mV. Uma memória não volátil pode ser acrescentada ao barramento I2C, (o mesmo onde os conversores D/A estão ligados), e armazenar o valor (simétrico) necessário a ser somado ao valor programado pelo conversor D/A para efetivamente anular os efeitos do *offset* daquele multiplicador. Neste caso, entretanto, seriam necessários 3 conversores D/A para programar um estágio biquad (1 para o fator Q e 1 para cada integrador), haja visto que não será possível corrigir o *offset* dos dois multiplicadores com somente um conversor D/A.

Com o uso de microcontroladores com maior capacidade de memória de programa e memória RAM, o uso de potenciômetros digitais logarítmicos não mais é necessário, pois o cálculo do antilogaritmo pode ser realizado diretamente no próprio microcontrolador e o resultado então programado diretamente no conversor D/A, que é de alta resolução. Isso permite também uma resolução maior do que 6 *bits*, que é a maior atualmente conseguida com os potenciômetros digitais.

A linearidade dos amplificadores operacionais empregados também é um parâmetro importante na implementação de filtros lineares RC ativos. Foi montado um outro protótipo idêntico ao descrito no Capítulo anterior, somente com a diferença que os amplificadores foram substituídos por modelos OPA604, que são de construção MOSFET. Tanto a linearidade, quanto o nível de ruído de fundo melhoraram no caso do protótipo montado com OPA604s. Isto foi comprovado em laboratório e medido usando-se um osciloscópio e um gerador de sinais comum.

Os amplificadores operacionais OPA604, fabricados também pela Texas Instruments, têm produto ganho banda bem superior (20 MHz contra somente 8 MHz no caso dos OPA27) e como são de construção MOSFET, não apresentam distorção não linear que gera harmônicas de ordem ímpar. O produto ganho banda finito dos amplificadores operacionais usados para construir integradores[28] é o principal

causador de erros de ganho e fase e com isso, um fator limitante da performance do filtro.

Além das limitações devido às não idealidades dos componentes empregados, temos limitações devido à topologia empregada. Podemos citar, por exemplo, que não é possível utilizando somente dois blocos de ordem um e dois blocos de ordem dois implementar um filtro passa faixa de sexta ordem, que siga exatamente a aproximação de Chebyshev ou Butterworth, se desejarmos uma banda passante estreita. Esta limitação se deve ao fato de não existirem pólos reais em tais filtros.

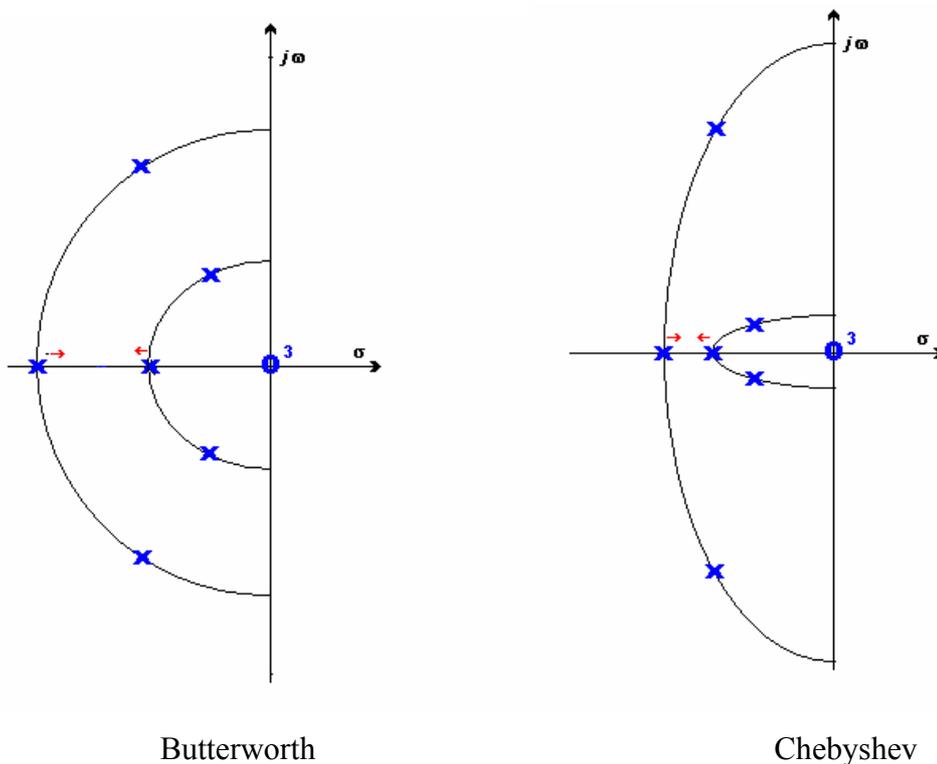


Figura 50 – Limitações na implementação de filtros Butterworth e Chebyshev.

Partindo de um filtro passa faixa Chebyshev ou Butterworth de banda larga, como no caso dos exemplos simulados no Capítulo 3, temos dois pares de pólos complexos conjugados, que correspondem aos dois biquads e dois pólos reais que correspondem aos dois blocos de primeira ordem (Figura 50). À medida que a banda passante vai sendo estreitada, quer seja aumentando a frequência de corte inferior ou diminuindo a frequência de corte superior, os pólos reais vão ficando cada vez mais próximos e começa a haver uma maior interferência entre os mesmos. Há uma tendência natural do pólo real do bloco passa alta de se deslocar ainda mais para frequências

superiores e também há uma tendência do pólo real do bloco passa baixa se deslocar ainda mais para frequências inferiores. Essa tendência é crescente com o estreitamento da banda passante do conjunto até o ponto em que os dois pólos reais se encontram. A partir deste ponto, estreitando-se a banda passante ainda mais causa os dois pólos reais se tornarem um par de pólos complexos conjugados. Conclui-se que, a partir do referido ponto, é impossível realizar a aproximação desejada com o circuito que está atualmente montado, pois só é possível implementar pólos reais em blocos de primeira ordem.

Este problema é mais notado em filtros Chebyshev do que em filtros Butterworth. Isso é devido ao fato de os pólos dos filtros Chebyshev estarem sobre duas semi-elipses, que apesar de concêntricas, uma (a que corresponde à metade passa baixa) tem achatamento no sentido vertical e outra (a que corresponde à metade passa alta) no sentido horizontal, fazendo com que os pólos reais fiquem mais próximos ainda. Tal problema se agrava mais com o estreitamento crescente da banda passante (percentual), como já vimos, e também com o aumento do *ripple* permitido na banda passante.

Uma maneira de contornar esta limitação é substituir os dois blocos de primeira ordem por um terceiro bloco *biquad* ligado na configuração passa faixa. Torna-se então possível a realização de filtros passa faixa de banda estreita como por exemplo Chebyshev ou Butterworth. A limitação de quão estreita será a banda passante conseguida será uma função do maior fator Q possível a ser programado nos três blocos *biquads*.

É possível também usar um bloco biquad para produzir um par de pólos reais, através do abaixamento do seu fator Q. Entretanto, o fator Q deve ser inferior a 0.5, o que, no caso do filtro montado, se traduz a valores de DAC[n] superiores a 2000. Como o valor máximo permitido de DAC[n] é 4095, temos que o fator Q neste caso fica limitado entre 0.244 e 0.5, sendo então esta construção apropriada somente para casos onde se deseja uma banda estreita. Ademais, empregar um bloco biquad para implementar um par de pólos reais torna complexa a programação da posição dos mesmos, pois não mais há uma independência dos mesmos, como no caso do filtro montado.

Uma segunda limitação que existe no filtro digitalmente programável, é que, da maneira que ele foi construído, a implementação fica fixada em um filtro passa faixa. Entretanto, os blocos de primeira e segunda ordem são idênticos e há somente diferença quanto ao ponto onde o sinal é tomado e acoplado ao estágio seguinte. Conclui-se que, sem haver necessidade de modificação dos blocos empregados

atualmente, mas somente empregando chaves analógicas na interligação entre os mesmos, é possível transformar um determinado bloco em um passa baixa, ou passa alta e no caso dos biquads há ainda a possibilidade passa faixa (Figuras 51 e 52).

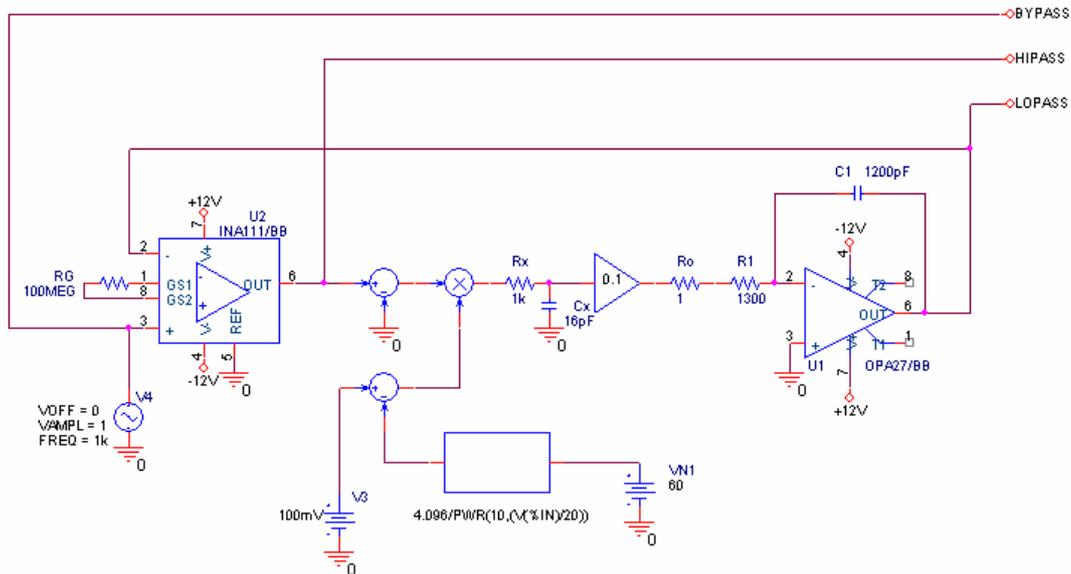


Figura 51 – Bloco de primeira ordem com suas 3 saídas selecionáveis por chave analógica controlada digitalmente.

Desta forma, se for possível transformar todos os blocos que compõem o filtro inteiro, então o filtro pode ser também totalmente transformado em um filtro passa baixa, ou passa faixa, ou passa alta.

O emprego de chaves analógicas interligando os estágios componentes do filtro ainda traz alguns benefícios, como por exemplo, a possibilidade de retirar completamente um ou mais blocos do sistema. Pode-se, por exemplo, usar chaves analógicas para desligar os dois blocos de primeira ordem e no lugar deles, ligar um terceiro biquad, como mostrado na Figura 53.

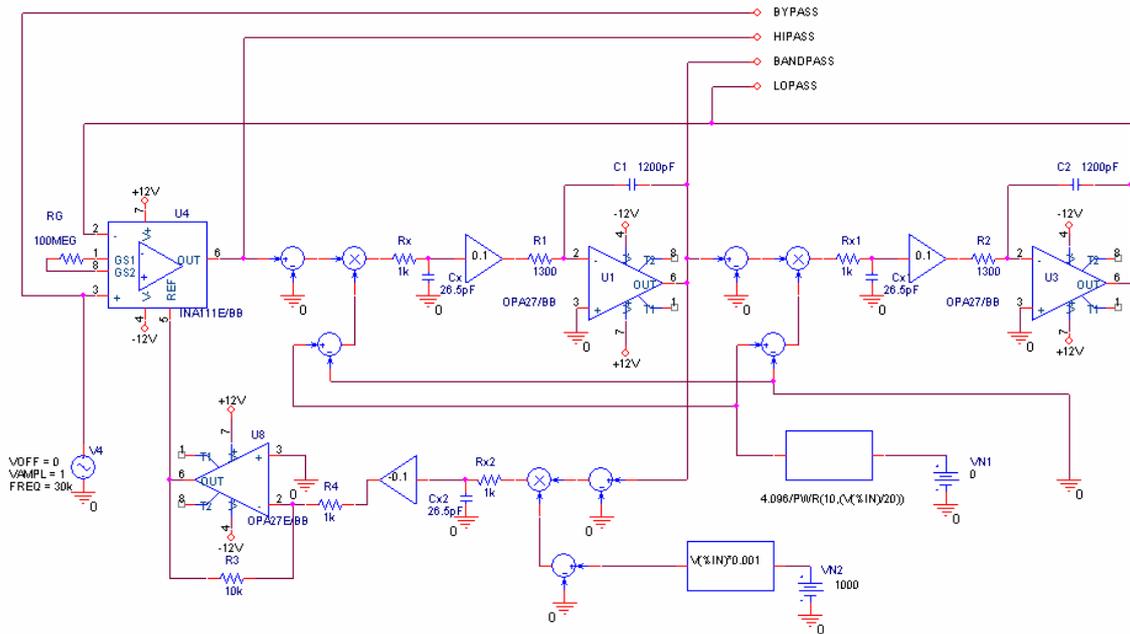


Figura 52 – Bloco de segunda ordem com suas 4 saídas selecionáveis por chave analógica.

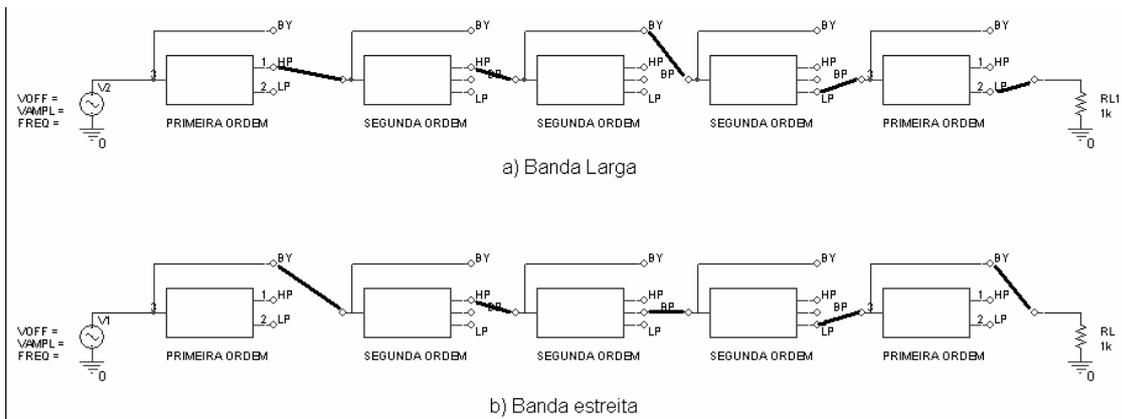


Figura 53 – Mudança da configuração apropriada para banda larga para a configuração apropriada para banda estreita.

Cada bloco biquad tem agora 4 possíveis saídas, selecionáveis pelas chaves analógicas, sendo elas a passa alta, passa faixa, passa baixa e *bypass*. De modo semelhante, os blocos de primeira ordem têm agora 3 possíveis saídas. Torna-se possível então, implementar um filtro Chebyshev ou Butterworth, tanto de banda estreita quanto de banda larga, através da substituição dos blocos internos com o uso das chaves analógicas.

Uma terceira limitação do filtro montado é decorrente dos blocos biquad usados, que não implementam zeros finitos. Portanto, somente filtros que somente têm pólos, como Chebyshev, Bessel ou Butterworth podem ser implementados, sendo impossível programar um filtro elíptico ou Chebyshev inverso.

Um biquad baseado na topologia KHN modificada[16] pode ser usado para implementação de filtros com zeros finitos. Basicamente, a modificação consiste em adicionar dois blocos com ganhos programáveis digitalmente e um somador analógico à implementação KHN, como mostrado na Figura 54. A adição destes componentes não altera o denominador da função de transferência característica da implementação KHN, somente sendo modificado o numerador.

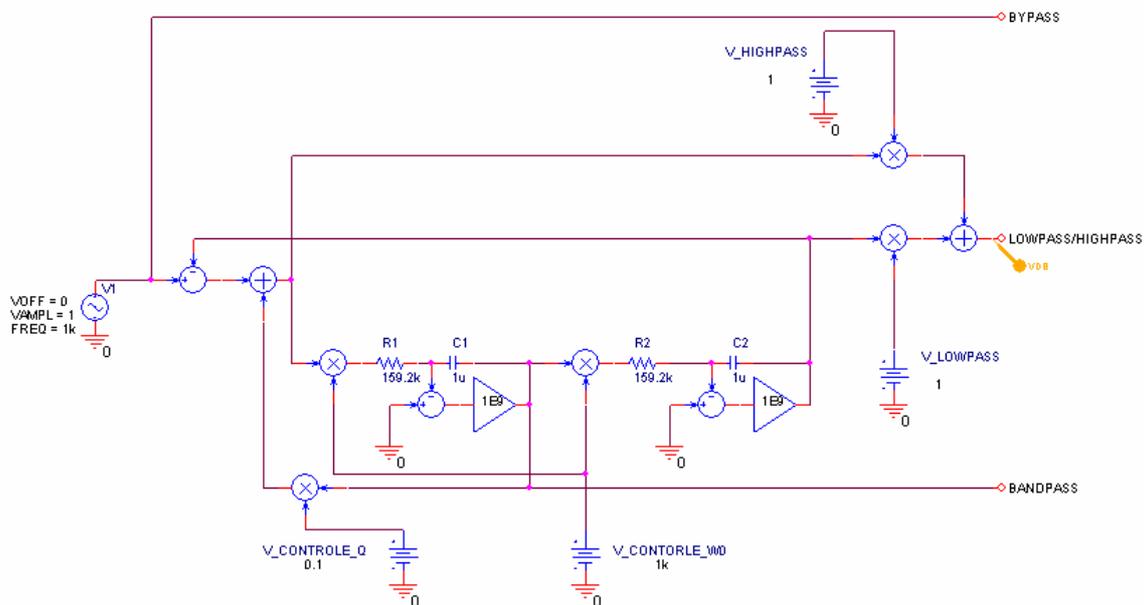


Figura 54 – Bloco de segunda ordem modificado, capaz de realizar funções com pares de zeros finitos.

De fato, uma simulação computacional realizada com o diagrama esquemático da Figura 54 mostra que a saída rotulada LOWPASS/HIGHPASS pode servir para implementar funções passa alta, passa baixa, com ou sem zeros finitos, e ainda funções NOTCH. Como os componentes adicionados não interferem nas realimentações do *loop* de dois integradores, o denominador da função implementada continua exatamente o mesmo da implementação KHN programável digitalmente original.

As duas fontes de tensão V_HIGHPASS e V_LOWPASS representam dois conversores D/A, como no caso do controle do fator Q. Caso o valor programado nos dois conversores seja igual a 1, a saída do somador de tensão será a implementação de um filtro notch.

Mantendo-se por exemplo V_LOWPASS constante igual a 1 e programando-se valores menores que a unidade, iguais a $1/N$ na fonte V_HIGHPASS, temos a implementação de um par de zeros finitos em uma frequência igual a $\omega_z = \omega_p \sqrt{N}$, e a relação entre o ganho em frequência 0 Hz e o ganho em frequência infinita será igual a N. Esta propriedade do filtro se estende até o caso onde $N = \infty$, ocasião em que é programado o valor 0 em V_HIGHPASS e o filtro se torna um bloco biquad idêntico aos elaborados originalmente no Capítulo III. O resultado da simulação variando-se o valor de V_HIGHPASS de 1 a 0 pode ser visto na Figura 55.

Da mesma maneira, este bloco de segunda ordem pode ser programado para realizar um filtro passa alta, com exatamente a mesma funcionalidade, entretanto, é necessário manter constante e igual a 1 o valor programado em V_HIGHPASS e variar somente o valor programado em V_LOWPASS. Neste caso, a frequência onde os zeros finitos estarão será igual a $\omega_z = \frac{\omega_p}{\sqrt{N}}$, e a relação entre o ganho em frequência infinita e o ganho DC será igual a N. Uma outra simulação mostrando estes resultados pode ser vista na Figura 56.

Combinando-se os melhoramentos propostos (chaves analógicas interligando as etapas, mais estágios biquad, e blocos biquad capazes de implementar zeros finitos), torna-se possível implementar filtros passa faixa de banda estreita ou larga, passa alta e passa baixa, segundo as aproximações Bessel, Chebyshev, Butterworth, Chebyshev inverso e elíptica.

5.3) Viabilidade de implementação em circuito integrado:

Como já foi dito anteriormente, os OTAs são componentes valiosos e versáteis na implementação de filtros analógicos programáveis. Porém, para ser viável, um filtro analógico implementado com OTAs deve ser construído com OTAs MOSFET. Isto somente é possível através do projeto e execução de um circuito integrado.

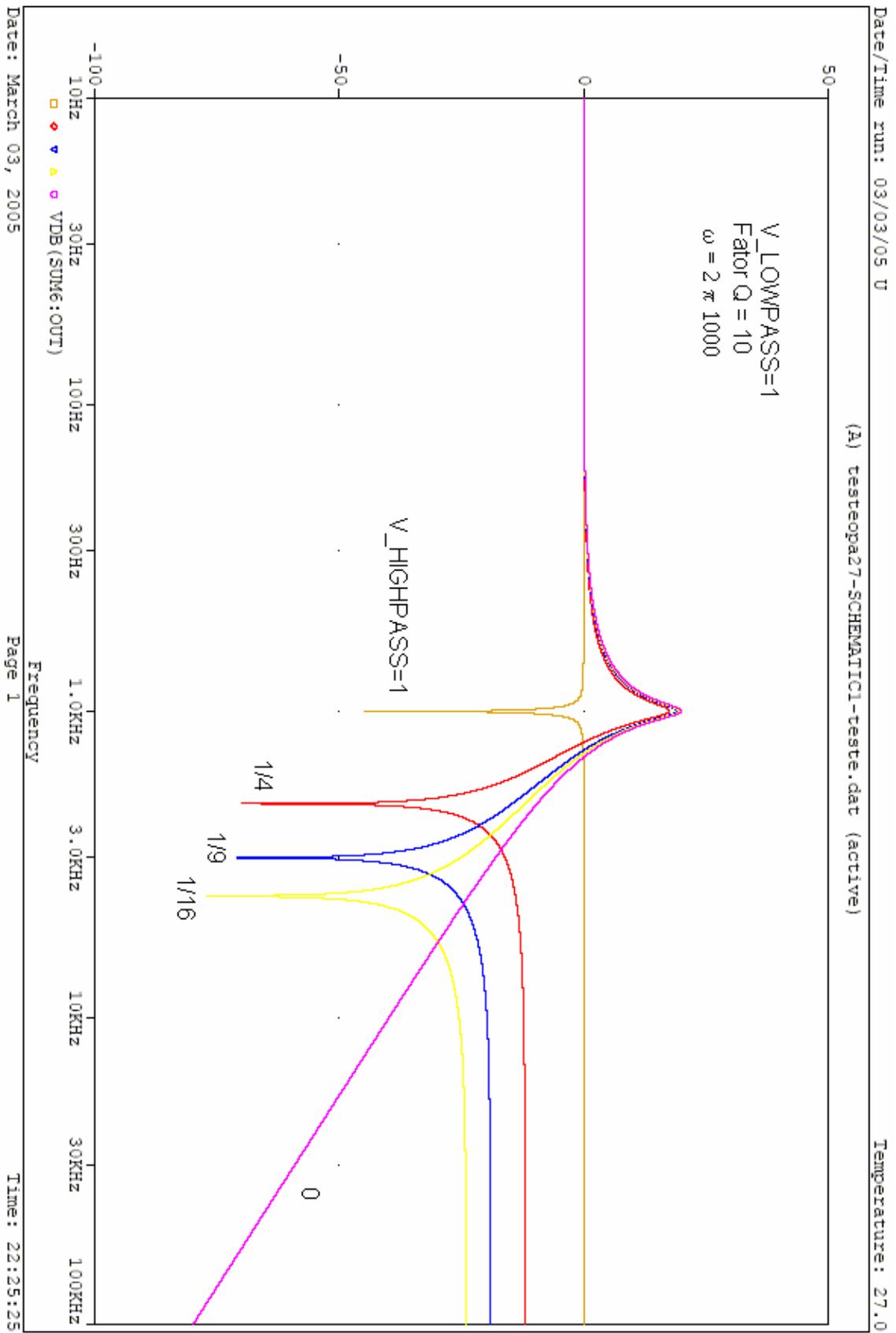


Figura 55 – Simulação do biquad modificado para funções passa baixa, com e sem zeros finitos, e notch.

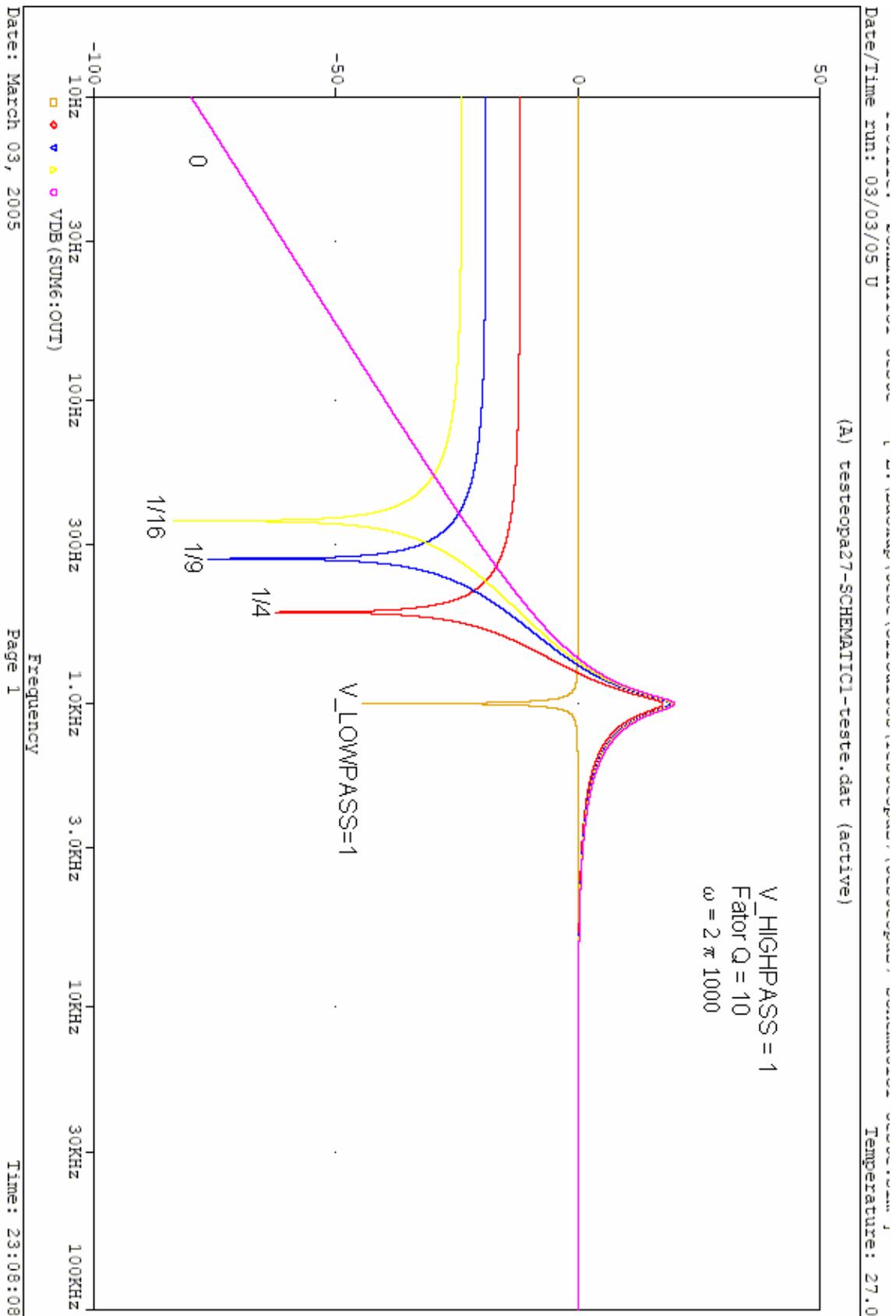


Figura 56 – Simulação do biquad modificado para funções passa baixa, com e sem zeros finitos, e notch.

Além do mais, a implementação deste filtro em circuito integrado permite a construção do mesmo em modo de operação diferencial, o que melhora a relação sinal ruído e a distorção não linear. Torna-se possível também, empregando OTAs integrados e amplificadores operacionais MOSFET a construção de filtros em faixas de frequência de operação mais altas, pois OTAs são componentes de alta velocidade. Isto é importante no caso da detecção da passagem de PIG, pois os sinais ultra-sônicos gerados se estendem bem acima da faixa dos 50 kHz, podendo chegar a 1 MHz.

O filtro sendo construído em circuito integrado pode ter sua ordem aumentada, e incluir, como foi proposto, chaves analógicas interligando os estágios. Também, o consumo cai, a confiabilidade do sistema como um todo aumenta, algo importante em um equipamento industrial que quase sempre opera em ambiente hostil e de difícil acesso. Por fim, deve-se lembrar que o consumo de energia é reduzido quando o filtro é realizado em circuito integrado, vantagem também importante para um equipamento que possivelmente opere com baterias.

O fato de o filtro ser RC ativo também não inviabiliza a sua integração. Não há problema com relação às imprecisões decorrentes de capacitores e resistores serem integrados em dois momentos distintos durante o processo de fabricação, pois o que isto causa é uma variação uniforme da constante de tempo em todos os integradores componentes do filtro. Na prática, o filtro continua exibindo a resposta espectral desejada, apesar de deslocado para uma frequência indesejada.

O fato de o filtro ser programável e prever em seu circuito uma memória destinada a armazenar valores de calibração de *off-set* das tensões de programação acaba com o problema das constantes de tempo indesejadas, pois o procedimento de calibração corrige este deslocamento espectral indesejado.

5.4) Aplicações práticas futuras também possíveis para o filtro programável digitalmente:

As aplicações onde um filtro analógico com a capacidade de ser programado de forma digital não se restringem à análise de sinais ultra-sônicos oriundos de PIGs em oleodutos. Inúmeras são as outras áreas de aplicação possível de um filtro deste tipo, como por exemplo, análise de vibrações mecânicas em máquinas industriais ou mesmo em automóveis.

Através da análise periódica do padrão de vibrações mecânicas normalmente geradas por uma máquina qualquer, é possível detectar se houve uma falha mecânica, ou, mais importante do que isso, prever com alguma antecedência que uma falha está para ocorrer. A indústria pode realizar a manutenção preventiva e corretiva no momento em que for mais conveniente, e não em um momento aleatório, quando a falha mecânica ocorrer, evitando assim prejuízos.

Ainda com relação ao assunto de análise de vibrações, e de volta ao contexto de inspeção de dutos, podemos citar também outra aplicação prática para o filtro programável, que é a detecção de partículas em suspensão no fluido, como por exemplo, areia, que ocorre com bastante frequência. É comum monitorar-se a quantidade de areia misturada ao petróleo numa plataforma de produção, a fim de se disparar um alarme e parar a produção caso a quantidade de areia ultrapasse determinado valor limite.

Referências Bibliográficas:

- [1] HIDROPIG INDÚSTRIA COMÉRCIO E PRESTAÇÃO DE SERVIÇOS LTDA., *Limpeza de Tubulações com PIGs* [online]. Disponível: <<http://www.hidropig.com.br/limpezapig.htm>>. [capturado em: 2 de setembro de 2004].
- [2] HIDROPIG INDÚSTRIA COMÉRCIO E PRESTAÇÃO DE SERVIÇOS LTDA., *Hidropig - Conheça-nos* [online]. Disponível: <<http://www.hidropig.com.br/hidropig.htm>>. [capturado em: 2 de setembro de 2004].
- [3] PIPEWAY ENGENHARIA, *Bem-vindo ao website da PipeWay – Cobertura Geográfica* [online]. Disponível: <http://www.pipeway.com/empresa/empresa_cobertura.htm>. [capturado em: 4 de fevereiro de 2005].
- [4] PIPEWAY ENGENHARIA, *Bem-vindo ao website da PipeWay - Corrosão - Pig de Corrosão* [online]. Disponível: <http://www.pipeway.com/inspecao/inspecao_corrosao.htm>. [capturado em: 4 de fevereiro de 2005].
- [5] IPS INTERNATIONAL, LTD., *Ura-Flex Manufacturing* [online]. Disponível: <<http://www.ura-flex.com>>. [capturado em: 4 de fevereiro de 2005].
- [6] HIDROPIG INDÚSTRIA COMÉRCIO E PRESTAÇÃO DE SERVIÇOS LTDA., *Hidropig - Catálogo* [online]. Disponível: <<http://www.hidropig.com.br/limpezapig.htm>>. [capturado em: 2 de setembro de 2004].
- [7] PIPEWAY ENGENHARIA, *Bem-vindo ao website da PipeWay - Manutenção - Limpeza* [online]. Disponível: <http://www.pipeway.com/manutencao/manutencao_limpeza.htm>. [capturado em: 4 de fevereiro de 2005].
- [8] FMC ENERGY SYSTEMS, *Pipeline Products - Sphere/PIG Detectors – Specifications/Part List* [online]. Edição 0.0(1/02). PDF Disponível:<<http://info.smithmeter.com/literature/docs/sspp006.pdf>>. capturado em: 4 de fevereiro de 2005].
- [9] PIGS UNLIMITED, INC., *Pipeline Cleaning Pigs, Pigging System, Polly, Foam, Steel, Urethane Pigs* [online]. Disponível: <http://www.pigsunlimited.com/asp/prodtype.asp?prodtype=41&ph=cat&PT_MasterCategory=y>. [capturado em: 4 de fevereiro de 2005].
- [10] CLAMPON AS., *PIG Detection Subsea Models* [online]. Disponível: <http://www.clampon.com/art.cfm?c_id=6939&c_kat=6918&c_subkatid=6939&c_subid=7043&showflash=0>. [capturado em: 8 de março de 2004].

- [11] CLAMPON AS., *PIG Detection Topside Models* [online]. Disponível: <http://www.clampon.com/art.cfm?c_id=6939&c_kat=6918&c_subkatid=6939&c_subid=7044&showflash=0>. [capturado em: 8 de março de 2004].
- [12] TRANSCONTROL COMÉRCIO E INDÚSTRIA DE PRODUTOS ELETRÔNICOS LTDA., *Produtos Eletrônicos* [online]. Disponível: <http://www.transcontrol.com.br/produtos/lista_produtos.asp?tipo=2>. [capturado em: 8 de março de 2004].
- [13] KIDD PIPELINE & SPECIALTIES INC., *Uni-Tec[®] Pig, Sphere and Scraper Passage Indicators* [online]. Disponível: <<http://kiddpipeline.com/page1.html>>. [capturado em: 4 de fevereiro de 2005].
- [14] LUKAS MATEJICEK, KAMIL VRBA, *Frequency Filters in Current and Voltage Mode, with OTAs* [online]. Disponível: <<http://www.electronicletters.com>>. [capturado em: 20 de julho de 2004].
- [15] SEDRA, ADEL S., SMITH, KENNETH C., "Filters and Tuned Amplifiers". In: M.E. Van Valkenburg, Adel S. Sedra, and Michael R. Lightner (eds), *Microelectronic Circuits*, 3^o ed., chapter 11, New York, Oxford University Press, 1991.
- [16] SEDRA, ADEL S., SMITH, KENNETH C., "Second-Order Active Filters Based on the Two-Integrator-Loop Topology". In: M.E. Van Valkenburg, Adel S. Sedra, and Michael R. Lightner (eds), *Microelectronic Circuits*, 3^o ed., chapter 11.7, New York, Oxford University Press, 1991.
- [17] SEDRA, ADEL S., SMITH, KENNETH C., "First-Order and Second-Order Filter Functions". In: M.E. Van Valkenburg, Adel S. Sedra, and Michael R. Lightner (eds), *Microelectronic Circuits*, 3^o ed., chapter 11.4, New York, Oxford University Press, 1991.
- [18] SEDRA, ADEL S., SMITH, KENNETH C., "KHN Circuit Implementation". In: M.E. Van Valkenburg, Adel S. Sedra, and Michael R. Lightner (eds), *Microelectronic Circuits*, 3^o ed., chapter 11.7, New York, Oxford University Press, 1991.
- [19] PHILIPS SEMICONDUCTORS, *The I²C Bus Specification* [online]. Edição 2.1. PDF Disponível: <http://www.semiconductors.philips.com/acrobat_download/literature/9398/39340011.pdf>. [capturado em: 4 de fevereiro de 2005].
- [20] EMBEDDED SYSTEMS ACADEMY, *I2C (Inter-Integrated Circuit) Bus Technical Overview and Frequently Asked Questions* [online]. Disponível: <<http://www.esacademy.com/faq/i2c/>>. [capturado em: 4 de fevereiro de 2005].
- [21] RISNIK, M. DAVID, *Two-wire bus - O que é isto ?* [online]. Disponível: <<http://www.geocities.com/SiliconValley/Program/3430/i2c.htm>>. [capturado em: 4 de fevereiro de 2005].
- [22] FREEPATENTSONLINE, *Two-wire bus-system comprising a clock wire and a data wire for interconnecting a number of stations* [online]. Disponível:

<<http://www.freepatentsonline.com/4689740.html>>. [capturado em: 4 de fevereiro de 2005].

- [23] SEDRA, ADEL S., SMITH, KENNETH C., "Butterworth and Chebyshev Filters". In: M.E. Van Valkenburg, Adel S. Sedra, and Michael R. Lightner (eds), *Microelectronic Circuits*, 3^o ed., chapter 11.3, New York, Oxford University Press, 1991.
- [24] NEVÁREZ-LOZANO, HORACIO, HILL, J. ANDREW, SÁNCHEZ-SINENCIO, EDGAR, "Frequency Limitations of Continuous-time OTA-C filters", *Proceedings IEEE/ISCAS*, pp. 2169-2172, 1988.
- [25] HIDROPIG INDÚSTRIA COMÉRCIO E PRESTAÇÃO DE SERVIÇOS LTDA., *Pigs de Espuma de Poliuretano* [online]. Disponível: <<http://www.hidropig.com.br/pigsespuma.htm>>. [capturado em: 2 de setembro de 2004].
- [26] SÁNCHEZ-SINENCIO, EDGAR, GEIGER, RANDALL L., NEVÁREZ-LOZANO, HORACIO, "Generation of continuous time Two Integrator Loop OTA filter structures", *IEEE Transactions on Circuits and Systems* v. 35, n. 8, pp. 936-946, agosto de 1988.
- [27] GRAY, PAUL R., MEYER, ROBERT G., "Noise in Integrated Circuits". In: Steven Elliot (eds), *Microelectronic Circuits*, 3^o ed., chapter 11, New York, John Wiley & Sons, Inc., 1992.
- [28] WILSON, G., "Compensation improvements in RC-active integrators", *IEE Proceedings* v. 136, n. 1, pp. 1-8, fevereiro de 1989.

APÊNDICE A

DATA-SHEETS PARCIAIS DOS PRINCIPAIS COMPONENTES



INA111

High Speed FET-Input INSTRUMENTATION AMPLIFIER

FEATURES

- FET INPUT: $I_B = 20\text{pA max}$
- HIGH SPEED: $T_s = 4\mu\text{s (G = 100, 0.01\%)}$
- LOW OFFSET VOLTAGE: $500\mu\text{V max}$
- LOW OFFSET VOLTAGE DRIFT: $5\mu\text{V/}^\circ\text{C max}$
- HIGH COMMON-MODE REJECTION: 106dB min
- 8-PIN PLASTIC DIP, SOL-16 SOIC

APPLICATIONS

- MEDICAL INSTRUMENTATION
- DATA ACQUISITION

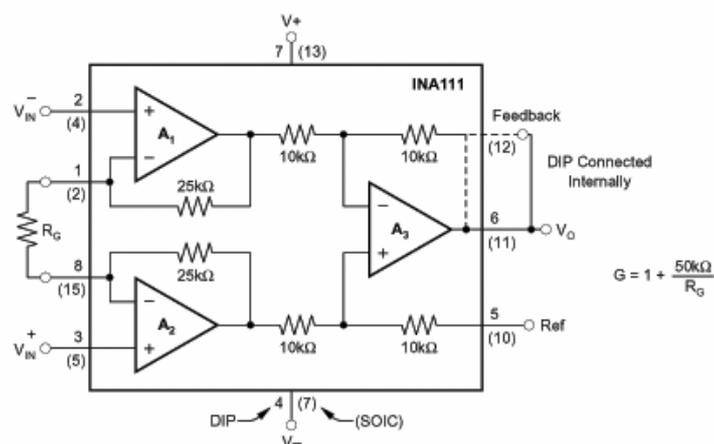
DESCRIPTION

The INA111 is a high speed, FET-input instrumentation amplifier offering excellent performance.

The INA111 uses a current-feedback topology providing extended bandwidth (2MHz at $G = 10$) and fast settling time ($4\mu\text{s}$ to 0.01% at $G = 100$). A single external resistor sets any gain from 1 to over 1000.

Offset voltage and drift are laser trimmed for excellent DC accuracy. The INA111's FET inputs reduce input bias current to under 20pA, simplifying input filtering and limiting circuitry.

The INA111 is available in 8-pin plastic DIP, and SOL-16 surface-mount packages, specified for the -40°C to $+85^\circ\text{C}$ temperature range.



SPECIFICATIONS

ELECTRICAL

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 2\text{k}\Omega$, unless otherwise noted.

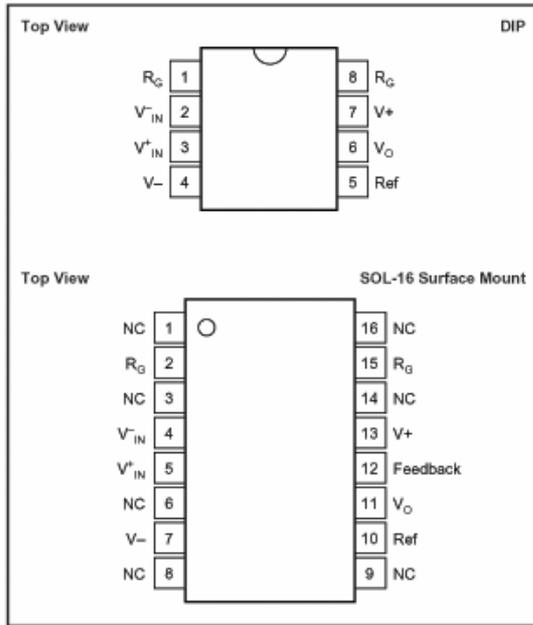
PARAMETER	CONDITIONS	INA111BP, BU			INA111AP, AU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT								
Offset Voltage, RTI								
Initial	$T_A = +25^\circ\text{C}$		$\pm 100 \pm 500/\text{G}$	$\pm 500 \pm 2000/\text{G}$		$\pm 200 \pm 500/\text{G}$	$\pm 1000 \pm 5000/\text{G}$	μV
vs Temperature	$T_A = T_{\text{MIN}}$ to T_{MAX}		$\pm 2 \pm 10/\text{G}$	$\pm 5 \pm 100/\text{G}$		$\pm 2 \pm 20/\text{G}$	$\pm 10 \pm 100/\text{G}$	$\mu\text{V}/^\circ\text{C}$
vs Power Supply	$V_S = \pm 6\text{V}$ to $\pm 18\text{V}$		$2 + 10/\text{G}$	$30 + 100/\text{G}$		*	*	$\mu\text{V}/\text{V}$
Impedance, Differential			$10^{12} \parallel 6$			*	*	$\Omega \parallel \text{pF}$
Common-Mode			$10^{12} \parallel 3$			*	*	$\Omega \parallel \text{pF}$
Input Common-Mode Range	$V_{\text{DIFF}} = 0\text{V}$	± 10	± 12		*	*		V
Common-Mode Rejection	$V_{\text{CM}} = \pm 10\text{V}$, $\Delta R_S = 1\text{k}\Omega$							
	$G = 1$	80	90		75	*		dB
	$G = 10$	96	110		90	*		dB
	$G = 100$	106	115		100	*		dB
	$G = 1000$	106	115		100	*		dB
BIAS CURRENT			± 2	± 20		*	*	pA
OFFSET CURRENT			± 0.1	± 10		*	*	pA
NOISE VOLTAGE, RTI	$G = 1000$, $R_S = 0\Omega$							
$f = 100\text{Hz}$			13			*		$\text{nV}/\sqrt{\text{Hz}}$
$f = 1\text{kHz}$			10			*		$\text{nV}/\sqrt{\text{Hz}}$
$f = 10\text{kHz}$			10			*		$\text{nV}/\sqrt{\text{Hz}}$
$f_B = 0.1\text{Hz}$ to 10Hz			1			*		$\mu\text{Vp-p}$
Noise Current						*		$\text{fA}/\sqrt{\text{Hz}}$
$f = 10\text{kHz}$			0.8			*		
GAIN								
Gain Equation			$1 + (50\text{k}\Omega/R_G)$			*		V/V
Range of Gain		1		10000	*		*	V/V
Gain Error	$G = 1$, $R_L = 10\text{k}\Omega$		± 0.01	± 0.02		*	0.05	%
	$G = 10$, $R_L = 10\text{k}\Omega$		± 0.1	± 0.5		*	*	%
	$G = 100$, $R_L = 10\text{k}\Omega$		± 0.15	± 0.5		*	± 0.7	%
	$G = 1000$, $R_L = 10\text{k}\Omega$		± 0.25	± 1		*	± 2	%
Gain vs Temperature	$G = 1$		± 1	± 10		*	*	$\text{ppm}/^\circ\text{C}$
50k Ω Resistance ⁽¹⁾			± 25	± 100		*	*	$\text{ppm}/^\circ\text{C}$
Nonlinearity	$G = 1$		± 0.0005	± 0.005		*	*	% of FSR
	$G = 10$		± 0.001	± 0.005		*	± 0.01	% of FSR
	$G = 100$		± 0.001	± 0.005		*	± 0.01	% of FSR
	$G = 1000$		± 0.005	± 0.02		*	± 0.04	% of FSR
OUTPUT								
Voltage	$I_O = 5\text{mA}$, T_{MIN} to T_{MAX}	± 11	± 12.7		*	*		V
Load Capacitance Stability			1000			*		pF
Short Circuit Current			+30/-25			*		mA
FREQUENCY RESPONSE								
Bandwidth, -3dB	$G = 1$		2			*		MHz
	$G = 10$		2			*		MHz
	$G = 100$		450			*		kHz
	$G = 1000$		50			*		kHz
Slew Rate	$V_O = \pm 10\text{V}$, $G = 2$ to 100		17			*		V/ μs
Settling Time, 0.01%	$G = 1$		2			*		μs
	$G = 10$		2			*		μs
	$G = 100$		4			*		μs
	$G = 1000$		30			*		μs
Overload Recovery	50% Overdrive		1			*		μs
POWER SUPPLY								
Voltage Range		± 6	± 15	± 18	*	*	*	V
Current	$V_{\text{IN}} = 0\text{V}$		± 3.3	± 4.5		*	*	mA
TEMPERATURE RANGE								
Specification		-40		85	*		*	$^\circ\text{C}$
Operating		-40		125	*		*	$^\circ\text{C}$
θ_{JA}			100			*		$^\circ\text{C}/\text{W}$

* Specification same as INA111BP.

NOTE: (1) Temperature coefficient of the *50k Ω * term in the gain equation.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

PIN CONFIGURATIONS



ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Supply Voltage	±18V
Input Voltage Range	(V ⁻) -0.7V to (V ⁺) +15V
Output Short-Circuit (to ground)	Continuous
Operating Temperature	-40°C to +125°C
Storage Temperature	-40°C to +125°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

NOTE: Stresses above these ratings may cause permanent damage.

ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

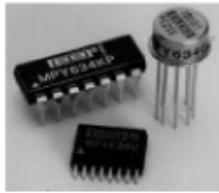
ORDERING INFORMATION

PRODUCT	PACKAGE	TEMPERATURE RANGE
INA111AP	8-Pin Plastic DIP	-40°C to +85°C
INA111BP	8-Pin Plastic DIP	-40°C to +85°C
INA111AU	SOL-16 Surface-Mount	-40°C to +85°C
INA111BU	SOL-16 Surface-Mount	-40°C to +85°C

PACKAGE INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾
INA111AP	8-Pin Plastic DIP	006
INA111BP	8-Pin Plastic DIP	006
INA111AU	16-Pin Surface Mount	211
INA111BU	16-Pin Surface Mount	211

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.



MPY634

Wide Bandwidth PRECISION ANALOG MULTIPLIER

FEATURES

- WIDE BANDWIDTH: 10MHz typ
- ±0.5% MAX FOUR-QUADRANT ACCURACY
- INTERNAL WIDE-BANDWIDTH OP AMP
- EASY TO USE
- LOW COST

APPLICATIONS

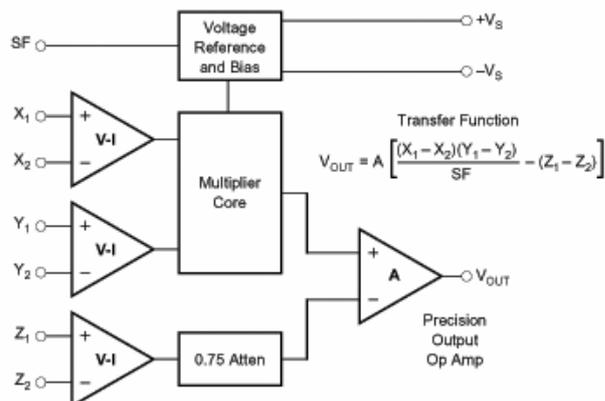
- PRECISION ANALOG SIGNAL PROCESSING
- MODULATION AND DEMODULATION
- VOLTAGE-CONTROLLED AMPLIFIERS
- VIDEO SIGNAL PROCESSING
- VOLTAGE-CONTROLLED FILTERS AND OSCILLATORS

DESCRIPTION

The MPY634 is a wide bandwidth, high accuracy, four-quadrant analog multiplier. Its accurately laser-trimmed multiplier characteristics make it easy to use in a wide variety of applications with a minimum of external parts, often eliminating all external trimming. Its differential X, Y, and Z inputs allow configuration as a multiplier, squarer, divider, square-rooter, and other functions while maintaining high accuracy.

The wide bandwidth of this new design allows signal processing at IF, RF, and video frequencies. The internal output amplifier of the MPY634 reduces design complexity compared to other high frequency multipliers and balanced modulator circuits. It is capable of performing frequency mixing, balanced modulation, and demodulation with excellent carrier rejection.

An accurate internal voltage reference provides precise setting of the scale factor. The differential Z input allows user-selected scale factors from 0.1 to 10 using external feedback resistors.



International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd. • Tucson, AZ 85706
Tel: (520) 746-1111 • Tlx: 910-852-1111 • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

SPECIFICATIONS

ELECTRICAL

At $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{VDC}$, unless otherwise noted.

MODEL	MPY634KP/KU			MPY634AM			MPY634BM			MPY634SM			UNITS
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
MULTIPLIER PERFORMANCE													
Transfer Function		*		$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z_2$				*			*		
Total Error ⁽¹⁾ ($-10V \leq X, Y \leq +10V$)			± 2.0			± 1.0			± 0.5			*	%
$T_A = \text{min to max}$		± 2.5			± 1.5			± 1.0		± 0.5		± 2.0	%
Total Error vs Temperature		± 0.03			± 0.022			± 0.015				± 0.02	%/°C
Scale Factor Error (SF = 10.000V Nominal) ⁽²⁾		± 0.25			± 0.1			*			*		%
Temperature Coefficient of Scaling Voltage		± 0.02			± 0.01			± 0.01			*		%/°C
Supply Rejection ($\pm 15V \pm 1V$)		*			± 0.01			*			*		%
Nonlinearity													
X (X = 20Vp-p, Y = 10V)		*			± 0.4			0.2	± 0.3		*		%
Y (Y = 20Vp-p, X = 10V)		*			± 0.01			*	± 0.1		*		%
Feedthrough ⁽³⁾													
X (Y Nulled, X = 20Vp-p, 50Hz)		*			± 0.3			± 0.15	± 0.3		*		%
Y (X Nulled, Y = 20Vp-p, 50Hz)		*			± 0.01			*	± 0.1		*		%
Both Inputs (500kHz, 1Vrms)													
Unnulled	40 ⁽⁴⁾	50		45	55		*	60		*	*		dB
Nulled	55 ⁽⁴⁾	60		55	65		60	70		*	*		dB
Output Offset Voltage		± 50	± 100		± 5	± 30		*		± 15		*	mV
Output Offset Voltage Drift		*			± 200			± 100				± 500	$\mu\text{V}/^\circ\text{C}$
DYNAMICS													
Small Signal BW, ($V_{OUT} = 0.1\text{Vrms}$)	8 ⁽⁴⁾	*		8	10		*	*		6	*		MHz
1% Amplitude Error ($C_{LOAD} = 1000\text{pF}$)		*			100			*			*		kHz
Slew Rate ($V_{OUT} = 20\text{Vp-p}$)		*			20			*			*		V/ μs
Settling Time (to 1%, $\Delta V_{OUT} = 20\text{V}$)		*			2			*			*		μs
NOISE													
Noise Spectral Density: SF = 10V		*			0.8			*			*		$\mu\text{V}/\sqrt{\text{Hz}}$
Wideband Noise: f = 10Hz to 5MHz		*			1			*			*		mVrms
f = 10Hz to 10kHz		*			90			*			*		μVrms
OUTPUT													
Output Voltage Swing	*	*		± 11			*	*		*	*		V
Output Impedance (f \leq 1kHz)		*			0.1			*			*		Ω
Output Short Circuit Current ($R_L = 0, T_A = \text{min to max}$)		*			30			*			*		mA
Amplifier Open Loop Gain (f = 50Hz)		*			85			*			*		dB
INPUT AMPLIFIERS (X, Y and Z)													
Input Voltage Range		*			± 12			*			*		V
Differential V_{IN} ($V_{CM} = 0$)		*			± 10			*			*		V
Common-Mode V_{IN} ($V_{DIFF} = 0$) (see Typical Performance Curves)		*						*			*		V
Offset Voltage X, Y		± 25	± 100		± 5	± 20		± 2	± 10		*	*	mV
Offset Voltage Drift X, Y		200			100			50			*	*	$\mu\text{V}/^\circ\text{C}$
Offset Voltage Z		± 25	± 100		± 5	± 30		± 2	± 15		*	*	mV
Offset Voltage Drift Z		*			200			100			*	500	$\mu\text{V}/^\circ\text{C}$
CMRR	*	*		60	80		70	90		*	*		dB
Bias Current		*	*		0.8	2.0		*	*		*	*	μA
Offset Current		*			0.1			*	*		*	2.0	μA
Differential Resistance		*			10			*	*		*		M Ω
DIVIDER PERFORMANCE													
Transfer Function ($X_1 > X_2$)		*		$10V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$				*			*		
Total Error ⁽¹⁾ untrimmed													
(X = 10V, $-10V \leq Z \leq +10V$)		1.5			± 0.75			± 0.35			± 0.75		%
(X = 1V, $-1V \leq Z \leq +1V$)		4.0			± 2.0			± 1.0			*		%
($0.1V \leq X \leq 10V, -10V \leq Z \leq 10V$)		5.0			± 2.5			± 1.0			*		%
SQUARE PERFORMANCE													
Transfer Function		*		$\frac{(X_1 - X_2)^2}{10V} + Z_2$				*			*		
Total Error ($-10V \leq X \leq 10V$)		± 1.2			± 0.6			± 0.3			*		%

SPECIFICATIONS (CONT)

ELECTRICAL

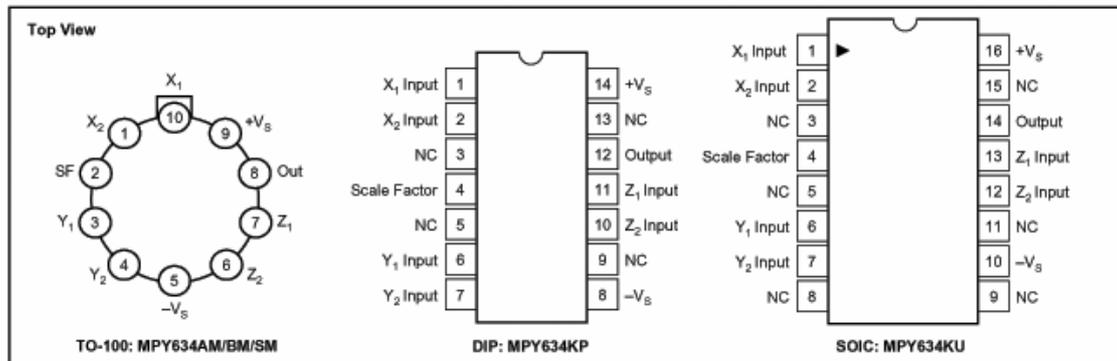
At $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{VDC}$, unless otherwise noted.

MODEL	MPY634KP/KU			MPY634AM			MPY634BM			MPY634SM			UNITS
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
SQUARE-ROOTER PERFORMANCE Transfer Function ($Z_1 \leq Z_2$) Total Error ⁽¹⁾ ($1\text{V} \leq Z \leq 10\text{V}$)		*		$\sqrt{10\text{V}(Z_2 - Z_1)} + X_2$				*			*		%
POWER SUPPLY Supply Voltage: Rated Performance Operating Supply Current, Quiescent	*	*	*	± 8	± 15	± 18	*	*	*	*	*	± 20	VDC VDC mA
TEMPERATURE RANGE Specification Storage	⁽⁵⁾ -40		⁽⁵⁾ +85	-25 -65		+85 +150	*		*	-55 *		+125 *	$^\circ\text{C}$ $^\circ\text{C}$

* Specification same as for MPY634AM.

NOTES: (1) Figures given are percent of full scale, $\pm 10\text{V}$ (i.e., $0.01\% = 1\text{mV}$). (2) May be reduced to 3V using external resistor between $-V_S$ and SF. (3) Irreducible component due to nonlinearity; excludes effect of offsets. (4) KP grade only. (5) KU grade only. 0°C to $+70^\circ\text{C}$ for KU grade.

PIN CONFIGURATIONS

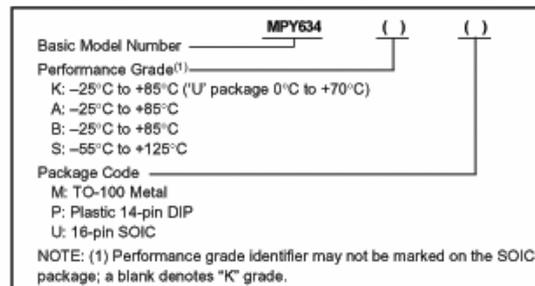


ABSOLUTE MAXIMUM RATINGS

PARAMETER	MPY634AM/BM	MPY634KP/KU	MPY634SM
Power Supply Voltage	± 18	*	± 20
Power Dissipation	500mW	*	*
Output Short-Circuit to Ground	Indefinite	*	*
Input Voltage (all X, Y and Z)	$\pm V_S$	*	*
Temperature Range:			
Operating	$-25^\circ\text{C}/+85^\circ\text{C}$	*	$-55^\circ\text{C}/+125^\circ\text{C}$
Storage	$-65^\circ\text{C}/+150^\circ\text{C}$	$-40^\circ\text{C}/+85^\circ\text{C}$	*
Lead Temperature (soldering, 10s)	+300 $^\circ\text{C}$	*	*
SOIC 'KU' Package		+260 $^\circ\text{C}$	

* Specification same as for MPY634AM/BM.

ORDERING INFORMATION



PACKAGE INFORMATION

MODEL	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾
MPY634KP	14-Pin PDIP	010
MPY634KU	16-Pin SOIC	211
MPY634AM	TO-100	007
MPY634BM	TO-100	007
MPY634SM	TO-100	007

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.



Ultra-Low Noise, Precision OPERATIONAL AMPLIFIERS

FEATURES

- **LOW NOISE:** $4.5\text{nV}/\sqrt{\text{Hz}}$ max at 1kHz
- **LOW OFFSET:** 100 μV max
- **LOW DRIFT:** 0.4 $\mu\text{V}/^\circ\text{C}$
- **HIGH OPEN-LOOP GAIN:** 117dB min
- **HIGH COMMON-MODE REJECTION:** 100dB min
- **HIGH POWER-SUPPLY REJECTION:** 94dB min
- **FITS OP-07, OP-05, AD510, AND AD517 SOCKETS**

APPLICATIONS

- PRECISION INSTRUMENTATION
- DATA ACQUISITION
- TEST EQUIPMENT
- PROFESSIONAL AUDIO EQUIPMENT
- TRANSDUCER AMPLIFIERS
- RADIATION HARD EQUIPMENT

DESCRIPTION

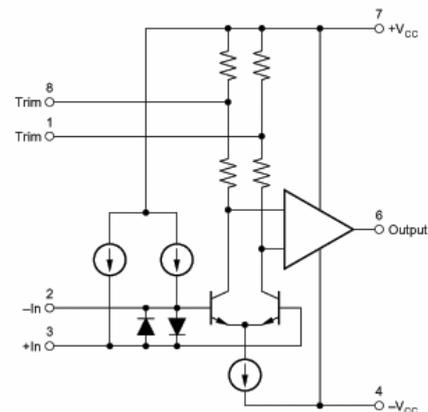
The OPA27 and OPA37 are ultra-low noise, high-precision monolithic operational amplifiers.

Laser-trimmed thin-film resistors provide excellent long-term voltage offset stability and allow superior voltage offset compared to common zener-zap techniques.

A unique bias current cancellation circuit allows bias and offset current specifications to be met over the full -55°C to $+125^\circ\text{C}$ temperature range.

The OPA27 is internally compensated for unity-gain stability. The decompensated OPA37 requires a closed-loop gain ≥ 5 .

The Burr-Brown OPA27 and OPA37 are improved replacements for the industry-standard OP-27 and OP-37.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

SPECIFICATIONS

At $V_{CC} = \pm 15V$ and $T_A = +25^\circ C$, unless otherwise noted.

PARAMETER	CONDITIONS	OPA27G OPA37G			UNITS
		MIN	TYP	MAX	
INPUT NOISE ⁽⁶⁾ Voltage, $f_O = 10Hz$ $f_O = 30Hz$ $f_O = 1kHz$ $f_B = 0.1Hz$ to $10Hz$ Current, ⁽¹⁾ $f_O = 10Hz$ $f_O = 30Hz$ $f_O = 1kHz$			3.8 3.3 3.2 0.09 1.7 1.0 0.4	8.0 5.6 4.5 0.25	nV/\sqrt{Hz} nV/\sqrt{Hz} nV/\sqrt{Hz} $\mu V-p-p$ pA/\sqrt{Hz} pA/\sqrt{Hz} pA/\sqrt{Hz}
OFFSET VOLTAGE ⁽²⁾ Input Offset Voltage Average Drift ⁽³⁾ Long Term Stability ⁽⁴⁾ Supply Rejection	$T_{A MIN}$ to $T_{A MAX}$ $\pm V_{CC} = 4$ to $18V$ $\pm V_{CC} = 4$ to $18V$		± 25 ± 0.4 0.4 120 ± 1	± 100 ± 1.8 ⁽⁶⁾ 2.0 ± 20	μV $\mu V/^\circ C$ $\mu V/mo$ dB $\mu V/V$
BIAS CURRENT Input Bias Current			± 15	± 80	nA
OFFSET CURRENT Input Offset Current			10	75	nA
IMPEDANCE Common-Mode			2 2.5		$G\Omega pF$
VOLTAGE RANGE Common-Mode Input Range Common-Mode Rejection	$V_{IN} = \pm 11VDC$	± 11 100	± 12.3 122		V dB
OPEN-LOOP VOLTAGE GAIN, DC	$R_L \geq 2k\Omega$ $R_L \geq 1k\Omega$	117	124 124		dB dB
FREQUENCY RESPONSE Gain-Bandwidth Product ⁽⁵⁾ Slew Rate ⁽⁵⁾ Settling Time, 0.01%	OPA27 OPA37 $V_O = \pm 10V$, $R_L = 2k\Omega$ OPA27, $G = +1$ OPA37, $G = +5$ OPA27, $G = +1$ OPA37, $G = +5$	5 ⁽⁶⁾ 45 ⁽⁶⁾ 1.7 ⁽⁶⁾ 11 ⁽⁶⁾	8 63 1.9 11.9 25 25		MHz MHz V/ μs V/ μs μs μs
RATED OUTPUT Voltage Output Output Resistance Short Circuit Current	$R_L \geq 2k\Omega$ $R_L \geq 600\Omega$ DC, Open Loop $R_L = 0\Omega$	± 12 ± 10	± 13.8 ± 12.8 70 25	 60 ⁽⁶⁾	V V Ω mA
POWER SUPPLY Rated Voltage Voltage Range, Derated Performance Current, Quiescent	 $I_O = 0mA$	 ± 4	 3.3	 ± 22 5.7	VDC VDC mA
TEMPERATURE RANGE Specification Operating		-40 -40		+85 +85	$^\circ C$ $^\circ C$

NOTES: (1) Measured with industry-standard noise test circuit (Figures 1 and 2). Due to errors introduced by this method, these current noise specifications should be used for comparison purposes only. (2) Offset voltage specification are measured with automatic test equipment after approximately 0.5 seconds from power turn-on. (3) Unnulled or nulled with $8k\Omega$ to $20k\Omega$ potentiometer. (4) Long-term voltage offset vs time trend line does not include warm-up drift. (5) Typical specification only on plastic package units. Slew rate varies on all units due to differing test methods. Minimum specification applies to open-loop test. (6) This parameter guaranteed by design.

SPECIFICATIONS

At $V_{CC} = \pm 15V$ and $-40^{\circ}C \leq T_A \leq +25^{\circ}C$, unless otherwise noted.

PARAMETER	CONDITIONS	OPA27G OPA37G			UNITS
		MIN	TYP	MAX	
INPUT VOLTAGE ⁽¹⁾ Input Offset Voltage Average Drift ⁽²⁾ Supply Rejection	$T_{A\ MIN}$ to $T_{A\ MAX}$ $\pm V_{CC} = 4.5$ to $18V$ $\pm V_{CC} = 4.5$ to $18V$		± 48 ± 0.4	± 220 ⁽³⁾ ± 1.8 ⁽³⁾	μV $\mu V/^{\circ}C$ dB
BIAS CURRENT Input Bias Current			± 21	± 150 ⁽³⁾	nA
OFFSET CURRENT Input Offset Current E, F, G			20	135 ⁽³⁾	nA
VOLTAGE RANGE Common-Mode Input Range Common-Mode Rejection	$V_{IN} = \pm 11VDC$	± 10.5 ⁽³⁾ 96 ⁽³⁾	± 11.8 122		V dB
OPEN-LOOP GAIN, DC Open-Loop Voltage Gain	$R_L \geq 2k\Omega$	113 ⁽³⁾	120		dB
RATED OUTPUT Voltage Output Short Circuit Current	$R_L = 2k\Omega$ $V_O = 0VDC$	± 11.0 ⁽³⁾	± 13.4 25		V mA
TEMPERATURE RANGE Specification		-40		+85	$^{\circ}C$

NOTES: (1) Offset voltage specification are measured with automatic test equipment after approximately 0.5s from power turn-on. (2) Unnulled or nulled with 8k Ω to 20k Ω potentiometer. (3) This parameter guaranteed by design.

FEATURES

- Operates from 3V or 5V Power Supplies
- Ultra-low power consumption
- Two digitally controlled, 65-position potentiometers
- Logarithmic resistor characteristics (1 dB per step)
- Zero-crossing detection eliminates noise caused by discrete wiper changes
- Addressable using 3-Chip Select Inputs
- Serial/Synchronous Bus Inputs
- Operating Temperature Range:
 - Industrial: -40°C to +85°C
- Standard Resistance Value: 45 kΩ

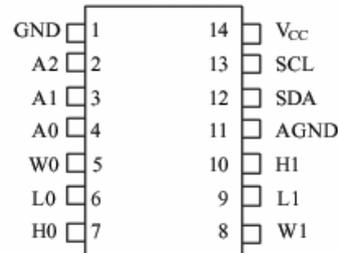
PIN DESCRIPTION

L0, L1	-	Low End of Resistor
H0, H1	-	High End of Resistor
W0, W1	-	Wiper Terminal of Resistor
V _{CC}	-	3V/5V Power Supply Input
A0..A2	-	Chip Select Inputs
SDA	-	Serial Data I/O
SCL	-	Serial Clock Input
GND	-	Ground
AGND	-	Analog Ground
NC	-	No connection

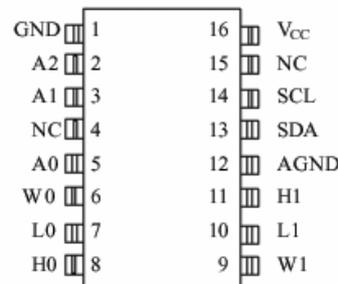
DESCRIPTION

The DS1807 Addressable Dual Audio Taper Potentiometer is a dual audio taper potentiometer having a logarithmic resistive characteristic. Each potentiometer has a total of 65 wiper positions including the mute position. Adjacent wiper positions are separated by 1 dB giving a total attenuation range of 64 dB. When the wipers are in the mute position, attenuation in excess of 90 dB is achieved. The DS1807 also provides a zero-crossing detection capability. This capability eliminates noise caused by discrete wiper position changes. The DS1807 is controlled via a two-input, serial synchronous interface that provides the capability of addressing up to eight different DS1807s. Addressability is obtained via communication protocol and three (3) address select inputs A0, A1, and A2. Communication protocol allows for the exact positioning of the DS1807 wiper's position. Additionally, communication protocol allows for independent or simultaneous setting of the two potentiometers' wipers. Wiper positions can also be read via the 2-wire serial interface.

PIN ASSIGNMENT



DS1807 14-Pin DIP (300-mil)
 DS1807E 14-Pin TSSOP (173-mil)



DS1807S 16-Pin SOIC (300-mil)
 See mech. Drawings Section

+2.7 V TO +5.5 V, I²C INTERFACE, VOLTAGE OUTPUT, 12-BIT DIGITAL-TO-ANALOG CONVERTER

FEATURES

- Micropower Operation: 140 μ A @ 5 V
- Power-On Reset to Zero
- +2.7 V to +5.5 V Power Supply
- Specified Monotonic by Design
- Settling Time: 10 μ s to \pm 0.003%FS
- I²C™ Interface up to 3.4 Mbps
- On-Chip Output Buffer Amplifier, Rail-to-Rail Operation
- Double-Buffered Input Register
- Address Support for up to Two DAC7571s
- Small 6 Lead SOT Package
- Operation From -40°C to 105°C

APPLICATIONS

- Process Control
- Data Acquisition Systems
- Closed-Loop Servo Control
- PC Peripherals
- Portable Instrumentation

DESCRIPTION

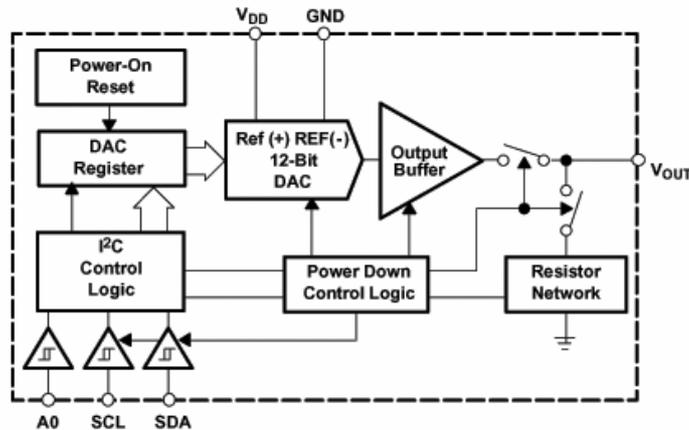
The DAC7571 is a low-power, single channel, 12-bit buffered voltage output DAC. Its on-chip precision output amplifier allows rail-to-rail output swing to be achieved. The DAC7571 utilizes an I²C compatible two wire serial interface that operates at clock rates up to 3.4 Mbps with address support of up to two DAC7571s on the same data bus.

The output voltage range of the DAC is set to V_{DD} . The DAC7571 incorporates a power-on-reset circuit that ensures that the DAC output powers up at zero volts and remains there until a valid write to the device takes place. The DAC7571 contains a power-down feature, accessed via the internal control register, that reduces the current consumption of the device to 50 nA at 5 V.

The low power consumption of this part in normal operation makes it ideally suited for portable battery operated equipment. The power consumption is less than 0.7 mW at $V_{DD} = 5$ V reducing to 1 μ W in power-down mode.

The DAC7571 is available in a 6-lead SOT 23 package.

I²C is a trademark of Philips Corporation.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2003, Texas Instruments Incorporated



SBVS011B – MAY 2001

Miniature, 2W Isolated UNREGULATED DC/DC CONVERTERS

FEATURES

- UP TO 89% EFFICIENCY
- THERMAL PROTECTION
- DEVICE-TO-DEVICE SYNCHRONIZATION
- SO-28 POWER DENSITY OF 106W/in³ (6.5W/cm³)
- EN55022 CLASS B EMC PERFORMANCE
- UL1950 RECOGNIZED
- JEDEC 14-PIN AND SO-28 PACKAGES

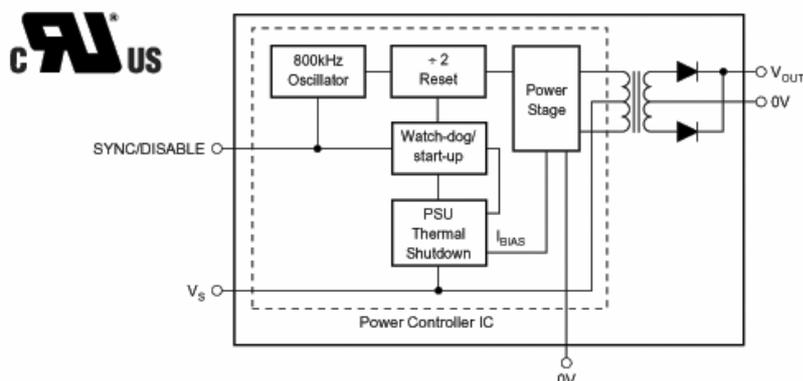
APPLICATIONS

- POINT-OF-USE POWER CONVERSION
- GROUND LOOP ELIMINATION
- DATA ACQUISITION
- INDUSTRIAL CONTROL AND INSTRUMENTATION
- TEST EQUIPMENT

DESCRIPTION

The DCP02 series is a family of 2W, unregulated, isolated DC/DC converters. Requiring a minimum of external components and including on-chip device protection, the DCP02 series provides extra features such as output disable and synchronization of switching frequencies.

The use of a highly integrated package design results in highly reliable products with power densities of 79W/in³ (4.8W/cm³) for DIP-14, and 106W/in³ (6.5W/cm³) for SO-28. This combination of features and small size makes the DCP02 suitable for a wide range of applications.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**
www.ti.com

Copyright © 2001, Texas Instruments Incorporated

APÊNDICE B
LAY-OUT DA PLACA DE CIRCUITO IMPRESSO

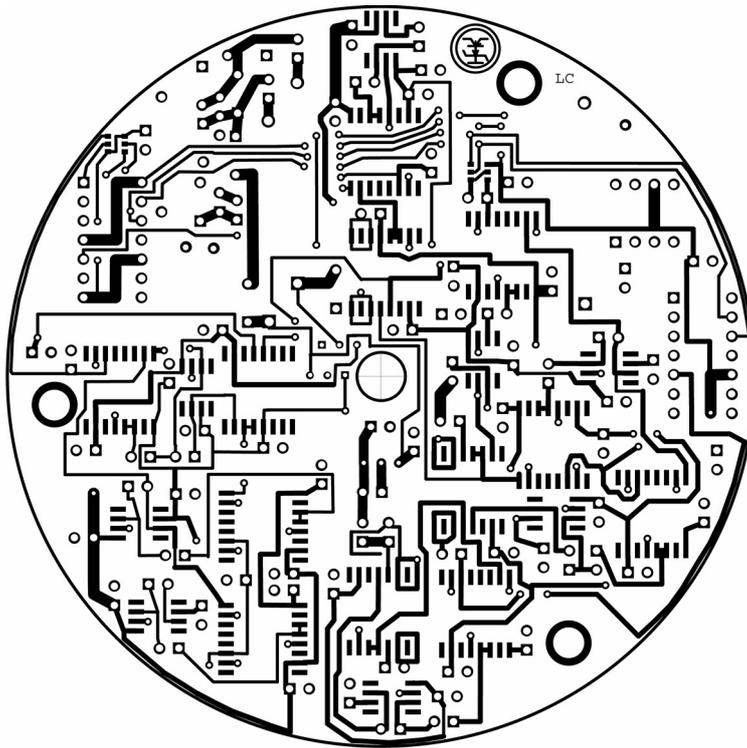


Figura B1 – *Lay-out* em tamanho real da placa de circuito impresso, vista pelo lado dos componentes.

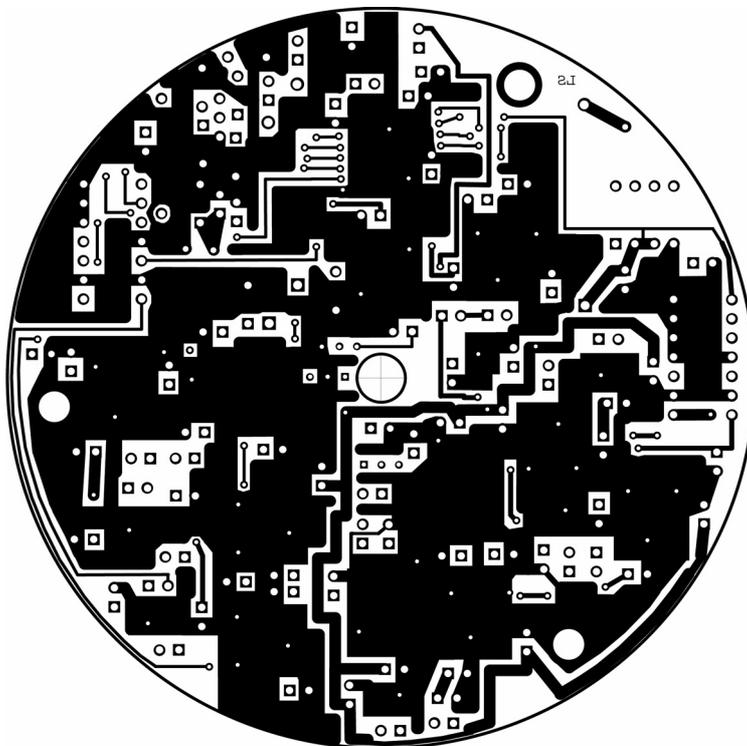


Figura B2 – *Lay-out* em tamanho real da placa de circuito impresso, vista pelo lado da solda.

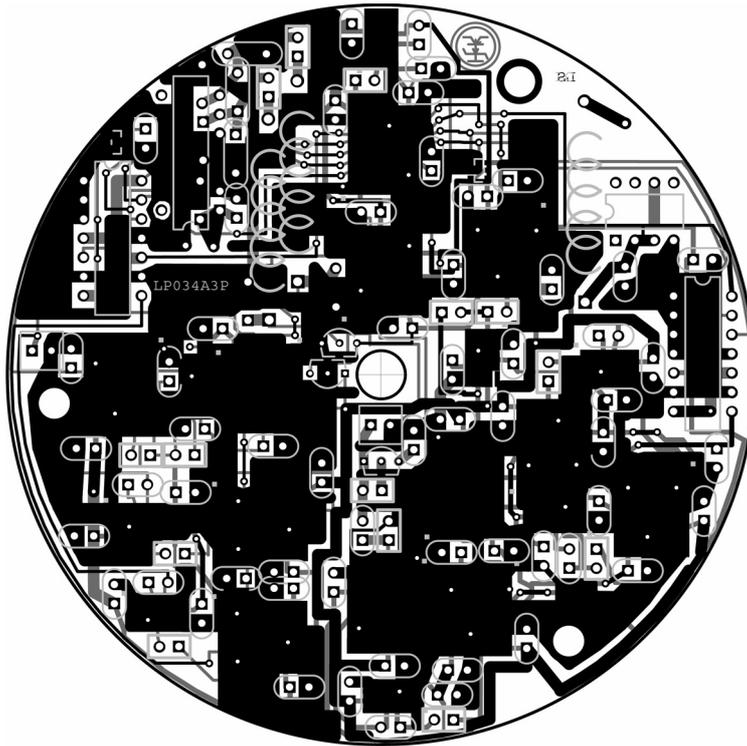


Figura B3 – *Lay-out* da placa completa, com os componentes soldados e serigrafia.