

CONVERTOR DSB/SSB A CAPACITORES CHAVEADOS USANDO UM
TRANSFORMADOR DE HILBERT RECURSIVO

José Gabriel Rodríguez Carneiro Gomes

TESE SUBMETIDA AO CORPO DOCENTE DA COORDENAÇÃO
DOS PROGRAMAS DE PÓS-GRADUAÇÃO DE ENGENHARIA DA
UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE
DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU
DE MESTRE EM CIÊNCIAS EM ENGENHARIA ELÉTRICA.

Aprovada por:

Prof. Antonio Petraglia, Ph.D.

Prof. Fernando Antônio Pinto Barúqui, D.Sc.

Prof. Marcello Luiz Rodrigues de Campos, Ph.D.

Plutarcho Maravilha Lourenço, D.Sc.

RIO DE JANEIRO, RJ - BRASIL

JUNHO DE 2000

GOMES, JOSÉ GABRIEL RODRÍGUEZ CARNEIRO

Conversor DSB/SSB a Capacitores
Chaveados Usando um Transformador de
Hilbert Recursivo [Rio de Janeiro] 2000

XII,122 pp 29,7 cm (COPPE/UFRJ,
M.Sc., Engenharia Elétrica, 2000)

Tese - Universidade Federal do Rio de
Janeiro, COPPE

1.Capacitores Chaveados 2.Modulação
DSB 3.Modulação SSB 4.Transformador de
Hilbert 5.Sistemas Multitaxas

I.COPPE/UFRJ II.Título (série)

Dedico este trabalho a Deus e aos meus pais.

Agradecimentos

Agradeço a Deus, porque tem cuidado de mim todos os dias da minha vida. Muito obrigado, porque foi Sua vontade que eu concluísse mais este projeto.

Agradeço aos meus pais, porque me deram esta vida, educação e muito amor. Vocês continuam me ajudando em tudo, desde pequenos detalhes materiais até os conselhos mais importantes. Vocês sempre me apóiam em todas as decisões que tomo. Sem vocês, esta tese não existiria.

Muito obrigado ao professor orientador e amigo Antonio Petraglia, por toda a ajuda que me deu ao longo do Mestrado. Gostaria de agradecer pela orientação teórica, que foi perfeita em todos os detalhes; pelo incentivo em tudo o que implementamos e escrevemos juntos; pela amizade que pudemos desenvolver desde 1997. Nem sei como agradecer pelos conselhos e por todo o tempo dedicado aos meus processos de seleção para o Doutorado no exterior, junto à UCSB e à CAPES. Quanto a estes conselhos, estou também muito agradecido à professora Mariane R. Petraglia.

Obrigado à CAPES, pelo suporte financeiro ao desenvolvimento desta tese.

Agradeço aos professores que compuseram a banca examinadora desta tese pela atenção, pelo interesse no assunto e pelas contribuições ao texto final do trabalho. Obrigado também ao professor Antônio C. Moreirão de Queiroz, pela ajuda quanto ao uso do programa ASIZ para a simulação do conversor DSB/SSB completo.

Obrigado à turma do PADS pela ótima convivência e pela ajuda muito atenciosa em tudo o que foi necessário. Obrigado à amiga Jacqueline S. Pereira, pela amizade, pelo carinho e pelo apoio desde a montagem do circuito até a defesa da tese, e obrigado ao amigo Lenildo C. Silva, pelas muitas “consultorias” em que me ensinou a usar os sistemas operacionais e outros programas do PADS.

Finalmente, agradeço aos amigos Augusto C. Heluy Dantas e Charles B. do Prado, que deram um jeito de manter contato e sempre apareciam para saber notícias da tese e dizer como vão suas vidas.

Resumo da Tese apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Mestre em Ciências (M.Sc.)

CONVERSOR DSB/SSB A CAPACITORES CHAVEADOS USANDO UM
TRANSFORMADOR DE HILBERT RECURSIVO

José Gabriel Rodríguez Carneiro Gomes

Junho/2000

Orientador: Antonio Petraglia

Programa de Engenharia Elétrica

Nesta tese é proposto um novo método para a implementação a capacitores chaveados de um conversor *double-sided band/single-sided band* (DSB/SSB) completo. Por causa do cancelamento de uma das bandas do sinal DSB, o sinal SSB pode ser decimado por dois sem que ocorra perda de informação. Com o uso de um Transformador de Hilbert recursivo para se conseguir uma modulação SSB eficiente, uma taxa de rejeição de imagem (*IRR*) superior a 40 dB sobre a banda cancelada pode ser obtida. O projeto do Transformador de Hilbert através de funções de transferência IIR passa-tudo estruturais confere ao sistema uma boa faixa dinâmica e sensibilidade muito baixa aos erros das razões de capacitâncias que realizam os coeficientes.

Alguns sistemas comumente utilizados para modulação e demodulação são analisados. São mostrados os resultados experimentais obtidos pelos testes de um protótipo do conversor DSB/SSB completo, que foi construído com componentes discretos. São esboçadas algumas considerações sobre a implementação monolítica do conversor DSB/SSB usando processos de integração CMOS convencionais.

Abstract of Thesis presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Master of Science (M.Sc.)

A SWITCHED-CAPACITOR DSB TO SSB CONVERTER USING A
RECURSIVE HILBERT TRANSFORMER

José Gabriel Rodríguez Carneiro Gomes

June/2000

Advisor: Antonio Petraglia

Department: Electrical Engineering

A new implementation of a complete double-sided band/single-sided band (DSB/SSB) converter using switched-capacitor techniques is proposed in this thesis. Since one of the DSB signal sidebands is suppressed, the corresponding SSB signal can be decimated by two without loss of information. By using a recursive Hilbert Transformer to implement efficient SSB modulation, an image rejection ratio (IRR) above 40 dB over the suppressed sideband can be achieved. The design of the Hilbert Transformer through structurally allpass transfer functions renders the system a good dynamic range and very low sensitivity to errors in capacitance ratios implementing the coefficients.

Some systems that are commonly used for modulation and demodulation are analyzed. The prototype of a complete DSB to SSB converter has been built using discrete components, and the obtained experimental results are shown. Finally, some considerations are sketched concerning the DSB to SSB converter monolithic implementation using conventional CMOS integration processes.

Sumário

1	Introdução	1
1.1	Objetivo	5
1.2	Estrutura deste Texto	5
2	Estruturas de Conversão	8
2.1	Receptor Super-Heteródino	8
2.1.1	Cancelamento Seletivo de Sinais	10
2.2	Receptor de Conversão Direta	11
2.2.1	Problemas dos Receptores de Conversão Direta	13
2.3	Receptor com Baixa IF	15
2.3.1	Parte de RF do Receptor de Baixa IF	15
2.3.2	Parte de IF e Banda-Base do Receptor de Baixa IF	19
2.4	Modulação SSB com IF baixa	24
2.5	Receptor Heteródino Digital	27
2.6	Filtro Passa-Faixa de Alta Seletividade	30
3	Fundamentos Teóricos	35
3.1	Sinais Analíticos Discretos no Tempo	36
3.2	Transformador de Hilbert Discreto no Tempo	37
3.3	Filtros Complexos de Meia-Banda	38
3.3.1	Projeto de Filtros Complexos de Meia-Banda FIR	39
3.3.2	Projeto de Filtros Complexos de Meia-Banda IIR	39
3.4	Modulação SSB usando $H_{HT}(z)$	43
3.4.1	Decimação de $x_{SSB}(n)$ por um fator 2	44

4	Implementação Experimental SC	47
4.1	Esquema Digital de Chaveamento	48
4.2	Multiplicador de Entrada	50
4.3	Filtro Passa-Baixas de Quinta Ordem	51
4.4	Transformador de Hilbert	53
4.5	Multiplicador/Somador de Saída	56
4.6	Resultados Experimentais	57
5	Considerações sobre a Implementação CMOS	63
5.1	Efeitos Não-Ideais sobre o Filtro Passa-Baixas	64
5.2	Efeitos Não-Ideais sobre o Transformador de Hilbert	67
5.3	Esquema Digital de Chaveamento em Tecnologia HP 0.35 μm	69
5.4	Outras Considerações sobre o Projeto Analógico.	75
6	Conclusões	76
A	Modulação com Sinais I e Q	81
A.1	Multiplicadores em Quadratura Simples	82
A.2	Multiplicadores em Quadratura Dupla	85
A.3	Comparação dos resultados	93
B	Geração do Sinal DSB no <i>Matlab</i>	95
C	Aproximação de Coeficientes por Razões de Números Inteiros	97
D	Listagem da Lógica de Controle para Simulação no SPECTRE	111
	Referências Bibliográficas	118

Lista de Figuras

2.1	Receptor super-heteródino.	9
2.2	Receptor super-heteródino usando cancelamento seletivo de sinais. . .	11
2.3	Receptor de conversão direta.	12
2.4	Geração de um sinal espúrio em banda-base pela demodulação por distorções de segunda ordem.	14
2.5	Geração de um sinal espúrio em banda-base por intermodulação de terceira ordem.	15
2.6	Parte de RF do receptor com frequência intermediária baixa.	16
2.7	Receptor com frequência intermediária baixa. Primeira solução para o problema da rejeição do sinal espelho em RF.	17
2.8	Receptor com frequência intermediária baixa. Segunda solução para o problema da rejeição do sinal espelho em RF.	18
2.9	Receptor com frequência intermediária baixa. Primeira opção de to- pologia para a parte de IF e banda-base.	20
2.10	Receptor com frequência intermediária baixa. Segunda opção de to- pologia para a parte de IF e banda-base.	21
2.11	Representação completa de um receptor com IF baixa.	22
2.12	Esquema para modulação SSB com IF baixa.	25
2.13	Receptor heteródino digital.	28
2.14	Filtro passa-faixa digital com seletividade muito alta.	31
2.15	Filtro passa-faixa digital com Q muito alto, operando a 50% da taxa de dados efetiva devido ao uso de decimação por 2.	33
3.1	Geração de um sinal analítico pelo Transformador de Hilbert.	37
3.2	Resposta em frequência ideal dos filtros $H(z)$ e $G(z)$	38
3.3	Um método de projeto simples de filtros FIR de meia-banda.	39

3.4	Projeto de um filtro de meia-banda complexo $H(z)$ a partir de uma estrutura FIR.	40
3.5	Diagrama de blocos de um filtro de meia-banda complexo IIR.	41
3.6	Propriedade de entrelaçamento dos pólos de $A_0(z)$ e $A_1(z)$, para um filtro passa-baixas de sétima ordem.	42
3.7	Decomposição polifásica de $G(z)$ que satisfaz a Eq. (3.13).	42
3.8	Sinal analítico gerado por um Transformador de Hilbert.	43
3.9	Modulação SSB usando um Transformador de Hilbert.	44
3.10	Conversor DSB/SSB completo.	44
3.11	Sinal SSB decimado $x_{SSB}(2n)$ obtido a partir de $x_{SSB}(n)$	45
3.12	Simplificação do conversor DSB/SSB.	45
4.1	Esquema de controle digital das chaves do conversor DSB/SSB	48
4.2	Diagrama esquemático do circuito de controle das chaves do conversor DSB/SSB a capacitores chaveados	49
4.3	Multiplicador SC com uma forma de onda senoidal de 8 amostras	50
4.4	Forma de onda gerada pelo multiplicador SC da Fig. 4.3, tendo como entrada uma função constante de valor igual a 1.	50
4.5	Filtro passa-baixas elíptico de quinta ordem.	52
4.6	Transformador de Hilbert a capacitores chaveados usando seções passatudo de primeira ordem.	55
4.7	Resposta em frequência simulada do filtro de meia-banda real $G(z)$	55
4.8	Multiplicador/somador SC usando duas formas de onda senoidais de 4 amostras	56
4.9	Formas de onda geradas pelo multiplicador SC da Fig. 4.8.	57
4.10	Resposta em frequência do filtro PB elíptico de quinta ordem.	59
4.11	Resposta em fase do Transformador de Hilbert.	60
4.12	Entrada e saída experimentais do conversor DSB/SSB.	61
5.1	Efeito da aproximação dos coeficientes por razões de números inteiros sobre a resposta em frequência do filtro passa-baixas da Sec. 4.3.	66
5.2	Efeito do ganho DC finito dos amplificadores operacionais sobre a resposta em frequência do filtro passa-baixas da Sec. 4.3.	66

5.3	Efeito da aproximação dos coeficientes sobre a resposta em frequência do filtro de meia-banda real $G(z)$	68
5.4	Efeito do ganho DC finito dos amplificadores operacionais sobre a resposta em frequência do filtro de meia-banda real $G(z)$	68
5.5	Diagrama esquemático do circuito digital de controle, projetado para uma implementação integrada.	69
5.6	Implementação CMOS do circuito para geração de fases complementares sem superposição.	70
5.7	Implementação CMOS das portas lógicas simples usadas no circuito de controle digital.	71
5.8	Implementação CMOS das portas lógicas mais complexas usadas no circuito de controle digital.	71
5.9	Implementação CMOS do <i>flip-flop</i> tipo D.	72
5.10	Resultados da simulação elétrica do circuito digital de controle do conversor DSB/SSB.	74
A.1	Multiplicadores em quadratura, ideais, usados para a demodulação de RF para IF, onde $IF \ll LO$	82
A.2	Multiplicadores em quadratura com descasamento de ganho e de fase, usados para a demodulação de RF para IF, com $IF \ll LO$	83
A.3	IRR do multiplicador em quadratura simples, em função de α e δ	85
A.4	Multiplicadores em quadratura dupla com descasamentos de ganho e de fase, usados para a demodulação de RF para IF, com $IF \ll LO$, e taxa de rejeição de imagem (IRR) muito elevada.	86
A.5	IRR do multiplicador em quadratura dupla.	93
A.6	Comparação entre as taxas de rejeição de imagem dos multiplicadores em quadratura simples e dupla.	94
B.1	Espectro do sinal DSB gerado no <i>Matlab</i> para ser utilizado como entrada ao conversor DSB/SSB.	96
C.1	Opções de filtros PB selecionadas no <i>Matlab</i>	103
C.2	Opções de filtros de meia-banda selecionadas no <i>Matlab</i>	109

Lista de Tabelas

4.1	Especificações do filtro PB elíptico de quinta ordem ($f_s = 4$ kHz).	51
4.2	Especificações do filtro de meia-banda real $G(z)$ ($f_s = 2$ kHz).	53
5.1	Coeficientes ideais calculados para o filtro da Fig. 4.5 a partir das especificações da Tab. 4.1.	65
5.2	Aproximação dos coeficientes da Tab. 5.1 por razões de números inteiros.	65
5.3	Número de transistores necessários à implementação do circuito de controle digital integrado.	73
A.1	Espectro do sinal de entrada $x_{RF}(t)$ (A).	87
A.2	Espectro do sinal na posição AI.	87
A.3	Espectro do sinal na posição AQ.	87
A.4	Espectro do sinal do oscilador local $\cos(\omega_{LO}t)$ (B).	88
A.5	Espectro do sinal na posição BI.	88
A.6	Espectro do sinal na posição BQ.	88
A.7	Espectro do sinal na posição $C = AI \times BI$	88
A.8	Espectro do sinal na posição $D = (1 + \Delta G_1) \times AQ \times BQ$	89
A.9	Espectro do sinal $Re[x_m(t)] = C - D$	89
A.10	Espectro do sinal na posição $E = (1 + \Delta G_2) \times AQ \times BI$	90
A.11	Espectro do sinal na posição $F = AI \times BQ$	90
A.12	Espectro do sinal $Im[x_m(t)] = (1 + \Delta G_3) \times (E + F)$	90
A.13	Espectro do sinal demodulado $x_m(t)$	91

Capítulo 1

Introdução

Em muitos sistemas de comunicação heteródinos [1], o sinal processado na faixa de frequência intermediária (IF) consiste na soma de um canal desejado, localizado no intervalo de frequências $[IF + f_{min}, IF + f_{max}]$, onde f_{min} e f_{max} são os limites inferior e superior, respectivamente, do canal desejado em banda-base, com um canal espelho, indesejado, localizado em $[IF - f_{max}, IF - f_{min}]$. No caso particular dos sistemas de comunicação portáteis, a grande quantidade de canais transmitidos simultaneamente faz com que f_{min} e f_{max} sejam muito menores do que IF . Além disso, a amplitude do canal indesejado pode ser até 20 dB maior do que a amplitude do canal desejado [2]. Estas duas limitações tornam necessário utilizar sistemas de IF com alta faixa dinâmica, filtragem passa-faixa muito seletiva e conversão de IF para banda-base e vice-versa com distorção harmônica muito baixa. Portanto, estes sistemas de IF são freqüentemente implementados no domínio digital com frequências de amostragem até 300 MHz ([3], [4]), ao custo de um consumo alto em termos de potência e área de silício.

A necessidade de criar ou selecionar canais extremamente estreitos localizados em frequências elevadas, e ao mesmo tempo impor atenuação muito alta à informação indesejada localizada em frequências próximas, é o principal problema resolvido no projeto dos esquemas de conversão (modulação/demodulação) mais comumente utilizados, tanto nos sistemas de rádio-frequência (RF) como nos sistemas de IF dos atuais aparelhos de comunicação. Vários exemplos são descritos no Capítulo 2.

Neste contexto, será apresentada a implementação de um conversor de modulação em amplitude com banda dupla (*double-sided-band*) para modulação em

amplitude com banda simples (*single-sided-band*) usando redes a capacitores chaveados (SC). Em ambos os sinais modulados, a portadora está suprimida. Esta conversão DSB/SSB é feita de forma analógica, em tempo discreto, e pode ser imaginada como uma filtragem passa-faixa muito seletiva do espectro do canal desejado em $[IF + f_{min}, IF + f_{max}]$, no caso particular em que o canal desejado e o canal espelho têm formatos simétricos em relação a IF . Esta operação de filtragem é feita em um processo de quatro etapas, que são: demodulação, filtragem passa-baixas, rejeição do sinal espelho e modulação.

Assumindo-se que o sinal modulante é uma seqüência de valores reais, então o espectro de um sinal modulado DSB contém informação redundante, porque neste caso tanto a banda positiva do espectro do sinal modulante como a sua imagem simétrica em frequências negativas contêm a mesma informação, e ambas são deslocadas em direção à frequência da função portadora. Por rejeitar a imagem do sinal modulante em frequências negativas e deslocar somente a banda positiva em direção à frequência da portadora (ou vice-versa), a modulação SSB requer, na transmissão, uma banda passante que é, no máximo, igual à metade da banda passante do sinal DSB original.

Um Transformador de Hilbert foi usado para se conseguir uma boa taxa de rejeição de imagem (*image-rejection ratio* ou IRR^1) sobre o espectro em frequências negativas do sinal em banda-base. Além de muitas outras aplicações (por exemplo, em receptores [2]), os Transformadores de Hilbert são tradicionalmente usados em transmissores com o objetivo de gerar sinais modulados SSB de forma eficiente [5], através da decomposição do sinal modulante em duas componentes defasadas de 90° , denominadas componentes I (em fase) e Q (em quadratura) [4], [6]. Já que as componentes espectrais em frequências negativas são eliminadas pela rede de defasagem de 90° baseada no Transformador de Hilbert, a taxa de amostragem pode

¹Quando um sinal real é usado para gerar um sinal complexo analítico, cujo espectro consiste somente na parte positiva do espectro do sinal real, as não-idealidades do processo de conversão determinam que a supressão do espectro indesejado seja parcial. No caso mais simples, que é o de uma função senoidal, a relação entre a área do impulso reforçado e a área do impulso suprimido é denominada *taxa de rejeição de imagem*, ou IRR . A IRR é portanto, uma medida de quão perfeito foi o cancelamento da parte negativa do espectro do sinal real. Mais detalhes são dados no Apêndice A.

ser reduzida por um fator 2 imediatamente após as entradas I e Q do Transformador de Hilbert, sem perda de informação por *aliasing* [4].

Com relação a outras aplicações, o defasador de 90° de banda larga coloca-se como um bloco básico para a construção de sistemas de telecomunicações, conforme será visto nos exemplos do Capítulo 2. Ele é usado em receptores de cancelamento seletivo de sinais (*image-rejection receivers* ou receptores IR) [7], que aparecem nas Secs. 2.1.1, 2.2, 2.3 e 2.5. Ele tem encontrado recentemente potenciais aplicações em sistemas de rádio [8], *transceivers* de telefones móveis [9] e sistemas de vídeo [10]. Além disso, equipamentos variados em aplicações que vão desde as frequências de áudio [11] até as de guerra eletrônica (de 2 a 18 GHz) [12] têm usado de forma intensiva defasadores de 90° .

A principal dificuldade em gerar um sinal SSB através do método dos defasadores de 90° é conseguir banda larga, ou seja, quadratura de fase entre os dois canais de saída I e Q ao longo de uma larga faixa de frequências, e ao mesmo tempo uma rejeição bastante alta sobre a imagem em frequências negativas [13], [14]. Os desbalanceamentos de fase e amplitude entre os canais do defasador de 90° , que afetam seriamente a *IRR*, conforme é mostrado no Apêndice A, são o motivo pelo qual os receptores de IR são ainda pouco populares apesar das potenciais aplicações encontradas. A *IRR* dos sistemas de RF em receptores de cancelamento seletivo de sinais (IR) encontra-se atualmente limitada a cerca de 35 dB [15]. Nestes sistemas, a rejeição da banda lateral indesejada é feita no domínio de tempo contínuo, preferencialmente com redes RC-CR [1], por causa da frequência elevada dos sinais de RF. Por outro lado, nos sistemas de IF de receptores IR heteródinos, o canal espelho pode vir a ter amplitude até 20 dB acima da do canal desejado [2]. Caso ambos os canais tivessem a mesma amplitude, uma rejeição de pelo menos 25 dB seria suficiente para a obtenção de uma *SNR* aceitável na maioria das aplicações [2], e portanto os sistemas de IF heteródinos devem ter uma *IRR* total de aproximadamente 45 dB.

Uma solução para a implementação da estrutura de defasagem de 90° , com precisão alta, é a construção do Transformador de Hilbert através de filtros passatudo recursivos SC [14], que será mostrada no Capítulo 3. Ela permite que uma *IRR* elevada seja obtida em uma larga faixa de frequências, sem a necessidade de ajustes ou de calibração externa [14]. O projeto dos ramos I e Q do Transformador

de Hilbert é baseado em seções passa-tudo estruturais de 2^a ordem $A_0(z^2)$ e $A_1(z^2)$ (ou de qualquer ordem par N , no caso geral), que são em seguida simplificadas para as seções de 1^a ordem $A_0(z)$ e $A_1(z)$ (ou de ordem $N/2$ no caso geral) através de decimação por 2 e do uso de uma chave multiplexadora 1:2 na entrada comum das linhas I e Q , conforme a Identidade Nobre [16].

Além da metade do consumo de potência e área de silício, o uso de seções passa-tudo estruturais IIR confere ao Transformador de Hilbert uma boa faixa dinâmica e faz com que a resposta em frequência da rede de defasagem tenha sensibilidade muito baixa aos erros que existem, em uma implementação CMOS integrada, na realização dos coeficientes ideais por razões de capacitâncias [17]. Os circuitos estruturalmente passa-tudo têm também resposta em frequência pouco sensível ao ganho DC finito dos amplificadores operacionais, conforme será visto no Capítulo 5. Por este motivo, o descasamento de amplitude entre as linhas I e Q é desprezível em todas as frequências da faixa de 90° do Transformador de Hilbert, e assim somente o descasamento entre as fases destas linhas contribui para a perda de IRR .

Algumas realizações práticas de Transformadores de Hilbert usando estruturas FIR² foram propostas, nas quais os coeficientes do filtro FIR são obtidos pelo truncamento da resposta ao impulso infinita do Transformador de Hilbert ideal, usando-se para isso uma função de janelamento adequada ([4], [12]). Entretanto, um estudo comparativo mostrou que a realização IIR de um Transformador de Hilbert apresenta vantagens com relação ao número de operações aritméticas e ao atraso total [18], quando comparada às realizações FIR.

Um filtro passa-baixas elíptico de 5^a ordem, também baseado em blocos básicos SC que são funções de transferência passa-tudo estruturais IIR [19], é utilizado na parte de filtragem passa-baixas do conversor DSB/SSB. Ele tem as mesmas vantagens do Transformador de Hilbert quanto aos erros das razões de capacitâncias e ao ganho DC finito dos amplificadores operacionais. Multiplicadores SC foram projetados para os estágios de modulação e demodulação.

²Os filtros FIR (*Finite Impulse Response*) são filtros digitais cuja resposta ao impulso tem comprimento finito, enquanto que os filtros IIR (*Infinite Impulse Response*) são filtros digitais recursivos, cuja resposta ao impulso tem comprimento infinito.

1.1 Objetivo

O objetivo deste trabalho é desenvolver o projeto de um Transformador de Hilbert recursivo com alta *IRR* em uma larga faixa de frequências, que pode ser utilizado para processamento de sinais em IF. São estudadas as principais estruturas de sistemas de comunicações em que o Transformador de Hilbert é empregado (Capítulo 2). Com base nestes fundamentos teóricos, é proposta a implementação de um conversor DSB/SSB eficiente (Sec. 3.4), usando a técnica de capacitores chaveados para permitir um projeto que seja apropriado para a implementação analógica, com dados amostrados, em tecnologia CMOS. Este projeto é eficiente na medida em que o processamento é feito à metade da taxa de amostragem da entrada, por causa do cancelamento da parte negativa do sinal em banda-base. A modulação SSB é feita pelo Método de Weaver [5], que é apresentado na Sec. 2.4. São também utilizados conceitos do filtro passa-faixa de alta seletividade visto na Sec. 2.6.

1.2 Estrutura deste Texto

No Capítulo 2, serão apresentados alguns esquemas interessantes que são freqüentemente utilizados em sistemas de comunicações, e também o esquema de um filtro passa-faixa com seletividade muito alta que funciona segundo um processo de demodulação / filtragem / modulação. Em particular, este filtro passa-faixa (Sec. 2.6) e o esquema de modulação SSB proposto por Weaver [5] (Sec. 2.4) têm muitas semelhanças com o conversor DSB/SSB, que pode ser visto como uma simplificação eficiente do filtro da Sec. 2.6.

No Capítulo 3, é apresentada a teoria do Transformador de Hilbert. Merecem destaque neste capítulo a proposição do Transformador de Hilbert como sendo um caso particular de um filtro de meia-banda (conforme mostrado em [20], [21] e [22]) e o método de projeto que permite implementar um Transformador de Hilbert da linha I em relação à linha Q com base em filtros passa-tudo recursivos (Sec. 3.3.2). Ainda no Cap. 3, o Método de Weaver é visto mais uma vez, associado à redução da taxa de amostragem por um fator 2 e portanto à simplificação do conversor DSB/SSB, sendo definida a sua estrutura final (Sec. 3.4).

No Capítulo 4 é apresentado o projeto completo de um protótipo do conversor DSB/SSB a capacitores chaveados, usando componentes discretos. Os quatro blocos básicos deste sistema, que são o demodulador, o filtro passa-baixas, o Transformador de Hilbert e o modulador SSB, são apresentados respectivamente nas Secs. 4.2, 4.3, 4.4 e 4.5. As chaves analógicas destes blocos são controladas por 13 sinais de *clock*, gerados por um circuito digital simples que é descrito na Sec. 4.1. Os resultados experimentais são apresentados na Sec. 4.6.

Algumas considerações práticas sobre uma possível implementação CMOS do conversor DSB/SSB são apresentadas no Capítulo 5. Estas considerações estão concentradas sobre as características de baixa sensibilidade das respostas em frequência do filtro passa-baixas de 5^a ordem (Sec. 5.1) e do Transformador de Hilbert (Sec. 5.2) às não-idealidades do projeto, que são principalmente duas: o erro na implementação de coeficientes pela utilização de razões de capacitâncias que representam números inteiros e o ganho *DC* dos amplificadores operacionais, que na prática é finito. Algumas outras considerações dizem respeito a outras partes do conversor, como é o caso da descrição e simulação, a nível de transistores, do circuito digital para o controle das chaves analógicas (Sec. 5.3) e também o caso dos multiplicadores usados para modulação e demodulação (Sec. 5.4).

As principais conclusões são apresentadas no Capítulo 6. Alguns outros detalhes da tese que também são interessantes são apresentados sob a forma de Apêndices, a saber: no Apêndice A, são desenvolvidas expressões teóricas para a relação que os erros de fase e amplitude entre as linhas *I* e *Q* das redes de defasagem de 90°, e também os desbalanceamentos de amplitude entre os multiplicadores usados, têm com a taxa de rejeição de imagem obtida. Estas considerações são feitas para um caso simples, com só dois multiplicadores, e um caso mais geral em que quatro multiplicadores são utilizados para realizar a multiplicação temporal de dois sinais analíticos.

Os Apêndices B, C e D são listagens: os dois primeiros contêm os algoritmos utilizados no *Matlab*³, respectivamente, para gerar o sinal de entrada DSB para o sistema completo (Figs. 4.12(a) e B.1) e para selecionar razões de números inteiros que aproximem bem os coeficientes desejados para o filtro passa-baixas de 5^a ordem

³The MathWorks, Inc. *Copyright* 1984-1998. Versão 5.2.0.3084. Todos os direitos reservados.

e o Transformador de Hilbert (Secs. 5.1 e 5.2). Finalmente, o Apêndice D contém a descrição completa – a nível de transistores – que foi utilizada para a simulação, no programa SPECTRE, do projeto CMOS do circuito de controle digital do conversor DSB/SSB (Sec. 5.3). No final desta descrição, encontram-se os parâmetros para simulação em nível BSIM3 do processo CMOS 0.35 μm utilizado.

Capítulo 2

Estruturas de Conversão

Os projetistas de telefones celulares digitais portáteis estão muito interessados em arquiteturas de rádio de baixa potência, que possam ser inteiramente integradas. Vários circuitos integrados contendo receptor e transmissor, ambos completos, foram desenvolvidos nos últimos anos, conforme padrões bem estabelecidos tais como GSM (*Global System for Mobile Communications*), DECT (*Digital Enhanced Cordless Telephony*) e outros [1].

Todos os transmissores nestes telefones portáteis usam conversão (ou modulação) direta para gerar uma saída SSB. Nos receptores, entretanto, a arquitetura super-heteródina é mais comum [1].

A seguir são apresentadas algumas das estruturas mais comuns usadas para conversão (modulação ou demodulação) de sinais contendo informação, considerando três aplicações: receptores (nas Seções 2.1, 2.2, 2.3 e 2.5), transmissores (na Seção 2.4) e filtros passa-faixa de alta seletividade totalmente integrados (Seção 2.6).

2.1 Receptor Super-Heteródino

O receptor super-heteródino foi inventado em 1918 por Edwin Howard Armstrong [23]. Um receptor super-heteródino é mostrado na Fig. 2.1. A idéia básica do esquema de conversão deste receptor é aplicar, sobre o sinal de rádio em rádio-freqüência (RF), uma operação de filtragem/amplificação e uma operação de conversão para uma freqüência inferior (denominada freqüência intermediária ou IF), e repetir estas duas operações em sucessivos estágios de filtragem, amplificação e conversão até a obtenção do sinal desejado em banda-base.

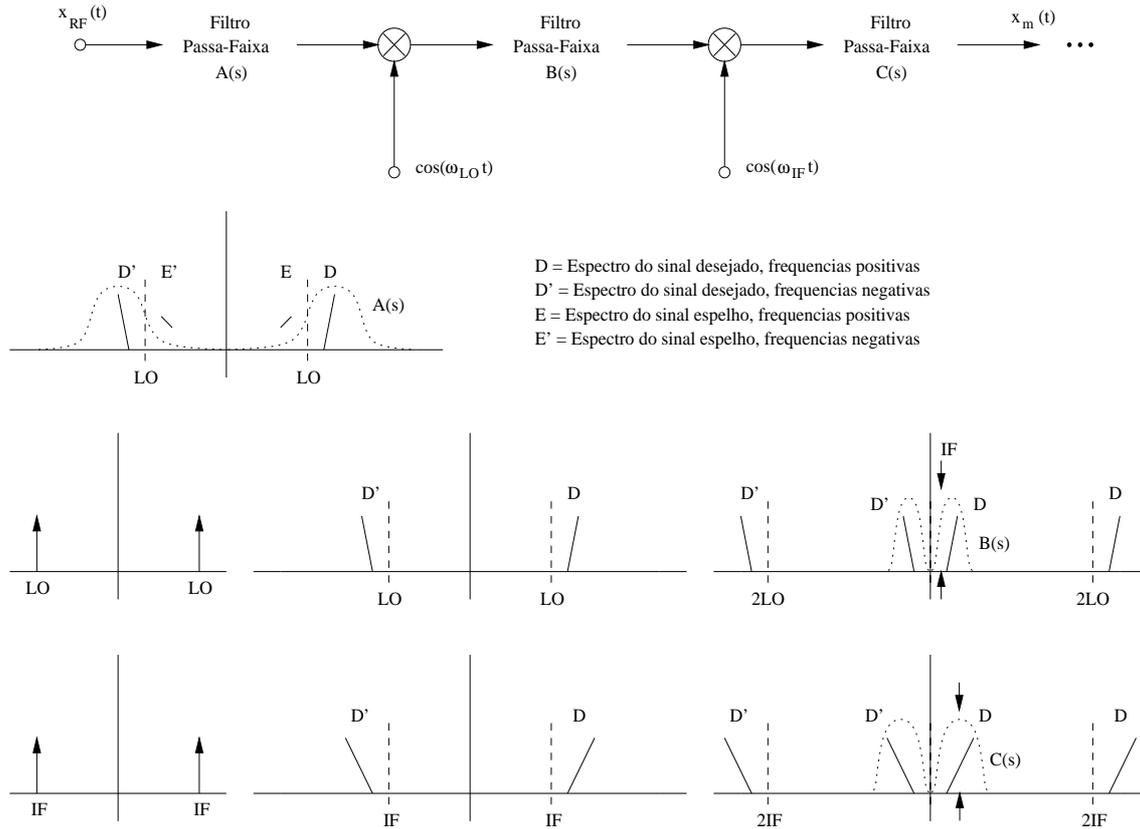


Figura 2.1: Receptor super-heteródino.

Normalmente, um receptor super-heteródino tem uma ou duas frequências intermediárias, e a primeira frequência intermediária para a qual o sinal de rádio é convertido está tipicamente entre 70 MHz e 250 MHz. Quanto menor for a frequência IF , mais seletivo tem de ser o filtro passa-faixas $A(s)$ para evitar o posicionamento, sobre a sua faixa de passagem, do sinal espelho do sinal desejado em relação ao oscilador local na frequência LO . Por outro lado, quanto mais alta for IF , maior será o consumo de potência, porque torna-se necessário polarizar os transistores com corrente elevada para que eles possam transferir os sinais para a baixa impedância característica do filtro passa-faixa passivo usado em IF , neste caso $B(s)$.

Em receptores de comunicação sem fio, o canal desejado pode ter um sinal bastante fraco, e ao mesmo tempo estar situado muito próximo de outros canais com sinais de amplitude muito mais (até 20 dB) alta [2]. Como consequência, são necessários filtros de RF ($A(s)$) com uma atenuação mínima para rejeitar o canal espelho, tendo também uma faixa dinâmica muito alta, sendo em geral também passivos [1].

Como ambos os filtros $A(s)$ e $B(s)$ são muito seletivos, eles requerem a utilização de componentes externos passivos que não podem ser integrados [1].

2.1.1 Cancelamento Seletivo de Sinais

Uma solução utilizada para a simplificação da parte de RF do receptor super-heteródino é a utilização de um par de multiplicadores, que fazem a modulação do sinal de entrada por senóides em quadratura, e um circuito que introduz uma defasagem de 90° , conforme mostrado na Fig. 2.2. Estes elementos implementam a rejeição do canal espelho que antes era feita pelo filtro passivo de pré-seleção de RF $A(s)$. Além disso, esta nova forma de rejeição do canal espelho leva diretamente à obtenção do espectro do canal desejado em IF , sem surgimento das componentes duplamente moduladas em $2LO$ (a sigla LO é aqui utilizada para designar tanto o oscilador local quanto a sua componente no espectro de frequência).

O método do cancelamento seletivo de sinais implementa a conversão de RF para IF de uma forma exatamente dual à do método de Weaver [5], usado para selecionar a banda correta na modulação SSB realizada em transmissores. O método de Weaver é implementado neste trabalho, e é explicado na Sec. 2.4.

A taxa de supressão do sinal espelho (*image rejection ratio* ou IRR), idealmente infinita, tem valores típicos de 30 a 40 dB, e é afetada seriamente por erros na quadratura (ou seja, na fase) entre os sinais LO e pelos descasamentos de ganho e fase entre os dois caminhos do sinal, conforme é mostrado no Apêndice A.

Embora o cancelamento seletivo do sinal espelho contribua para o melhor desempenho do estágio de RF, o filtro $A(s)$ continua tendo de ser usado, porque ainda após uma supressão de 30 a 40 dB, pelos multiplicadores e rede de 90° , o canal espelho pode causar interferência intolerável sobre o canal desejado. Além disso, não utilizar $A(s)$ faz com que a IRR do conjunto multiplicadores-rede de 90° seja menor, por causa da grande faixa dinâmica dos sinais de rádio [1].

Um circuito integrado de rádio cuja parte de RF utiliza o método de cancelamento seletivo é apresentado em [8]. Apesar de permitir a utilização de um filtro $A(s)$ com especificações mais relaxadas, as principais desvantagens do receptor super-heteródino (dificuldade de integração completa e maior consumo de potência por causa da IF alta) são mantidas.

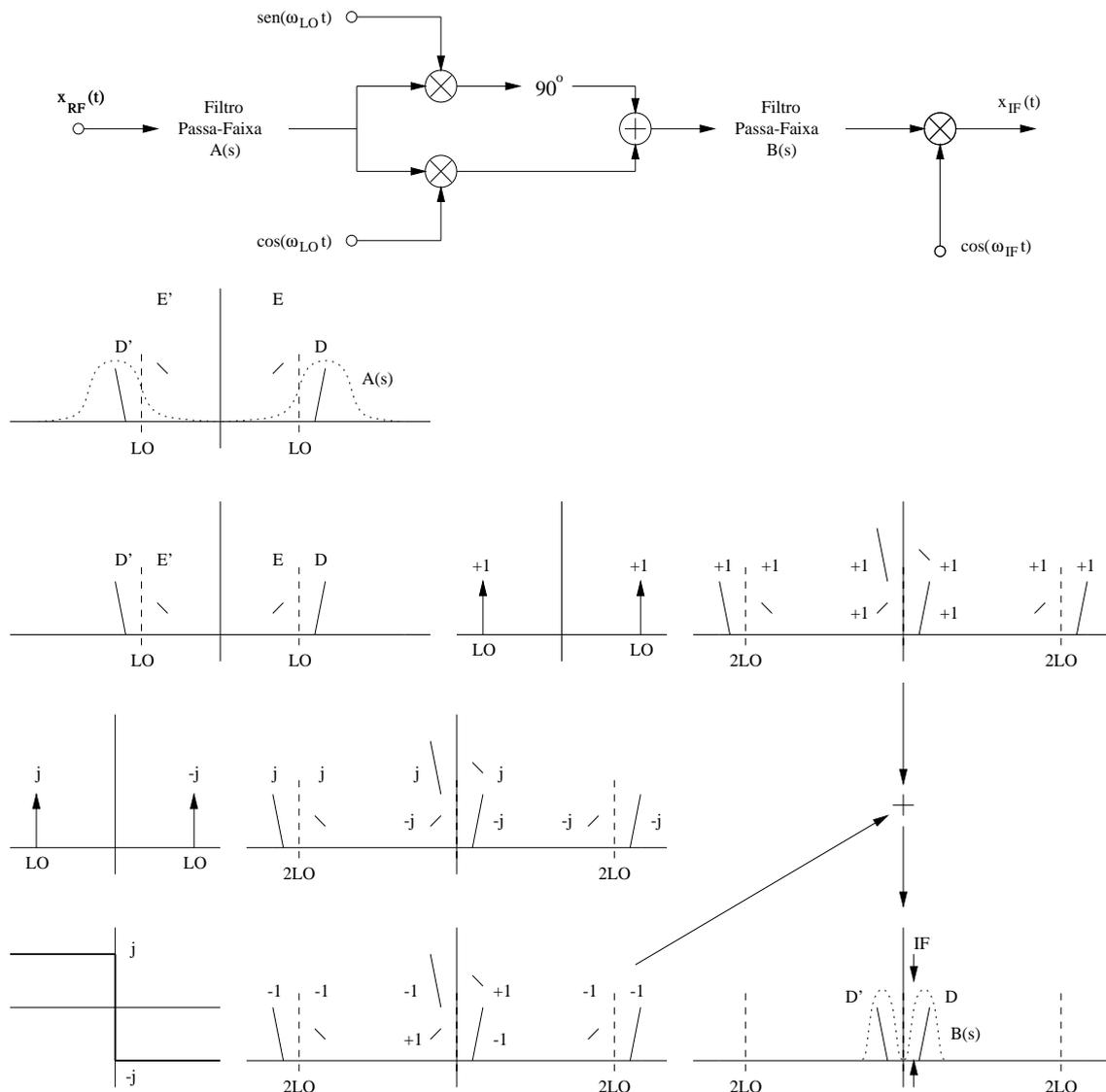


Figura 2.2: Receptor super-heteródino usando cancelamento seletivo de sinais.

2.2 Receptor de Conversão Direta

O método de conversão direta começou a ser considerado em 1924 e somente em 1947 foi aplicado pela primeira vez de forma prática, em um aparelho usado em telefonia modulada [1]. O conceito permaneceu adormecido até 1980, quando passou a ser empregado nos *paggers*, que foram os primeiros dispositivos digitais sem fio e miniaturizados a serem amplamente empregados para comunicação pessoal [1].

Um receptor de conversão direta (Fig. 2.3) é basicamente um receptor super-heteródino em que a frequência intermediária foi reduzida a zero. Quando o LO está sincronizado em fase com a portadora, o receptor chama-se *homódino* [1]. O

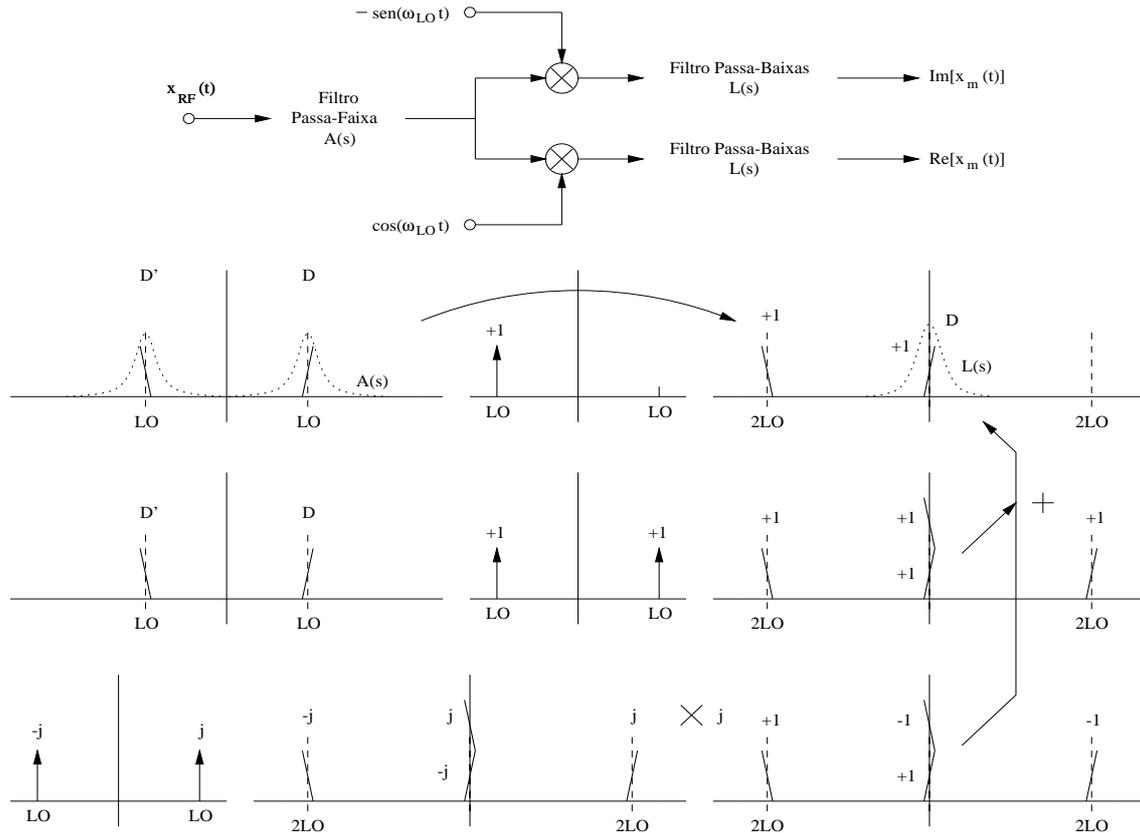


Figura 2.3: Receptor de conversão direta.

sinal demodulado (convertido de RF para IF) tem que ser representado conforme foi visto no método de cancelamento de sinal (e explicado no Apêndice A), do contrário haverá superposição entre as partes positiva e negativa do seu espectro. Portanto, usar $IF = 0$ exige que a demodulação seja feita usando um multiplicador complexo (dois multiplicadores e dois caminhos de sinal, um em fase e outro em quadratura), e que o sinal em banda-base – complexo – seja processado usando um esquema para detecção de sinais representados por duas componentes [1].

No receptor de conversão direta, o espelho do canal desejado é o próprio canal desejado, e por isso não há mais a necessidade de grande supressão do canal espelho. Uma relação sinal-ruído (SNR) correspondente a uma IRR em torno de 25 dB é considerada aceitável [2].

Para a seleção do canal desejado (que após a conversão encontra-se em torno de DC), é usado um filtro passa-baixas de ordem elevada, que dissipa menos potência e consome menos área que um filtro passa-faixas igualmente seletivo projetado para uma IF alta [24]. A mesma redução de potência e de tamanho é observada para o

amplificador do sinal desejado em banda-base.

Um receptor com esta topologia tende a ser muito compacto, por ser plenamente integrável, e a dissipar pouca potência, por operar em uma IF baixa. Na referência [1], é citado o exemplo de um *pager* com estas características, usando comunicação FSK (*frequency-shift keying*) [25], e esta solução é muito mais simples que um receptor super-heteródino correspondente mostrado em [26].

Teoricamente, por causa da ausência do canal espelho, o filtro $A(s)$ usado para pré-seleção em RF não teria mais utilidade. Entretanto, na prática ele ainda é necessário, embora com especificações muito mais relaxadas, para eliminar sinais fortes localizados fora da banda desejada [1], que criariam efeitos indesejados, tais como forte distorção por intermodulação (devida à presença de harmônicos de ordem 2 e 3) antes da seleção do canal em banda-base, e demodulação harmônica [1] (ambos os problemas são comentados na Sec. 2.2.1).

2.2.1 Problemas dos Receptores de Conversão Direta

Apesar de terem uma série de vantagens em relação aos receptores super-heteródinos, os receptores de conversão direta apresentam alguns problemas inerentes à sua topologia, que são apresentados de forma breve a seguir.

- Em primeiro lugar, nos receptores de conversão direta a frequência do LO está sintonizada exatamente no centro da faixa de passagem da antena e do amplificador de baixo ruído usado para seleção inicial do sinal em RF. Por causa desta sintonia, pode ocorrer vazamento espúrio de sinal LO para a antena e, ao chegar à antena, o sinal LO torna-se uma interferência para outros receptores sintonizados na mesma banda, podendo essa interferência ser mais forte que o sinal desejado. A solução para este problema é seguir padrões de desacoplamento e isolamento do sinal LO, conforme mencionado em [27].
- Os níveis de tensão *DC* (*offsets*) nos circuitos que operam em banda-base logo após os multiplicadores prejudicam a performance do receptor de conversão direta, porque eles têm espectro em *DC*, que aparece exatamente no meio do espectro do sinal modulado. O espectro da tensão de *offset* pode ter maior energia em *DC* que o próprio sinal desejado, e uma energia muito maior que

o ruído térmico, levando a uma SNR muito baixa [1].

- Quando os sinais processados pelos multiplicadores não estão em modo diferencial, um sinal situado na frequência $2LO$ (ou seja, um sinal indesejado em RF) pode ser demodulado por distorções de 2^{a} ordem no sinal processado pelo multiplicador, e terá o seu espectro superposto ao espectro do sinal desejado em DC , conforme ilustrado na Fig. 2.4. Este problema torna-se sério quando o sinal indesejado é intenso. A solução é usar somente circuitos de processamento diferencial no *front-end*, especialmente multiplicadores diferenciais, porque assim são geradas apenas distorções de ordem ímpar. O processamento diferencial drena, entretanto, o dobro da corrente utilizada pelo processamento em modo comum.

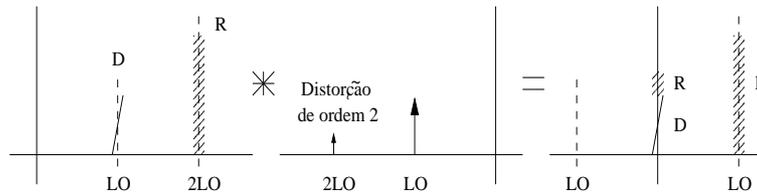


Figura 2.4: Geração de um sinal espúrio em banda-base pela demodulação por distorções de segunda ordem.

Um problema semelhante diz respeito às distorções harmônicas de 3^{a} ordem (Fig. 2.5). Caso o sinal desejado sofra distorções nos multiplicadores, a sua 3^{a} componente harmônica pode demodular a 3^{a} componente harmônica do sinal LO e, assim, criar energia em DC de forma espúria, novamente competindo com o sinal desejado em DC . No receptor super-heteródino, esta *intermodulação de ordem 3* (ou $IP3$) não se torna problemática, porque o resultado da intermodulação situa-se sobre a frequência $3IF$ e é eliminado pela faixa de rejeição do filtro em IF . A solução para este problema é usar multiplicadores com filtros passa-faixa para eliminar as distorções, ou ainda multiplicadores com estruturas mais lineares.

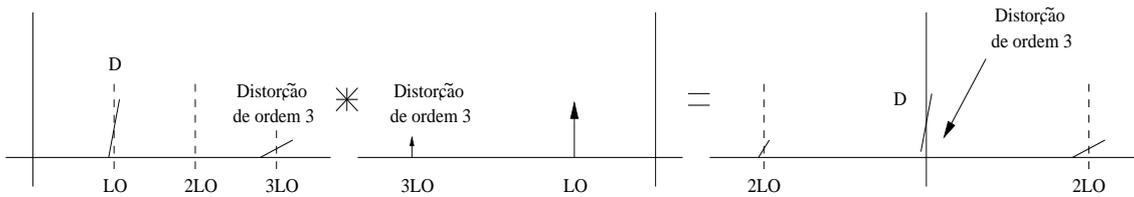


Figura 2.5: Geração de um sinal espúrio em banda-base por intermodulação de terceira ordem.

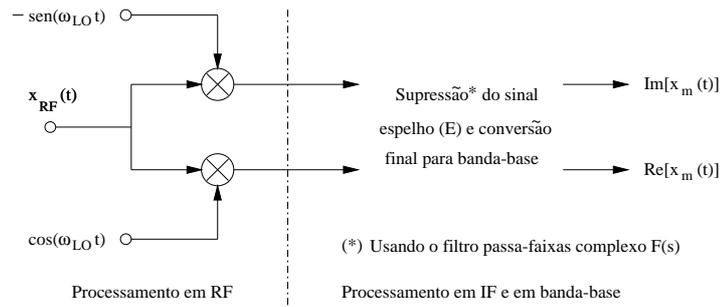
2.3 Receptor com Baixa IF

O receptor super-heteródino com frequência intermediária baixa é bastante semelhante, em sua concepção, ao receptor super-heteródino comum com IF alta (ilustrado na Fig. 2.1), e tem todas as suas vantagens, como por exemplo: insensibilidade aos níveis de sinal DC na parte do circuito que opera em banda-base, insensibilidade aos produtos DC causados por intermodulação e auto-modulação $IP3$, e ainda insensibilidade aos sinais LO gerados de forma espúria por outros receptores. Além disso, o receptor de baixa IF reúne as vantagens dos receptores de conversão direta, porque a utilização de uma frequência intermediária extremamente baixa (uma IF baixa significa tipicamente de uma a duas vezes o dobro da largura de banda do sinal desejado em banda-base [2]) permite o projeto de filtros e outras estruturas para o processamento em IF que sejam completamente integráveis e que tenham um consumo muito menor de área e de potência em relação aos mesmos circuitos usados quando a IF é alta.

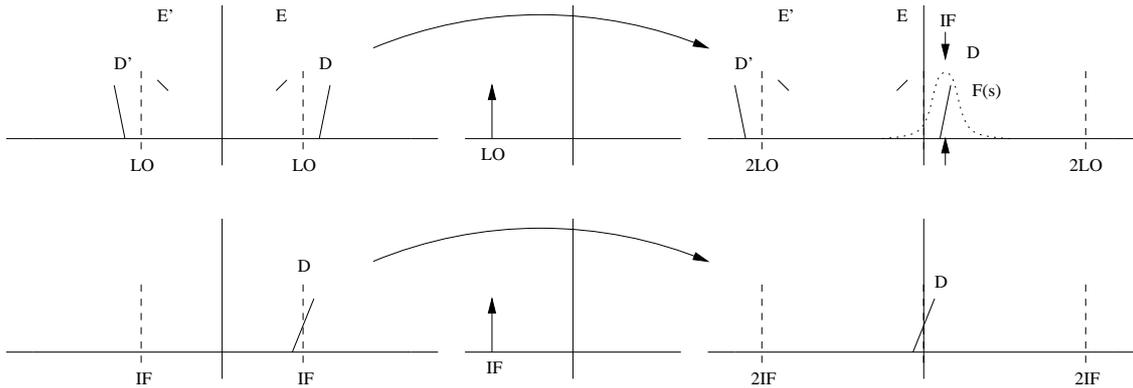
2.3.1 Parte de RF do Receptor de Baixa IF

Nesta configuração, o sinal desejado e o sinal espelho não são superpostos, mas convertidos para frequências IF simétricas. Por causa disso, em princípio (ver o caso ideal da Fig. 2.6) não seria mais necessário fazer a supressão do sinal espelho em alta frequência (ou seja, o filtro passa-faixa $A(s)$ em RF poderia ser eliminado) e por isso a IF pode ser muito baixa sem os problemas de seletividade do filtro $A(s)$. Daí derivam todas as vantagens do receptor de conversão direta, que já foram mencionadas.

Entretanto, no caso não-ideal os multiplicadores e os geradores de quadratura



- Usando multiplicadores ideais (na parte de RF):



- Usando multiplicadores não-ideais (na parte de RF):

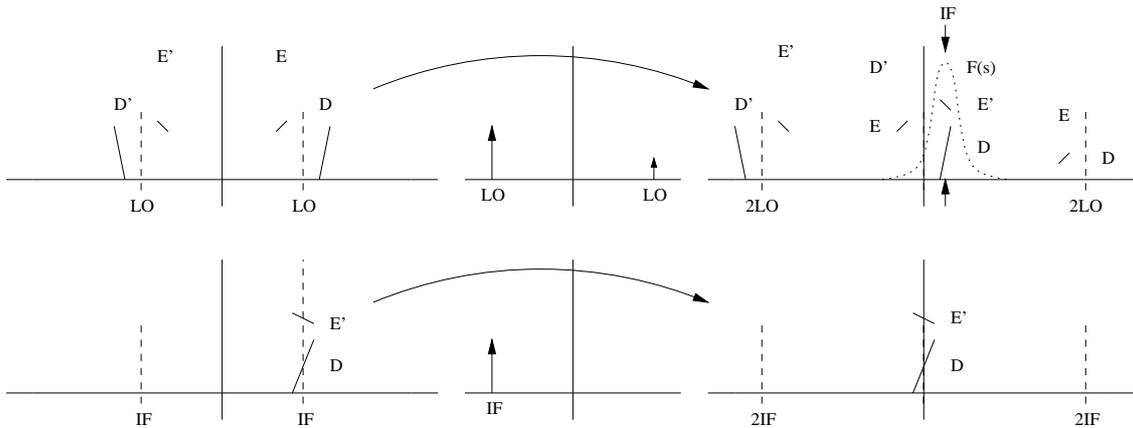


Figura 2.6: Parte de RF do receptor com freqüência intermediária baixa.

têm descasamentos de fase e de amplitude, limitando a *IRR* conforme ilustrado na parte inferior da Fig. 2.6. Uma análise matemática desse problema é apresentada no Apêndice A. Para um receptor de conversão direta esse problema não é muito importante, porque o único espelho para o espectro do sinal desejado é o seu próprio espectro em freqüências negativas, e uma *IRR* em torno de 25 dB é suficiente para recepção com *SNR* alta [2]. Tal supressão do canal espelho é conseguida facilmente, bastando manter os erros de fase dos multiplicadores LO abaixo de 3° [2]. Como nos receptores de baixa IF tem-se $IF \neq 0$, o sinal espelho pode ser até 20 dB mais alto

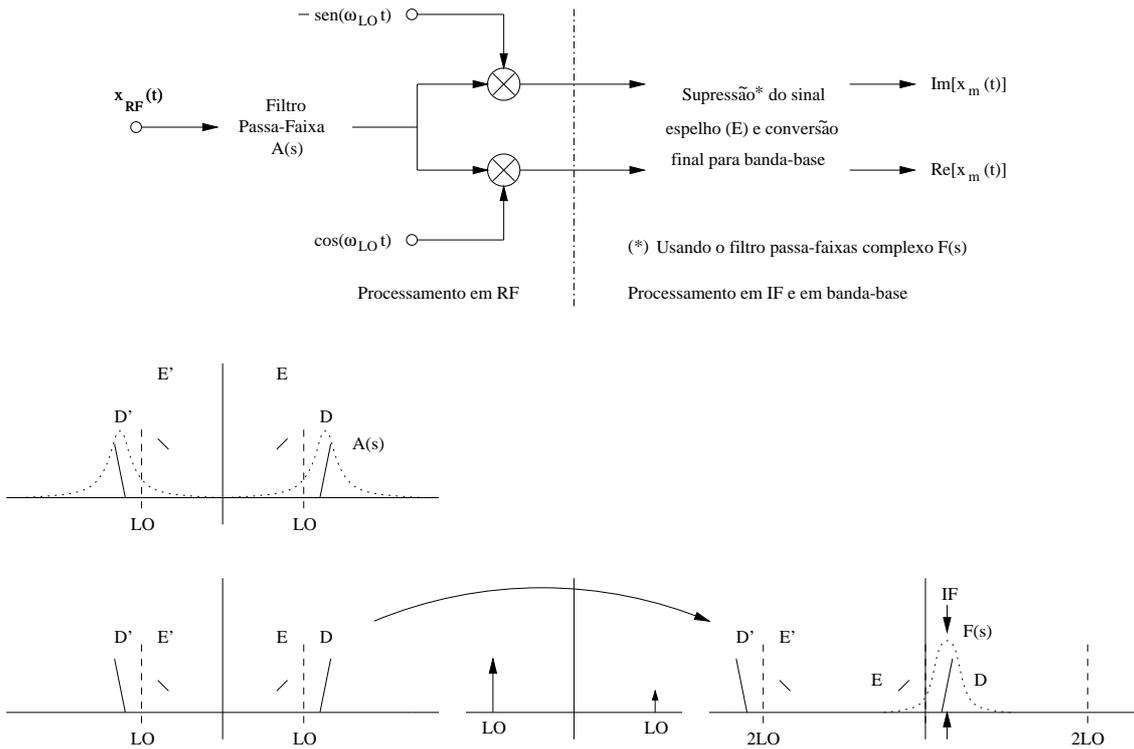


Figura 2.7: Receptor com frequência intermediária baixa. Primeira solução para o problema da rejeição do sinal espelho em RF.

que o desejado [2], e neste caso a precisão de fase entre os multiplicadores é restrita a 0.3° [2].

O descasamento em fase provoca *crosstalk*, nos multiplicadores, entre as frequências negativas e positivas do sinal desejado e do seu sinal espelho (Apêndice A). O *crosstalk* tem como resultado a superposição indesejada da parte negativa do sinal espelho E' com o espectro do sinal desejado D (parte inferior da Fig. 2.6). Lembrando que E' pode ser muito maior que D , a restrição de erro de fase de 0.3° torna-se muito importante. Esta especificação pode ser um pouco relaxada na prática pela realização de supressão de canal espelho em RF, antes da conversão para IF. Duas soluções são comentadas a seguir.

A primeira solução (Fig. 2.7) consiste em utilizar um filtro passa-faixa $A(s)$ extremamente seletivo para eliminar as duas bandas do sinal espelho, E e E' . O problema desta solução é que o filtro de RF, $A(s)$, não pode ser integrado. Embora a utilização de multiplicadores em quadratura suavize as especificações de $A(s)$, estas especificações suavizadas só encontram-se disponíveis quando a IF é ainda bastante alta (acima de 10 MHz), o que requer uma conversão extra e um segundo estágio de

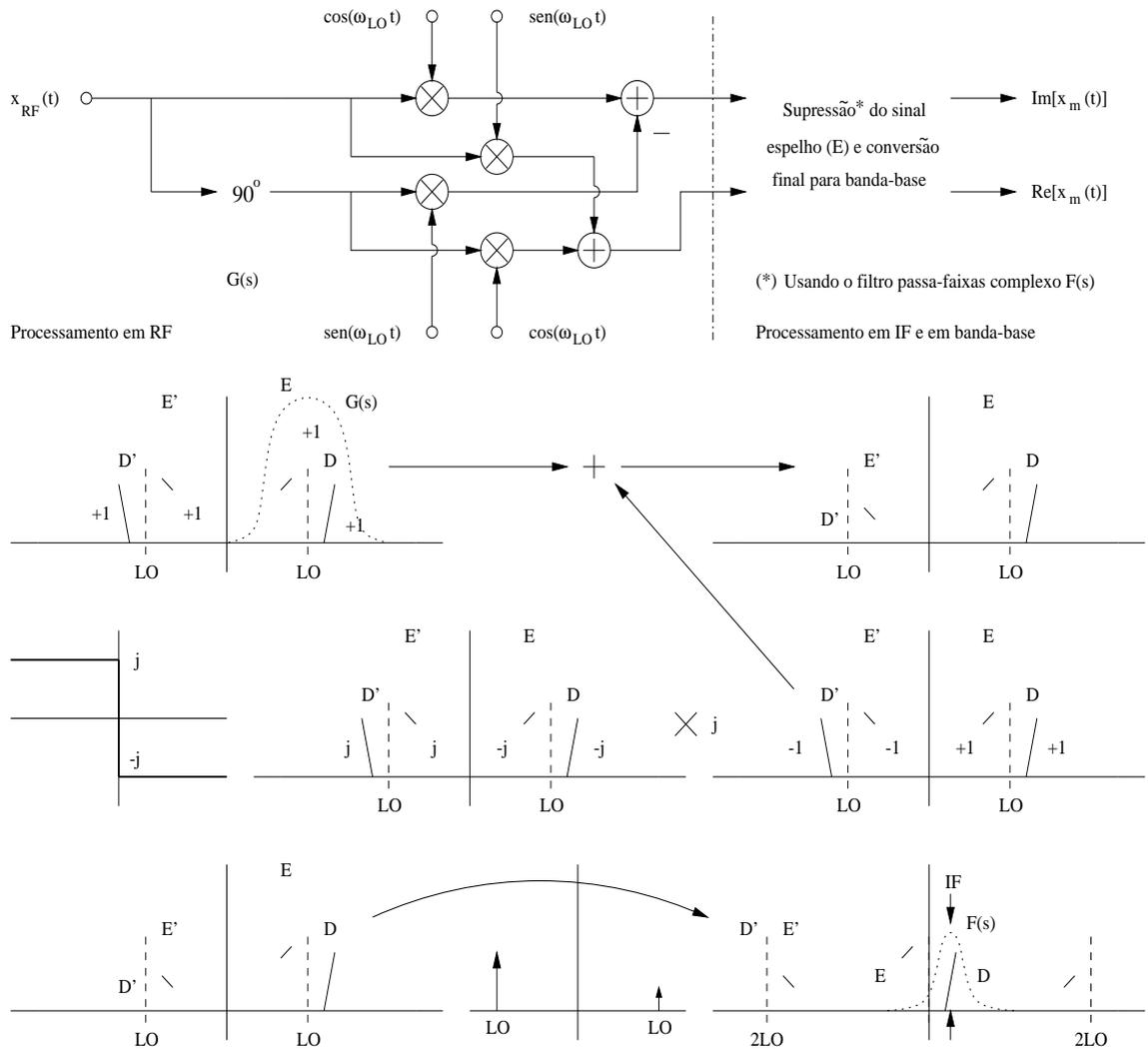


Figura 2.8: Receptor com frequência intermediária baixa. Segunda solução para o problema da rejeição do sinal espelho em RF.

multiplicação antes que o sinal desejado possa ser amostrado [2].

É interessante observar, na parte inferior da Fig. 2.6, que não é necessário suprimir as duas bandas do sinal espelho, porque somente a parte E' do espelho é superposta, em IF , ao espectro do sinal desejado. Uma outra solução para o problema mencionado seria, portanto, manter E e suprimir todas as componentes negativas do sinal a ser convertido (ou seja, D' e E'), conforme é mostrado na Fig. 2.8.

Ao explorar o fato de que somente as componentes negativas do sinal espelho são superpostas ao espectro desejado em IF pelo *crosstalk*, a segunda solução (Fig. 2.8) faz com que o sinal desejado D seja obtido unicamente a partir das frequências

positivas do sinal de entrada em RF.

Rejeitar o espectro do sinal em RF somente em suas frequências negativas não requer um filtro com Q alto, mesmo quando o sinal desejado e o sinal espelho estiverem muito próximos entre si (poucas centenas de kHz). Esta filtragem, ilustrada na Fig. 2.8 pelo bloco com função de transferência $G(s)$, pode ser feita com um filtro polifásico assimétrico em seqüência, que é uma estrutura passiva [28], ou com uma rede para defasagem de 90° ao longo de todo o espectro do sinal de entrada (na prática, em uma banda bastante larga deste sinal), sendo esta uma possível aplicação dos Transformadores de Hilbert (Cap. 3). Em RF, as componentes processadas têm, entretanto, frequência excessivamente alta impedindo a utilização de um Transformador de Hilbert a capacitores chaveados.

Neste caso, o sinal de saída da rede de 90° é obviamente um sinal complexo representado por componentes em fase (I) e em quadratura (Q), o que requer uma estrutura com quatro multiplicadores para a conversão para IF. A topologia apresentada na Fig. 2.8 baseia-se então na multiplicação de dois sinais de alta frequência, ambos representados por componentes I e Q a partir de um gerador de quadratura, daí o nome *conversor de quadratura dupla*. O funcionamento do conversor de quadratura dupla é explicado em detalhes na segunda parte do Apêndice A.

2.3.2 Parte de IF e Banda-Base do Receptor de Baixa IF

Assume-se nesta seção que a conversão de RF para IF foi feita com um conversor de quadratura dupla ideal, e por isso só restam os espectros D e E em IF , sem interferência ou qualquer superposição de um com o outro.

O objetivo da segunda parte do receptor de baixa IF, após a demodulação de RF para IF, é suprimir o canal espelho E ainda presente no espectro do sinal em IF e em seguida converter o sinal desejado D para a banda-base. O processamento em IF e banda-base, incluindo a conversão para DC , envolve frequências mais baixas, podendo inclusive ser feito no domínio de tempo discreto através de circuitos digitais, como por exemplo um DSP, ou de circuitos analógicos de alta precisão, como por exemplo filtros a capacitores chaveados.

Uma primeira opção de topologia para a eliminação do sinal espelho e conversão do sinal desejado para DC é ilustrada na Fig. 2.9. Nesta solução, primeiro

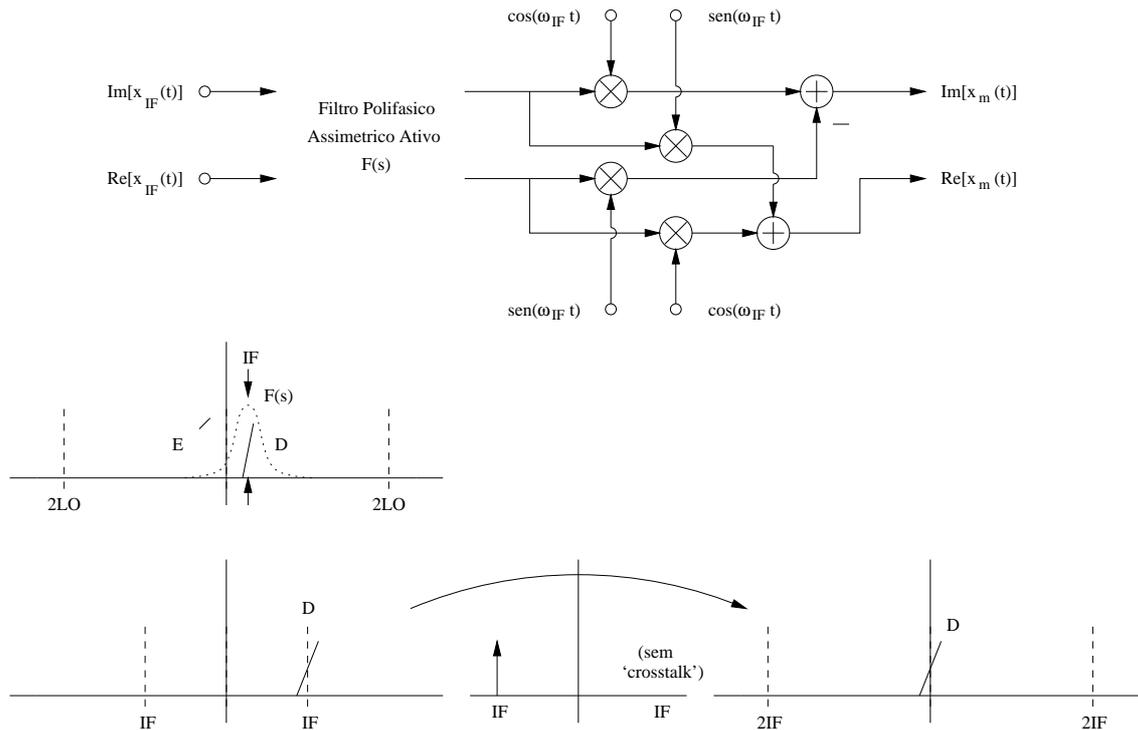


Figura 2.9: Receptor com frequência intermediária baixa. Primeira opção de topologia para a parte de IF e banda-base.

se faz uma filtragem passa-faixa $F(s)$ das frequências positivas onde está o canal desejado D e depois a demodulação em quadratura para a banda-base. O filtro $F(s)$, complexo, tem uma resposta em frequência cujo módulo é assimétrico em relação a $\omega = 0$, conforme visto nas Figs. 2.7, 2.8 e 2.9. O filtro $F(s)$ recebe o nome de *filtro polifásico assimétrico ativo, integrado em seqüência*, e um procedimento para o seu projeto é ilustrado em [29].

Na segunda solução (Fig. 2.10), primeiro se faz a demodulação em quadratura para DC . A filtragem do canal D , passa-baixas $L(s)$ conforme as Figs. 2.3 e 2.10, é feita posteriormente.

Em ambas as soluções, a filtragem que elimina o canal E pode reduzir enormemente a faixa dinâmica do sinal, especialmente no caso em que E é mais intenso que D [2]. Quando circuitos analógicos são usados para o processamento em IF, a conversão para banda-base só pode ser feita com boa precisão para sinais com baixa faixa dinâmica, porque sinais com alta faixa dinâmica são muito sensíveis a sinais parasitas em banda-base [2]. A solução da Fig. 2.9 processa, portanto, um sinal que é convertido com facilidade para DC .

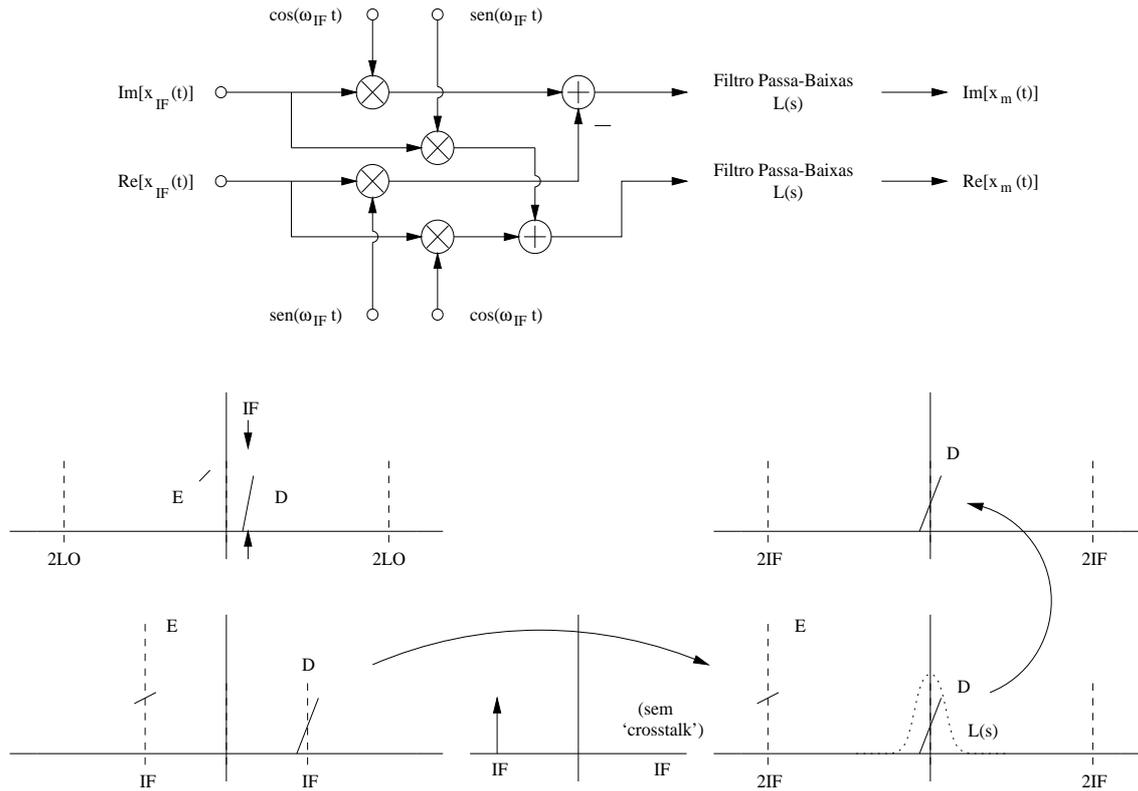
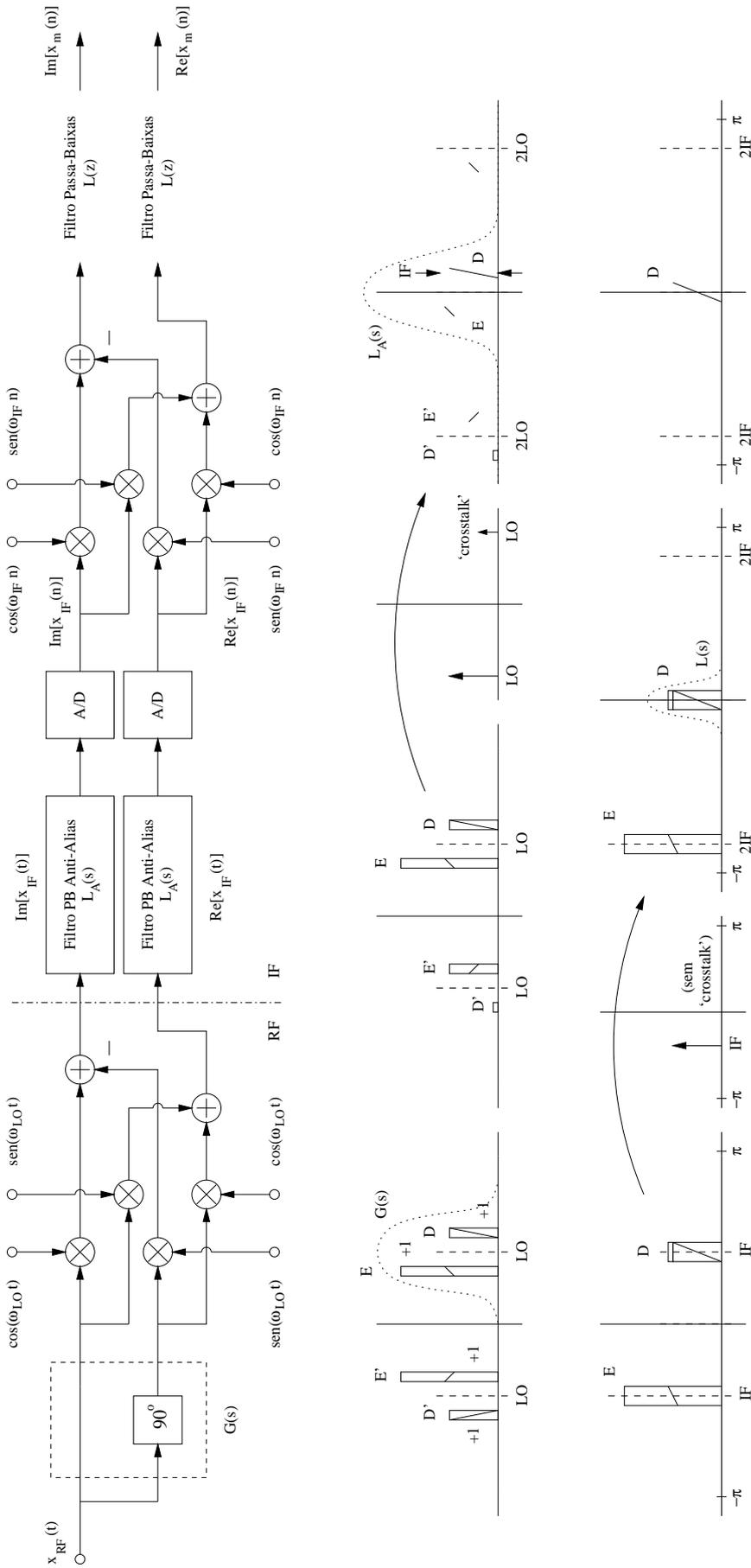


Figura 2.10: Receptor com freqüência intermediária baixa. Segunda opção de topologia para a parte de IF e banda-base.

É interessante fazer uma comparação entre as duas soluções para o caso da utilização de processamento digital do sinal em IF. Quando a amostragem do sinal em IF é feita antes da supressão do canal espelho E , é necessária a utilização de um conversor A/D com faixa dinâmica maior. Entretanto, o grau de integração e a eficiência em termos de potência dos conversores A/D têm melhorado muito, levando à substituição do processamento analógico em baixa IF por processamento digital usando, por exemplo, um DSP [2]. Isto torna cada vez mais interessante a eliminação de E no domínio digital, conferindo neste caso vantagem à segunda solução (Fig. 2.10).

A Fig. 2.11 mostra o diagrama de blocos e o funcionamento de um receptor super-heteródino com IF baixa, combinando a solução da Fig. 2.8 para o processamento em RF com a solução da Fig. 2.10 para o processamento em IF [2]. Todos os blocos ilustrados nesta figura têm especificações que podem ser facilmente atendidas com um consumo bastante razoável de potência e de área usando tecnologias atuais. Os conversores A/D são também integrados. Em 1995, a topologia mostrada na



Obs.: Sem 'crossstalk', a taxa de amostragem fs ainda poderia ser metade da que foi utilizada neste exemplo.

Figura 2.11: Representação completa de um receptor com IF baixa.

Fig. 2.11 era a preferida para a implementação de receptores de alta performance completamente integrados [2]. A referência [2] mostra uma implementação analógica da parte de RF do esquema mostrado na Fig. 2.11.

O principal problema encontrado nos receptores de baixa IF é que as altas taxas de rejeição de imagem (IRR) são obtidas pela utilização de filtros polifásicos para a realização dos defasadores de 90° e um conversor de quadratura dupla com precisão muito alta. Estes circuitos têm performance baixa em termos de ruído e exigem um casamento muito preciso entre as linhas I e Q . Com o objetivo de melhorar a performance em termos de ruído e precisão no casamento entre as linhas de sinal, foi desenvolvida posteriormente a arquitetura *quasi-IF*, que evoluiu para a arquitetura *double-quasi-IF*.

Na arquitetura *quasi-IF* há dois multiplicadores (um de quadratura simples e outro de quadratura dupla) associados em série, como no caso dos receptores heteródinos, só que sem filtros passa-faixa ($B(s)$) colocados entre eles. Somente para a pré-seleção do sinal em RF é utilizado um filtro passa-faixa ($A(s)$). Toda a banda passante do padrão é convertida para a IF pelo primeiro multiplicador e, em seguida, demodulada pelo segundo multiplicador de forma a posicionar o canal desejado em banda-base, sem qualquer filtragem seletiva em IF. A filtragem para a seleção do canal desejado somente é feita em banda-base, através de um filtro passa-baixas $L(s)$ (ou $L(z)$). A principal vantagem desta técnica é que o segundo LO é utilizado para a sintonia do canal desejado. Como este LO funciona em uma frequência reduzida, ele pode ser projetado com ruído de fase muito inferior e menos efeitos espúrios (em virtude da menor razão entre a frequência LO e a frequência de comparação no PLL).

A estrutura *double-quasi-IF* combina detalhes dos sistemas de baixa IF e *quasi-IF*. Uma pré-seleção $A(s)$ seleciona toda a banda do sistema em RF. Um primeiro multiplicador, em quadratura simples e com frequência LO fixa, converte a banda inteira do sistema para uma primeira IF que tem valor alto (acima de 100 MHz). Deste multiplicador em diante, a representação dos sinais é feita por duas linhas, I e Q . Uma filtragem passa-faixas $B(s)$ bastante seletiva é aplicada às duas linhas, selecionando uma banda estreita (com largura inferior a 5 MHz), e o sinal das duas linhas é demodulado para uma IF baixa (também inferior a 5 MHz) através

de um multiplicador em quadratura dupla. Em seguida, sem qualquer filtragem passa-faixa intermediária, o sinal desejado é sintonizado em banda-base – por um outro multiplicador em quadratura dupla – onde é então selecionado por um filtro passa-baixas $L(z)$. Entre os dois multiplicadores em quadratura dupla coloca-se uma interface A/D , o que faz com que a última etapa de conversão (que termina em banda-base) seja feita no domínio digital.

2.4 Modulação SSB com IF baixa

Em sistemas de comunicações digitais, o sinal transmitido é geralmente SSB (*single-sided band*) com portadora suprimida, com o objetivo de se conseguir eficiência espectral na utilização dos canais [1]. A modulação SSB poderia ser feita diretamente a partir do sinal DSB-SC (*double-sided band, suppressed carrier*) correspondente, pela filtragem deste último usando um filtro passa-faixas para manter somente uma das bandas (positiva ou negativa) do espectro do sinal em banda-base. Entretanto, este filtro de RF ($A(s)$ na Fig. 2.1) teria que apresentar uma transição muito abrupta para poder suprimir, em RF, uma das bandas do sinal modulado DSB e deixar passar a outra, especialmente no caso em que o sistema de conversão é super-heteródino com uma frequência IF baixa (a distância entre uma banda e outra é da ordem de dezenas ou centenas de kHz, enquanto que a frequência do LO é da ordem de centenas de MHz).

Uma forma muito mais prática para se conseguir o mesmo resultado é o *Método de Weaver* [5], mostrado na Fig. 2.12. É um método que tem sido aplicado já há muitos anos em transmissores e receptores que usam comunicação SSB. Conforme ilustrado na Fig. 2.12, o sinal modulante é colocado em quadratura, no caso ideal, ainda quando está em banda-base. Na prática, ele é colocado em quadratura após ter sido convertido para uma IF baixa, da mesma ordem de grandeza da sua largura de banda, por causa da imprecisão das redes de defasagem de 90° em torno da frequência zero, particularmente quando um Transformador de Hilbert está sendo utilizado para geração da quadratura. Em seguida, o sinal é convertido da IF para a RF, na frequência LO , em dois ramos em fase e quadratura. A soma ou subtração dos dois ramos permite a escolha da banda lateral superior ou inferior.

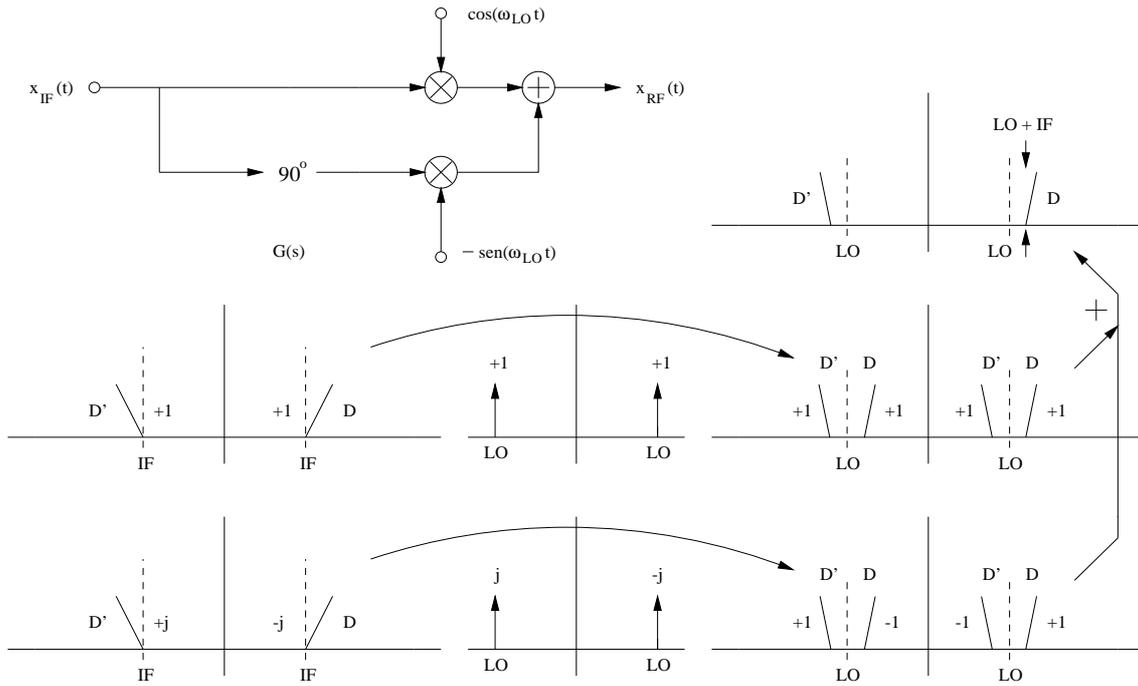


Figura 2.12: Esquema para modulação SSB com uma frequência intermediária baixa.

Esta estrutura também apresenta alguns problemas práticos aos quais se deve prestar atenção durante o projeto de um transmissor, que são relacionados a seguir:

- Os níveis de *offset* nos dois ramos são também convertidos para RF, produzindo uma componente espúria exatamente sobre a frequência LO . Em um sistema de conversão direta, a frequência LO está no centro da banda de transmissão. Por isso, a energia nesta frequência pode ser irradiada de forma espúria, através de um acoplamento capacitivo desbalanceado, para dentro do amplificador de potência ou da antena [1]. Uma solução para este problema seria usar um esquema de modulação dividida em etapas (ao contrário da conversão direta, e por isto um conversor de baixa IF já apresenta pouca sensibilidade a este problema), o que seria o dual da demodulação realizada pelo receptor superheteródino. A referência [30] mostra uma implementação prática desta solução para o problema de acoplamento de sinal LO. Entretanto, o ruído de fase do sinal LO no transmissor aparece como um ruído somado ao sinal transmitido, em um processo conhecido como *remixagem recíproca*. Por isso, a conversão direta tem a vantagem de que somente um LO contribui com ruído de fase [1].
- A supressão da banda indesejada é limitada pelo descasamento de ganho entre

os dois ramos nos quais é feita a modulação (e também nos ramos do filtro de meia-banda complexo, conforme será visto no Cap. 3 e no Apêndice A) e, ainda, por desvios dos dois sinais LO em relação à quadratura. Um descasamento de ganho tão pequeno quanto 1% ou 0.1 dB (embora os dois ramos estejam geralmente bem casados em um circuito integrado) já limitaria a rejeição da banda indesejada a 45 dB. Com este descasamento de ganho, um erro de fase entre os sinais LO de até 1° é tolerável antes que a rejeição se torne ainda pior, conforme é mostrado no Apêndice A. Obviamente, estes desajustes podem ser corrigidos por ajustes após a fabricação, por métodos adaptativos ou de auto-calibração [1].

- A *remixagem parasita* da saída modulada com o sinal em banda-base, e a distorção por intermodulação [31], no estágio de saída do transmissor, geram outras componentes espúrias que também são transmitidas. A magnitude destes problemas é muito reduzida pela utilização de circuitos com topologias balanceadas/diferenciais, pela realização do LO em circuito integrado sem elementos ressonantes externos e pela redução da potência de transmissão requerida.

A estrutura ilustrada na Fig. 2.12 é utilizada no conversor DSB/SSB desenvolvido neste trabalho (Sec. 3.4), para a implementação dos seus estágios de rejeição do sinal espelho em banda-base e modulação SSB. Embora a implementação SC realize o processamento de dados analógicos amostrados, não há diferenças conceituais com relação à análise em tempo contínuo que foi apresentada na Fig. 2.12, exceto pela definição de uma taxa de amostragem para o sistema. De fato, a única modificação com relação à Fig. 2.12 é a simplificação do Transformador de Hilbert recursivo que implementa a defasagem de 90° entre as linhas I e Q (Sec. 3.4.1). Esta simplificação corresponde à decimação dos sinais I e Q por 2, que pode ser feita devido ao cancelamento da parte negativa do espectro do sinal em banda-base, conforme é visto nas Secs. 2.5, 2.6 e 3.4.1.

Dentre estas três limitações mencionadas para o Método de Weaver, as duas primeiras (modulação de níveis de *offset* e relações entre a *IRR* e os descasamentos de ganho e fase) serão observadas nos resultados experimentais da montagem do conversor DSB/SSB, apresentados na Sec. 4.6, e também na análise teórica desenvolvida na primeira parte do Apêndice A.

2.5 Receptor Heteródino Digital

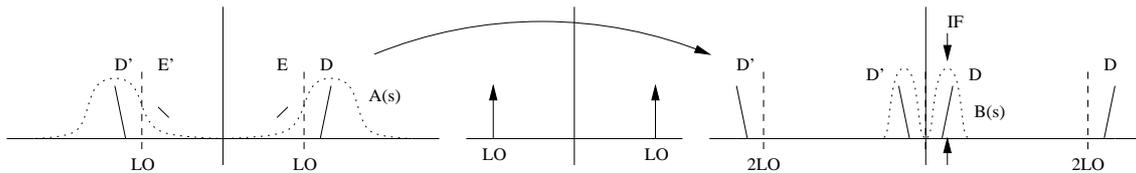
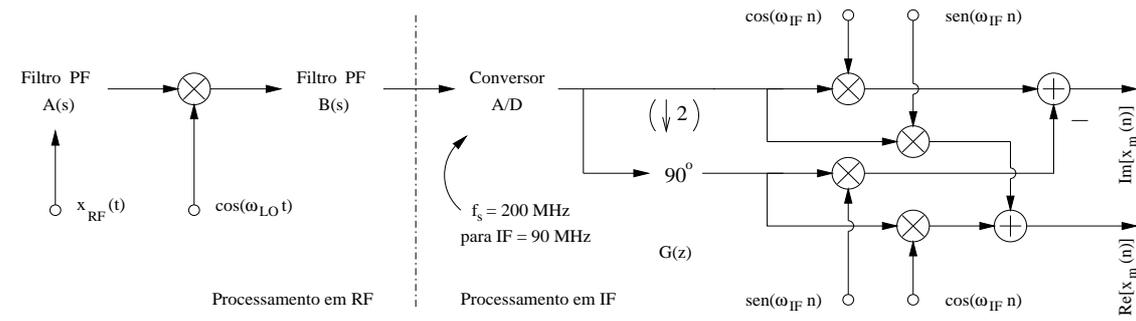
Apesar do aumento do consumo de potência no processamento em IF, muitos receptores digitais que operam na faixa de micro-ondas utilizam uma frequência central *IF* com um valor padrão de 70 MHz. O objetivo do uso desta IF bastante alta é manter os filtros de RF relativamente simples.

Os avanços nas tecnologias de integração têm resultado em melhorias no custo e na performance dos dispositivos conversores de dados, A/D e D/A, trazendo para estes, ao mesmo tempo, larga faixa dinâmica e elevada taxa de amostragem. Estes avanços incentivam a utilização de processamento digital da parte de IF em diante, mesmo quando a IF é tão alta quanto 70 MHz. A tendência atual é que, no *front-end*, apenas a parte de RF seja analógica (ou, pelo menos, que somente a parte de RF seja realizada no domínio de tempo contínuo).

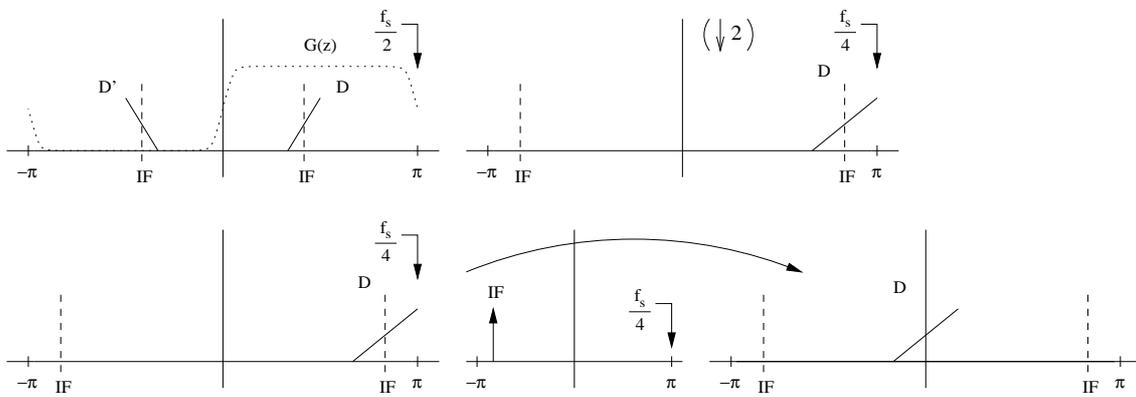
A referência [3] menciona a implementação de moduladores e demoduladores para frequências intermediárias próximas de 90 MHz em tecnologia CMOS $1\mu\text{m}$, caso no qual é necessário atingir, satisfazendo o teorema de Nyquist, uma taxa de amostragem em torno de 200 MHz, considerando que a ordem de grandeza da banda intermediária varia de 10 kHz (estreita) até 10 MHz (larga).

A Fig. 2.13 ilustra um receptor digital (a parte de RF do *front-end* é analógica, usando filtros LC passivos ou filtros SAW (*surface acoustic wave*) e a parte de IF é digital) heteródino que é apresentado em [4]. O funcionamento da parte analógica já foi visto na Sec. 2.1. Ela poderia, obviamente, ser implementada segundo a solução de baixa IF vista na Sec. 2.3.1, Fig. 2.8, que já contribuiu para a rejeição do canal espelho a ser feita em *IF*.

A rejeição do canal espelho em *IF* no domínio de tempo discreto está associada a uma redução por 2 da taxa de amostragem do sinal processado, e esta



• Processamento digital, com canal D estreito:



• Processamento digital, com canal D largo:

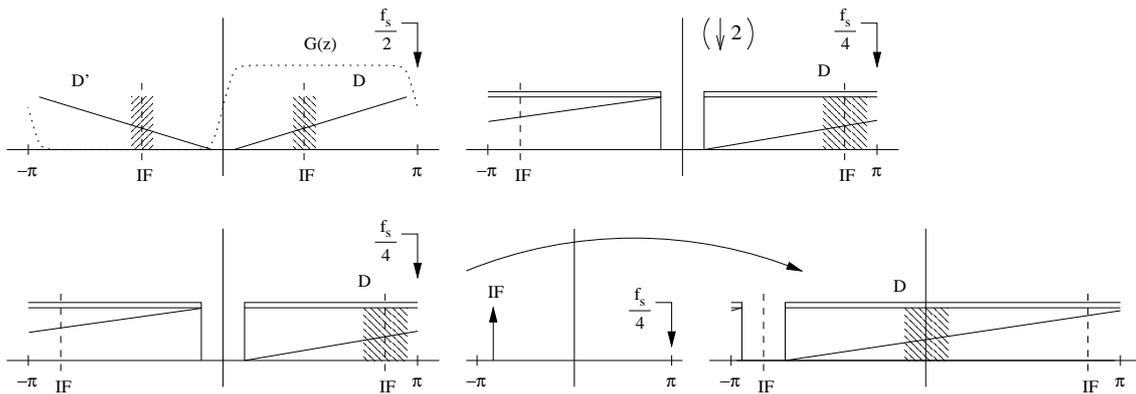


Figura 2.13: Receptor heteródino digital.

decimação por 2 permite um processamento muito eficiente, conforme será visto a seguir.

Na estrutura da Fig. 2.13, merece destaque a utilização de um filtro de meia-banda complexo $G(z)$ no início da parte digital, para a eliminação de toda a parte

negativa do espectro do sinal em IF . A maior frequência do sinal em IF pode ser muito menor que a taxa de amostragem f_s , ou próxima da metade desta taxa de amostragem, conforme é ilustrado na parte inferior da Fig. 2.13, ou ainda assumir qualquer valor entre estes dois extremos. Ao se usar o filtro $G(z)$, independentemente de quão larga seja a banda de canais em IF , a taxa de amostragem do sinal pode ser sempre reduzida por 2, sem que ocorra *aliasing* e portanto sem que haja perda de informação.

Com esta técnica, o requerimento de velocidade em todos os blocos que se seguem ao conversor A/D é reduzido pela metade. A taxa efetiva de dados é portanto dobrada, ao custo do processamento de sinais complexos (definidos por um par de sinais I e Q), ao invés de sinais reais. No caso mencionado em [3], todos os componentes podem funcionar a 100 MHz quando a taxa de amostragem do conversor A/D é 200 MHz.

Conforme será visto no Cap. 3, o filtro de meia-banda complexo $G(z)$ pode ser implementado a partir de uma rede de defasagem de 90° em uma larga faixa de frequências (o que é, por definição, um Transformador de Hilbert). Esta relação é explicada na Sec. 3.3. Ainda nesta seção, observa-se que a resposta ao impulso do Transformador de Hilbert, $h_{HT}(n)$ (Eq. 3.11), é tal que $h_{HT}(n) = 0$ para todo n par e $h_{HT}(n) = -h_{HT}(-n)$ para todo n ímpar. Esta propriedade é fundamental para uma redução pela metade da complexidade computacional do Transformador de Hilbert e portanto do filtro $G(z)$, tanto no caso em que são usados filtros FIR ([4] e [32]), como no caso em que são usados filtros IIR, que é o caso deste trabalho. Esta simplificação será vista nas Secs. 3.3.2 e 3.4.1.

Alguns outros sistemas que utilizam Transformadores de Hilbert, no domínio de tempo discreto, para gerar a quadratura necessária à duplicação da taxa de dados do sistema são apresentados em [3]. Destes sistemas, merece destaque um filtro passa-faixas extremamente seletivo [3] que utiliza duas vezes um Transformador de Hilbert, a primeira para cancelar todas as frequências negativas do sinal, conforme visto na Fig. 2.13, e a segunda vez para restaurar as frequências negativas do sinal, tornando-o novamente real. Esta aplicação é apresentada de forma breve na Sec. 2.6, a seguir.

Finalmente, deve-se lembrar que a implementação mostrada em [4] tem pre-

cisão altíssima por ser digital, gerando um filtro de meia-banda complexo com faixa de passagem em $0.05\pi \leq \omega \leq 0.45\pi$ e faixa de rejeição em $-0.45\pi \leq \omega \leq -0.05\pi$, *ripple* inferior a 0.005 dB na faixa de passagem e atenuação superior a 70 dB na faixa de rejeição. Estes são resultados difíceis de se obter em uma proposta a capacitores chaveados para taxas de operação semelhantes, próximas de 100 MHz, mas para taxas de operação próximas de 40 MHz os filtros a capacitores chaveados conseguem uma atenuação bastante boa com algumas vantagens sobre as implementações digitais, em especial um menor consumo de área e de potência.

2.6 Filtro Passa-Faixa de Alta Seletividade

Uma forma conhecida de se implementar um filtro passa-faixas sintonizável, com seletividade alta, consiste em associar em série um demodulador e um modulador, colocando entre eles um filtro passa-baixas [3]. Este esquema é mostrado na Fig. 2.14.

O sinal de entrada $x_{IF}(n)$ contém um espectro bastante largo incluindo a IF, em torno da qual está o canal desejado D . O multiplicador em quadratura simples realiza a conversão do canal D para banda-base. Em seguida, o sinal é decimado por um fator N que pode ser muito alto, e as componentes que causariam *aliasing* são removidas pelo filtro $P(z)$. O filtro passa-baixas programável $L(z)$ realiza a seleção exata do canal D , removendo todas as componentes não desejadas, que além disso sofreram *aliasing*. Para retornar à frequência IF , o sinal é interpolado pelo mesmo fator N , e as imagens que surgem na interpolação são removidas pelo filtro $Q(z)$. O canal D restante, que é complexo, pode ser representado em duas partes: uma parte real, que contém a superposição dos canais D e D' , ambos multiplicados por $+1$, e uma parte imaginária, que contém a superposição dos canais $-jD$ e jD' . Portanto, o multiplicador em quadratura simples na saída do circuito restitui D' ao mesmo tempo em que faz a conversão de D e D' de DC para a IF. A implementação VLSI do filtro da Fig. 2.14 envolve dois problemas básicos [3]:

- Como fazer a conversão da IF para a banda-base e vice-versa, a taxas de amostragem muito altas;

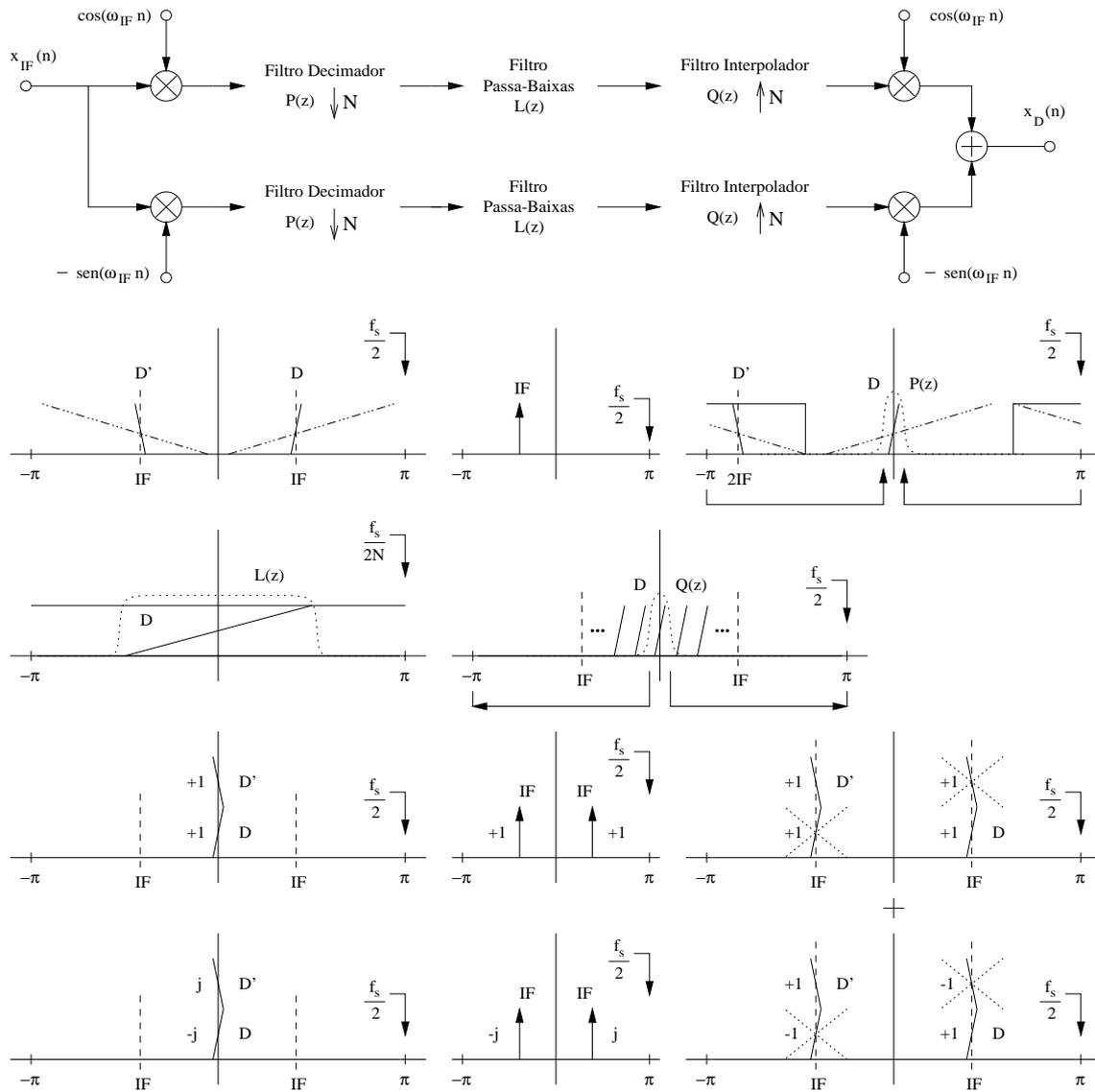


Figura 2.14: Filtro passa-faixa digital com seletividade muito alta.

- Como implementar, de forma eficiente, um filtro multitaxas com largura de banda programável ao longo de várias ordens de grandeza;

Estes dois problemas decorrem do ambiente de aplicação do filtro passa-faixas, que é no caso o processamento de sinais em IF em receptores e transmissores de rádio digital em micro-ondas, como foi descrito na Sec. 2.5. A solução do segundo problema não está relacionada aos objetivos deste trabalho, e não será comentada. Ela é explicada em detalhes em [33].

Conforme mencionado em [3] e [4], a utilização de IF próxima de 70 MHz – com um canal desejado cuja largura de banda pode variar de alguns kHz até dezenas de MHz – implicou na utilização de $f_s = 200$ MHz. Então, na Fig. 2.14 todo o

processamento é feito a 200 MHz (exceto aquele realizado pelos filtros decimadores, passa-baixas e interpoladores). Existe redundância no sinal processado em todas as etapas do esquema da Fig. 2.14, porque as bandas D e D' ocupam faixas de frequências diferentes que definem a taxa mínima f_s , mas contêm essencialmente a mesma informação.

A Fig. 2.15 ilustra uma solução alternativa, com complexidade equivalente, para o problema, tirando proveito da redundância que existe entre as bandas D e D' . Esta arquitetura tem o dobro da capacidade de processamento de dados da Fig. 2.14, e realiza as mesmas conversões de sinal a 200 MHz apesar de sua frequência de amostragem ser $f_s/2 = 100$ MHz. A utilização desta frequência de amostragem $f_s/2$ facilita de forma significativa os requerimentos no projeto dos circuitos VLSI [3].

Assim como foi feito na Sec. 2.5, esta simplificação do circuito é possível graças à eliminação, pelo filtro $G(z)$, de todas as frequências negativas, redundantes, do sinal em frequência intermediária, o que torna possível sub-amostrá-lo a $f_s/2$ sem perda de informação. O sinal na saída do filtro $G(z)$ é complexo, o que torna necessária a utilização de multiplicadores de quadratura dupla.

O sinal de entrada $x_{IF}(n)$ é o mesmo da Fig. 2.14. Nesta solução, antes da conversão para a banda-base, o filtro de meia-banda complexo $G(z)$ elimina todo o espectro negativo, redundante, incluindo D' , ao mesmo tempo em que é feita a decimação do sinal por 2 em ambos os ramos do filtro $G(z)$. A conversão para a banda-base é feita pelo multiplicador em quadratura dupla sintonizado em IF . Em seguida, o sinal em banda-base é decimado por um fator N que pode ser muito alto, processado pelos filtros $P(z)$, $L(z)$ e $Q(z)$, e interpolado pelo mesmo fator N . O canal D , que agora está isolado, é convertido para IF pelo segundo multiplicador em quadratura dupla, próximo à saída do circuito. O canal D , em IF , pode ser representado como a soma de duas componentes, uma real (D' e D) e outra imaginária (jD' e $-jD$), conforme mostrado na parte inferior da Fig. 2.15. O defasamento de 90° da componente imaginária é feito por um Transformador de Hilbert adicional, idêntico ao da entrada do circuito, e a restituição de D' é feita logo em seguida, pela simples soma das componentes real e imaginária, esta defasada de 90° . Ao mesmo tempo em que o canal D' é restituído (ou seja, durante

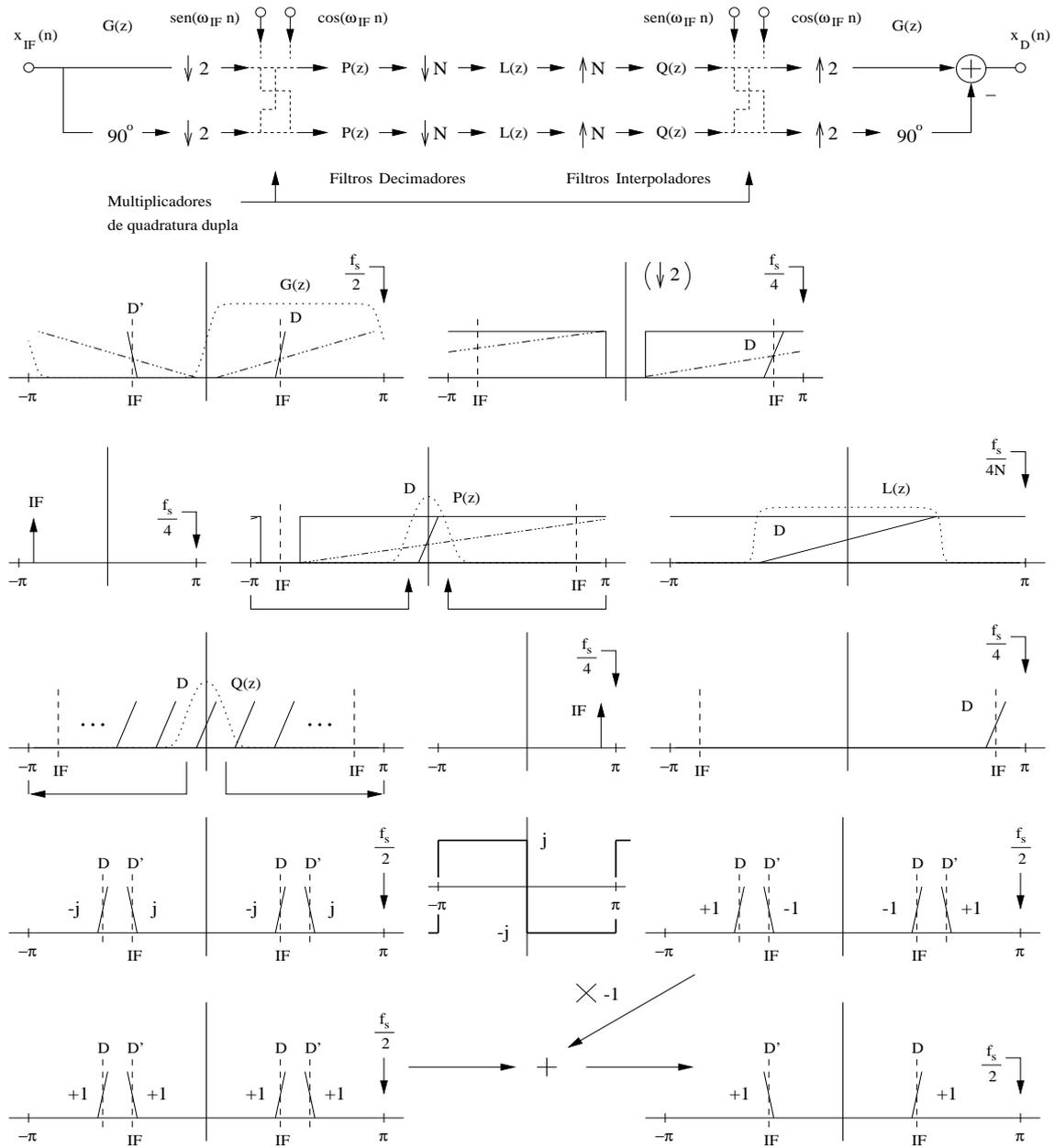


Figura 2.15: Filtro passa-faixa digital com seletividade muito alta, operando à metade da taxa de dados efetiva devido ao uso de decimação por 2.

o processamento do Transformador de Hilbert), a taxa de amostragem é novamente elevada para $f_s = 200$ MHz.

No funcionamento deste filtro passa-faixas, toda a seleção do canal D (e sua parte negativa D') é feita exclusivamente pelo filtro $L(z)$, e os filtros $G(z)$, $P(z)$ e $Q(z)$ servem somente para controlar a energia do sinal processado de forma que não ocorra *aliasing* nas decimações nem *imaging* nas interpolações. Portanto, na aplicação mencionada em [3], os filtros $G(z)$, $P(z)$ e $Q(z)$ não podem introduzir

distorções adicionais de fase ou magnitude. Isto impede, dependendo da aplicação, que estruturas multitaxas IIR sejam usadas para a conversão das taxas de dados do sinal processado. Neste trabalho, a distorção de fase sobre o sinal processado não é considerada importante e portanto o Transformador de Hilbert e o filtro de meia-banda complexo $G(z)$ são construídos a partir de funções de transferência passa-tudo IIR.

Embora a decimação por 2 na Fig. 2.15 esteja situada somente após o filtro $G(z)$, será visto no Cap. 3 que, devido à relação entre o filtro $G(z)$ e o Transformador de Hilbert, ambos os decimadores podem ser deslocados para antes da rede de defasagem de 90° , e os dois ramos do filtro $G(z)$ têm suas taxas de amostragem reduzidas pela metade.

A mesma duplicação de eficiência ocorre para a rede de defasagem de 90° localizada na saída do circuito. A estrutura do Transformador de Hilbert permite que os interpoladores sejam deslocados para imediatamente após o somador, enquanto que as taxas de amostragem das duas linhas, I e Q , do filtro $G(z)$ são novamente divididas por 2.

Desta forma, todo o circuito opera a 100 MHz, inclusive os multiplicadores de quadratura dupla, e o único *hardware* funcionando a 200 MHz serão os conversores A/D e D/A, uma chave multiplexadora 1:2 na entrada do demodulador e uma chave demultiplexadora 2:1 na saída do modulador. A forma como estas chaves surgem a partir dos decimadores e interpoladores associados a seqüências de atrasos pode ser eficientemente explorada usando técnicas de circuitos a capacitores chaveados, consideradas a seguir.

Capítulo 3

Fundamentos Teóricos

Para se obter uma modulação SSB com alta rejeição sobre a banda lateral indesejada, é interessante, conforme já foi mencionado, implementar o Transformador de Hilbert a partir de seções passa-tudo IIR. A seguir são apresentadas a definição e as propriedades básicas dos sinais analíticos discretos no tempo, e a forma como estes sinais podem ser gerados a partir de um filtro de meia-banda complexo, entre outras formas.

A relação entre o Transformador de Hilbert e os filtros complexos de meia-banda é apresentada, e observa-se que, segundo certas especificações, os filtros complexos de meia-banda podem ser projetados diretamente a partir de filtros reais de meia-banda com propriedades particulares. A teoria necessária ao projeto destes filtros reais de meia-banda especiais é explicada para o caso dos filtros FIR e IIR, embora somente os filtros IIR sejam utilizados neste trabalho.

A forma como a modulação SSB é feita usando um Transformador de Hilbert ideal aparece na Sec. 3.4.

3.1 Sinais Analíticos Discretos no Tempo

Por definição, um sinal discreto no domínio do tempo $y(n)$ é denominado um *sinal analítico* quando, no domínio da frequência, ele tem espectro igual a zero para todas as frequências negativas ($-\pi \leq \omega < 0$) e um espectro qualquer para todas as frequências positivas ($0 \leq \omega < \pi$). Todo sinal real $x(n)$ tem espectro em frequência simétrico em torno de $\omega = 0$, e portanto o sinal analítico $y(n)$ assume sempre valores complexos [34]:

$$y(n) = y_{Re}(n) + jy_{Im}(n) \quad (3.1)$$

A transformada de Fourier discreta no tempo (DTFT) de $y(n)$ é:

$$Y(e^{j\omega}) = Y_{Re}(e^{j\omega}) + jY_{Im}(e^{j\omega}) \quad (3.2)$$

Como as seqüências $y_{Re}(n)$ e $y_{Im}(n)$ são reais, as suas DTFTs são simétricas conjugadas, o que é expresso por $Y_{Re}(e^{j\omega}) = Y_{Re}^*(e^{-j\omega})$ e $Y_{Im}(e^{j\omega}) = Y_{Im}^*(e^{-j\omega})$. Usando estas propriedades, pode-se verificar que

$$\begin{aligned} Y_{Re}(e^{j\omega}) &= \frac{Y(e^{j\omega}) + Y^*(e^{-j\omega})}{2} \\ jY_{Im}(e^{j\omega}) &= \frac{Y(e^{j\omega}) - Y^*(e^{-j\omega})}{2} \end{aligned} \quad (3.3)$$

Utilizando a definição $Y(e^{j\omega}) = 0$ para $-\pi \leq \omega < 0$, a seguinte relação pode ser obtida a partir da expressão de $Y_{Re}(e^{j\omega})$:

$$Y(e^{j\omega}) = \begin{cases} 2Y_{Re}(e^{j\omega}), & 0 \leq \omega < \pi \\ 0, & -\pi \leq \omega < 0 \end{cases} \quad (3.4)$$

A Eq. (3.4) mostra que o sinal analítico $y(n)$ pode ser obtido a partir da seqüência de valores reais $y_{Re}(n)$. Para isso, o sinal de entrada $y_{Re}(n)$ deve ser processado por um filtro linear discreto no tempo cuja resposta em frequência seja dada por

$$H(e^{j\omega}) = \begin{cases} 2, & 0 \leq \omega < \pi \\ 0, & -\pi \leq \omega < 0 \end{cases} \quad (3.5)$$

A geração do sinal analítico $y(n)$ é importante para a modulação SSB porque as componentes real e imaginária deste sinal ($y_{Re}(n)$ e $y_{Im}(n)$) estão relacionadas pela função de transferência do Transformador de Hilbert, conforme será mostrado a seguir.

3.2 Transformador de Hilbert Discreto no Tempo

Nesta seção, o Transformador de Hilbert é apresentado como sendo a relação entre as componentes $y_{Re}(n)$ e $y_{Im}(n)$ do sinal analítico $y(n)$. Usando a definição de sinal analítico ($Y(e^{j\omega}) = 0$ para $-\pi \leq \omega < 0$), a Eq. (3.3) leva à seguinte relação entre os espectros de $y_{Re}(n)$ e $y_{Im}(n)$:

$$Y_{Im}(e^{j\omega}) = \begin{cases} -jY_{Re}(e^{j\omega}), & 0 \leq \omega < \pi \\ jY_{Re}(e^{j\omega}), & -\pi \leq \omega < 0 \end{cases} \quad (3.6)$$

Portanto, a parte imaginária de $y(n)$ pode ser gerada aplicando-se a $y_{Re}(n)$ a seguinte função de transferência complexa:

$$H_{HT}(e^{j\omega}) = \begin{cases} -j, & 0 \leq \omega < \pi \\ j, & -\pi \leq \omega < 0 \end{cases} \quad (3.7)$$

O filtro linear discreto no tempo cuja resposta em frequência é dada pela Eq. (3.7) é chamado *Transformador de Hilbert ideal*. A saída $y_{Im}(n)$ deste filtro é também conhecida como a *Transformada de Hilbert* de $y_{Re}(n)$. Pode-se observar que $|H_{HT}(e^{j\omega})| = 1$ para qualquer ω , e também que $H_{HT}(e^{j\omega})$ representa um atraso ou um avanço de 90° na fase do sinal de entrada:

$$\angle H_{HT}(e^{j\omega}) = \begin{cases} -90^\circ, & 0 \leq \omega < \pi \\ +90^\circ, & -\pi \leq \omega < 0 \end{cases} \quad (3.8)$$

Por esta razão, o Transformador de Hilbert é também conhecido como um *defasador de 90°* . O esquema básico para a geração de $y(n)$ a partir de $y_{Re}(n)$ é ilustrado na Fig. 3.1.

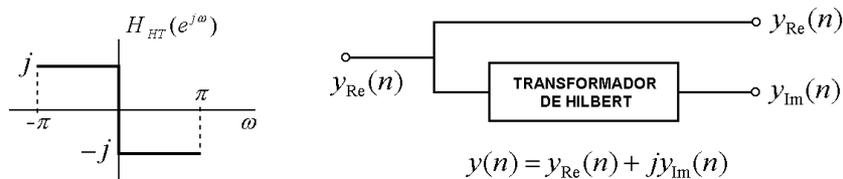


Figura 3.1: Geração de um sinal analítico $y(n)$ através de um Transformador de Hilbert.

3.3 Filtros Complexos de Meia-Banda

A função de transferência complexa descrita pela Eq. (3.5) pode ser deslocada de $\pi/2$ para a esquerda e multiplicada por $1/2$, de forma a gerar a função de transferência real normalizada

$$G(e^{j\omega}) = \frac{1}{2}H(e^{j(\omega+\frac{\pi}{2})}) = \begin{cases} 1, & 0 < |\omega| < \pi/2 \\ 0, & \pi/2 < |\omega| < \pi, \end{cases} \quad (3.9)$$

conforme ilustrado na Fig. 3.2. A função de transferência definida pela Eq. (3.9) representa um filtro passa-baixas de meia-banda com coeficientes reais. Por causa da relação entre $H(e^{j\omega})$ e $G(e^{j\omega})$, o filtro definido pela Eq. (3.5) é chamado *filtro complexo de meia-banda*. Portanto, um filtro complexo de meia-banda pode ser projetado de uma forma muito simples, que é deslocar de $\pi/2$ para a direita a resposta em frequência de um filtro passa-baixas de meia-banda real e depois multiplicá-la por 2. Assim, a continuidade analítica das funções complexas relacionadas pela Eq. (3.9) mostra que

$$H(z) = 2G(-jz) \quad (3.10)$$

É importante ressaltar que um Transformador de Hilbert ideal, com resposta em frequência conforme a da Fig. 3.1, não é realizável na prática porque a sua resposta ao impulso, obtida pela DTFT inversa da Eq. (3.7), não é causal [34]:

$$h_{HT}(n) = \begin{cases} 0, & \text{para } n \text{ par} \\ \frac{2}{\pi n}, & \text{para } n \text{ ímpar.} \end{cases} \quad (3.11)$$

Entretanto, uma aproximação razoável pode ser obtida pelo filtro de meia-banda complexo $H(z)$ expresso pela Eq. (3.10). O primeiro passo para o projeto de um Transformador de Hilbert consiste, portanto, em projetar um filtro de meia-banda real $G(z)$.

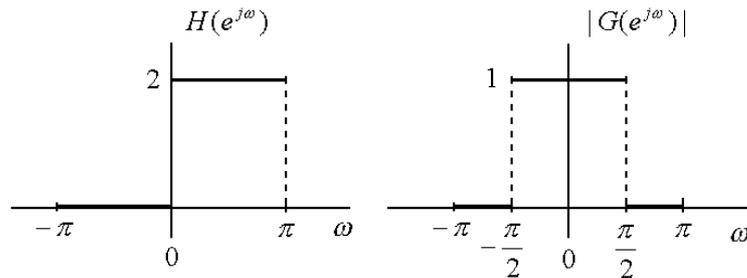


Figura 3.2: Resposta em frequência de $H(z)$ e de um filtro de meia-banda real $G(z)$.

3.3.1 Projeto de Filtros Complexos de Meia-Banda FIR

No caso da aproximação FIR da resposta em frequência de $G(z)$ na Fig. 3.2, existe um procedimento bastante simples para obter $H(z)$ a partir de $G(z)$ [32]. O filtro $G(z)$ deve ser projetado de forma que $G(z) = 1/2[z^{-N} + F(z^2)]$, onde $F(z)$ é um filtro FIR de fase linear do tipo 2 e ordem N ímpar, cuja faixa de passagem é $0 \leq \omega \leq 2\omega_p$ e cuja faixa de transição é $2\omega_p < \omega < \pi$. $F(z)$ é, portanto, um filtro de banda completa, porque ele não tem faixa de rejeição, conforme mostrado na Fig. 3.3(a). Conseqüentemente, $G(z)$ é um filtro de meia-banda conforme mostrado na Fig. 3.3(b), e o filtro complexo de meia-banda $H(z)$ definido na Eq. (3.10) assume a forma mostrada na Eq. (3.12) (a Fig. 3.4 representa a Eq. (3.12) em forma de diagrama de blocos):

$$H(z) = z^{-(N-1)/2} + jF(-z^2) \quad (3.12)$$

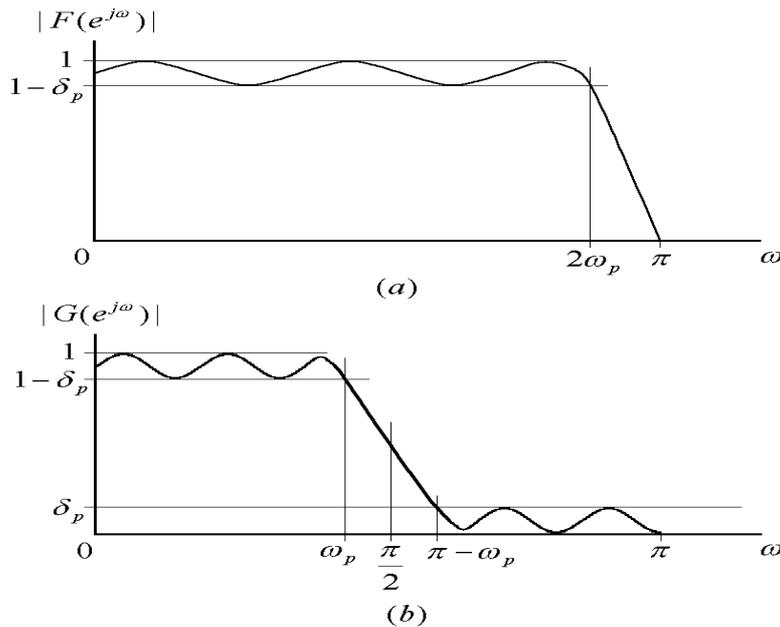


Figura 3.3: Um método de projeto simples de filtros FIR de meia-banda.

3.3.2 Projeto de Filtros Complexos de Meia-Banda IIR

Este método de projeto permite a síntese de filtros $H(z)$ que podem ser decompostos em 2 componentes polifásicas, conforme mostrado a seguir, e cada componente pode ser implementada por funções de transferência passa-tudo IIR.

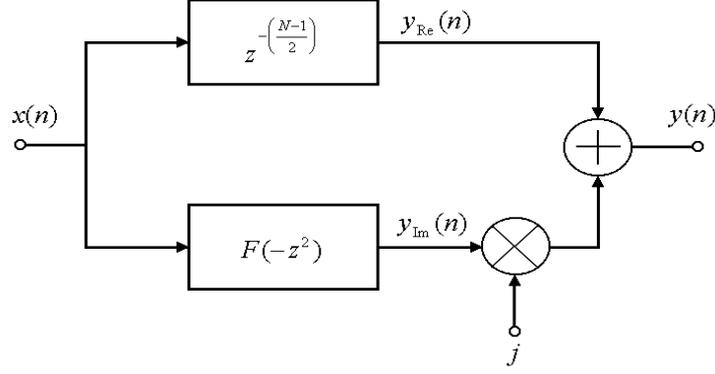


Figura 3.4: Projeto de um filtro de meia-banda complexo $H(z)$ a partir de uma estrutura FIR.

O método IIR torna-se muito interessante por causa da sua simplicidade e sua eficiência, e é utilizado para o projeto do Transformador de Hilbert apresentado neste trabalho.

Todo filtro passa-baixas, elíptico e de ordem ímpar $G(z)$, cuja resposta em frequência satisfaça às seguintes especificações:

$$\begin{aligned} \text{i)} \quad & 1 - \delta_p \leq |G(e^{j\omega})| \leq 1, \text{ for } 0 \leq \omega \leq \omega_p \\ \text{ii)} \quad & |G(e^{j\omega})| \leq \delta_s, \text{ for } \omega_s \leq \omega \leq \pi \end{aligned} \quad (3.13)$$

onde $\omega_p + \omega_s = \pi$ e $\delta_s^2 = 4\delta_p(1 - \delta_p)$, pode ser expresso pela sua decomposição em duas componentes polifásicas [34]:

$$G(z) = \frac{1}{2}[A_0(z^2) + z^{-1}A_1(z^2)] \quad (3.14)$$

onde $A_0(z)$ e $A_1(z)$ são funções de transferência passa-tudo estáveis. A Eq. (3.14), aplicada à Eq. (3.10), leva à seguinte expressão para $H(z)$:

$$H(z) = A_0(-z^2) + jz^{-1}A_1(-z^2) \quad (3.15)$$

Portanto, $H(z)$ pode ser implementado através da substituição de z^2 por $-z^2$ nas componentes polifásicas de $G(z)$, como é mostrado na Fig. 3.5. O projeto do filtro complexo de meia-banda IIR $H(z)$ pode ser então dividido em três etapas:

1. Escolha de $G(z)$ de acordo com as seguintes condições: filtro elíptico de meia-banda e ordem ímpar, projetado para satisfazer as especificações na Eq. (3.13). Esta etapa do projeto pode ser feita através de um algoritmo convencional para o projeto de filtros IIR;

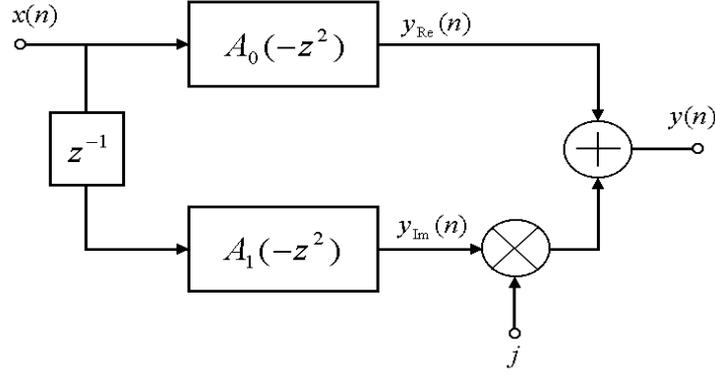


Figura 3.5: Diagrama de blocos de um filtro de meia-banda complexo IIR.

2. Decomposição polifásica de $G(z)$ conforme a Eq. (3.14). Para esta decomposição, foi usado o procedimento descrito na Sec. 6.10 de [34], que é apresentado brevemente a seguir. Este procedimento permite a síntese de funções de transferência IIR através de funções de transferência passa-tudo associadas em paralelo.

Síntese de Filtros IIR Usando Seções Passa-Tudo Associadas em Paralelo

Quando a função de transferência IIR passa-baixas (ou passa-altas) $G(z)$ a ser implementada corresponde a um projeto Butterworth, Chebyshev ou Elíptico de ordem ímpar (que é o caso neste trabalho), existe um método simples para identificar os pólos de $A_0(z)$ e $A_1(z)$ a partir dos pólos λ_k ($0 \leq k \leq N - 1$) de $G(z)$. Se θ_k é o ângulo do pólo λ_k , os pólos de $G(z)$ podem ser ordenados em ordem crescente de θ_k , ou seja, de forma que $\theta_k < \theta_{k+1}$. Os pólos de $A_0(z)$ são λ_{2k} e os pólos de $A_1(z)$ são λ_{2k+1} . A Fig. 3.6 ilustra esta propriedade de entrelaçamento dos pólos de $A_0(z)$ and $A_1(z)$.

Um caso mais particular acontece quando $G(z)$ é elíptico, passa-baixas, tem ordem ímpar e satisfaz as condições dadas na Eq. (3.13). Nesta situação, todos os pólos de $G(z)$ estão posicionados sobre o eixo imaginário do plano z , sendo que um dos pólos está na origem por causa da ordem ímpar do filtro. Como consequência, a decomposição polifásica de $G(z)$ em $A_0(z)$ e $A_1(z)$ conforme a Eq. (3.14) é extremamente simples, porque o pólo na origem corresponde ao atraso unitário z^{-1} que multiplica $A_1(z^2)$ e os demais pólos são

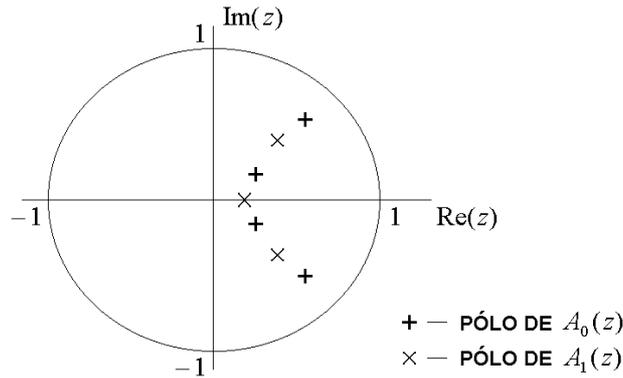


Figura 3.6: Propriedade de entrelaçamento dos polos de $A_0(z)$ e $A_1(z)$, para um filtro passa-baixas de sétima ordem.

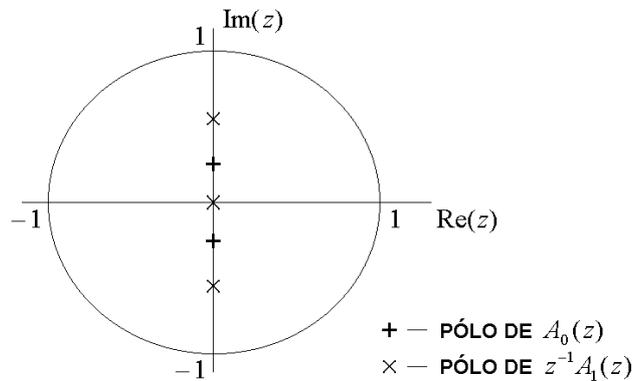


Figura 3.7: Decomposição polifásica de $G(z)$ que satisfaz a Eq. (3.13).

imaginários, correspondendo aos fatores z^2 remanescentes em $A_0(z^2)$ e $A_1(z^2)$. Esta decomposição é mostrada na Fig. 3.7.

3. Finalmente, o filtro de meia-banda complexo $H(z)$ é implementado conforme a estrutura mostrada na Fig. 3.5, usando as componentes polifásicas calculadas $A_0(z^2)$ e $A_1(z^2)$. As duas seqüências de valores reais, $y_{Re}(n)$ e $y_{Im}(n)$, são geradas a partir do sinal de entrada real $x(n)$. O sinal de saída complexo é $y(n) = y_{Re}(n) + jy_{Im}(n)$. A função de transferência de $x(n)$ para $y(n)$ é o filtro de meia-banda complexo $H(z)$ dado pela Eq. (3.5) e que foi mostrado na Fig. 3.2.

É importante observar, ainda, que o diagrama de blocos na Fig. 3.5 é também uma realização bastante simples de $H_{HT}(z)$, entre as saídas $y_{Re}(n)$ e $y_{Im}(n)$, e isto pode ser usado para a modulação SSB, conforme será mostrado a seguir.

3.4 Modulação SSB usando $H_{HT}(z)$

Quando um sinal real $x(n)$ é filtrado pelo $H(z)$ da Eq. (3.5), a faixa negativa do seu espectro em frequência é rejeitada, levando à obtenção de um sinal analítico, mostrado na Fig. 3.8¹. Portanto, o primeiro passo para a modulação SSB de um sinal real $x(n)$ é filtrá-lo por $H(z)$ conforme o diagrama de blocos da Fig. 3.5. As componentes real e imaginária de $y(n)$ são duas seqüências de valores reais, $y_{Re}(n)$ e $y_{Im}(n)$. Como $y(n)$ é analítico, os espectros em frequência $Y_{Re}(e^{j\omega})$ e $Y_{Im}(e^{j\omega})$ estão relacionados pela Eq. (3.6).

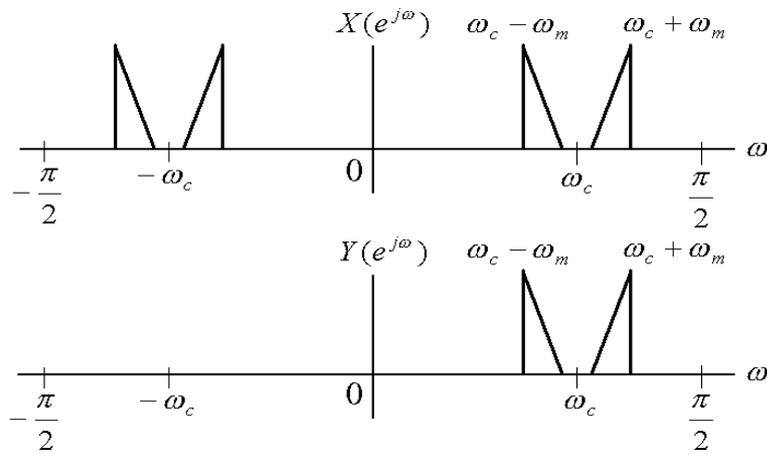


Figura 3.8: Sinal analítico gerado por um Transformador de Hilbert.

Multiplicando $y_{Re}(n)$ por $\cos(\omega_c n)$, o seu espectro é deslocado para $-\omega_c$ e ω_c e é multiplicado por $1/2$, conforme mostrado no topo da Fig. 3.9. Da mesma forma, multiplicar $y_{Im}(n)$ por $-\sin(\omega_c n)$ faz com que o espectro de $y_{Re}(n)$ seja novamente deslocado para $\pm\omega_c$. A faixa superior do seu espectro é multiplicada por $j/2$, enquanto a faixa inferior é multiplicada por $-j/2$, conforme é mostrado na parte inferior da Fig. 3.9. Somando os espectros em frequência de ambos os sinais, as componentes de frequências correspondentes às bandas inferiores cancelam-se mutuamente e um sinal SSB é obtido.

O diagrama de blocos de um conversor DSB/SSB completo é ilustrado na Fig. 3.10. Este sistema realiza três operações básicas: (i) A primeira parte demodula o sinal recebido $x_{DSB}(n)$, incluindo a seleção do sinal em banda-base $x_f(n)$ por um

¹Nesta figura, e no restante do capítulo, utiliza-se ω_c para representar a frequência da portadora, em lugar de LO , e ω_m para representar a frequência intermediária IF

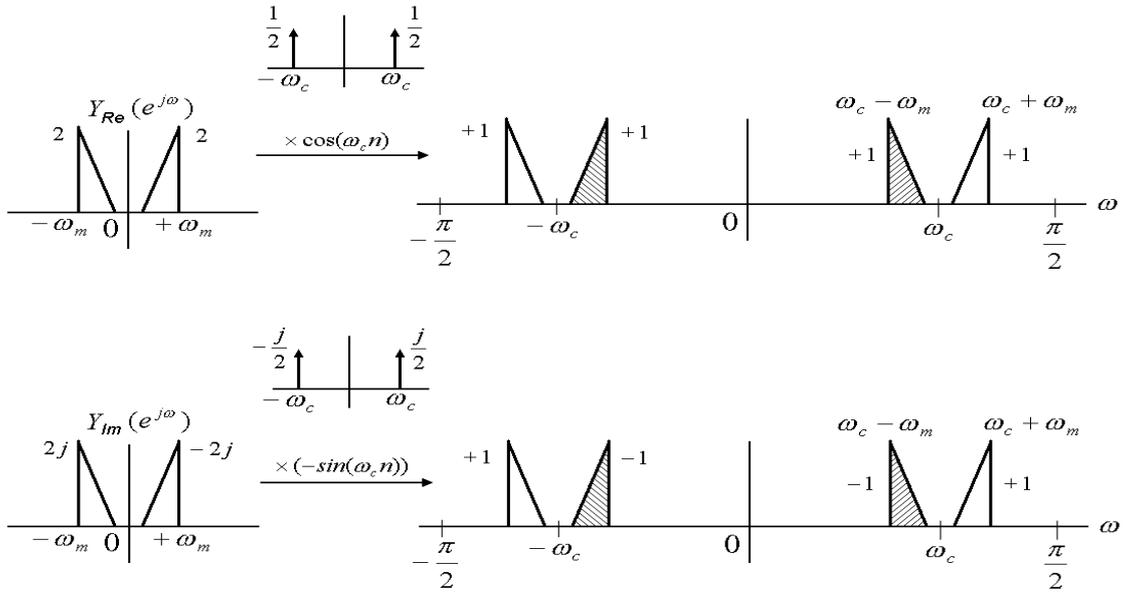


Figura 3.9: Modulação SSB usando um Transformador de Hilbert.

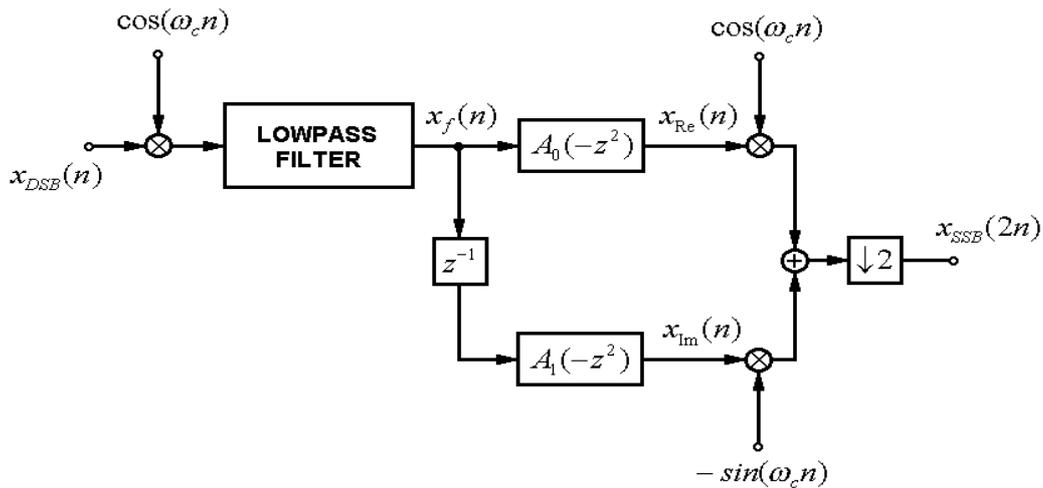


Figura 3.10: Conversor DSB/SSB completo.

filtro passa-baixas. (ii) A segunda parte implementa um filtro de meia-banda complexo $H(z)$. (iii) A terceira parte do diagrama de blocos implementa um decimador, que reduz pela metade a taxa de amostragem do sinal SSB.

3.4.1 Decimação de $x_{SSB}(n)$ por um fator 2

É possível decimar o sinal de entrada $x_{DSB}(n)$ desde que a condição *anti-aliasing* $\omega_c + \omega_m < \pi/2$ seja satisfeita. Entretanto, a decimação por 2 é mais eficiente no caso do sinal modulado SSB $x_{SSB}(n)$, porque a rejeição da imagem negativa de

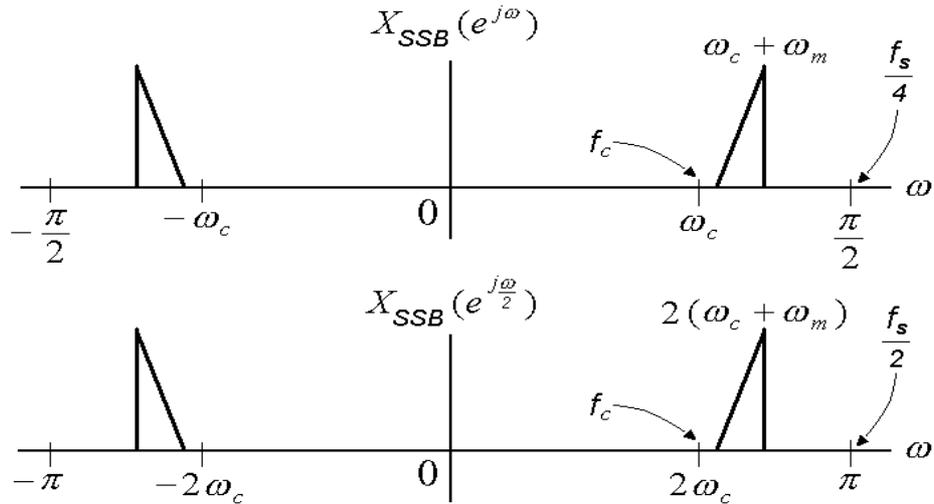


Figura 3.11: Sinal SSB decimado $x_{SSB}(2n)$ obtido a partir de $x_{SSB}(n)$ da Fig. 3.9.

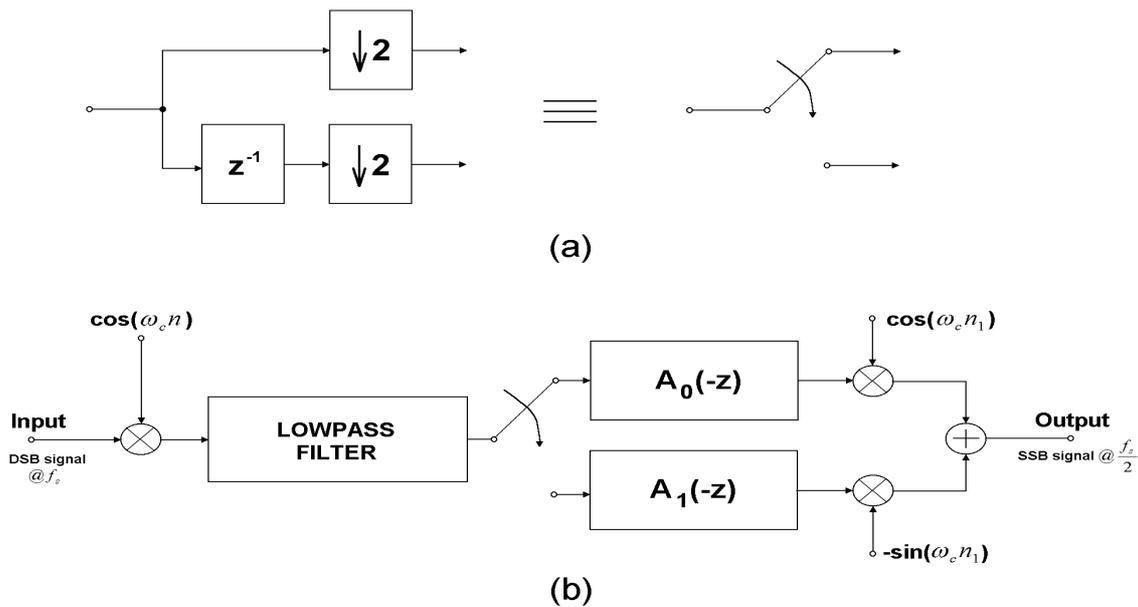


Figura 3.12: Simplificação do conversor DSB/SSB.

$x_f(n)$ faz com que a banda passante de $x_{SSB}(n)$ seja inferior à metade da banda passante de $x_{DSB}(n)$ (Fig. 3.11). No pior caso, em que $x_f(n)$ é um sinal passa-baixas, ou seja, o seu espectro contém informação nas frequências $-\omega_m \leq \omega \leq \omega_m$, a banda passante de x_{SSB} será exatamente a metade da banda passante de $x_{DSB}(n)$. Se $x_{SSB}(n)$ também satisfizer a condição *anti-aliasing* $\omega_c + \omega_m < \pi/2$, então a decimação por 2 torna possível re-amostrar $x_{SSB}(n)$ na metade da taxa de amostragem de $x_{DSB}(n)$, com a utilização de uma banda passante que é, no máximo, igual à banda

passante de $x_{DSB}(n)$, conforme pode-se ver na Fig. 3.11. A banda passante do sinal $x_{SSB}(2n)$ resultante pode ser muito menor que a banda passante de $x_{DSB}(n)$, no caso de um sinal $x_f(n)$ passa-faixas.

Como a modulação por $\cos(\omega_c n)$ e $-\sin(\omega_c n)$ não envolve operações de soma nem atrasos, o bloco decimador mostrado na Fig. 3.10 pode ser movido para a esquerda e colocado antes dos filtros passa-tudo. Conforme a *Identidade Nobre* [16], os filtros passa-tudo $A_0(-z^2)$ e $A_1(-z^2)$ são substituídos por $A_0(-z)$ e $A_1(-z)$. Além disso, a estrutura contendo dois decimadores e um atraso unitário na Fig. 3.12(a) pode ser substituída por uma chave multiplexadora, conforme mostrado na Fig. 3.12(b). Os sinais de saída $x_{SSB}(2n)$ dos sistemas mostrados na Fig. 3.10 e Fig. 3.12(b) são idênticos. Portanto, o diagrama de blocos mostrado na Fig. 3.12(b) é uma solução eficiente para o problema da conversão DSB/SSB.

Capítulo 4

Implementação Experimental SC

Um conversor DSB/SSB completo, usando o Transformador de Hilbert IIR visto na Sec. 3.3, foi projetado para uma implementação a capacitores chaveados, simulado em um programa para a análise de circuitos analógicos discretos no tempo¹, implementado com componentes discretos e testado em laboratório. O objetivo deste Capítulo é verificar os principais aspectos teóricos, o funcionamento prático e as vantagens da solução proposta na Sec. 3.4 para a implementação da modulação SSB pelo Método de Weaver [5].

O conversor DSB/SSB implementado pode também ser imaginado como um filtro passa-faixas de alta seletividade, com uma estrutura muito semelhante ao esquema de demodulação/filtragem passa-baixas/modulação apresentado na Sec. 2.6. De fato, a verificação de bons resultados experimentais para o conversor DSB/SSB proposto permite a utilização do Transformador de Hilbert IIR (e dos circuitos SC projetados para acompanhá-lo) em muitas outras aplicações, nas quais se faça necessária uma alta taxa de rejeição de imagem (*IRR*), economia de área de integração e de potência consumida. Estas aplicações são apropriadas à seção de IF dos circuitos de telecomunicações por causa da limitação de velocidade dos circuitos SC.

O circuito do conversor DSB/SSB completo, cujo diagrama de blocos é mostrado na Fig. 3.12(b), é formado por quatro blocos básicos descritos nas próximas seções, que são o multiplicador de entrada (Sec. 4.2), o filtro passa-baixas (Sec. 4.3), o Transformador de Hilbert (Sec. 4.4) e o multiplicador/somador de saída

¹Programa ASIZ (*Analysis of Switched-Current Filters*) [35], desenvolvido pelo Prof. Antônio Carlos Moreirão de Queiroz – COPPE/UFRJ, Programa de Engenharia Elétrica.

(Sec. 4.5). A operação destes sub-circuitos a capacitores chaveados supõe a geração de um conjunto de fases de *clock* para o controle das chaves analógicas. O circuito que faz este controle, na implementação discreta, é apresentado na Sec. 4.1. Os resultados experimentais são mostrados na Sec. 4.6.

4.1 Esquema Digital de Chaveamento

O esquema de chaveamento é definido a partir de 16 intervalos de tempo consecutivos, numerados de 01 até 16 na Fig. 4.1. Ao todo, a operação dos quatro blocos do conversor DSB/SSB requer 13 sinais de *clock*. A operação do circuito a capacitores chaveados exige que não haja superposição entre as formas de onda dos sinais complementares $G1$ e $G2$. Da mesma forma, não pode haver superposição entre as formas de onda dos sinais $F1$ e $F2$, $M1$ e $M2$, $N1$ e $N2$. Os 4 sinais $H1$, $H2$, $J1$ e $J2$ não são utilizados por bloco algum do conversor, porém são necessários para gerar as fases L , $M1$, $M2$, A , C , E , G , $N1$ e $N2$.

Na implementação usando componentes discretos apresentada neste trabalho

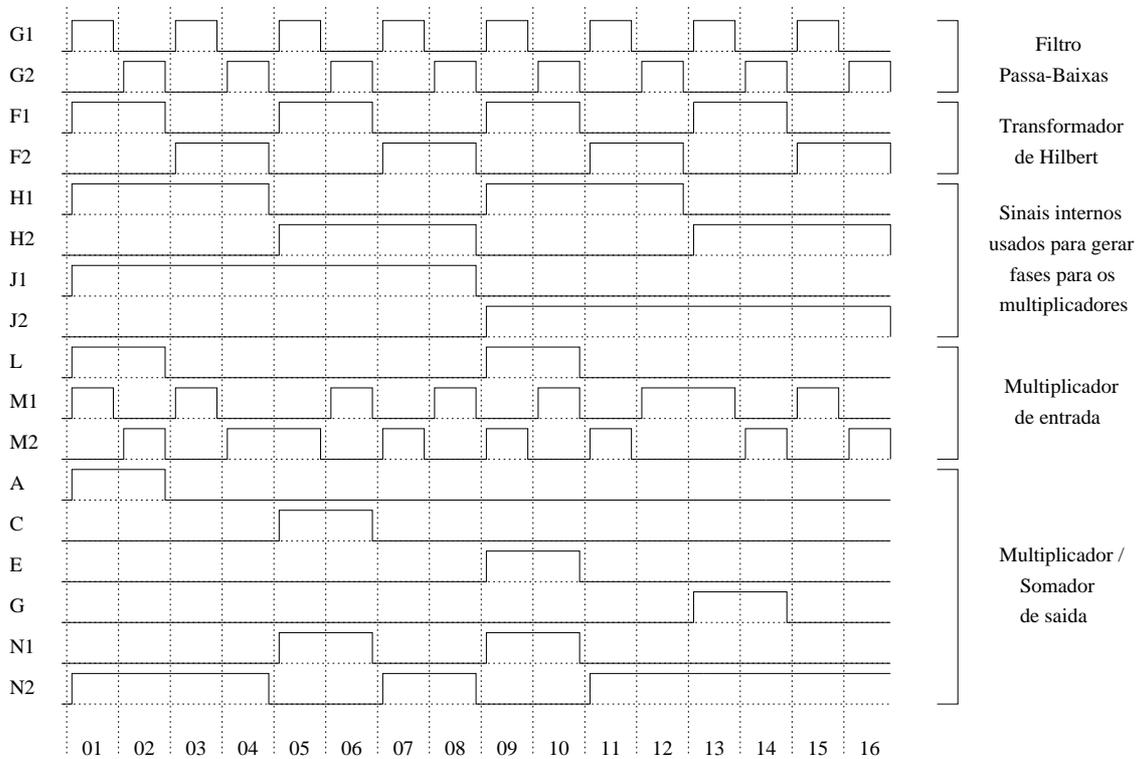


Figura 4.1: Esquema de controle digital das chaves analógicas do conversor DSB/SSB a capacitores chaveados.

foram utilizados os circuitos integrados *MC14013B* (*flip-flop* tipo *D*), *MC14070B* (porta lógica *EXOR* de 2 entradas), *MC14081B* (porta lógica *AND* de 2 entradas), *MC14073B* (porta lógica *AND* de 3 entradas), *MC14071B* (porta lógica *OR* de 2 entradas) e *MC14075B* (porta lógica *OR* de 3 entradas) para a montagem da parte digital do circuito, conforme o diagrama esquemático apresentado na Fig. 4.2. Nesta montagem, não houve a preocupação de garantir a não-superposição dos sinais complementares, em virtude da baixa frequência de chaveamento dos sinais (o sinal de maior frequência, *G1*, tem 4 kHz), diante da qual o valor nominal do tempo de transição das chaves analógicas *CD4016* é muito curto. A geração do sinal de referência não é local, e portanto uma forma de onda quadrada periódica, com a mesma frequência de *G1*, deve ser aplicada como entrada ao circuito. Na Sec. 5.3, é proposta uma possível solução (Fig. 5.5) para a implementação integrada CMOS do circuito que gera os 13 sinais de *clock* da Fig. 4.1.

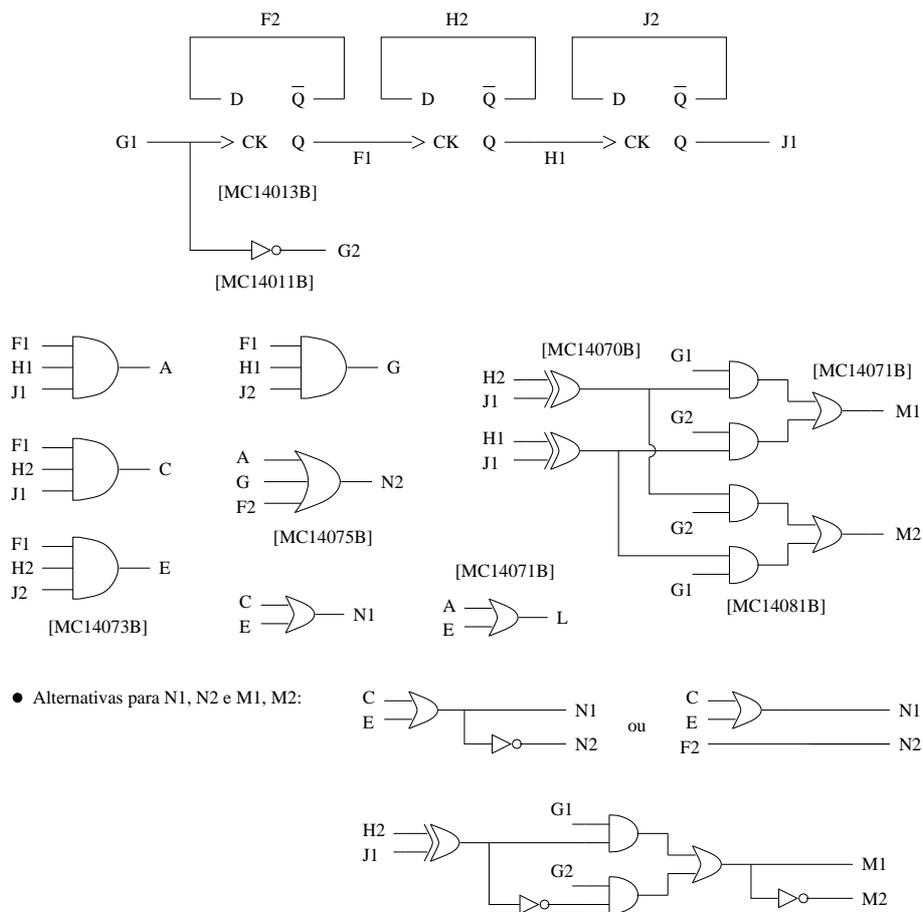


Figura 4.2: Diagrama esquemático do circuito digital de controle das chaves analógicas do conversor DSB/SSB a capacitores chaveados.

4.2 Multiplicador de Entrada

O multiplicador de entrada, mostrado na Fig. 4.3, é utilizado para demodular o sinal de entrada DSB, gerando um sinal em banda-base por conversão direta ($IF = 0$) e também imagens em $\pm 2f_c$, onde f_c é a frequência da portadora e, portanto, também do oscilador local.

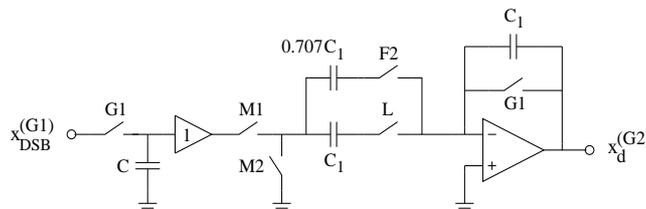


Figura 4.3: Modulador/demodulador a capacitores chaveados, usando uma forma de onda senoidal de 8 amostras com frequência definida pela taxa de amostragem.

Para realizar a demodulação, o multiplicador utiliza uma forma de onda com 8 amostras, periódica, que representa um cosseno com frequência $f_c = f_s/8$ (Fig. 4.4). A frequência de amostragem do multiplicador de entrada é $f_s = 4$ kHz e a frequência da portadora é $f_c = 500$ Hz. Todas as amostras de módulo $\sqrt{2}/2$ (valor aproximado por 0.71) são realizadas pela mesma razão de capacitores, o mesmo ocorrendo para as amostras com módulo igual a 1, como se pode ver na Fig. 4.3.

A escolha do número 8 para gerar um cosseno discreto para a demodulação de $x_{DSB}(n)$ foi feita pelo motivo a seguir. Somente o multiplicador de entrada e o filtro passa-baixas de 5ª ordem operam a $f_s = 4$ kHz. O restante do conversor

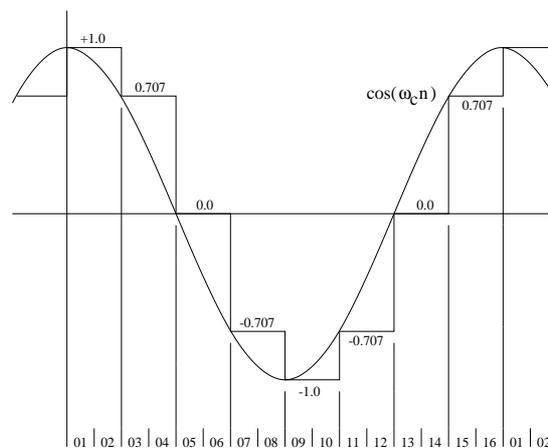


Figura 4.4: Forma de onda gerada pelo multiplicador SC da Fig. 4.3, tendo como entrada uma função constante de valor igual a 1.

DSB/SSB, ou seja, o conjunto Transformador de Hilbert e multiplicador/somador de saída, funciona a $f_s/2 = 2$ kHz. Portanto, a utilização de metade da taxa de amostragem, no multiplicador/somador da saída, faz com que a modulação SSB seja feita usando funções senoidais com a metade do número de amostras. Com somente 2 amostras alternadas é possível representar uma função senoidal, embora com isso ocorra necessariamente *aliasing* sobre o espectro do sinal modulante. Entretanto, sem levar em consideração o problema de *aliasing*, com 2 amostras alternadas só é possível representar duas funções com defasagem relativa de 0° ou de 180° . A necessidade de representar funções senoidais com defasagem relativa de 90° , como é o caso do cosseno e do seno invertido usados na Sec. 4.5, torna obrigatória a utilização de pelo menos 4 amostras à frequência $f_s/2$ e isto fixa o número mínimo de amostras do cosseno da entrada em 8.

4.3 Filtro Passa-Baixas de Quinta Ordem

O filtro passa-baixas a capacitores chaveados mostrado na Fig. 4.5 é colocado imediatamente após a saída do multiplicador de entrada, servindo para selecionar o sinal demodulado, em banda-base, e eliminar a informação indesejada localizada no dobro da frequência da portadora ($\pm 2f_c$). Ele utiliza duas fases de *clock* sem superposição, $G1$ e $G2$, com a mesma frequência de amostragem do sinal de entrada, $f_s = 4$ kHz. Este filtro é elíptico de 5ª ordem, e os seus coeficientes foram calculados segundo as especificações mostradas na Tab. 4.1. A resposta em frequência experimental deste filtro será mostrada mais adiante, na Fig. 4.10, onde será também comparada com a resposta em frequência teórica, obtida por simulação.

Tabela 4.1: Especificações do filtro PB elíptico de quinta ordem ($f_s = 4$ kHz).

Variável	Especificação
Final da faixa de passagem	400 Hz, ou $\omega_p = 0.2\pi$
<i>Ripple</i> na faixa de passagem	0.1 dB
Início da faixa de rejeição	600 Hz, ou $\omega_s = 0.3\pi$
Atenuação mínima na faixa de rejeição	40 dB

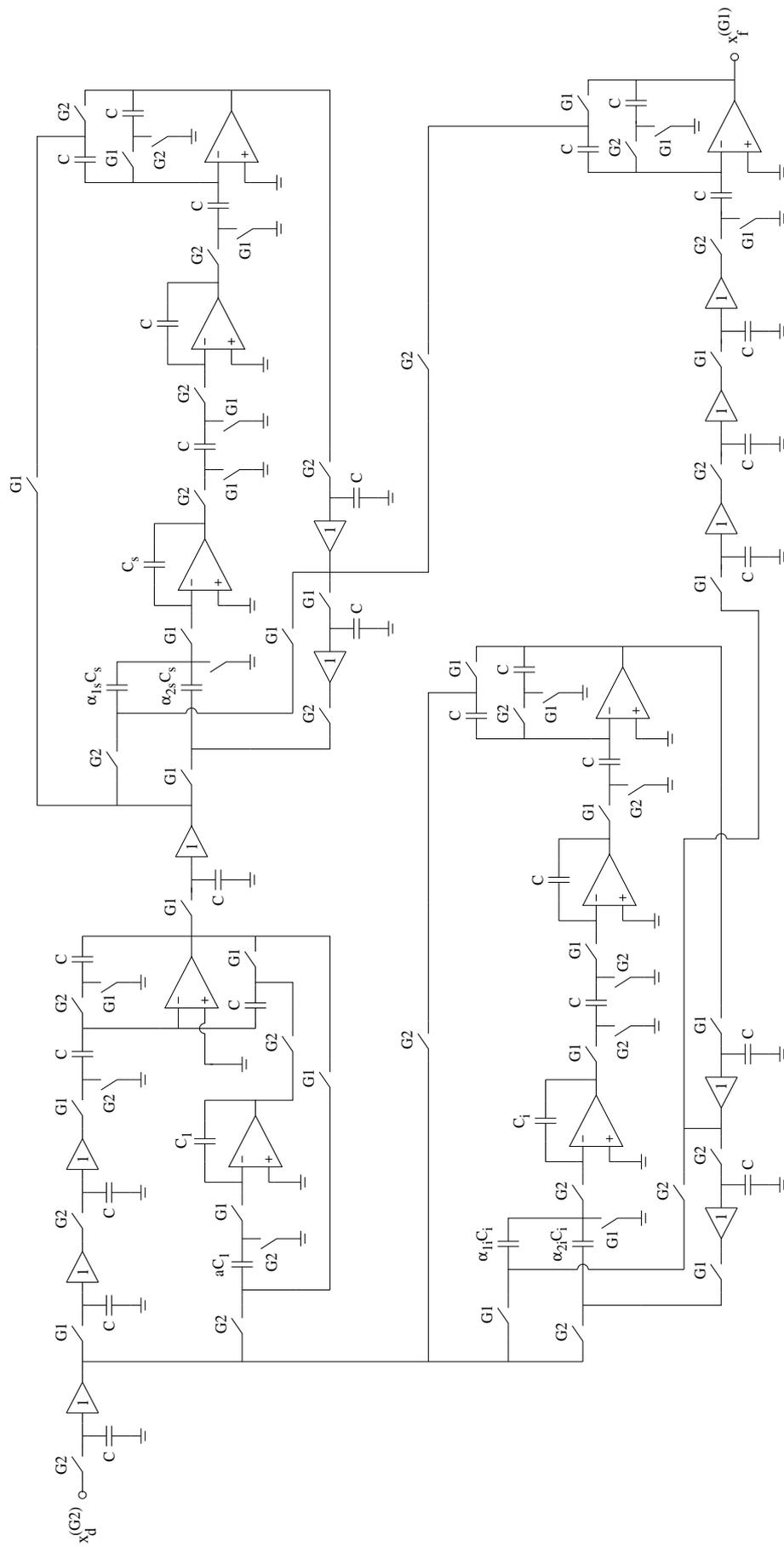


Figura 4.5: Filtro passa-baixas elíptico de quinta ordem.

Assim como ocorre para o Transformador de Hilbert, a estrutura do filtro passa-baixas é também baseada em filtros estruturalmente passa-tudo [17], [36], o que confere à resposta em frequência uma sensibilidade muito baixa aos erros na implementação dos coeficientes calculados [17]. Detalhes sobre o projeto da estrutura deste filtro elíptico, de 5^a ordem, são mostrados em [17].

4.4 Transformador de Hilbert

Muitas aplicações das estruturas de defasagem de 90° são consideradas no Cap. 2 e no Apêndice A. Em particular, as Secs. 2.4 e 2.6 mostram que o Transformador de Hilbert é o bloco mais importante do conversor DSB/SSB. Os principais conceitos teóricos do Transformador de Hilbert foram apresentados na Sec. 3.2, e a sua relação com o filtro de meia-banda real $G(z)$ foi mostrada na Sec. 3.3. Neste trabalho, a estrutura do Transformador de Hilbert a capacitores chaveados (Fig. 4.6) foi construída conforme o método de projeto IIR apresentado na Sec. 3.3.2, que é interessante porque a decomposição polifásica de $H(z)$ em funções de transferência passa-tudo IIR (Fig. 3.5) torna muito simples a sua implementação, ao mesmo tempo em que permite a decimação por 2 do sinal processado e a conseqüente redução da taxa de amostragem. A Tab. 4.2 contém as especificações da resposta em frequência do filtro $G(z)$. Os valores de δ_p e ω_s não são arbitrários. O valor de δ_p é calculado conforme a Eq. 3.13, que define as condições para a decomposição polifásica. Como o filtro $G(z)$ é de meia-banda, segue-se que $\omega_s = 0.55\pi$. As especificações da Tab. 4.2 definem um Transformador de Hilbert que tem um erro de fase máximo menor que 0.02 radianos (1.15°) na faixa de frequências $0.025\pi < \omega < 0.925\pi$ [14].

Tabela 4.2: Especificações do filtro de meia-banda real $G(z)$ ($f_s = 2$ kHz).

Variável	Especificação
Final da faixa de passagem	450 Hz, ou $\omega_p = 0.45\pi$
<i>Ripple</i> na faixa de passagem	0.022 dB, ou $\delta_p = 0.0025$ (*)
Início da faixa de rejeição	550 Hz, ou $\omega_s = 0.55\pi$ (*)
Atenuação mínima na faixa de rejeição	40 dB, ou $\delta_s = 0.01$

A *IRR* do filtro $H(z)$ está associada ao erro da resposta em fase do Transformador de Hilbert em relação a 90° . Sendo δ_θ este erro do Transformador de Hilbert, em radianos, demonstra-se [14] que $\text{sen}(\delta_\theta) = 2 \times IRR$. Considerando-se que $\delta_\theta \approx 0$, então a relação entre a atenuação do filtro de meia-banda complexo e a precisão da resposta em fase do Transformador de Hilbert é bastante simples [14]:

$$IRR \approx \frac{\delta_\theta}{2} \quad (4.1)$$

A partir da Tab. 4.2, o projeto dos filtros passa-tudo de primeira ordem – dois deles no caminho superior, I , e um deles no caminho inferior, Q – foi feito conforme o método de *síntese IIR usando filtros passa-tudo associados em paralelo* mostrado na Sec. 3.3.2. Este procedimento de projeto é descrito em maiores detalhes em [14] e na Sec. 6.10 de [34]. As funções de transferência passa-tudo assim obtidas são as seguintes [22]:

$$A_0(z) = \frac{z^{-1} + 0.1907}{1 + 0.1907z^{-1}} \cdot \frac{z^{-1} + 0.8607}{1 + 0.8607z^{-1}} \quad (4.2)$$

$$A_1(z) = \frac{z^{-1} + 0.5531}{1 + 0.5531z^{-1}} \quad (4.3)$$

A Fig. 4.6 ilustra a implementação a capacitores chaveados do Transformador de Hilbert, onde $A_0(z)$ é realizado no caminho superior até $y_{Re}(n)$ e $A_1(z)$ é realizado no caminho inferior até $y_{Im}(n)$, conforme o diagrama de blocos da Fig. 3.5 e as Eqs. 4.2 e 4.3. As razões de capacitâncias envolvidas na realização dos coeficientes são $h_1 = 0.1907$, $h_2 = 0.8607$ e $h_3 = 0.5531$. Os sub-blocos de primeira ordem da Fig. 4.6 são funções passa-tudo estruturais, porque a mesma razão de capacitores implementa simultaneamente os coeficientes do numerador e do denominador da função passa-tudo correspondente.

A Fig. 4.7 mostra a resposta em frequência simulada do filtro de meia-banda $G(z)$, associado a $A_0(z)$ e $A_1(z)$ pelas Eqs. 3.14, 4.2 e 4.3. Através do uso de uma chave multiplexadora na entrada comum dos filtros passa-tudo, a taxa de amostragem é reduzida para $f_s = 2$ kHz, permitindo que a conversão de DSB para SSB seja realizada na taxa de amostragem mais baixa. Os resultados experimentais para a diferença de fase entre $y_{Re}(n)$ e $y_{Im}(n)$ são mostrados na Fig. 4.11.

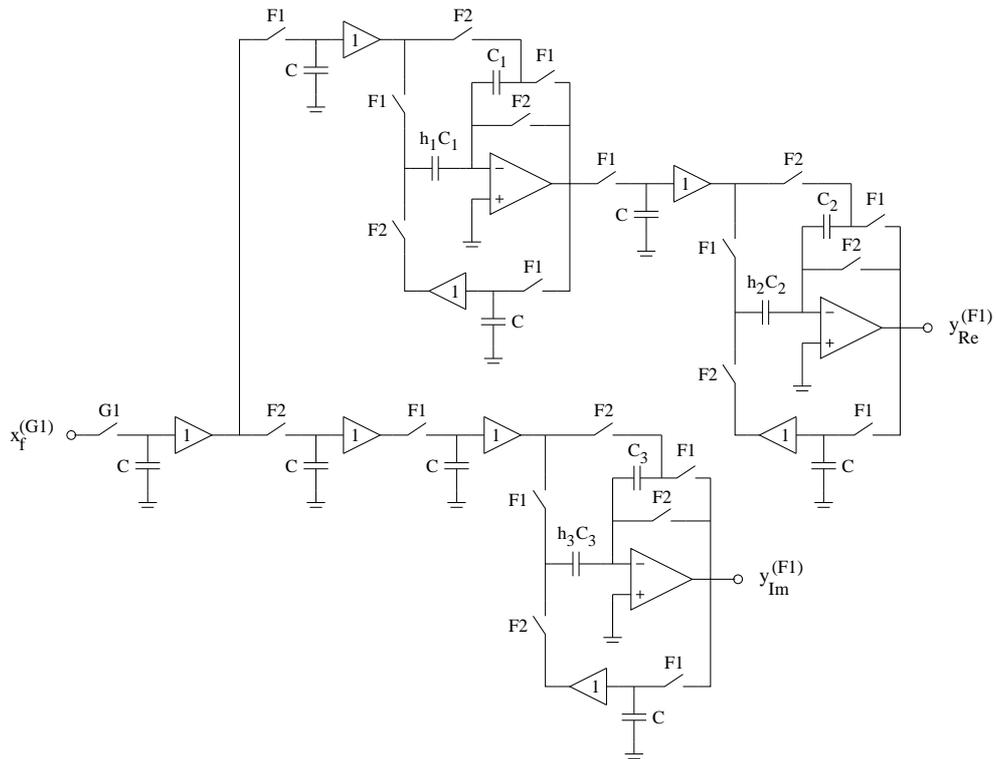


Figura 4.6: Transformador de Hilbert a capacitores chaveados usando seções passatudo de primeira ordem.

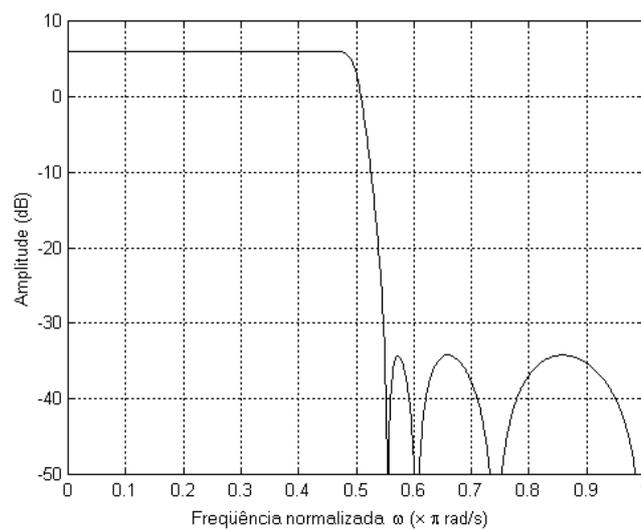


Figura 4.7: Resposta em frequência simulada do filtro de meia-banda real $G(z)$.

4.5 Multiplicador/Somador de Saída

O multiplicador/somador de saída, mostrado na Fig. 4.8, é usado para modular o sinal analítico em banda-base gerado pelo Transformador de Hilbert, criando assim um sinal modulado SSB na frequência f_c , conforme o Método de Weaver [5], que foi explicado na Sec. 2.4.

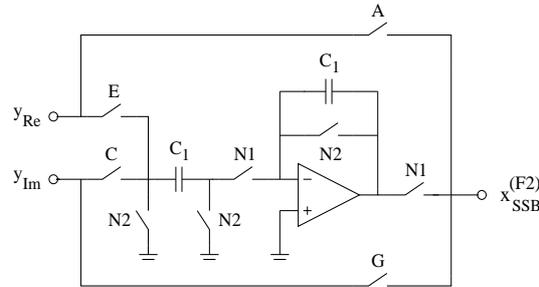


Figura 4.8: Multiplicador/somador a capacitores chaveados, usando duas formas de onda senoidais de 4 amostras com frequência definida pela taxa de amostragem.

Para implementar o diagrama de blocos da Fig. 2.12, o multiplicador/somador de saída realiza três operações:

- Multiplicação das amostras do sinal I (saída do filtro passa-tudo $A_0(z)$) por uma forma de onda com 4 amostras (Fig. 4.9), que representa uma função cosseno com frequência $f_c = 500$ Hz, ou seja, $\cos(\omega_c n)$;
- Multiplicação das amostras do sinal Q (saída do filtro passa-tudo $A_1(z)$) por uma forma de onda com 4 amostras (Fig. 4.9), que representa uma função seno com a mesma frequência f_c e defasagem de 180° , ou seja, $-\text{sen}(\omega_c n)$;
- A soma das amostras resultantes das duas operações de multiplicação, para gerar um sinal modulado SSB com espectro centralizado na frequência f_c :

$$x_{SSB}(n) = y_{Re}(n)\cos(2\pi f_c n) - y_{Im}(n)\text{sen}(2\pi f_c n) \quad (4.4)$$

A realização do multiplicador/somador a capacitores chaveados da Fig. 4.8 aproveita o fato de que estas formas de onda senoidais de 4 amostras podem ser representadas por vetores de 4 posições com valores unitários ou nulos: as amostras $[0 ; -1 ; 0 ; 1]$ representam o seno negativo, enquanto que as amostras

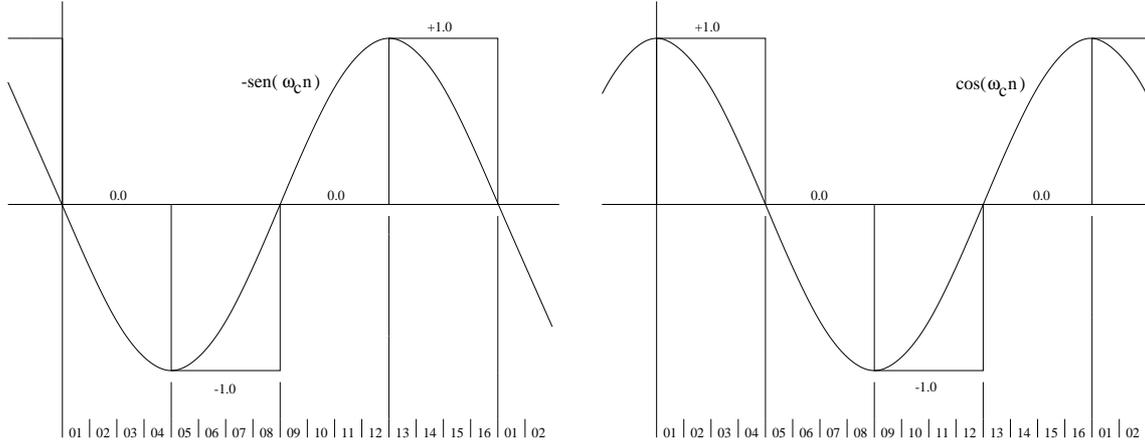


Figura 4.9: Formas de onda geradas pelo multiplicador SC da Fig. 4.8.

$[1 ; 0 ; -1 ; 0]$ representam o cosseno. Portanto, o sinal SSB definido pela Eq. 4.4 é realizado pela seqüência

$$\begin{bmatrix} x_{SSB}(n) \\ x_{SSB}(n+1) \\ x_{SSB}(n+2) \\ x_{SSB}(n+3) \end{bmatrix} = \begin{bmatrix} y_{Im}(n) \\ -y_{Re}(n+1) \\ -y_{Im}(n+2) \\ y_{Re}(n+3) \end{bmatrix} \quad (4.5)$$

O multiplicador/somador opera à mesma taxa de amostragem do Transformador de Hilbert, que é $f_s/2 = 2$ kHz. A estrutura da Fig. 4.8 tem uma implementação bastante simples, permitindo que toda a parte de modulação do diagrama de blocos da Fig. 2.12 seja realizada com somente um amplificador operacional, três capacitores com o mesmo valor (razão unitária) e nove chaves analógicas.

4.6 Resultados Experimentais

A implementação experimental discreta de todos os circuitos apresentados nas Seções 4.2 até 4.5 foi feita usando-se capacitores de poliéster com valores na faixa de 1 nF até 10 nF, chaves integradas analógicas CMOS CD4016, e amplificadores operacionais TL072 para a implementação dos *buffers* de ganho unitário e dos amplificadores operacionais propriamente ditos. Em uma implementação integrada, os *buffers* de ganho unitário podem ser realizados a partir de circuitos muito mais simples do que amplificadores operacionais completos. Conforme foi mencionado na Sec. 4.1, a lógica de controle digital foi implementada a partir de circuitos

lógicos discretos CMOS (série MC). Isto permite o controle das chaves analógicas com tensões que vão de $V_{SS} = -7V$ até $V_{DD} = 7V$, e portanto grande excursão do sinal processado pelas mesmas chaves.

Todos os dados experimentais apresentados a seguir foram adquiridos com um analisador de espectro HP3582A, apropriado para a medição de sinais com frequência entre 20 Hz e 15 kHz (faixa de áudio). O sinal de entrada aplicado ao conversor DSB/SSB foi projetado no *Matlab* com frequência de amostragem igual a 50 kHz, gravado em um arquivo de áudio digital (*.wav*) e convertido para o domínio analógico pela placa de som de um computador pessoal. O código utilizado para a modelagem de x_{DSB} no *Matlab* (arquivo *.m*) é fornecido no Apêndice B. Após alguma amplificação externa, feita entre a saída da placa de som e a entrada do conversor DSB/SSB por um amplificador operacional TL072, o sinal de entrada $x_{DSB}(t)$ apresenta amplitude máxima de aproximadamente 10 volts do extremo inferior ao extremo superior, o mesmo acontecendo com o sinal $x_{DSB}(n)$, amostrado com $f_s = 4$ kHz.

O espectro de $x_{DSB}(t)$ é o de uma função portadora real, que é no caso um cosseno com frequência $LO = 500$ Hz, modulada por um sinal real com banda passante de 110 Hz centralizado em $IF = 165$ Hz. Por isso, o espectro de $x_{DSB}(t)$ assume valores altos na faixa de frequência inferior, de 280 Hz até 390 Hz, e na faixa de frequência superior, de 610 Hz até 720 Hz. A taxa de amostragem de 50 kHz utilizada no arquivo de áudio digital implica na existência de uma imagem do espectro de $x_{DSB}(t)$ na faixa de frequência de $50 - 0.72 = 49.28$ kHz até $50 - 0.28 = 49.72$ kHz. Considerando que a frequência de amostragem do conversor DSB/SSB é $f_s = 4$ kHz, a informação contida nesta imagem pode causar *aliasing* e a conseqüente distorção do espectro entre 280 Hz e 720 Hz no sinal $x_{DSB}(n)$. Na prática, entretanto, a própria resposta em frequência do amplificador operacional TL072 – usado para a amplificação do sinal gerado pela placa de som – já é suficiente para implementar uma filtragem passa-baixas que elimina a imagem do sinal em torno de 50 kHz, permitindo dispensar uma filtragem *anti-aliasing* específica.

Após a demodulação do sinal $x_{DSB}(n)$, que é feita no multiplicador de entrada, tem-se um sinal $x_d(n)$ real cujo espectro tem três faixas importantes: (i) a faixa desejada, centralizada em $IF = 165$ Hz e com banda passante de 110 Hz, e

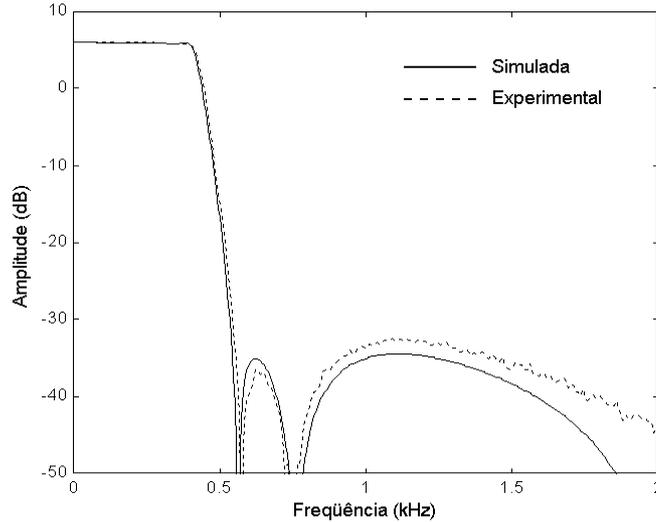


Figura 4.10: Resposta em frequência do filtro passa-baixas elíptico de quinta ordem.

(ii) as duas faixas, inferior e superior, duplamente moduladas para $2LO = 1$ kHz, ocupando portanto as frequências de 780 Hz até 890 Hz (faixa inferior), e de 1110 Hz até 1220 Hz (faixa superior).

O filtro passa-baixas elíptico de 5ª ordem (Sec. 4.3), com faixa de passagem até 400 Hz, permite a seleção somente da faixa desejada de $x_d(n)$, localizada entre 110 Hz e 220 Hz, aplicando uma rejeição de 40 dB às componentes duplamente moduladas situadas entre 780 Hz e 1220 Hz. A resposta em frequência experimental deste filtro é mostrada na Fig. 4.10 em linha tracejada. A linha contínua representa a resposta em frequência teórica do mesmo filtro, obtida por simulação no ASIZ. A comparação entre os resultados experimental e teórico verifica a propriedade de baixa sensibilidade da estrutura proposta (Fig. 4.5) em relação aos erros na implementação dos coeficientes do filtro, conforme [17], [19] e [36].

O espectro do sinal de saída do filtro passa-baixas, $x_f(n)$, tem somente a faixa de frequência desejada (faixa superior demodulada do sinal DSB), localizada entre 110 Hz e 220 Hz. Como $x_f(n)$ é um sinal real, entretanto, há uma imagem da faixa desejada (faixa inferior demodulada do sinal DSB), localizada entre -220 Hz e -110 Hz. Para eliminar esta imagem indesejada, $x_f(n)$ é aplicado a uma rede de defasagem de 90° baseada no Transformador de Hilbert IIR (conforme o Cap. 3 e a Sec. 4.4).

A diferença de fase gerada pela rede de defasagem da Fig. 4.6 entre $y_{Re}(n)$ e $y_{Im}(n)$ é mostrada na Fig. 4.11. A curva tracejada corresponde ao resultado expe-

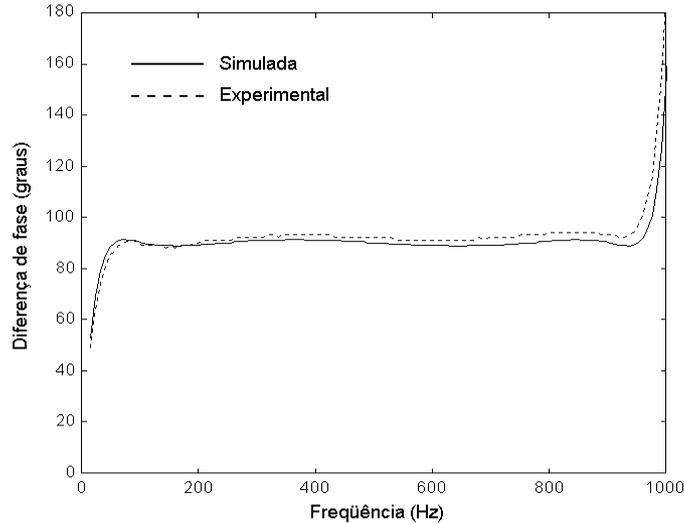
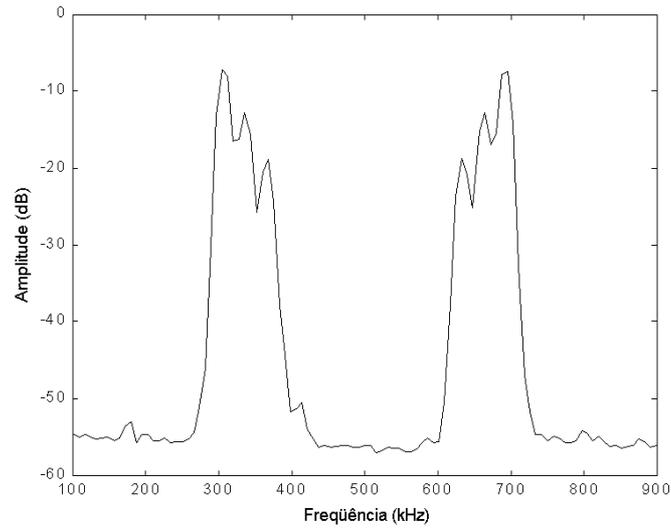


Figura 4.11: Respostas em fase experimental e teórica do Transformador de Hilbert.

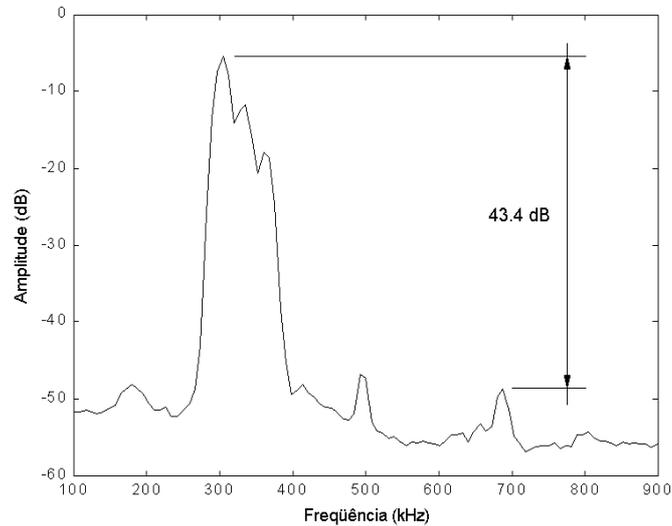
rimental, e a linha contínua representa a previsão teórica obtida por simulação do circuito. Novamente, a comparação entre os resultados da teoria com o experimento em laboratório verifica a baixa sensibilidade da estrutura da Fig. 4.6, baseada em sub-filtros estruturalmente passa-tudo, aos erros na implementação dos coeficientes do Transformador de Hilbert. Além disso, a Fig. 4.11 mostra que a solução da Fig. 4.6 permite implementar a quadratura de fase entre $y_{Re}(n)$ e $y_{Im}(n)$ em uma larga faixa de frequências, conforme foi especificado na Tab. 4.2 da Sec. 4.4.

Já que a defasagem de 90° entre os canais I e Q representa a supressão da parte negativa do espectro de $x_f(n)$, eliminando a faixa indesejada de -220 Hz a -110 Hz, a frequência de amostragem do sinal $I + jQ$ é dividida por 2 sem risco de *aliasing*. Por este motivo, a taxa de amostragem das duas componentes da rede de defasagem de 90° é $f_s/2 = 2$ kHz.

Finalmente, o bloco multiplicador/somador da Sec. 4.5 implementa a modulação do sinal analítico $y_{Re}(n) + jy_{Im}(n)$ sobre uma portadora complexa (representada pelas funções cosseno e seno invertido) cujo espectro é composto por apenas um impulso na frequência LO , neste caso 500 Hz. Desta forma, a faixa de frequências de 110 Hz até 220 Hz é deslocada para a faixa de frequências de 610 Hz até 720 Hz. Não há mais a faixa inferior, que foi cancelada pelo filtro complexo $H(z)$. Entretanto, a soma dos sinais I e Q modulados, também realizada pelo circuito da Fig. 4.8, permite a reconstrução do espelho da faixa superior, localizado entre -720 Hz e



(a)



(b)

Figura 4.12: Resultados experimentais: (a) entrada e (b) saída do conversor DSB/SSB a capacitores chaveados.

-610 Hz, completando a formação do sinal $x_{SSB}(n)$, que é um sinal real, conforme foi visto nas Secs. 2.4, 2.5 e 2.6.

Na Fig. 4.12, é feita a comparação entre o espectro do sinal de entrada aplicado ao conversor DSB/SSB (Fig. 4.12(a)) e o sinal de saída correspondente, no qual somente a faixa inferior do espectro é mantida pela modulação SSB (Fig. 4.12(b)). Pode-se observar que a utilização do Transformador de Hilbert IIR proposto permitiu a obtenção de uma $IRR = 43.4$ dB sobre a banda indesejada do sinal de entrada.

Este valor está de acordo com a atenuação de 40 dB especificada para o filtro de meia-banda $G(z)$, apresentada na Tab. 4.2 e verificada por simulação na Fig. 4.7.

Pode-se notar também a presença de uma componente espúria na frequência central $LO = 500$ Hz, gerada pela modulação dos *offsets* de tensão presentes nas entradas I e Q do somador/multiplicador de saída, e também presentes nas entradas do amplificador operacional deste mesmo circuito. Este é um problema inerente ao esquema de modulação SSB proposto por Weaver [5], e também a todos os esquemas de modulação direta, conforme foi mencionado nas Secs. 2.2 e 2.4, e observado em [1], [2] e [4]. Um resultado semelhante foi obtido em [4] na implementação integrada de um conversor DSB/SSB digital com base em um Transformador de Hilbert FIR.

A amplitude deste espúrio em 500 Hz, no caso da implementação usando componentes discretos, aumenta consideravelmente se não forem utilizados *buffers* com capacitores em série para o desacoplamento de tensão DC entre as saídas do Transformador de Hilbert e as entradas do multiplicador somador de saída. Entretanto, conforme já foi observado [1], o método do desacoplamento DC torna-se inadequado em uma aplicação de modulação SSB com $IF = 0$, caso haja informação em frequências próximas de zero, e soluções alternativas [1] podem ser usadas para a redução da componente espúria em LO . Estes problemas de *offset* podem ser minimizados no caso de uma implementação integrada do conversor DSB/SSB, através da utilização de estruturas balanceadas para os amplificadores operacionais.

Capítulo 5

Considerações sobre a Implementação CMOS

Neste capítulo, são feitas algumas considerações sobre a possibilidade de integração do esquema proposto usando processos CMOS. O filtro passa-baixas de 5^a ordem (Fig. 4.5) já foi integrado em um processo CMOS 0.8 μm da *Austria Micro-Systems (AMS)*. Os detalhes do projeto analógico integrado deste filtro, para frequências de vídeo (taxa de amostragem de 18 MHz), podem ser encontrados em [19]. O ganho *DC* dos amplificadores operacionais em [19] é 80 dB, e as simulações pós-*layout* (feitas com um circuito extraído do *layout* final) mostraram que os efeitos de ganho finito dos amplificadores operacionais são desprezíveis.

As principais características deste filtro de 5^a ordem são:

- Sensibilidade muito baixa da faixa de passagem aos desvios do processo de integração. Esta propriedade também significa que a faixa de passagem tem sensibilidade muito baixa aos erros na implementação dos coeficientes do filtro;
- Redução dos efeitos causados pelo ganho *DC* finito dos amplificadores operacionais;
- Consumo de potência reduzido;
- Baixo ruído por injeção de carga (*clock-feedthrough*) nas chaves analógicas.

O Transformador de Hilbert (Fig. 4.6) compartilha estas propriedades do filtro passa-baixas, porque é também construído a partir de seções IIR passa-tudo

estruturais e a ele podem ser aplicadas as mesmas técnicas para redução de consumo e *clock-feedthrough*. A seguir, são observadas as duas primeiras características citadas acima para o caso do filtro passa-baixas (Sec. 5.1) e para o caso do Transformador de Hilbert (Sec. 5.2).

Outros fatores importantes a serem observados incluem a injeção de carga e as tensões de *offset*. Estes problemas são mais marcantes no caso do somador/multiplicador usado na saída do conversor DSB/SSB, e são considerados na Sec. 5.4.

Além destas considerações, que estão associadas ao projeto analógico dos blocos principais do conversor DSB/SSB, foram também feitas algumas considerações com relação ao esquema digital utilizado para o controle das chaves analógicas do conversor DSB/SSB. Na Sec. 5.3, é proposta uma solução completa para este circuito lógico de chaveamento, a nível de transistores, e são apresentados os resultados obtidos por simulação elétrica.

5.1 Efeitos Não-Ideais sobre o Filtro Passa-Baixas

Nesta seção, serão observados os efeitos, sobre a resposta em frequência do filtro passa-baixas elíptico de 5ª ordem do conversor DSB/SSB, de duas não-idealidades: a imprecisão na definição de valores absolutos de capacitância, que implica em realizar os coeficientes do filtro por razões de números inteiros, e o ganho *DC* finito dos amplificadores operacionais.

As especificações do filtro passa-baixas, mostradas na Tab. 4.1, levam aos coeficientes exatos indicados na Tab. 5.1. A baixa sensibilidade do filtro passa-baixas quanto aos erros nas razões de capacitâncias permite a realização aproximada dos coeficientes ideais da Tab. 5.1 usando matrizes (*arrays*) de capacitores unitários. Como consequência, razões de capacitâncias *inteiras* são usadas, na implementação integrada do filtro passa-baixas, para a aproximação dos valores ideais dos seus coeficientes. Neste caso, o termo “*inteiras*” significa que todos os capacitores projetados são sempre múltiplos inteiros de um capacitor unitário. Apesar da baixa precisão do valor da capacitância unitária, razões entre capacitâncias inteiras podem ser implementadas com alta precisão (atualmente em torno de 0.1% [37], [38]), porque todas sofrem aproximadamente o mesmo erro durante o processo de integração.

Na Tab. 5.2, são indicadas as razões de números inteiros escolhidas como aproximação para os coeficientes ideais da Tab. 5.1. Ao lado de cada razão, entre parênteses, está o erro em relação ao valor do coeficiente exato. Nesta aproximação, são usados ao todo 149 capacitores unitários, e a comparação entre as respostas em frequência, obtidas por simulação, com coeficientes ideais e com coeficientes aproximados é mostrada na Fig. 5.1. Pode ser observado que o desvio na resposta em frequência é desprezível, tanto na faixa de passagem como na faixa de rejeição, embora haja erros de até 4% na aproximação dos coeficientes ideais, o que verifica a baixa sensibilidade da estrutura do filtro passa-baixas na Fig. 4.5.

O procedimento utilizado para a escolha das razões da Tab. 5.2 consiste em, utilizando como ponto de partida os coeficientes exatos, definir todas as razões de números inteiros positivos N/D (N e D têm limites superiores escolhidos arbitrariamente) que estão “próximas” dos coeficientes desejados, segundo um critério de distância também definido de forma arbitrária, e em seguida avaliar todas as combinações destas razões suficientemente próximas em busca de atender o *ripple*

Tabela 5.1: Coeficientes ideais calculados para o filtro da Fig. 4.5 a partir das especificações da Tab. 4.1.

Coeficientes	Seção de primeira ordem	Seções de segunda ordem	
		Caminho inferior	Caminho superior
a	0.3578	-	-
α_1	-	0.6456	0.5221
α_2	-	0.3960	0.1165

Tabela 5.2: Aproximação dos coeficientes da Tab. 5.1 por razões de números inteiros.

Coeficientes	Seção de primeira ordem	Seções de segunda ordem	
		Caminho inferior	Caminho superior
a	4/11 (+1.63%)	-	-
α_1	-	24/37 (+0.47%)	17/33 (-1.33%)
α_2	-	15/37 (+2.38%)	4/33 (+4.04%)

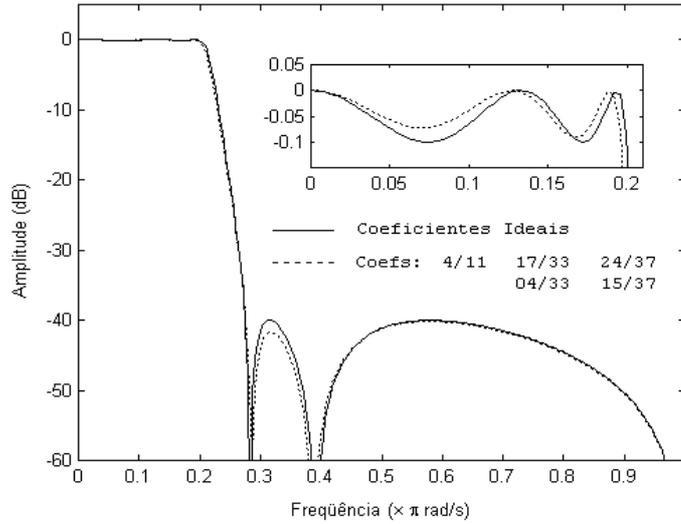


Figura 5.1: Efeito da aproximação dos coeficientes por razões de números inteiros sobre a resposta em frequência do filtro passa-baixas da Sec. 4.3.

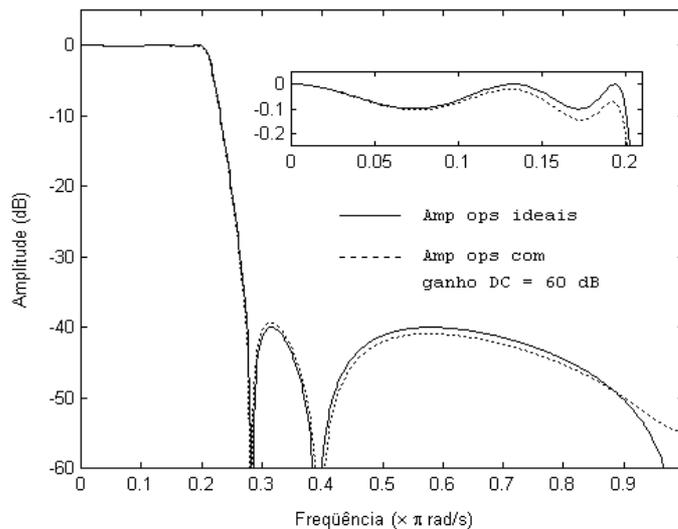


Figura 5.2: Efeito do ganho DC finito dos amplificadores operacionais sobre a resposta em frequência do filtro passa-baixas da Sec. 4.3.

máximo da faixa de passagem e a atenuação mínima da faixa de rejeição com o menor número possível de capacitores unitários. Este procedimento foi feito de forma exaustiva usando um algoritmo escrito para o *Matlab*, cuja listagem é apresentada no Apêndice C.

A estrutura proposta para o filtro passa-baixas apresenta também sensibilidade baixa ao comportamento não-ideal dos amplificadores operacionais utilizados, quanto ao seu ganho DC finito. A Fig. 5.2 mostra uma comparação entre as res-

postas em frequência do filtro com amplificadores operacionais ideais (ganho DC infinito) e com amplificadores com ganho DC igual a 60 dB, o que comprova a baixa sensibilidade mencionada.

5.2 Efeitos Não-Ideais sobre o Transformador de Hilbert

O projeto do Transformador de Hilbert SC, visto na Sec. 4.4, é feito com base nas seções passa-tudo IIR do filtro de meia-banda real $G(z)$, e é portanto similar ao projeto do filtro passa-baixas de 5^a ordem, sendo que as mesmas técnicas [19] para baixa sensibilidade, efeitos reduzidos do ganho DC finito dos amplificadores operacionais, baixo consumo e *clock-feedthrough* podem ser usadas em ambos os projetos. Assim como foi feito na Sec. 5.2 para o filtro passa-baixas, nesta seção são vistos os efeitos da aproximação dos coeficientes por razões de inteiros e os efeitos do ganho finito dos amplificadores operacionais sobre a resposta em frequência do filtro de meia-banda real $G(z)$.

A baixa sensibilidade do Transformador de Hilbert SC da Fig. 4.6 quanto aos erros das razões de capacitâncias utilizadas permite a realização dos coeficientes ideais mostrados nas Eqs. (4.2) e (4.3) por matrizes de capacitores unitários, como acontece para os coeficientes do filtro passa-baixas.

Os três coeficientes ideais do filtro $G(z)$ (0.1907, 0.8607 e 0.5531) são aproximados respectivamente pelas razões de números inteiros $3/16$, $6/7$ e $6/11$, usando um total de 49 capacitores unitários para a implementação. Este *layout* pode então ser feito sobre uma matriz quadrada com 7×7 capacitores unitários, para minimizar os efeitos de gradiente do processo. Estas razões de inteiros foram escolhidas conforme o mesmo procedimento da Sec. 5.1. Os erros em módulo das frações escolhidas em relação aos coeficientes ideais são, respectivamente, 1.68%, 0.41% e 1.49%. A comparação entre as respostas em frequência com coeficientes ideais e com coeficientes aproximados é mostrada na Fig. 5.3. Pode-se observar que a resposta em frequência aproximada é muito próxima da exata, com diferença desprezível tanto na faixa de passagem como na faixa de rejeição, o que verifica a baixa sensibilidade da estrutura do Transformador de Hilbert da Fig. 4.6.

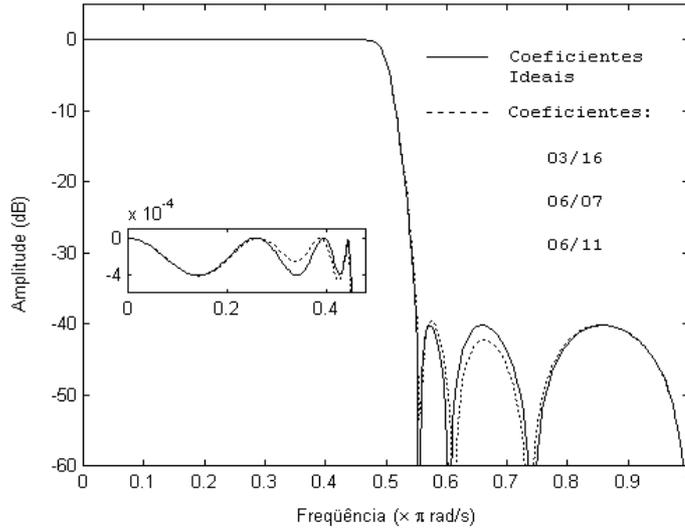


Figura 5.3: Efeito da aproximação dos coeficientes sobre a resposta em frequência do filtro de meia-banda real $G(z)$.

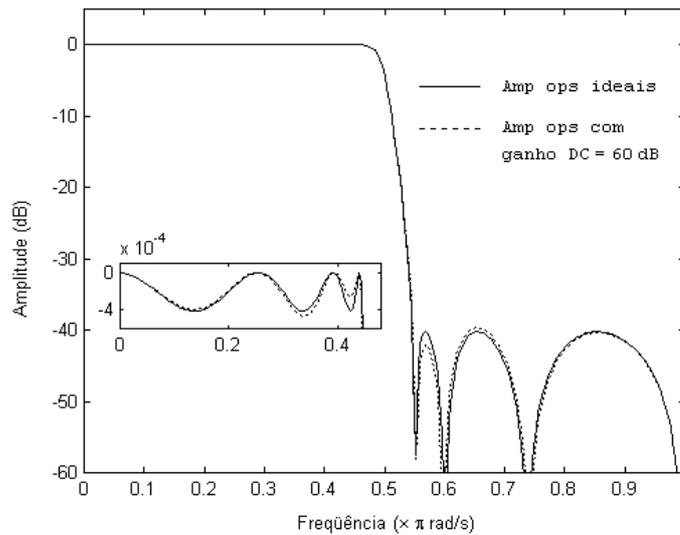


Figura 5.4: Efeito do ganho DC finito dos amplificadores operacionais sobre a resposta em frequência do filtro de meia-banda real $G(z)$.

A estrutura proposta na Fig. 4.6 para o Transformador de Hilbert também apresenta baixa sensibilidade ao ganho DC finito dos amplificadores operacionais. A Fig. 5.4 mostra uma comparação entre as respostas em frequência do filtro $G(z)$ com amplificadores operacionais ideais (ganho DC infinito) e com amplificadores com ganho DC igual a 60 dB, comprovando sua baixa sensibilidade. Como consequência, em aplicações de alta frequência pode-se reduzir o ganho DC dos amplificadores operacionais em favor de uma maior banda passante.

5.3 Esquema Digital de Chaveamento em Tecnologia HP CMOS 0.35 μm

Na Fig. 4.2 foi mostrado o diagrama esquemático da implementação, utilizando componentes discretos, da lógica de controle do conversor DSB/SSB. Na Fig. 5.5, apresenta-se o diagrama esquemático de um circuito lógico que gera os sinais de *clock* da Fig. 4.1. O circuito da Fig. 5.5 é ligeiramente diferente do apresentado na Fig. 4.2, porque foi projetado para uma implementação integrada utilizando tecnologia CMOS. O objetivo deste projeto integrado é prever algumas características que a lógica de controle do conversor DSB/SSB integrado teria, como por exemplo sua complexidade e a sua taxa máxima de funcionamento, caso fosse integrada junto ao circuito principal.

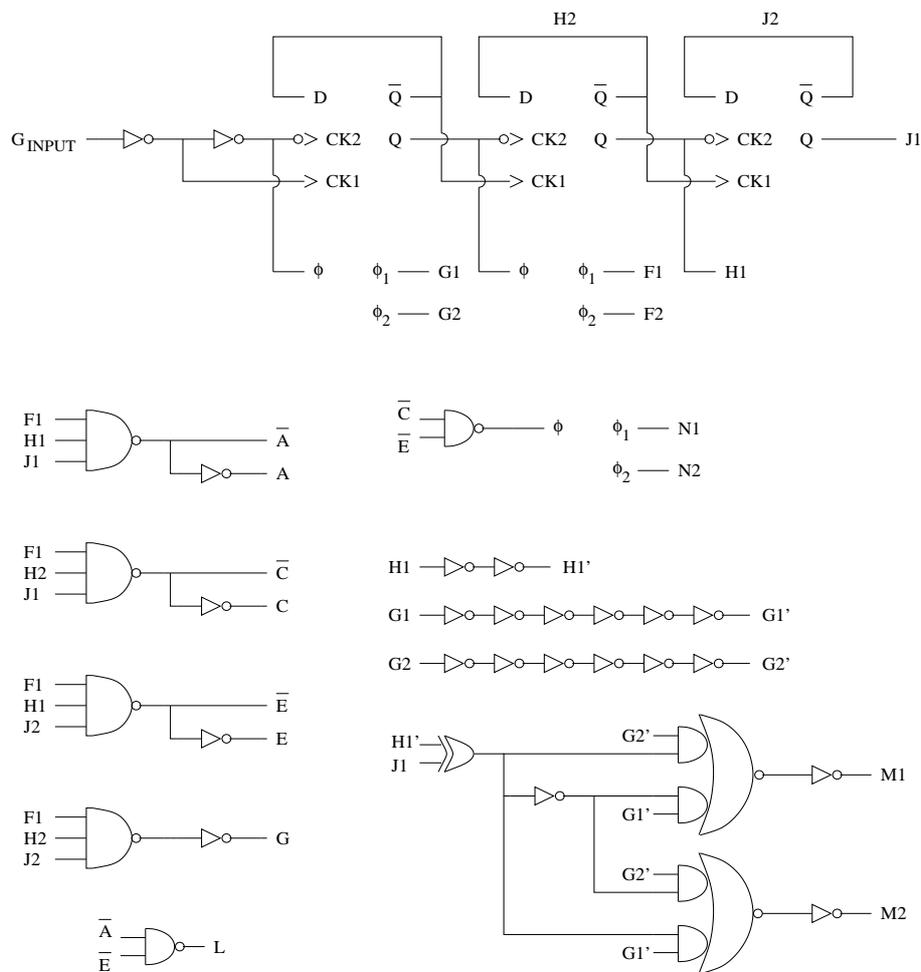


Figura 5.5: Diagrama esquemático do circuito digital de controle, projetado para uma implementação integrada.

Em primeiro lugar, é importante que a solução da Fig. 5.5 garanta a não-superposição das fases complementares, como é o caso dos pares $(G1, G2)$, $(F1, F2)$, $(N1, N2)$ e $(M1, M2)$. Com este objetivo, foi projetado o circuito de eliminação de *overlap* ilustrado na Fig. 5.6. Ele recebe como referência uma forma de onda quadrada ϕ (ou retangular no caso mais geral) e, a partir desta, gera dois sinais complementares ϕ_1 e ϕ_2 com a mesma frequência de ϕ . O sinal ϕ_1 corresponde ao sinal ϕ atrasado de Δt_1 na transição de descida e Δt_2 na transição de subida, onde Δt_1 é o atraso na propagação de ϕ através de um inversor e uma porta lógica *NOR*, e Δt_2 é o atraso através de dois inversores e duas portas lógicas *NOR*. A descrição a nível de portas lógicas foi obtida a partir da referência [39], enquanto que a descrição destas portas lógicas a nível de transistores é feita conforme o método de projeto de portas lógicas complementares CMOS apresentado em [40].

Em segundo lugar, a solução da Fig. 5.5 procura fazer uso do menor número possível de transistores. Tanto o transistor canal *n* como o transistor canal *p* contam igualmente com relação à complexidade do circuito, e assim a contagem do número de transistores é feita pelo número de *gates* de transistores CMOS presentes no circuito. Neste projeto, são utilizadas as portas complementares CMOS simples mostradas na Fig. 5.7, uma porta complementar CMOS mais complexa, mostrada na Fig. 5.8 – novamente, a descrição destas portas a nível de transistores é feita

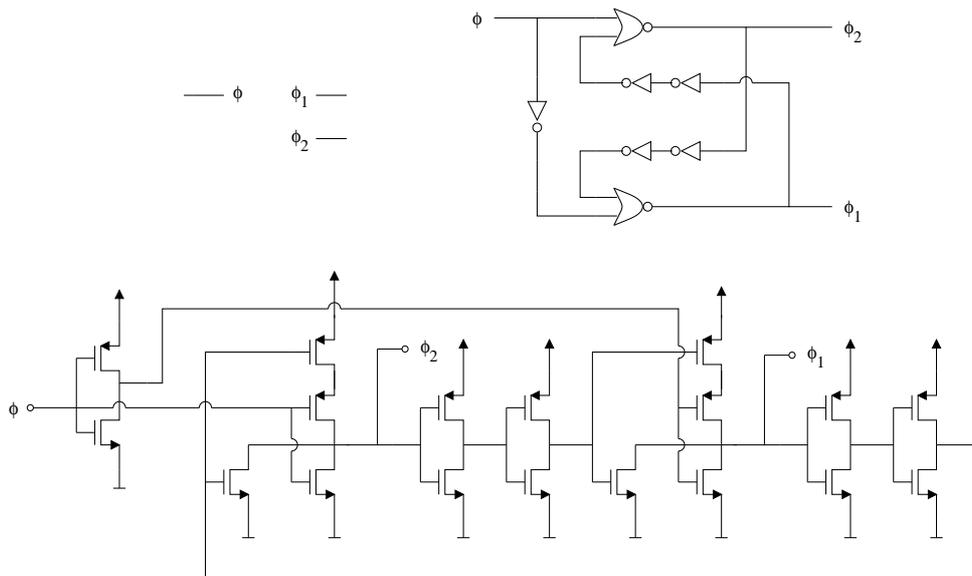


Figura 5.6: Implementação CMOS do circuito para geração de fases complementares sem superposição.

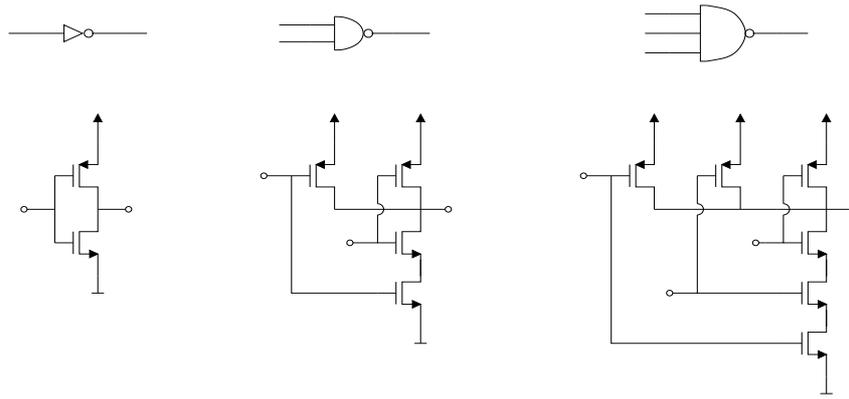


Figura 5.7: Implementação CMOS das portas lógicas simples usadas no circuito de controle digital.

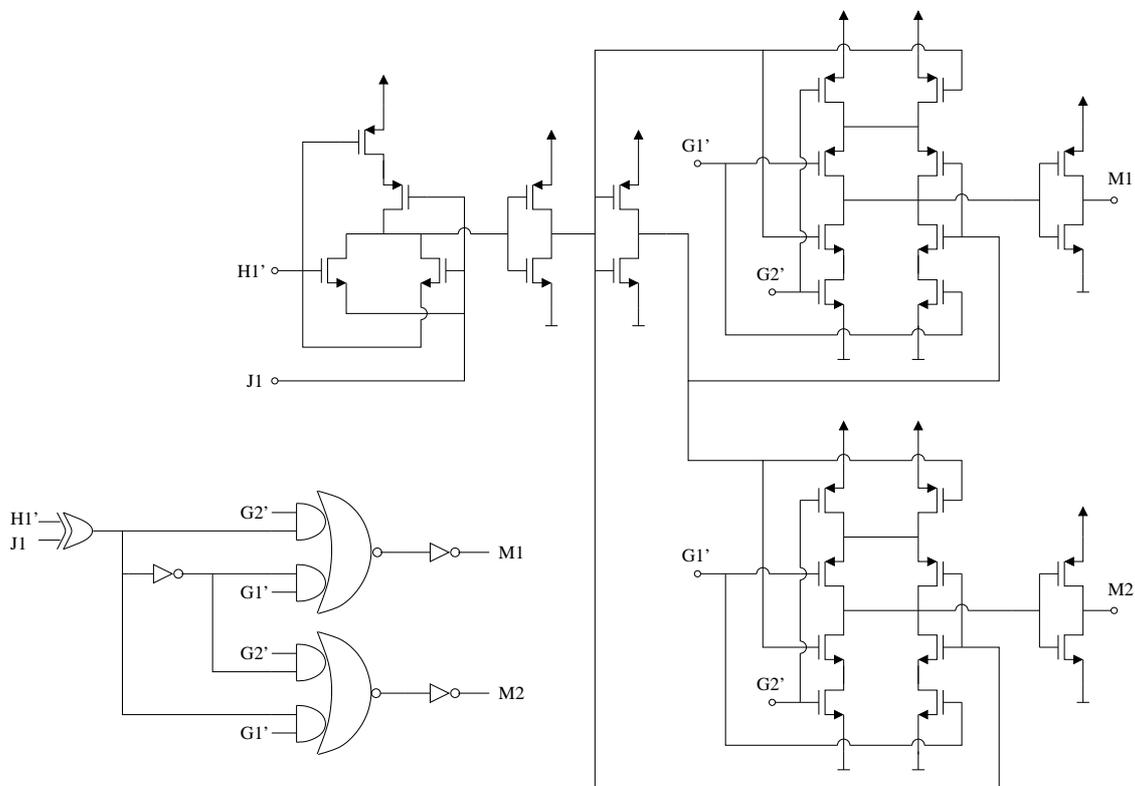


Figura 5.8: Implementação CMOS das portas lógicas mais complexas usadas no circuito de controle digital.

pelo método mostrado em [40] – e o *flip-flop* tipo D mostrado na Fig. 5.9.

Este *flip-flop* tipo D, utilizado para a divisão da frequência dos sinais $G1$, $F1$ e $H1$ por 2, consiste na associação em série de duas células *latch* tipo D com memorização estática, para garantir a memorização mesmo que a frequência do sinal $G1$ seja muito baixa. Para simplificar a estrutura do *flip-flop*, não foram implementados

os controles *SET* e *RESET*, que não são necessários nesta aplicação, e o controle de armazenamento é feito por dois sinais complementares sem superposição, *CK1* e *CK2*. O valor de *D* é memorizado na transição negativa de *CK1*, e os valores de *Q* e \bar{Q} são atualizados na transição positiva de *CK2*. Com os objetivos de utilizar o menor número possível de transistores e reduzir os atrasos de propagação de sinal, a solução mostrada na Fig. 5.5 não garante a não-superposição dos três pares de sinais (*CK1*, *CK2*) usados. A consequência prática desta economia é o aumento na corrente consumida pelos três *flip-flops* durante as transições de *CK1* e *CK2*, porque o fechamento simultâneo de chaves *CK1* e *CK2* provoca o curto-circuito momentâneo entre as saídas dos inversores – como se pode ver na Fig. 5.9 – embora o funcionamento correto do *flip-flop* mantenha-se garantido pela memorização estática. As chaves vistas na Fig. 5.9 são também projetadas conforme [40].

A Tab. 5.3 mostra a contagem do número total de transistores consumidos pela solução da Fig. 5.5. De acordo com a tabela, a lógica digital do conversor DSB/SSB pode ser integrada no mesmo *chip* do circuito principal, usando portas lógicas complementares CMOS com um total de 202 transistores.

Uma simulação elétrica do circuito da Fig. 5.5 foi realizada no SPECTRE, com base nos parâmetros de um processo de integração CMOS 0.35 μm , obtendo-se como resultado o diagrama de chaveamento mostrado na Fig. 5.10. A comparação desta figura com o esquema de chaveamento ideal apresentado na Fig. 4.1 mostra

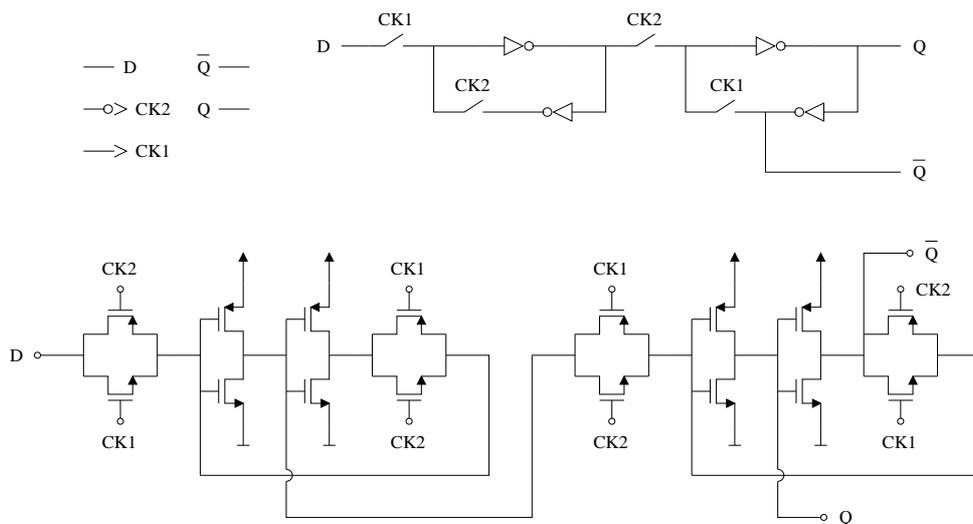


Figura 5.9: Implementação CMOS do *flip-flop* tipo D, sem controles de *SET* e *RESET*.

que, a nível de simulação, foi possível gerar todos os sinais de controle do conversor DSB/SSB a partir do sinal de referência G_{INPUT} . A frequência do sinal $G1$ na Fig. 5.10 é 25 MHz, e esta frequência ainda pode ser aumentada até que os tempos de atraso dos *flip-flops* e do circuito de eliminação de *overlap* (especialmente Δt_2) atrapalhem a geração dos sinais de controle.

Os resultados mostraram, também, que a não-superposição entre os sinais complementares $(G1, G2)$, $(F1, F2)$, $(N1, N2)$ foi implementada corretamente pelo circuito da Fig. 5.6. A não-superposição dos sinais $(H1, H2)$ e $(J1, J2)$ não é garantida, o que não representa problema algum para o funcionamento do circuito, exceto por um aumento na corrente consumida pelos *flip-flops*. A não-superposição entre os sinais $M1$ e $M2$ é obtida usando como referência a separação feita antes entre os sinais $G1$ e $G2$, o que pode causar alguns problemas por causa do adiantamento de $G1$ e $G2$ em relação aos demais sinais gerados.

Com relação a $M1$ e $M2$, a simulação permitiu observar que os atrasos de 2 e 3 *flip-flops* acumulados pelos sinais $H1$ e $J1$, respectivamente, em relação aos sinais $G1$ e $G2$, trazem problemas ao funcionamento da função lógica da Fig. 5.8. Antes de fazer correções aos atrasos destes sinais, pulsos indesejados foram verificados nas fases $M1$ e $M2$, nas passagens da fase 04 para a fase 05 ($M1$), da 08 para a 09 ($M1$ e $M2$), e da 12 para a 13 ($M2$). A solução para o problema observado entre as fases

Tabela 5.3: Número de transistores necessários à implementação do circuito de controle digital integrado.

Porta ou Componente	Nº de Transistores por Componente	Número de Componentes	Total de Transistores
Flip-Flop tipo D	16	3	48
Lógica de <i>overlap</i>	18	3	54
Porta complexa	28	1	28
NAND c/ 3 Entradas	6	4	24
NAND c/ 2 Entradas	4	2	8
Inversor	2	20	40
Total			202

08 e 09, causado pela superposição incorreta de $H1$ e $J1$, foi adicionado o atraso de dois inversores (mostrado na Fig. 5.5), ao sinal $H1$, aproximando esta transição da situação ideal, sem superposição da Fig. 4.1. Além disso, caso os sinais $G1$ e $G2$ não fossem atrasados por 6 inversores conforme mostrado na Fig. 5.5, um pulso rápido em $M1$ aconteceria entre as fases 04 e 05, porque o trecho em que ambos os sinais $G1$ e $G2$ estão desativados aconteceria com o sinal $\overline{H1} \oplus \overline{J1}$ ainda ativo. Da mesma forma, sem esta mesma solução, um pulso rápido em $M2$ aconteceria entre as fases 12 e 13, porque o trecho em que ambos os sinais $G1$ e $G2$ estão desativados aconteceria com o sinal $H1 \oplus J1$ ainda ativo.

No Apêndice D é fornecido um arquivo *netlist* utilizado para a simulação do circuito da Fig. 5.5 no SPECTRE. Este arquivo, além da descrição detalhada da lógica de controle do conversor DSB/SSB a nível de transistores, contém também os parâmetros BSIM3 da tecnologia CMOS 0.35 μm utilizada.

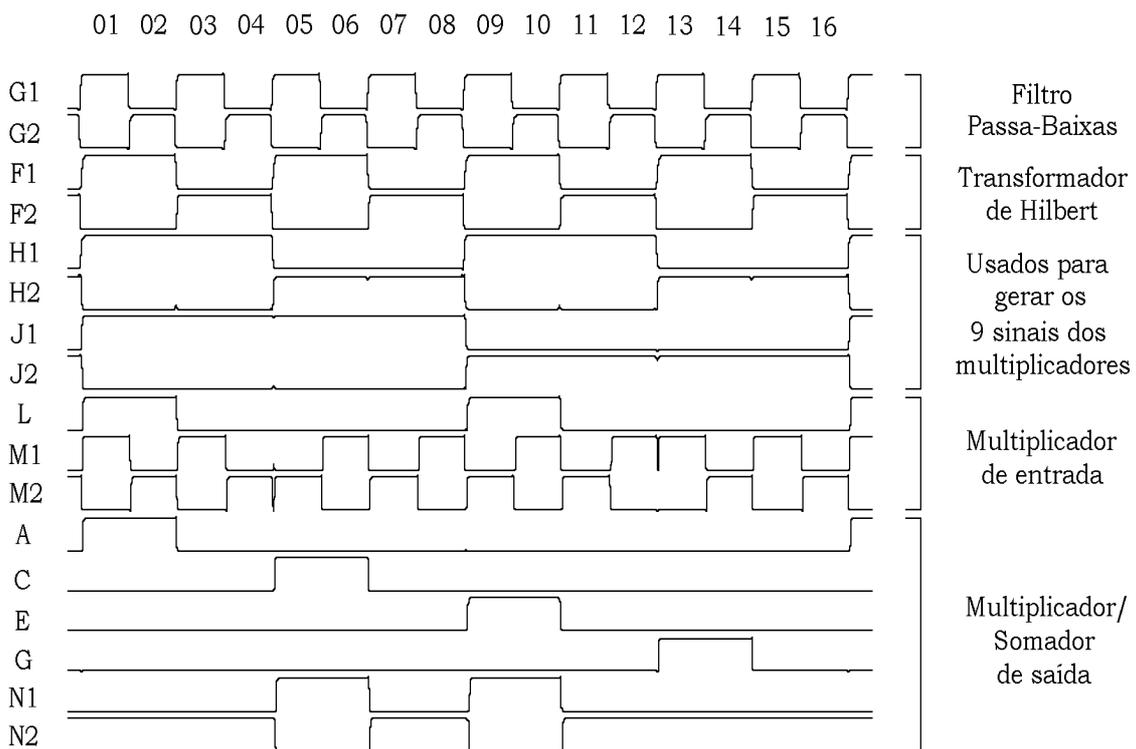


Figura 5.10: Resultados da simulação elétrica do circuito ilustrado na Fig. 5.5, projetado para implementação integrada CMOS conforme as Figs. 5.6 a 5.9.

5.4 Outras Considerações sobre o Projeto Analógico

Para a realização das 8 amostras da função cosseno implementada pelo multiplicador de entrada (Fig. 4.3), são necessárias duas razões de capacitâncias: uma delas é unitária e a outra é igual a 0.7071. Esta última pode ser aproximada pela razão de inteiros 7/10 sem qualquer degradação perceptível na performance do conversor DSB/SSB, uma vez que a componente harmônica gerada tem amplitude inferior a 40 dB.

O multiplicador/somador de saída (Fig. 4.8) precisa de somente uma razão unitária de capacitâncias. Deve-se ter maior cuidado, entretanto, no projeto do multiplicador/somador de saída, com o fato de que a modulação do nível de *offset* do amplificador operacional na Fig. 4.8 causa o aparecimento de uma componente espúria na frequência da portadora, como foi visto na Fig. 4.12(b). Estes problemas de *offset*, bem como os efeitos de *clock-feedthrough* das chaves analógicas, podem ser bastante reduzidos pelo uso de uma estrutura parcial ou integralmente diferencial (*quasi-differential* ou *differential*) [41], ou pelo uso de estruturas de realimentação de erro [41], ao invés da estrutura *single-ended* mostrada na Fig. 4.8.

Capítulo 6

Conclusões

Neste trabalho, foram estudadas várias estruturas de modulação e demodulação freqüentemente utilizadas em sistemas de telecomunicações. Com base neste estudo, foi observado que o Transformador de Hilbert é muito utilizado, em sistemas de comunicação, para a implementação de redes de defasagem de 90° . Estas redes de defasagem servem para selecionar o espectro de um canal desejado, quando este encontra-se próximo a outros canais indesejados, alguns deles com amplitude muito superior (20 dB). Graças à utilização destes defasadores, o filtro passa-faixa altamente seletivo (e de difícil implementação integrada) usado para a pré-seleção do canal desejado não seria mais necessário. Entretanto, na prática ele continua sendo usado, mas com especificações relaxadas, para reduzir outras componentes situadas fora da banda de interesse $[IF - f_{max}, IF + f_{max}]$ que, por efeito da demodulação, poderiam causar interferência.

Presentes tanto na parte de RF como na parte de IF dos sistemas de comunicações, os defasadores devem ser capazes de garantir a diferença mais próxima possível de 90° entre as fases das linhas I e Q , em uma faixa de freqüências tão larga quanto possível. Foi visto no Apêndice A que ter baixo erro na quadratura e também baixo descasamento de amplitude entre as linhas I e Q significa cancelar a parte negativa do espectro do sinal processado, em banda-base, com uma alta IRR .

Uma solução a capacitores chaveados não é, hoje em dia, adequada para o cancelamento de imagens em sinais na faixa de RF, porque estes sinais têm componentes espectrais com freqüências muito superiores às freqüências de chaveamento alcançadas atualmente por filtros SC implementados em processos CMOS. Nesta fai-

xa, utiliza-se tradicionalmente o processamento analógico em tempo contínuo. Foi visto, entretanto, que o processamento analógico em tempo discreto, feito por circuitos SC, pode se colocar como uma boa solução para o problema do cancelamento de imagens em sinais em frequências inferiores, ou seja, em banda-base e na faixa de alta ou baixa IF.

Com base nesta idéia, foi proposto um sistema a capacitores chaveados que implementa a conversão de DSB para SSB de forma muito eficiente, e que poderia ser aplicado para o processamento em IF ou em banda-base dos circuitos de comunicação. Algumas vantagens específicas desta solução, que foram comprovadas com os resultados experimentais da montagem discreta do conversor DSB/SSB completo (para $f_s = 4$ kHz), são as seguintes:

- O Transformador de Hilbert foi implementado com base em filtros IIR passa-tudo estruturais, e isto faz com que praticamente não haja desbalanceamento de amplitude entre as linhas de sinal I e Q . A propriedade estrutural dos filtros passa-tudo só é garantida quando os amplificadores operacionais têm ganho DC infinito, mas ainda assim observou-se (Fig. 5.4) que a estrutura empregada é pouco sensível ao ganho DC finito dos amp ops. Como consequência, a perda de IRR depende somente do erro na quadratura entre as linhas I e Q , que pode ser controlado diretamente pela especificação de atenuação do filtro $G(z)$, 40 dB no caso. O erro na implementação dos coeficientes de $G(z)$ (ou do Transformador de Hilbert), que acontece quando eles são aproximados por razões de números inteiros para a implementação SC, não influi sobre o módulo das linhas I e Q , mas pode gerar erros na sua quadratura. Estes erros são entretanto reduzidos pela baixa sensibilidade da resposta em frequência dos filtros $A_0(z)$ e $A_1(z)$ aos erros nos seus coeficientes implementados, conforme foi possível observar na Fig. 5.3. Em resumo, esta alta precisão no casamento entre as linhas I e Q do Transformador de Hilbert permitiu a obtenção de uma $IRR = 43.4$ dB. Esta IRR é bastante alta, permitindo a obtenção de uma SNR razoável no caso em que o canal espelho tem até 18 dB a mais de amplitude que o canal desejado [2].
- A estrutura do conversor DSB/SSB foi simplificada pelo método da decomposição polifásica de filtros de meia-banda (reais e complexos) utilizando seções

passa-tudo IIR que só têm termos em z^{2k} , onde k é um número inteiro. As duas componentes polifásicas foram projetadas (Sec. 3.3) para gerar os sinais I e Q e, como todo o espectro do sinal negativo foi atenuado com 40 dB pelo Transformador de Hilbert, o sinal analítico em banda-base e também o sinal modulado SSB puderam ser decimados por 2 sem perda de informação por *aliasing*. A decimação dos sinais I e Q por 2 (Sec. 3.4.1) implica nas seguintes vantagens:

- A ordem das componentes polifásicas passa-tudo é reduzida para a metade (neste trabalho, seções de segunda ordem foram simplificadas para a primeira ordem) pelo posicionamento dos decimadores antes das funções passa-tudo (conforme a *Identidade Nobre*), o que significa uma redução das cadeias de atraso e portanto do número de amplificadores operacionais, chaves e capacitores do Transformador de Hilbert (Fig. 4.6);
 - A taxa de operação do Transformador de Hilbert e também do multiplicador/somador SC é reduzida para a metade da taxa de entrada (ou seja, de 4 kHz para 2 kHz), permitindo em uma implementação integrada o relaxamento das especificações dos amplificadores operacionais e chaves analógicas a serem utilizados;
 - Os blocos de decimação por 2 e o atraso unitário z^{-1} associado em série à entrada da função passa-tudo $A_1(-z^2)$ podem ser substituídos por uma só chave multiplexadora 1:2 (Fig. 3.12(a)), reduzindo ainda mais o número de componentes utilizados.
- O filtro elíptico de 5^a ordem [19] utilizado no estágio de filtragem passa-baixas do conversor tem o mesmo método de projeto do Transformador de Hilbert ([14], [17]), e por isso apresentou as mesmas propriedades de baixa sensibilidade aos erros na aproximação dos coeficientes por razões de números inteiros e ao ganho DC finito dos amplificadores operacionais, conforme foi verificado nas Figs. 5.1 e 5.2, respectivamente. Pôde-se observar que a resposta em frequência experimental do filtro passa-baixas é muito próxima da teórica, obtida por simulação do filtro ideal.
 - O multiplicador SC de 8 amostras presente na entrada do conversor (Fig. 4.3)

permitiu a demodulação do sinal DSB por $\cos(2\pi f_c n)$ com atenuação de pelo menos 40 dB sobre componentes espúrias causadas por distorção harmônica. Esta distorção harmônica é controlada pela precisão (1% neste trabalho) da implementação de somente duas razões de capacitâncias, com valores 1.0 e 0.7. Caso os erros percentuais nas razões implementadas sejam iguais e tenham o mesmo sinal, também não há distorção harmônica. A demodulação DSB é feita com somente um amplificador operacional, um *buffer*, 6 chaves analógicas e duas razões de capacitores.

- O multiplicador/somador SC de 4 amostras presente na saída do conversor (Fig. 4.8) permitiu a modulação SSB do sinal em banda-base complexo (usando $\cos(2\pi f_c n)$ e $-\sin(2\pi f_c n)$) sem perda na rejeição de 40 dB do Transformador de Hilbert, de onde se conclui que as componentes espúrias causadas pela distorção harmônica estão pelo menos 40 dB abaixo da componente principal em 500 Hz ($f_s/4$). Tanto a amostra +1 como a amostra -1 são realizadas pela mesma razão de capacitâncias (1/1). Um erro nesta razão aparece simultaneamente sobre as duas amostras como um fator de escala comum, sem que surjam componentes harmônicas no sinal SSB. A modulação SSB é feita com somente um amplificador operacional, 9 chaves analógicas e uma razão de capacitores. Entretanto, a modulação de níveis *DC* dos sinais de saída do Transformador de Hilbert, $y_{Re}(n)$ e $y_{Im}(n)$, leva à geração de uma forte componente modulada em 500 Hz. Os sinais $y_{Re}(n)$ e $y_{Im}(n)$ foram então conectados à entrada do multiplicador/somador através de um acoplamento capacitivo (1 M Ω , 1 μ F) que praticamente elimina o nível *DC* destes sinais. Ainda assim, o próprio *offset* de tensão presente nas entradas do amplificador operacional foi modulado de forma a gerar a componente espúria em 500 Hz, que pode ser observada na Fig. 4.12(b). Este problema tende a ser mais reduzido pelo melhor balanceamento dos amplificadores operacionais, em uma implementação integrada do conversor DSB/SSB.

Este sistema tem as seguintes vantagens em relação a duas outras implementações já propostas ([4] e [15], [42], [43]). [4] mostra um conversor DSB/SSB completo, com decimação e interpolação por 2, que tem *IRR* de 70 dB, por implementar toda a conversão DSB/SSB no domínio digital. Apesar da *IRR* muito

alta, o consumo de potência é maior e a área requerida para a implementação do circuito também é maior. A faixa dinâmica não é tão larga, e conversores A/D - D/A são necessários. Em [15], [42] e [43], apenas o cancelamento da parte negativa do espectro é feito, por Transformadores de Hilbert recursivos e capacitores chaveados implementados a partir das seções passa-tudo de segunda ordem originalmente publicadas em [14]. Não se fez decimação por 2 e, apesar da *IRR* alta (60 dB), esta *IRR* não é conseguida em uma larga faixa de frequências, mas somente de $5f_s/8$ até $7f_s/8$. Não foram apresentados resultados experimentais ou de simulação elétrica, mas somente de uma simulação funcional.

No futuro, uma implementação integrada do conversor DSB/SSB proposto poderia ser feita. Para isso algumas características da implementação já foram estudadas aqui. O desenvolvimento teórico no Apêndice A poderia ser continuado, buscando desenvolver uma generalização que inclua o atraso relativo entre os multiplicadores. A solução para o problema da superposição de canais diferentes em banda-base poderia ser feita pela demodulação com uma só componente, complexa, usando multiplicadores em quadratura dupla.

Apêndice A

Modulação com Sinais I e Q

A modulação de um sinal real $x_m(t)$ usando uma senóide real com frequência LO , corresponde no domínio da frequência à convolução do espectro do sinal modulante $x_m(t)$ com dois impulsos de mesma área, situados um na frequência LO e o outro na frequência $-LO$. Usando multiplicadores em quadratura, que dividem o sinal processado em duas componentes I e Q defasadas de 90° entre si, é possível fazer uma modulação do sinal real $x_m(t)$ que corresponda, no domínio da frequência, à convolução do espectro do sinal $x_m(t)$ com somente um impulso, situado na frequência LO ou situado na frequência $-LO$ conforme a soma ou subtração das componentes I e Q . A supressão de um dos dois impulsos, em $-LO$ ou LO , é idealmente perfeita. Em uma implementação prática, entretanto, desbalanceamentos de fase e de amplitude entre os sinais senoidais LO em fase e em quadratura, e também descasamentos de ganho entre os dois multiplicadores utilizados fazem com que a supressão da componente indesejada seja parcial. Na Sec. A.1, é mostrado um esquema da modulação usando multiplicadores em quadratura, e também uma análise da perda de IRR causada pelos efeitos não-ideais mencionados.

A convolução, no domínio da frequência, com somente um impulso localizado em $-LO$ ou LO pode ser feita também no caso em que o sinal modulante $x_m(t)$ é complexo, ou seja, $x_m(t) = Re[x_m(t)] + jIm[x_m(t)]$. A utilização de um sinal $x_m(t)$ complexo permite o processamento somente das componentes em frequências positivas do sinal real correspondente, o que confere uma IRR muito superior ao esquema de modulação/demodulação utilizando sinais I e Q . A multiplicação do sinal complexo $x_m(t)$ pela portadora complexa em $-LO$ ou em LO requer a uti-

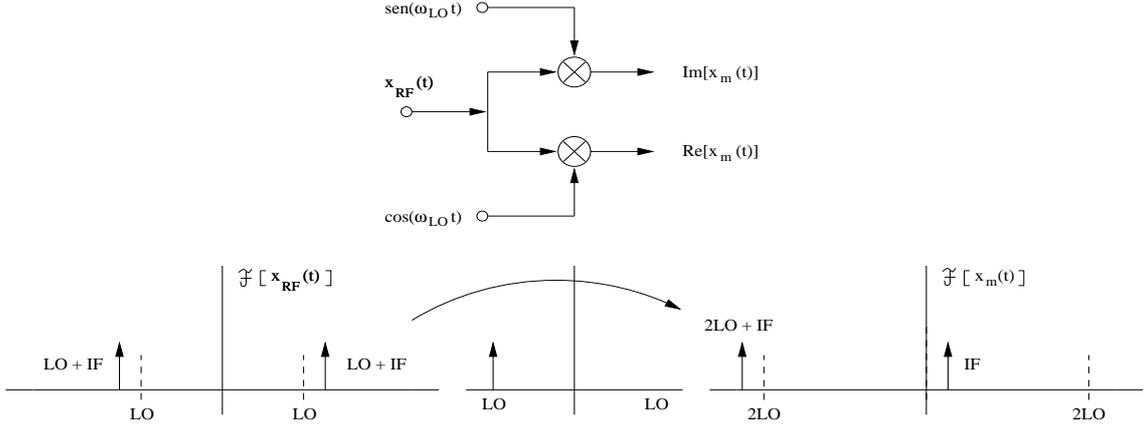


Figura A.1: Multiplicadores em quadratura, ideais, usados para a demodulação de RF para IF, onde $IF \ll LO$.

lização de quatro multiplicadores reais organizados em uma estrutura denominada *multiplicador em quadratura dupla*, que é vista na Sec. A.2, juntamente com uma análise da perda de rejeição do canal imagem. Uma comparação entre a *IRR* dos multiplicadores em quadratura simples e dupla é feita na Sec. A.3.

A.1 Multiplicadores em Quadratura Simples

A Fig. A.1 ilustra a multiplicação de um sinal real $x_{RF}(t)$ por uma função complexa cujo espectro é, no caso ideal, somente um impulso localizado na frequência $-LO$. Caso a função $sen(\omega_{LO}t)$ seja usada no lugar da função $-sen(\omega_{LO}t)$, no esquema da Fig. A.1, a posição do impulso, no domínio da frequência, é trocada de $-LO$ para LO .

Um descasamento na fase ou na amplitude dos sinais senoidais em fase ($cos(\omega_{LO}t)$) e em quadratura ($-sen(\omega_{LO}t)$) pode ser representado pela troca da função $sen(\omega_{LO}t) = cos(\omega_{LO}t - 90^\circ)$ pela função $(1 + \alpha)cos(\omega_{LO}t - 90^\circ + \delta)$, conforme a Fig. A.2, onde α é o erro de amplitude e δ é o erro de fase, tomados entre as linhas *I* e *Q* da rede de defasagem de 90° utilizada para gerar $cos(\omega_{LO}t)$ e $sen(\omega_{LO}t)$ a partir do sinal de referência local. No caso ideal,

$$\begin{aligned}
 2 \times sen(\omega_{LO}t) &= 2 \times cos(\omega_{LO}t - 90^\circ) = e^{j(\omega_{LO}t - 90^\circ)} + e^{-j(\omega_{LO}t + 90^\circ)} \\
 &= -je^{j\omega_{LO}t} + je^{-j\omega_{LO}t}
 \end{aligned} \tag{A.1}$$

indicando que os valores ideais das componentes do espectro da função seno em $-LO$ e LO são, respectivamente, $+j$ e $-j$. Incluindo-se os erros de fase δ e amplitude α ,

tem-se

$$\begin{aligned}
2 \times (1 + \alpha) \text{sen}(\omega_{LO}t + \delta) &= 2 \times (1 + \alpha) \cos(\omega_{LO}t - 90^\circ + \delta) \\
&= (1 + \alpha)(e^{j(\omega_{LO}t - 90^\circ + \delta)} + e^{-j(\omega_{LO}t + 90^\circ - \delta)}) \quad (\text{A.2}) \\
&= (1 + \alpha)(-je^{j\delta}e^{j\omega_{LO}t} + je^{-j\delta}e^{-j\omega_{LO}t})
\end{aligned}$$

Portanto, os valores $+j$ e $-j$ das componentes em $-LO$ e LO são alterados da seguinte maneira:

$$\begin{aligned}
+j &\longrightarrow (1 + \alpha)je^{-j\delta} = (1 + \alpha)\text{sen}\delta + j(1 + \alpha)\text{cos}\delta = p + jq \\
-j &\longrightarrow -(1 + \alpha)je^{j\delta} = (1 + \alpha)\text{sen}\delta - j(1 + \alpha)\text{cos}\delta = p - jq
\end{aligned} \quad (\text{A.3})$$

Conforme se pode ver na Fig. A.2, para o caso não-ideal em que se usa $-(1 + \alpha)\text{sen}(\omega_{LO}t + \delta)$, tem-se obviamente $p \approx 0$ e $q \approx 1$ quando $\alpha \approx 0$ e $\delta \approx 0$. Como é convencionalizado que o sinal da linha Q está sempre multiplicado por j , porque $x_m(t) = \text{Re}[x_m(t)] + j\text{Im}[x_m(t)]$, então o espectro do sinal na posição (A) (indicada no diagrama de blocos da Fig. A.2), multiplicado por j , tem valor $j(-p - jq) = q - jp \approx 1$ em $-2LO - IF$ e em IF , e tem valor $j(-p + jq) = -q - jp \approx 1$ em $-IF$ e em $2LO + IF$.

Assumindo que há ainda, no caso não-ideal, um descasamento de amplitude entre as linhas I e Q causado por diferenças de ganho entre os dois multiplicado-

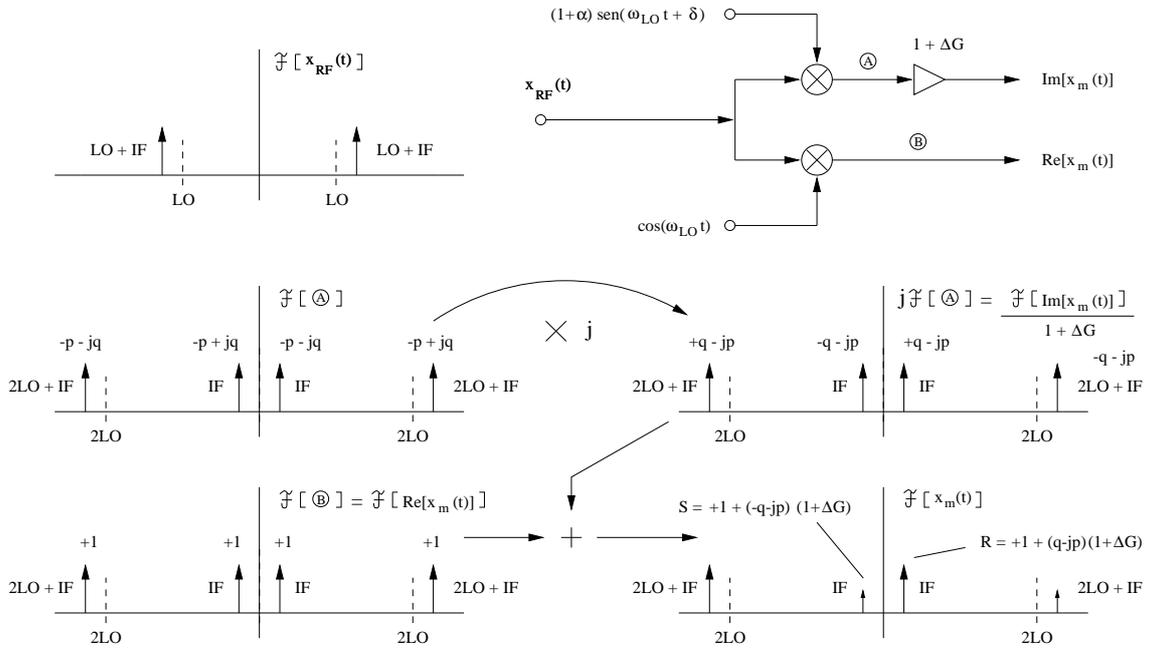


Figura A.2: Multiplicadores em quadratura com descasamento de ganho e de fase, usados para a demodulação de RF para IF, com $IF \ll LO$.

res, o espectro do sinal $Im[x_m(t)]$ corresponde ao espectro do sinal no ponto (A) multiplicado por $(1 + \Delta G)$. O espectro dos sinais $Im[x_m(t)]$ e $Re[x_m(t)]$ é ilustrado na parte inferior da Fig. A.2. Quando o sinal $x_m(t)$ é composto pela soma $Re[x_m(t)] + jIm[x_m(t)]$, tem-se um aumento da componente positiva do seu espectro, em IF , e a supressão imperfeita da componente negativa, em $-IF$. O aumento (R) e a supressão (S) são ilustrados no último gráfico da Fig. A.2 e expressos, respectivamente, de forma analítica por:

$$\begin{aligned}
R &= |1 + q(1 + \Delta G) - jp(1 + \Delta G)| \\
&= |1 + (1 + \alpha)(1 + \Delta G)\cos\delta - j(1 + \alpha)(1 + \Delta G)\sen\delta| \\
&= \sqrt{(1 + (1 + \alpha)(1 + \Delta G)\cos\delta)^2 + (1 + \alpha)^2(1 + \Delta G)^2\sen^2\delta} \\
&= \sqrt{k^2 + 2k\cos\delta + 1} \\
S &= |1 - q(1 + \Delta G) - jp(1 + \Delta G)| \\
&= |1 - (1 + \alpha)(1 + \Delta G)\cos\delta - j(1 + \alpha)(1 + \Delta G)\sen\delta| \\
&= \sqrt{(1 - (1 + \alpha)(1 + \Delta G)\cos\delta)^2 + (1 + \alpha)^2(1 + \Delta G)^2\sen^2\delta} \\
&= \sqrt{k^2 - 2k\cos\delta + 1},
\end{aligned} \tag{A.4}$$

onde $k = (1 + \alpha)(1 + \Delta G)$. A taxa de rejeição da componente indesejada em IF é definida como sendo a razão entre R e S , ou seja,

$$IRR = \frac{R}{S} = \sqrt{\frac{(1 + \alpha)^2 + 2(1 + \alpha)\cos\delta + 1}{(1 + \alpha)^2 - 2(1 + \alpha)\cos\delta + 1}} \tag{A.5}$$

Na Eq. A.5, assumiu-se que o descasamento de amplitude entre os dois multiplicadores é desprezível ($\Delta G \approx 0$), e portanto $k \approx (1 + \alpha)$, o que simplifica para somente α e δ o conjunto de parâmetros dos quais a IRR depende (uma simplificação semelhante será adotada na Sec. A.2, para tornar mais fácil a comparação dos resultados obtidos). A Fig. A.3 ilustra esta relação entre a IRR e os erros de amplitude e fase relativos (α e δ) dos dois sinais senoidais I e Q . Nesta figura, estão destacadas duas linhas para as quais são constantes $\alpha = 0.02$ e $\delta = 1^\circ$. Na interseção destas duas linhas, tem-se $IRR = 37.5$ dB para $\alpha = 2\%$ e $\delta = 1^\circ$. Embora os sinais I e Q estejam, em um mesmo circuito integrado, geralmente bem casados, a Fig. A.3 mostra que um descasamento de ganho tão pequeno como $\alpha = 0.01$ (1% ou 0.1 dB) limita a IRR a 45 dB. Com este descasamento de ganho, um erro de fase até 1° é tolerável para que a IRR seja superior a 40 dB.

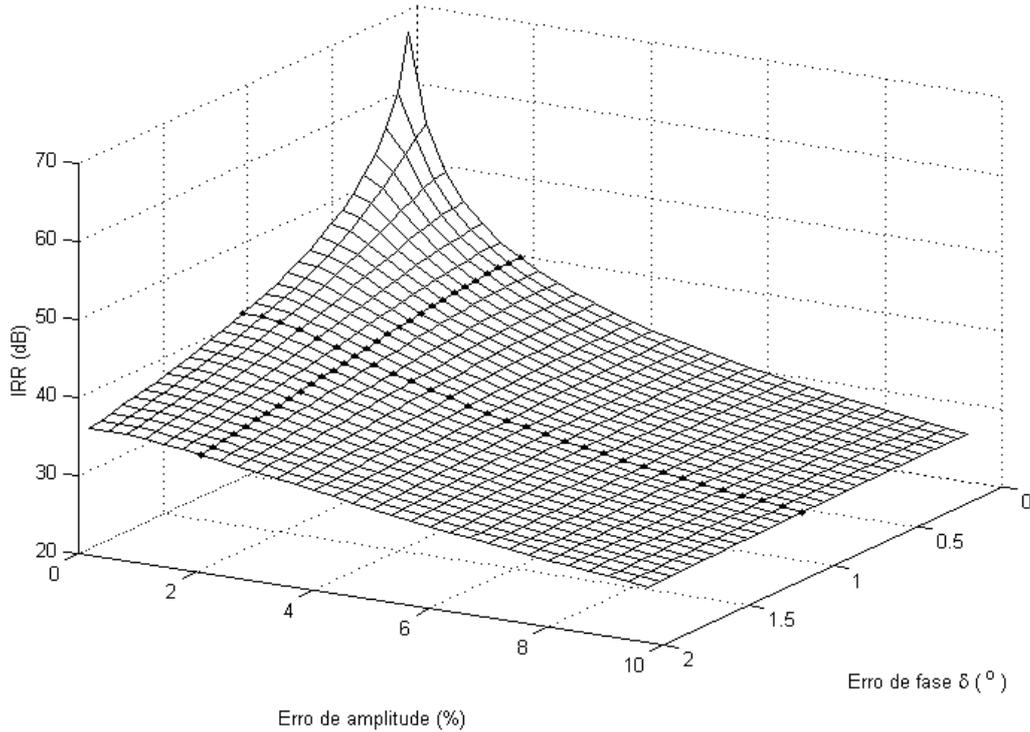
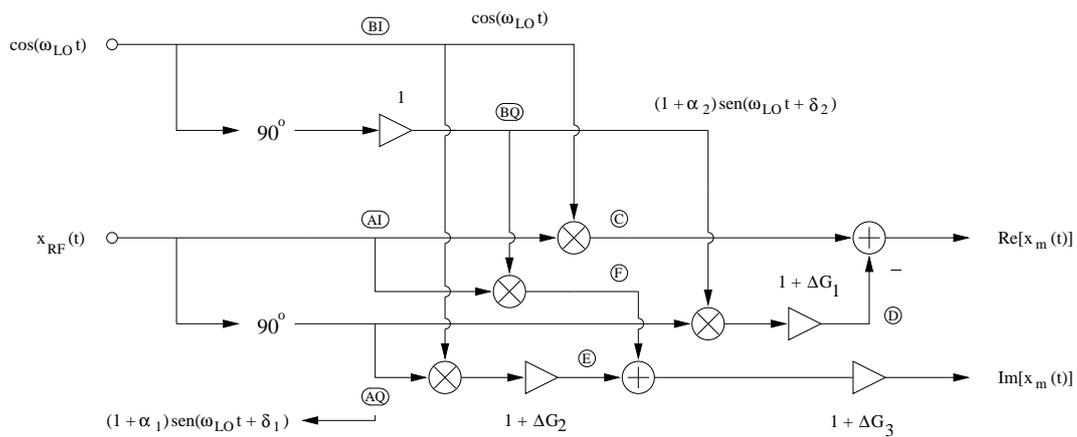


Figura A.3: IRR do multiplicador em quadratura simples, em função de α e δ .

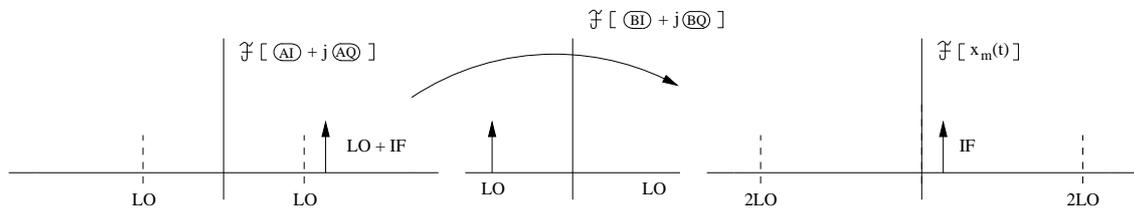
A.2 Multiplicadores em Quadratura Dupla

A Fig. A.4 ilustra a demodulação de um sinal $x_{RF}(t)$ (representado por uma senóide na frequência $LO + IF$) através da multiplicação por uma função periódica complexa cujo espectro é, no caso ideal, um impulso localizado na frequência $-LO$. Nesta estrutura, todo o espectro do sinal $x_{RF}(t)$ em frequências negativas é cancelado por uma rede de defasagem de 90° , levando ao aumento significativo da IRR por causa da redução da interferência (*crosstalk*) entre as componentes positivas e negativas do sinal processado. Na análise abaixo faz-se referência a vários pontos do diagrama da Fig. A.4. Para facilitar suas localizações, esses pontos são denotados como A , B , C , ..., AI , BI , ..., etc.

Na situação não-ideal (parte inferior da Fig. A.4), os erros de amplitude (α_1) e de fase (δ_1) observados entre as duas linhas da rede de defasagem de 90° que atua sobre $x_{RF}(t)$ impedem o cancelamento total da parte negativa do espectro de $x_{RF}(t)$. Assumindo-se que o sinal de entrada $x_{RF}(t)$ seja um cosseno com frequência $LO + IF$ (Tab. A.1), então o sinal na posição AI terá este mesmo espectro, conforme indicado na Tab. A.2. Como a defasagem de 90° é implementada com pequenos



- Caso ideal ($\Delta G_1 = \Delta G_2 = \Delta G_3 = 0$; $\alpha_1 = \alpha_2$; $\delta_1 = \delta_2$):



- Caso nao-ideal:

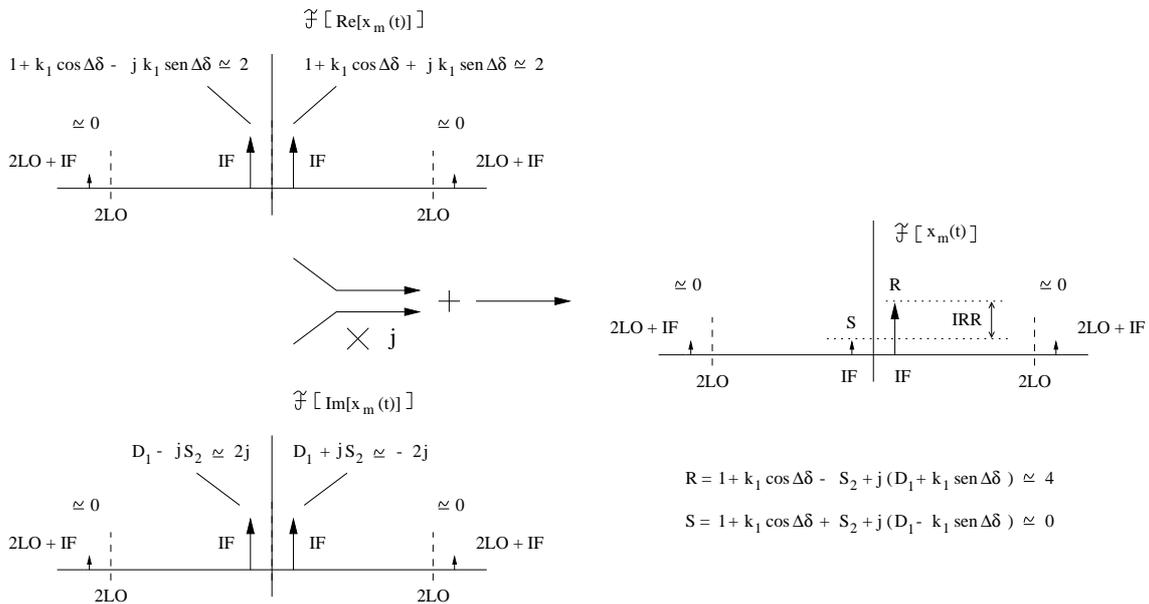


Figura A.4: Multiplicadores em quadratura dupla com descasamentos de ganho e de fase, usados para a demodulação de RF para IF, com $IF \ll LO$, e taxa de rejeição de imagem (IRR) muito elevada.

Tabela A.1: Espectro do sinal de entrada $x_{RF}(t)$ (A).

Frequência	Valor	Frequência	Valor
$-LO - IF$	+1	$LO + IF$	+1

Tabela A.2: Espectro do sinal na posição AI.

Frequência	Valor	Frequência	Valor
$-LO - IF$	+1	$LO + IF$	+1

Tabela A.3: Espectro do sinal na posição AQ.

Frequência	Valor	Frequência	Valor
$-LO - IF$	$(1 + \alpha_1)e^{j(90^\circ + \delta_1)}$	$LO + IF$	$(1 + \alpha_1)e^{-j(90^\circ + \delta_1)}$

erros de fase e amplitude, o espectro do sinal na posição AQ não será simplesmente o de uma senóide com valores $+j$ em $-LO - IF$ e $-j$ em $LO + IF$. Os valores modificados estão indicados na Tab. A.3.

De forma semelhante, na situação não-ideal os sinais $\cos(\omega_{LO}t)$ e $-\sin(\omega_{LO}t)$ serão gerados a partir do sinal de referência do oscilador local, através de uma outra rede de defasagem de 90° na qual se podem também observar descasamentos de amplitude (α_2) e de fase (δ_2). Estes erros contribuem para o aumento da componente positiva do sinal do oscilador local em LO , que se quer eliminar. Assume-se que o sinal do oscilador local é um cosseno com frequência LO (Tab. A.4) e, portanto, o sinal na posição BI terá este mesmo espectro, como mostra a Tab. A.5. No caso ideal, a forma de onda em quadratura, invertida, seria $-\sin(\omega_{LO}t)$, com componentes espectrais $-j$ em $-LO$ e $+j$ em $+LO$, mas por causa dos erros α_2 e δ_2 estes valores são alterados conforme indicado na Tab. A.6.

O sinal convertido $x_m(t)$, complexo, é um produto de dois fatores também complexos, que são $AI + jAQ$ e $BI + jBQ$. Os multiplicadores e os somadores da Fig. A.4 estão dispostos de forma a fazer com que a parte real de $x_m(t)$ seja $Re[x_m(t)] = AI \times BI - AQ \times BQ$ e a parte imaginária de $x_m(t)$ seja $Im[x_m(t)] =$

Tabela A.4: Espectro do sinal do oscilador local $\cos(\omega_{LO}t)$ (B).

Frequência	Valor	Frequência	Valor
$-LO$	+1	LO	+1

Tabela A.5: Espectro do sinal na posição BI.

Frequência	Valor	Frequência	Valor
$-LO$	+1	LO	+1

Tabela A.6: Espectro do sinal na posição BQ.

Frequência	Valor	Frequência	Valor
$-LO$	$-(1 + \alpha_2)e^{j(90^\circ + \delta_2)}$	LO	$-(1 + \alpha_2)e^{-j(90^\circ + \delta_2)}$

Tabela A.7: Espectro do sinal na posição $C = AI \times BI$.

Frequência	Valor	Frequência	Valor
$-2LO - IF$	+1	IF	+1
$-IF$	+1	$2LO + IF$	+1

$AI \times BQ + AQ \times BI$. Estes quatro produtos correspondem, no domínio do tempo, às quatro convoluções $AI \otimes BI$ (na posição C), $AQ \otimes BQ$ (na posição D), $AQ \otimes BI$ (na posição E) e $AI \otimes BQ$ (na posição F). A formação exata das parcelas $Re[x_m(t)]$ e $Im[x_m(t)]$ é impedida pela existência de pequenas diferenças de ganho, decorrentes do casamento impreciso dos multiplicadores e somadores utilizados. Nesta análise, as diferenças de ganho foram modeladas da seguinte forma: a amplitude do produto $AI \times BI$ é tomada como referência, já que tanto AI como BI estão isentos dos erros α e δ , e todo o descasamento entre as linhas C e D é representado pelo fator $1 + \Delta G_1$ que multiplica o resultado da operação $AQ \times BQ$. Esta normalização pode ser vista nas Tabs. A.7, A.8 e A.9.

Tabela A.8: Espectro do sinal na posição $D = (1 + \Delta G_1) \times AQ \times BQ$.

Frequência	Valor
$-2LO - IF$	$(1 + \Delta G_1)(1 + \alpha_1)(1 + \alpha_2)e^{j(\delta_1 + \delta_2)}$
$-IF$	$-(1 + \Delta G_1)(1 + \alpha_1)(1 + \alpha_2)e^{j(\delta_1 - \delta_2)}$
IF	$-(1 + \Delta G_1)(1 + \alpha_1)(1 + \alpha_2)e^{j(\delta_2 - \delta_1)}$
$2LO + IF$	$(1 + \Delta G_1)(1 + \alpha_1)(1 + \alpha_2)e^{-j(\delta_1 + \delta_2)}$

Tabela A.9: Espectro do sinal $Re[x_m(t)] = C - D$.

Frequência	Valor
$-2LO - IF$	$1 - K_1 \cos(\delta_1 + \delta_2) - jK_1 \sin(\delta_1 + \delta_2)$
$-IF$	$1 + K_1 \cos(\delta_1 - \delta_2) - jK_1 \sin(\delta_2 - \delta_1)$
IF	$1 + K_1 \cos(\delta_2 - \delta_1) + jK_1 \sin(\delta_2 - \delta_1)$
$2LO + IF$	$1 - K_1 \cos(\delta_1 + \delta_2) + jK_1 \sin(\delta_1 + \delta_2)$

Onde $K_1 = (1 + \Delta G_1)(1 + \alpha_1)(1 + \alpha_2)$.

Analogamente, na formação da parte imaginária de $x_m(t)$, a amplitude do produto $AI \times BQ$ na linha F é usada como referência, e o possível descasamento de ganho entre os multiplicadores das linhas E e F é representado pelo fator $1 + \Delta G_2$ que multiplica o resultado da operação $AQ \times BI$. Obviamente, a independência das linhas C e F torna incorreto assumir ambas como referências de amplitude exata. Por esta razão, somente a linha C é mantida como referência de amplitude, e um possível descasamento de ganho entre as linhas C e F é representado pelo fator $1 + \Delta G_3$ que multiplica o resultado da soma das linhas E e F . Este mesmo fator representa um erro mais global de amplitude, existente entre a parte real e parte imaginária de $x_m(t)$ em virtude de imprecisões na implementação prática da estrutura da Fig. A.4. As convoluções $AI \otimes BQ$, $AQ \otimes BI$ e as normalizações de erro utilizando ΔG_2 e ΔG_3 são mostradas nas Tabs. A.10, A.11 e A.12.

Tabela A.10: Espectro do sinal na posição $E = (1 + \Delta G_2) \times \text{AQ} \times \text{BI}$.

Frequência	Valor
$-2LO - IF$	$(1 + \Delta G_2)(1 + \alpha_1)e^{j(90^\circ + \delta_1)}$
$-IF$	$(1 + \Delta G_2)(1 + \alpha_1)e^{j(90^\circ + \delta_1)}$
IF	$(1 + \Delta G_2)(1 + \alpha_1)e^{-j(90^\circ + \delta_1)}$
$2LO + IF$	$(1 + \Delta G_2)(1 + \alpha_1)e^{-j(90^\circ + \delta_1)}$

Tabela A.11: Espectro do sinal na posição $F = \text{AI} \times \text{BQ}$.

Frequência	Valor
$-2LO - IF$	$-(1 + \alpha_2)e^{j(90^\circ + \delta_2)}$
$-IF$	$-(1 + \alpha_2)e^{-j(90^\circ + \delta_2)}$
IF	$-(1 + \alpha_2)e^{j(90^\circ + \delta_2)}$
$2LO + IF$	$-(1 + \alpha_2)e^{-j(90^\circ + \delta_2)}$

Tabela A.12: Espectro do sinal $Im[x_m(t)] = (1 + \Delta G_3) \times (E + F)$.

Frequência	Valor
$-2LO - IF$	$D_1 - jD_2$
$-IF$	$D_1 - jS_2$
IF	$D_1 + jS_2$
$2LO + IF$	$D_1 + jD_2$

Na Tab. A.12, a seguinte notação foi utilizada para facilitar a avaliação dos resultados parciais:

$$\begin{aligned}
 D_1 &= -(1 + \alpha_1)(1 + \Delta G_2)(1 + \Delta G_3)\text{sen}\delta_1 + (1 + \alpha_2)(1 + \Delta G_3)\text{sen}(\delta_2) \approx 0 \\
 D_2 &= -(1 + \alpha_1)(1 + \Delta G_2)(1 + \Delta G_3)\text{cos}\delta_1 + (1 + \alpha_2)(1 + \Delta G_3)\text{cos}(\delta_2) \approx 0 \\
 S_2 &= -(1 + \alpha_1)(1 + \Delta G_2)(1 + \Delta G_3)\text{cos}\delta_1 - (1 + \alpha_2)(1 + \Delta G_3)\text{cos}(\delta_2) \approx -2
 \end{aligned} \tag{A.6}$$

Finalmente, a supressão final da componente em $-IF$ acontece quando o sinal complexo $x_m(t)$ é composto a partir dos resultados das Tabelas A.9 e A.12. A Tab. A.13 mostra as expressões analíticas do espectro do sinal complexo $x_m(t)$ em $-IF$ e $+IF$. O espectro de $x_m(t)$ em $-2LO - IF$ e em $2LO + IF$ é a soma de componentes de valor aproximadamente igual a zero, porque $1 - K_1 \cos(\delta_1 + \delta_2) \approx 0$ na Tab. A.9, e D_1 e D_2 são aproximadamente iguais a zero na Tab. A.12. Estas componentes, geradas por *crosstalk* em $\pm(2LO + IF)$, serão ainda mais atenuadas pela filtragem passa-baixas, ou passa-faixa, utilizada para a seleção do espectro em IF , e portanto não são consideradas para o cálculo da *IRR* do sistema. De fato, a *IRR* é definida como sendo somente a razão entre a amplitude da componente em IF e a amplitude da componente imagem em $-IF$, que é também gerada por *crosstalk* conforme foi visto.

Tabela A.13: Espectro do sinal demodulado $x_m(t)$.

Freqüência	Valor
$-2LO - IF$	Não considerado.
$-IF$	$1 + K_1 \cos(\delta_2 - \delta_1) + S_2 + j(-K_1 \sin(\delta_2 - \delta_1) + D_1)$
IF	$1 + K_1 \cos(\delta_2 - \delta_1) - S_2 + j(K_1 \sin(\delta_2 - \delta_1) + D_1)$
$2LO + IF$	Não considerado.

A componente reforçada, na freqüência IF , tem módulo $R \approx 4$, enquanto que a componente suprimida, na freqüência $-IF$, tem módulo $S \approx 0$. A expressão analítica para o módulo da componente reforçada, situada em IF , é

$$\begin{aligned}
 R &= \sqrt{(1 - S_2 + K_1 \cos(\delta_2 - \delta_1))^2 + (D_1 + K_1 \sin(\delta_2 - \delta_1))^2} \\
 &= \sqrt{S_2^2 + D_1^2 + K_1^2 - 2S_2 + 1 + 2K_1(1 - S_2)\cos(\Delta\delta) + 2K_1 D_1 \sin(\Delta\delta)},
 \end{aligned} \tag{A.7}$$

e o módulo da componente suprimida, situada em $-IF$, é

$$\begin{aligned}
 S &= \sqrt{(1 + S_2 + K_1 \cos(\delta_2 - \delta_1))^2 + (D_1 - K_1 \sin(\delta_2 - \delta_1))^2} \\
 &= \sqrt{S_2^2 + D_1^2 + K_1^2 + 2S_2 + 1 + 2K_1(1 + S_2)\cos(\Delta\delta) - 2K_1 D_1 \sin(\Delta\delta)}
 \end{aligned} \tag{A.8}$$

Portanto, a taxa de rejeição de imagem de um sistema de modulação/demodulação em quadratura dupla é

$$IRR = \frac{R}{S} = \sqrt{\frac{S_2^2 + D_1^2 + K_1^2 - 2S_2 + 1 + 2K_1(1 - S_2)\cos(\Delta\delta) + 2K_1D_1\sin(\Delta\delta)}{S_2^2 + D_1^2 + K_1^2 + 2S_2 + 1 + 2K_1(1 + S_2)\cos(\Delta\delta) - 2K_1D_1\sin(\Delta\delta)}} \quad (\text{A.9})$$

A IRR expressa pela Eq. A.9 depende de 7 parâmetros, que são os erros de fase, δ_1 e δ_2 , e de amplitude, α_1 e α_2 , entre as redes de defasagem de 90° , e também os descasamentos de ganho entre os multiplicadores e somadores empregados, ΔG_1 , ΔG_2 e ΔG_3 . O grande número de parâmetros envolvidos dificulta a interpretação da Eq. A.9. Para torná-la mais simples, permitindo uma comparação com o resultado obtido para os multiplicadores em quadratura simples, são adotadas três simplificações: (i) os descasamentos de fase dos defasadores de 90° são iguais, ou seja, $\delta_1 = \delta_2 = \delta$; (ii) os descasamentos de amplitude dos defasadores de 90° são também iguais, $\alpha_1 = \alpha_2 = \alpha$; (iii) o casamento entre os multiplicadores e somadores usados é ideal, ou seja $\Delta G_1 = \Delta G_2 = \Delta G_3 = 0$. Portanto,

$$\begin{aligned} D_1 &= 0 \\ S_2 &= -2(1 + \alpha)\cos\delta \\ K_1 &= (1 + \alpha)^2, \end{aligned} \quad (\text{A.10})$$

resultando na seguinte expressão para a IRR dos multiplicadores em quadratura dupla

$$IRR = \sqrt{\frac{(1 + \alpha)^4 + 4(1 + \alpha)^3\cos\delta + 2(1 + \alpha)^2(2\cos^2\delta + 1) + 4(1 + \alpha)\cos\delta + 1}{(1 + \alpha)^4 - 4(1 + \alpha)^3\cos\delta + 2(1 + \alpha)^2(2\cos^2\delta + 1) - 4(1 + \alpha)\cos\delta + 1}} \quad (\text{A.11})$$

Esta relação entre a IRR e os erros de amplitude α e fase δ corresponde à superfície ilustrada na Fig. A.5 para $0 \leq \alpha \leq 10\%$ e $0.1^\circ \leq \delta \leq 2^\circ$. Nesta figura, as duas linhas destacadas representam $\alpha = 0.02$ e $\delta = 1^\circ$, valores próximos dos tipicamente obtidos em implementações analógicas da estrutura da Fig. A.4. Na interseção destas duas linhas tem-se $IRR = 75$ dB para $\alpha = 2\%$ e $\delta = 1^\circ$.

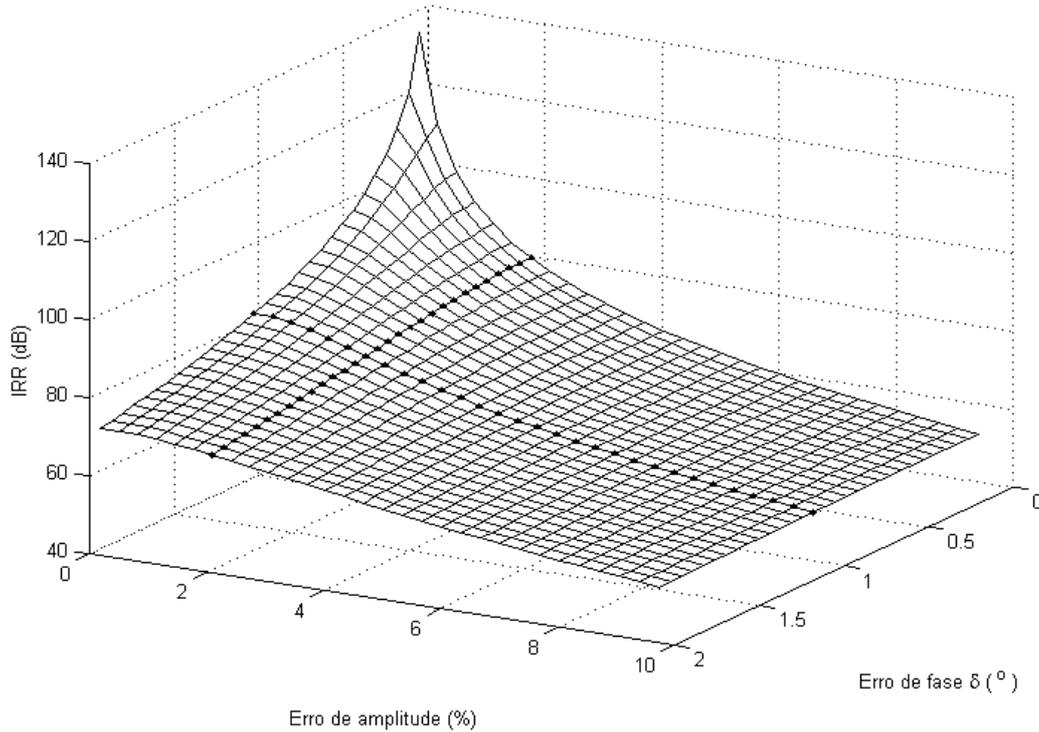


Figura A.5: IRR do multiplicador em quadratura dupla.

A.3 Comparação dos resultados

A comparação da Fig. A.5 com a Fig. A.3 mostra que, em implementações com o mesmo desbalanceamento de fase e de amplitude, a IRR do multiplicador em quadratura dupla é, em decibéis, igual ao dobro da IRR do multiplicador em quadratura simples. As simplificações feitas no modelo de desbalanceamento das estruturas das Figs. A.2 e A.4 são realísticas, porque os descasamentos de ganho $1 + \Delta G_i$, $i = 1,2,3$, podem ser substituídos por acréscimos nos descasamentos de amplitude α_1 e α_2 das redes de defasagem. Além disso, a frequência IF é em geral muito inferior à frequência LO , fazendo com que $LO + IF \approx LO$, e portanto tem-se $\alpha_1 = \alpha_2$ e $\delta_1 = \delta_2$, desde que as redes de defasagem de 90° sejam iguais em estrutura e estejam bem casadas quanto aos aspectos geométricos de sua implementação. Estas condições são possíveis de serem atendidas em realizações em circuitos integrados.

A Fig. A.6 mostra a comparação entre a IRR do multiplicador em quadratura simples e a IRR do multiplicador em quadratura dupla. É interessante observar que os dois conjuntos de curvas são praticamente idênticos, exceto pelo fato de que, para um mesmo α , a IRR do multiplicador em quadratura dupla é 2 vezes maior em dB,

como observado no parágrafo anterior. Para $\delta = 1^\circ$, o multiplicador em quadratura simples tem IRR limitada a 42 dB, enquanto que o multiplicador em quadratura dupla permite IRR superior a 80 dB. Considerando que, atualmente, a redução do descasamento de fase para valores abaixo de 1° em estruturas analógicas contínuas requer ajustes muito finos e técnicas complicadas para equilibrar as linhas I e Q , e ainda que uma IRR acima de 45 dB é altamente desejada nos receptores de baixa IF (aproximadamente 20 dB para cobrir a possível diferença entre o canal desejado e o seu canal espelho, tornando-os iguais em potência após a conversão para IF , mais 25 dB para supressão extra do canal espelho de forma a propiciar uma SNR razoável), os multiplicadores em quadratura dupla impõem-se como uma boa solução para a implementação de sistemas de conversão analógicos com IRR alta e implementação simples.

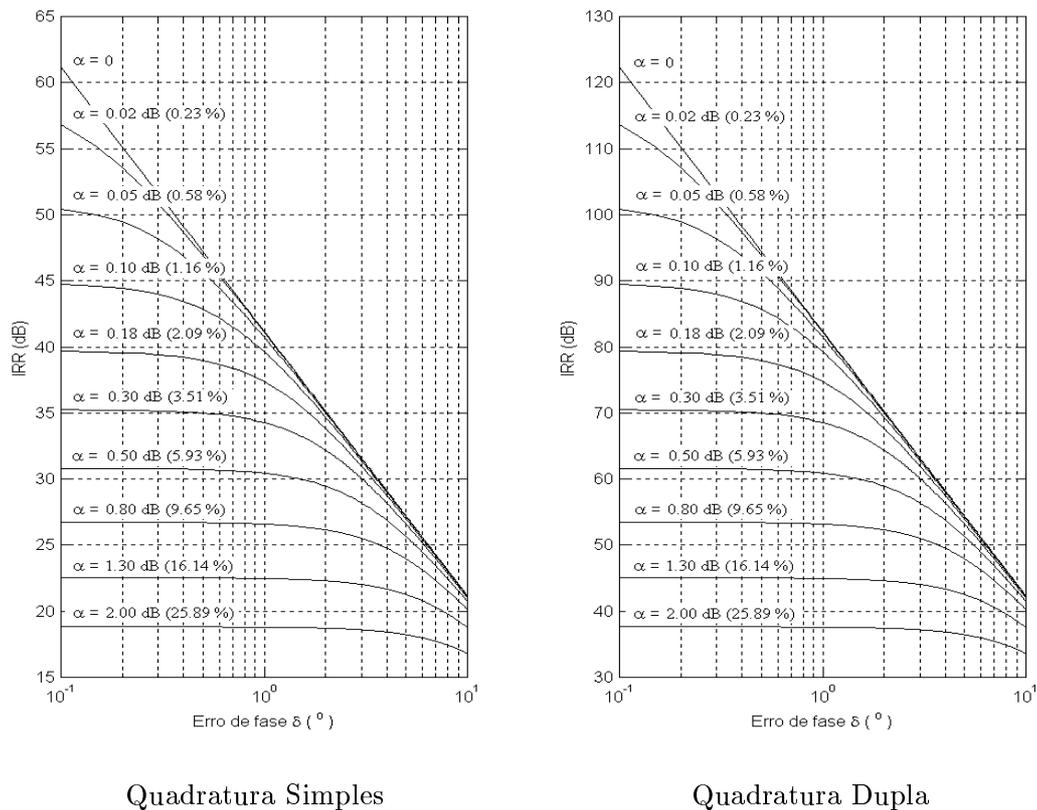


Figura A.6: Comparação entre as taxas de rejeição de imagem dos multiplicadores em quadratura simples e dupla.

Apêndice B

Geração do Sinal DSB no *Matlab*

```
% UNIVERSIDADE FEDERAL DO RIO DE JANEIRO
% COPPE - PROGRAMA DE ENGENHARIA ELETRICA

% TESE DE MESTRADO
% PROFESSOR ORIENTADOR: ANTONIO PETRAGLIA
% ALUNO: JOSE GABRIEL RODRIGUEZ CARNEIRO GOMES

% GERACAO DO SINAL DE ENTRADA PARA O CONVERSOR DSB/SSB:

clear all;

fs=50000; % Frequencia de amostragem elevada para que nao seja
          % necessario fazer filtragem anti-aliasing

time=0:1/fs:10-1/fs; % Sinal com duracao de 10 segundos por ciclo

fc=500;    % Valor original: 500 Hz
% fc=fc+20; % 20 Hz a mais por causa da placa de som da venus.pads.ufrj.br.
          % (apresentou pequenos erros (-4%) na sua taxa de amostragem)

% Torres mais baixas: (520 - 140 = 380 Hz)
%                      (520 + 140 = 660 Hz)

delta=140
y=sin(2*pi*(fc+delta)*time)+sin(2*pi*(fc-delta)*time);

% Torres mais altas: (520 - 200 = 320 Hz)
%                    (520 + 200 = 720 Hz)

delta=200
y=y+4*(sin(2*pi*(fc+delta)*time)+sin(2*pi*(fc-delta)*time));
```

```

% Torres medias (04/01/2000): (520 - 170 = 350 Hz)
%                               (520 + 170 = 690 Hz)

delta=170
y=y+2*(sin(2*pi*(fc+delta)*time)+sin(2*pi*(fc-delta)*time));

% Distorcendo o sinal para tornar mais largas as torres (multiplicacao temporal
% ou convolucao espectral com dois sinais de frequencia baixa, v e v2):

v=0.5-0.5*cos(2*pi*0.1*time);
y=y.*v;
v2=cos(200*(time.*(time-10))/25);
y=y.*v2;
y=y/(3*max(y)); % Normalizacao do sinal por 3 para situa-lo em [-0.333;0.333]
                % (no Matlab, os sinais de audio devem estar no intervalo [-1;1])

% wavwrite(y,fs,'sound1b5'); % Gravacao no arquivo SOUND1B5.WAV, que
                            % em seguida e' tocado com o MediaPlayer do Windows

% Espectro do sinal DSB:

ff=20*log10(abs(fft(y)));
plot((0:(10*fs-1))/10,ff), zoom on; axis([100 900 max(ff)-50 max(ff)+10]);
xlabel('Frequencia (Hz)'); ylabel('Amplitude (dB)'); grid on;

```

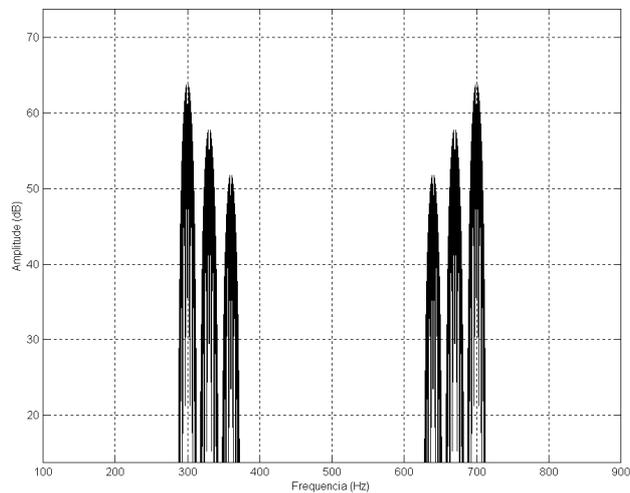


Figura B.1: Espectro do sinal DSB gerado no *Matlab* para ser utilizado como entrada ao conversor DSB/SSB.

Apêndice C

Aproximação de Coeficientes por Razões de Números Inteiros

```
% UNIVERSIDADE FEDERAL DO RIO DE JANEIRO
% COPPE - PROGRAMA DE ENGENHARIA ELETRICA

% TESE - CONVERSOR DSB/SSB A CAPACITORES CHAVEADOS
% JOSE GABRIEL RODRIGUEZ CARNEIRO GOMES

% MODULO DE TESTE #12
% DATA: 22/01/2000 (inicio); 03/02/2000 (ultima alteracao)

% TESTE DA SENSIBILIDADE DA RESPOSTA EM FREQUENCIA A QUANTIZACAO
% PARA O FILTRO PASSA-BAIXAS E O TRANSFORMADOR DE HILBERT

% ALGORITMO DE BUSCA AUTOMATICA DOS MELHORES COEFICIENTES QUANTIZADOS
% OBS.: RAZOES REDUNDANTES ELIMINADAS; PROGRAMA MAIS ORGANIZADO
close all; clear all; execpb=0;
plotapb=1; % plotapb e' redefinida na secao 1.3, porque pode estar salvo outro valor;
mostpb=1; % mostpb e' redefinida na secao 1.4, porque pode estar salvo outro valor;
execmb=1; % execmb e' redefinida no inicio da secao 2.1, porque e' apagada antes;
plotamb=1; % plotamb e' redefinida na secao 2.3, porque pode estar salvo outro valor;
mostmb=1; % mostmb e' redefinida na secao 2.4, porque pode estar salvo outro valor;

% [1] FILTRO PASSA-BAIXAS:

% A execucao a seguir inclui as secoes 1.1 e 1.2, e pode ser feita ou nao.
% Nao sendo feita, os dados devem ser lidos do HD ou entao plotapb=0;
```

```

if execpb,

% [1.1] QUANTIZACAO COM ERRO MAXIMO 0.05:

maxden=40; % 20
maxnum=40; % 20
prec=0.06; % 0.05
coef=[0.3578 0.5221 0.1165 0.6456 0.3960]; tam=5;
out=[];
i=0;

for c=1:tam,
    p(c)=i+1;
    for l=1:maxden,
        for m=1:maxnum,
            erro=((l/m)-coef(c))/coef(c);
            if abs(erro) < prec,
                nova=1;
                for n=p(c):i,
                    if (l/m) == out(n,3)/out(n,4),
                        nova=0;
                    end;
                end;
            end;
            if nova,
                i=i+1;
                out=[out; i coef(c) l m l+m erro*100 prec*100];
            end;
        end;
    end;
end;

% [1.1.1] Eliminacao dos denominadores diferentes para coefs 2,3 e 4,5:

aux=[out(p(1):p(2)-1,:)];
t1=size(aux);

% Coeficientes 2 e 3:

auxm1=[]; auxm2=[]; gravei=0;

im1=p(2); im2=p(3); minim2=p(3); % cnt=0;

while (im1<p(3)),
    while (im2<p(4))&(gravei),
        if (out(im1,4)==out(im2,4)),
            auxm1=[auxm1; out(im1,:)];
            auxm2=[auxm2; out(im2,:)];
            gravei=1; minim2=im2+1;
        end;
    end;
end;

```

```

        end;
        im2=im2+1;
        % cnt=cnt+1; im1b(cnt)=im1; im2b(cnt)=im2; Verificacao
    end;
    if (im2==p(4)),
        im2=minim2;
    end;
    im1=im1+1; gravei=0;
end;

t2=size(auxm1); t3=size(auxm2);
aux=[aux ; auxm1 ; auxm2];

% Coeficientes 4 e 5:

auxm1=[]; auxm2=[]; gravei=0;

im1=p(4); im2=p(5); minim2=p(5); % cnt=0;

while (im1<p(5)),
    while (im2<i)&(gravei),
        if (out(im1,4)==out(im2,4)),
            auxm1=[auxm1; out(im1,:)];
            auxm2=[auxm2; out(im2,:)];
            gravei=1; minim2=im2+1;
        end;
        im2=im2+1;
        % cnt=cnt+1; im1b(cnt)=im1; im2b(cnt)=im2; Verificacao
    end;
    if (im2==i),
        im2=minim2;
    end;
    im1=im1+1; gravei=0;
end;

t4=size(auxm1); t5=size(auxm2);
aux=[aux ; auxm1 ; auxm2];

outsr=out;
clear out;
out=aux;
clear aux; clear auxm1; clear auxm2;

% Alteracao das referencias para o algoritmo de busca:

i=t1(1)+t2(1)+t3(1)+t4(1)+t5(1)
out(:,1)=(1:i)';
p=[0 t1(1) t1(1)+t2(1) t1(1)+t2(1)+t3(1) t1(1)+t2(1)+t3(1)+t4(1)]+1

```

```

% [1.2] ALGORITMO DE BUSCA:

% [1.2.1] Resposta Ideal:

x3=[1 zeros(1,500)];
h1=1-coef(1);
h2=2-coef(2);
h3=1-coef(3);
h4=2-coef(4);
h5=1-coef(5);
% Filtro Passa-Baixas:
aux1=filter([0 0 -h1 1],[1 -h1],x3);
y1=filter([h3 -h2 1],[1 -h2 h3],aux1);
y2=filter([0 0 h5 -h4 1],[1 -h4 h5],x3);
fideal=20*log10(abs(fft(y1+y2)/2));

% [1.2.2] Outras Inicializacoes:

c=0;
delta1=p(2)-p(1);
delta2=p(3)-p(2);
delta3=p(4)-p(3);
delta4=p(5)-p(4);
delta5=i-p(5)+1;
total=delta1*delta2*delta3*delta4*delta5
for c1=p(1):p(2)-1,
    for c2=p(2):p(3)-1,
        for c3=p(3):p(4)-1,
            for c4=p(4):p(5)-1,
                for c5=p(5):i,
                    if (out(c2,4)==out(c3,4))&(out(c4,4)==out(c5,4)), % Denominadores iguais
                        c=c+1;
                        if rem(c,200)==0,
                            total=c
                        end;
                    end;
                end;
            end;
        end;
    end;
end;
total=c
out2b=zeros(total,9); c=0;

% [1.2.3] Algoritmo propriamente dito:

for c1=p(1):p(2)-1,
    for c2=p(2):p(3)-1,
        for c3=p(3):p(4)-1,

```

```

for c4=p(4):p(5)-1,
    for c5=p(5):i,
        if (out(c2,4)==out(c3,4))&(out(c4,4)==out(c5,4)), % Denominadores iguais
            c=c+1; an=1;
            h1=1-out(c1,3)/out(c1,4);
            h2=2-out(c2,3)/out(c2,4);
            h3=1-out(c3,3)/out(c3,4);
            h4=2-out(c4,3)/out(c4,4);
            h5=1-out(c5,3)/out(c5,4);
            % Filtro Passa-Baixas:
            aux1=filter([0 0 -h1 1],[1 -h1],x3);
            y1=filter([h3 -h2 1],[1 -h2 h3],aux1);
            y2=filter([0 0 h5 -h4 1],[1 -h4 h5],x3);
            f=20*log10(abs(fft(y1+y2)/2));
            erro=mean((f(70:251)-fideal(70:251)).^2);
            rfp=max(f(1:50))-min(f(1:50));
            rfr=max(f(75:250));
            % plot((0:1:500)*4000/501,fideal,'k-',(0:1:500)*4000/501,f,'k:');
            % pause;
            % cap=out(c1,5)+out(c2,5)+out(c3,5)+out(c4,5)+out(c5,5);
            cap=out(c1,5)+out(c2,3)+out(c3,5)+out(c4,3)+out(c5,5); % Denominadores
            out2b(c,:)=[c1 c2 c3 c4 c5 erro rfp rfr cap];
        end;
        if (rem(c,100)==0)&(an==1),
            posicao=c/total
            an=0;
        end;
    end;
end;
end;
end;
end;

% save out2b;

out2c=sortrows(out2b,[9 8]);

% [1.2.4] Eliminacao pela 'Regra da Desvantagem':

elim=1; elm=0; elmm=0;
out2c2=out2c;

for i=1:total,
    if out2c2(i,9) =elim,
        for j=i+1:total,
            if (out2c2(j,7)>out2c2(i,7)) & (out2c2(j,8)>out2c2(i,8)) & (out2c2(j,9) =elim),
                out2c2(j,:)=[0 0 0 0 0 0 0 0 elim];
                elm=elm+1;
            end;
        end;
    end;
end;

```

```

        if (elm ==elmm) & (rem(elm,10)==0),
            elmm=elm;
            pos=elm/total % 'pos' chega ate 0.9766 !
        end;
    end;
end;
end;
end;

out2d=[]; j=0

for i=1:total,
    if out2c2(i,9) ==elim,
        j=j+1;
        out2d=[out2d; out2c2(i,:)];
    end;
end;

save razpb; % Fim das secoes 1.1 e 1.2.

else load razpb; % Se o algoritmo nao for executado, ler dados do HD.

end; % Fim do loop 'executa', que inclui 1.1 e 1.2.

% [1.3] DESENHO DOS RESULTADOS:

plotapb=1; % Tem de ser redefinido porque pode estar salvo outro plotapb;

if plotapb,

    opcoes=j
    amin=min(out2d(:,8))
    amax=max(out2d(:,8))
    rmin=min(out2d(:,7))
    rmax=max(out2d(:,7))
    cmin=min(out2d(:,9))
    cmax=max(out2d(:,9))
    mmin=1; mmax=256; resmin=1; resmax=400;

    y=zeros(resmax); erro=0;

    for m=1:j,
        % Atenuacao e Ripple
        a=((out2d(m,8)-amin)/(amax-amin))*(resmax-resmin)+resmin;
        r=((out2d(m,7)-rmin)/(rmax-rmin))*(resmax-resmin)+resmin;
        % Numero de Capacitores
        c=((out2d(m,9)-cmin)/(cmax-cmin))*(mmax-mmin)+mmin;
        % Coordenadas
        aq=round(a); rq=round(r); cq=round(c);
        if aq==1, aq=2; end;
    end;
end;

```

```

if aq==400, aq=399; end;
if rq==1, rq=2; end;
if rq==400, rq=399; end;
cqb(m)=cq;
if y(aq,rq)==0,
    y(aq-1:aq+1,rq-1:rq+1)=cq;
else erro=1
end;
end;

base=fliplr(1:(255/400):(255-(255/400))); escala=[];
for m=1:60,
    escala=[escala base'];
end;

% iptsetpref('ImshowAxesVisible','off');
% ea=amin:(amax-amin)/460:amax-(amax-amin)/460;
% er=rmin:(rmax-rmin)/400:rmax-(rmax-rmin)/460;

% map=jet(256); map(1,:)= [0 0 0]; % Default
map=flipud(gray(256)); map(1,:)= [1 1 1]; % Impressora a laser P&B
imshow([rot90(y) escala],map), truesize; zoom on; % Matlab 5.2

xlabel('Atenuacao (dB)'); ylabel('Ripple (dB)');
figure; plot(out2d(:,8),out2d(:,7),'bx'); zoom on;
xlabel('Atenuacao (dB)'); ylabel('Ripple (dB)'); pause;

end;

```

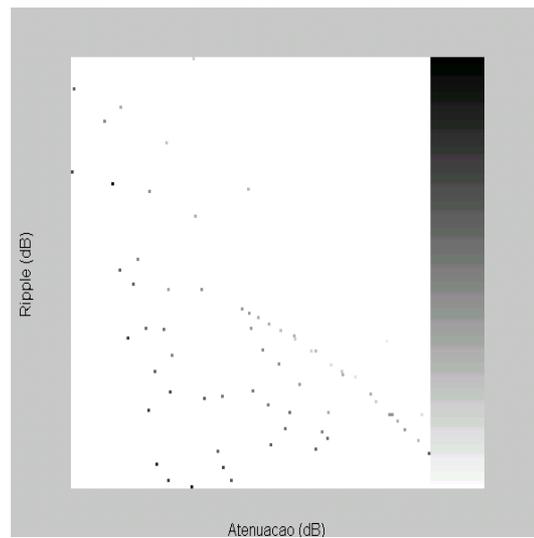
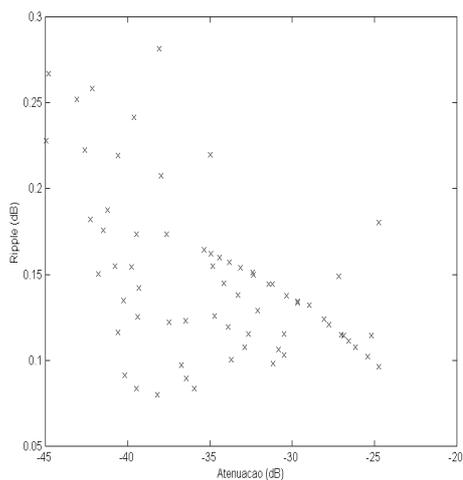


Figura C.1: Opções de filtros passa-baixa utilizando razões de números inteiros com erro máximo de 5% e com numerador e denominador limitados a 40.

```

% [1.4] RESPOSTA EM FREQUENCIA DE ALGUNS FILTROS ESCOLHIDOS:

mostpb=1; % Tem de ser redefinido porque pode estar salvo outro mostpb;

if mostpb,

eixo=0:(2/501):(2-(2/501));

plot(eixo,fideal,'k-'); hold on;

% [1.4.1] 78 Capacitores, Ripple 0.24 dB, Atenuacao 39.6 dB:

c=[4/11 9/17 2/17 11/17 7/17];

x3=[1 zeros(1,500)];
h1=1-c(1);
h2=2-c(2);
h3=1-c(3);
h4=2-c(4);
h5=1-c(5);
% Filtro Passa-Baixas:
aux1=filter([0 0 -h1 1],[1 -h1],x3);
y1=filter([h3 -h2 1],[1 -h2 h3],aux1);
y2=filter([0 0 h5 -h4 1],[1 -h4 h5],x3);
% f=20*log10(abs(fft(y1+y2)/2)); plot(eixo,f,'c-');

% [1.4.2] 104 Capacitores, Ripple 0.14 dB, Atenuacao 39.3 dB:

c=[4/11 17/33 4/33 11/17 7/17];

x3=[1 zeros(1,500)];
h1=1-c(1);
h2=2-c(2);
h3=1-c(3);
h4=2-c(4);
h5=1-c(5);
% Filtro Passa-Baixas:
aux1=filter([0 0 -h1 1],[1 -h1],x3);
y1=filter([h3 -h2 1],[1 -h2 h3],aux1);
y2=filter([0 0 h5 -h4 1],[1 -h4 h5],x3);
% f=20*log10(abs(fft(y1+y2)/2)); plot(eixo,f,'g-');

% [1.4.3] 145 Capacitores, Ripple 0.09 dB, Atenuacao 40.2 dB:

c=[4/11 17/33 4/33 24/37 15/37];

x3=[1 zeros(1,500)];
h1=1-c(1);
h2=2-c(2);

```

```

h3=1-c(3);
h4=2-c(4);
h5=1-c(5);
% Filtro Passa-Baixas:
aux1=filter([0 0 -h1 1],[1 -h1],x3);
y1=filter([h3 -h2 1],[1 -h2 h3],aux1);
y2=filter([0 0 h5 -h4 1],[1 -h4 h5],x3);
f=20*log10(abs(fft(y1+y2)/2)); plot(eixo,f,'k:');

axis([0 1 -60 5]); hold off; zoom on;
xlabel('Frequency (\ times \ pi rad/s)'); ylabel('Amplitude (dB)'); pause;
axis([0 0.21 -0.15 0.05]); % (F. Passagem) 0.21 pi = 55 Hz
pause;

% [1.4.4] Zoom da faixa de passagem para captura p/ textos:

subplot(3,1,2);
plot(eixo,fideal,'k-'); hold on; plot(eixo,f,'k:'); hold off; axis([0 0.21 -0.15 0.05]);
pause;

end; % Fim do loop 'mostpb', que consiste em 1.4.

close all; clear all;

execmb=1; % Redefinida porque foi apagada pela linha anterior

% [2] FILTRO DE MEIA-BANDA G(z):

% A execucao a seguir inclui as secoes 2.1 e 2.2, e pode ser feita ou nao.
% Nao sendo feita, os dados devem ser lidos do HD ou entao plotapb=0;

if execmb,

% [2.1] QUANTIZACAO COM ERRO MAXIMO 0.05:

maxden=30;
maxnum=30;
prec=0.1;
coef=[0.190696 0.860735 0.553100]; tam=3;
out=[];
i=0;

    for c=1:tam,
        p(c)=i+1;
        for l=1:maxden,
            for m=1:maxnum,
                erro=((l/m)-coef(c))/coef(c);
                if abs(erro) < prec,
                    nova=1;

```

```

        for n=p(c):i,
            if (1/m) == out(n,3)/out(n,4),
                nova=0;
            end;
        end;
    end;
    if nova,
        i=i+1;
        out=[out; i coef(c) 1 m 1+m erro*100 prec*100];
    end;
end;
end;
end;
end;
end;

```

% [2.2] ALGORITMO DE BUSCA:

% [2.2.1] Resposta Ideal:

```

x3=[1 zeros(1,500)];
h1=coef(1);
h2=coef(2);
h3=coef(3);
aux1=filter([h1 0 1],[1 0 h1],x3);
y1=filter([h2 0 1],[1 0 h2],aux1);
y2=filter([0 h3 0 1],[1 0 h3],x3);
fideal=20*log10(abs(fft(y1+y2)/2));

```

% [2.2.2] Outras Inicializacoes:

```

c=0;
delta1=p(2)-p(1);
delta2=p(3)-p(2);
delta3=i-p(3)+1;
total=delta1*delta2*delta3
out2b=zeros(total,7);

```

% [2.2.3] Algoritmo propriamente dito:

```

for c1=p(1):p(2)-1,
    for c2=p(2):p(3)-1,
        for c3=p(3):i,
            c=c+1;
            h1=out(c1,3)/out(c1,4);
            h2=out(c2,3)/out(c2,4);
            h3=out(c3,3)/out(c3,4);
            % Filtro G(z):
            aux1=filter([h1 0 1],[1 0 h1],x3);
            y1=filter([h2 0 1],[1 0 h2],aux1);
            y2=filter([0 h3 0 1],[1 0 h3],x3);

```

```

        f=20*log10(abs(fft(y1+y2)/2));
        erro=mean((f(113:251)-fideal(113:251)).^2);
        rfp=max(f(1:113))-min(f(1:113));
        rfr=max(f(139:250));
        % plot((0:1:500)*4000/501,fideal,'k-',(0:1:500)*4000/501,f,'k:');
        % pause;
        cap=out(c1,5)+out(c2,5)+out(c3,5);
        out2b(c,:)= [c1 c2 c3 erro rfp rfr cap];
        if rem(c,100)==0,
            posicao=c/total
        end;
    end;
end;

end;

% save out2b;

out2c=sortrows(out2b,[7 6]);

% [2.2.4] Eliminacao pela 'Regra da Desvantagem':

elim=1; elm=0; elmm=0;
out2c2=out2c;

for i=1:total,
    if out2c2(i,7) =elim,
        for j=i+1:total,
            if (out2c2(j,5)>out2c2(i,5)) & (out2c2(j,6)>out2c2(i,6)) & (out2c2(j,7) =elim),
                out2c2(j,:)= [0 0 0 0 0 0 elim];
                elm=elm+1;
            end;
            if (elm =elmm) & (rem(elm,100)==0),
                elmm=elm;
                pos=elm/total          end;
        end;
    end;
end;

out2d=[]; j=0

for i=1:total,
    if out2c2(i,7) =elim,
        j=j+1;
        out2d=[out2d; out2c2(i,:)];
    end;
end;

save razmb; % Fim das secoes 2.1 e 2.2.

```

```

else load razmb; % Se o algoritmo nao for executado, ler dados do HD.

end; % Fim do loop 'executa', que inclui 2.1 e 2.2.

% [2.3] DESENHO DOS RESULTADOS:

plotamb=1; % Tem de ser redefinido porque pode estar salvo outro plotapb;

if plotamb,

opcoes=j
amin=min(out2d(:,6))
amax=max(out2d(:,6))
rmin=min(out2d(:,5))
rmax=max(out2d(:,5))
cmin=min(out2d(:,7))
cmax=max(out2d(:,7))
mmin=1; mmax=256; resmin=1; resmax=400;

y=zeros(resmax); erro=0;

for m=1:j,
    % Atenuacao e Ripple
    a=((out2d(m,6)-amin)/(amax-amin))*(resmax-resmin)+resmin;
    r=((out2d(m,5)-rmin)/(rmax-rmin))*(resmax-resmin)+resmin;
    % Numero de Capacitores
    c=((out2d(m,7)-cmin)/(cmax-cmin))*(mmax-mmin)+mmin;
    % Coordenadas
    aq=round(a); rq=round(r); cq=round(c);
    if aq==1, aq=2; end;
    if aq==400, aq=399; end;
    if rq==1, rq=2; end;
    if rq==400, rq=399; end;
    cqb(m)=cq;
    if y(aq,rq)==0,
        y(aq-1:aq+1,rq-1:rq+1)=cq;
    else erro=1
    end;
end;

base=fliplr(1:(255/400):(256-(255/400))); escala=[];
for m=1:60,
    escala=[escala base'];
end;

% iptsetpref('ImshowAxesVisible','off');

% ea=amin:(amax-amin)/460:amax-(amax-amin)/460;
% er=rmin:(rmax-rmin)/400:rmax-(rmax-rmin)/460;

```

```

% map=jet(256); map(1,:)=[0 0 0]; % Default
map=flipud(gray(256)); map(1,:)=[1 1 1]; % Impressora a laser P&B
imshow([rot90(y) escala],map), truesize; zoom on; % Matlab 5.2

xlabel('Atenuacao (dB)'); ylabel('Ripple (dB)');

figure; plot(out2d(:,6),out2d(:,5),'bx'); zoom on;
xlabel('Atenuacao (dB)'); ylabel('Ripple (dB)'); pause;

end; % Fim do loop 'plotapb', que consiste em 1.3.

```

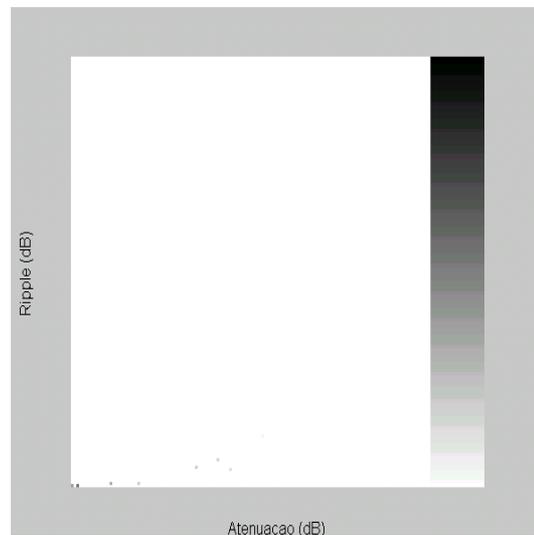
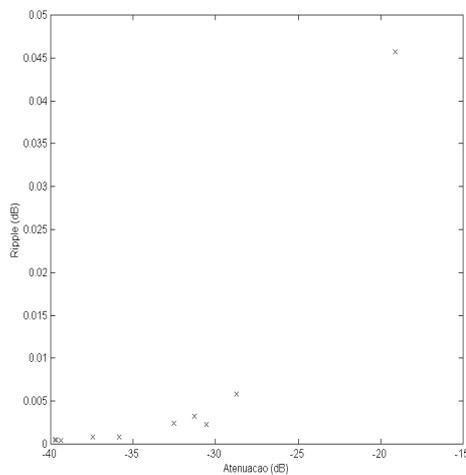


Figura C.2: Opções de filtros de meia-banda $G(z)$ utilizando razões de números inteiros com erro máximo de 5% e com numerador e denominador limitados a 40.

```

% [2.4] RESPOSTA EM FREQUENCIA DE ALGUNS FILTROS ESCOLHIDOS:

mostmb=1; % Tem de ser redefinido porque pode estar salvo outro mostmb;

if mostmb,

eixo=0:(2/501):(2-(2/501));

plot(eixo,fideal,'k-'); hold on;

% [2.4.1] 49 capacitores, Ripple 4.63e-4 dB, Atenuacao 39.66 dB:

c=[3/16 6/7 6/11];

x3=[1 zeros(1,500)];

```

```

h1=c(1); h2=c(2); h3=c(3);

aux1=filter([h1 0 1],[1 0 h1],x3);
y1=filter([h2 0 1],[1 0 h2],aux1);
y2=filter([0 h3 0 1],[1 0 h3],x3);
f=20*log10(abs(fft(y1+y2)/2)); plot(eixo,f,'k:');

% [2.4.2] 62 capacitores, Ripple 4.33e-4 dB, Atenuacao 39.37 dB:

c=[5/27 6/7 6/11];

x3=[1 zeros(1,500)];

h1=c(1); h2=c(2); h3=c(3);

aux1=filter([h1 0 1],[1 0 h1],x3);
y1=filter([h2 0 1],[1 0 h2],aux1);
y2=filter([0 h3 0 1],[1 0 h3],x3);
% f=20*log10(abs(fft(y1+y2)/2)); plot(eixo,f,'k:');

axis([0 1 -60 5]); hold off; zoom on;
% axis([0 250 -60 30]); hold off; zoom on;

xlabel('Frequency (\ \times \ pi rad/s)'); ylabel('Amplitude (dB)'); pause;
pause; axis([0 0.48 -6e-4 1e-4]); % (F. Passagem) 0.48 pi = 120 Hz
pause;

% [2.4.3] Zoom da faixa de passagem para captura p/ textos:

subplot(3,1,2);
plot(eixo,fideal,'k-'); hold on; plot(eixo,f,'k:'); hold off; axis([0 0.48 -6e-4 1e-4]);

end; % Fim do loop 'mostmb', que consiste em 2.4.

```

Apêndice D

Listagem da Lógica de Controle para Simulação no SPECTRE

```
* LOGICA DE CHAVEAMENTO DO CONVERSOR DSB/SSB

* ARQUIVO PARA SIMULACAO NO SPECTRE (diana.pads.ufrj.br)
* TESE DE MESTRADO -- JOSE GABRIEL 14/03/2000

* PARA EXECUTAR O SPECTRE:
* spectre logchav2.cir -raw logchav2.out -format nutascii

* [1] MACROMODELO DO BLOCO DE ATRASO

.SUBCKT DELAY1 1 2 3 4

* NODE 1 INPUT
* NODE 2 OUTPUT
* NODE 3 VDD
* NODE 4 GND

MN1 5 1 4 4 TN L=0.4U W=1U
MN2 2 5 4 4 TN L=0.4U W=1U
MP1 5 1 3 3 TP L=0.4U W=3U
MP2 2 5 3 3 TP L=0.4U W=3U
.ENDS DELAY1

* [2] MACROMODELO DA LOGICA PARA ELIMINACAO DE OVERLAP

* OBS.: USA MACROMODELO [1]

* .SUBCKT NOVL1 1 2 3 4 5

* NODE 1 G1-INPUT
* NODE 2 G1-OUTPUT
```

```

* NODE 3 G2-OUTPUT
* NODE 4 VDD
* NODE 5 GND

MN1 6 1 5 5 TN L=0.4U W=1U
MN2 3 7 5 5 TN L=0.4U W=1U
MN3 3 1 5 5 TN L=0.4U W=1U
MN4 2 8 5 5 TN L=0.4U W=1U
MN5 2 6 5 5 TN L=0.4U W=1U
MP1 6 1 4 4 TP L=0.4U W=3U
MP2 9 7 4 4 TP L=0.4U W=3U
MP3 3 1 9 4 TP L=0.4U W=3U
MP4 10 8 4 4 TP L=0.4U W=3U
MP5 2 6 10 4 TP L=0.4U W=3U
XAT1 3 8 4 5 DELAY1
XAT2 2 7 4 5 DELAY1
.ENDS NOVL1

* [3] MACROMODELO DO FLIP-FLOP TIPO D (SEM SET NEM RESET)

.SUBCKT FFPD1 1 2 3 4 5 6 7

* NODE 1 D-INPUT
* NODE 2 PHI1-INPUT
* NODE 3 PHI2-INPUT
* NODE 4 Q-OUTPUT
* NODE 5 NOT(Q)-OUTPUT
* NODE 6 VDD
* NODE 7 GND

MN1 1 2 8 7 TN L=0.4U W=1U
MN2 9 8 7 7 TN L=0.4U W=1U
MN3 10 9 7 7 TN L=0.4U W=1U
MN4 10 3 8 7 TN L=0.4U W=1U
MN5 9 3 11 7 TN L=0.4U W=1U
MN6 4 11 7 7 TN L=0.4U W=1U
MN7 5 4 7 7 TN L=0.4U W=1U
MN8 5 2 11 7 TN L=0.4U W=1U
MP1 1 3 8 6 TP L=0.4U W=3U
MP2 9 8 6 6 TP L=0.4U W=3U
MP3 10 9 6 6 TP L=0.4U W=3U
MP4 10 2 8 6 TP L=0.4U W=3U
MP5 9 2 11 6 TP L=0.4U W=3U
MP6 4 11 6 6 TP L=0.4U W=3U
MP7 5 4 6 6 TP L=0.4U W=3U
MP8 5 3 11 6 TP L=0.4U W=3U
.ENDS FFPD1

```

* [4] MACROMODELO DA PORTA LOGICA 'AND' DE 3 ENTRADAS

.SUBCKT AND31 1 2 3 4 5 6 7

* NODE 1 A-INPUT
* NODE 2 B-INPUT
* NODE 3 C-INPUT
* NODE 4 AND(A,B,C)-OUTPUT
* NODE 5 NAND(A,B,C)-OUTPUT
* NODE 6 VDD
* NODE 7 GND

MN1 8 1 7 7 TN L=0.4U W=1U
MN2 9 2 8 7 TN L=0.4U W=1U
MN3 5 3 9 7 TN L=0.4U W=1U
MN4 4 5 7 7 TN L=0.4U W=1U
MP1 5 1 6 6 TP L=0.4U W=3U
MP2 5 2 6 6 TP L=0.4U W=3U
MP3 5 3 6 6 TP L=0.4U W=3U
MP4 4 5 6 6 TP L=0.4U W=3U
.ENDS AND31

* [5] MACROMODELO DA PORTA LOGICA 'NAND' DE 2 ENTRADAS

.SUBCKT NAND21 1 2 3 4 5

* NODE 1 A-INPUT
* NODE 2 B-INPUT
* NODE 3 NAND(A,B)-OUTPUT
* NODE 4 VDD
* NODE 5 GND

MN1 6 1 5 5 TN L=0.4U W=1U
MN2 3 2 6 5 TN L=0.4U W=1U
MP1 3 1 4 4 TP L=0.4U W=3U
MP2 3 2 4 4 TP L=0.4U W=3U
.ENDS NAND21

* [6] MACROMODELO DA LOGICA COMBINACIONAL COMPLEXA PARA GERAR M1 E M2

.SUBCKT LCOMP1 21 22 23 4 5 6 7 8 11 12

* NODE 21 G1-INPUT
* NODE 22 G2-INPUT
* NODE 23 H1-INPUT
* NODE 4 J1-INPUT
* NODE 5 M1-OUTPUT
* NODE 6 M2-OUTPUT
* NODE 7 VDD

* NODE 8 GND

* ATRASANDO G1, G2 E H1:

XAT1 21 24 7 8 DELAY1

XAT4 24 26 7 8 DELAY1

XAT6 26 1 7 8 DELAY1

XAT2 22 25 7 8 DELAY1

XAT5 25 27 7 8 DELAY1

XAT7 27 2 7 8 DELAY1

XAT3 23 3 7 8 DELAY1

* GERANDO M1

MN1 10 4 3 8 TN L=0.4U W=1U

MN2 10 3 4 8 TN L=0.4U W=1U

MN3 11 10 8 8 TN L=0.4U W=1U

MN4 12 11 8 8 TN L=0.4U W=1U

MN5 13 11 14 8 TN L=0.4U W=1U

MN6 14 2 8 8 TN L=0.4U W=1U

MN7 13 12 15 8 TN L=0.4U W=1U

MN8 15 1 8 8 TN L=0.4U W=1U

MN9 5 13 8 8 TN L=0.4U W=1U

MP1 9 4 7 7 TP L=0.4U W=3U

MP2 10 3 9 7 TP L=0.4U W=3U

MP3 11 10 7 7 TP L=0.4U W=3U

MP4 12 11 7 7 TP L=0.4U W=3U

MP5 13 1 16 7 TP L=0.4U W=3U

MP6 16 2 7 7 TP L=0.4U W=3U

MP7 13 12 16 7 TP L=0.4U W=3U

MP8 16 11 7 7 TP L=0.4U W=3U

MP9 5 13 7 7 TP L=0.4U W=3U

* GERANDO M2

MN10 19 11 8 8 TN L=0.4U W=1U

MN11 20 12 8 8 TN L=0.4U W=1U

MN12 17 1 19 8 TN L=0.4U W=1U

MN13 17 2 20 8 TN L=0.4U W=1U

MN14 6 17 8 8 TN L=0.4U W=1U

MP10 18 11 7 7 TP L=0.4U W=3U

MP11 18 1 7 7 TP L=0.4U W=3U

MP12 17 12 18 7 TP L=0.4U W=3U

MP13 17 2 18 7 TP L=0.4U W=3U

MP14 6 17 7 7 TP L=0.4U W=3U

.ENDS LCOMP1

```

* [7] NOVO MACROMODELO DA LOGICA DE CHAVEAMENTO

* OBS.: USA MACROMODELOS [2] [3] [4]

.SUBCKT LOGICA1 14 9 10 13 0 11 12 5 6 7 8 15 16 17 18 23 25 26 27 28 29 30

* NODE 14 G1-INPUT
* NODE 09 G1-OUTPUT
* NODE 10 G2-OUTPUT
* NODE 13 VDD
* NODE 00 GND
* NODE 11 F1-OUTPUT
* NODE 12 F2-OUTPUT
* NODE 05 H1-OUTPUT
* NODE 06 H2-OUTPUT
* NODE 07 J1-OUTPUT
* NODE 08 J2-OUTPUT
* NODE 15 A-OUTPUT
* NODE 16 C-OUTPUT
* NODE 17 E-OUTPUT
* NODE 18 G-OUTPUT
* NODE 23 L-OUTPUT
* NODE 25 N1-OUTPUT
* NODE 26 N2-OUTPUT
* NODE 27 M1-OUTPUT
* NODE 28 M2-OUTPUT

* NODE 29 EXOR-OUTPUT TMP
* NODE 30 NEXOR-OUTPUT TMP

MN1 2 1 0 0 TN L=0.4U W=1U
MN2 1 14 0 0 TN L=0.4U W=1U
MP1 2 1 13 13 TP L=0.4U W=3U
MP2 1 14 13 13 TP L=0.4U W=3U
XFFP1 4 1 2 3 4 13 0 FFPD1
XFFP2 6 4 3 5 6 13 0 FFPD1
XFFP3 8 6 5 7 8 13 0 FFPD1
XOVL1 2 9 10 13 0 NOVL1
XOVL2 3 11 12 13 0 NOVL1
XAND1 11 5 7 15 19 13 0 AND31
XAND2 11 6 7 16 20 13 0 AND31
XAND3 11 5 8 17 21 13 0 AND31
XAND4 11 6 8 18 22 13 0 AND31
XNAND1 19 21 23 13 0 NAND21
XNAND2 20 21 24 13 0 NAND21
XOVL3 24 25 26 13 0 NOVL1
XLC1 9 10 5 7 27 28 13 0 29 30 LCOMP1
C4 22 0 10f
.ENDS LOGICA1

```

* [8] CIRCUITO PRINCIPAL

VDD 1 0 VSOURCE TYPE=DC DC=3.3 MAG=0.0

VG1 2 0 VSOURCE TYPE=PULSE VAL0=0 VAL1=3.3 PERIOD=4e-8 DELAY=3e-9 RISE=4e-10 FALL=4e-10 WIDTH=2e-8

XLOGICA 2 3 4 1 0 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 LOGICA1

C1 3 0 10f

C2 4 0 10f

C3 5 0 10f

C4 6 0 10f

C5 7 0 10f

C6 8 0 10f

C7 9 0 10f

C8 10 0 10f

C9 11 0 10f

C10 12 0 10f

C11 13 0 10f

C12 14 0 10f

C13 15 0 10f

C14 16 0 10f

C15 17 0 10f

C16 18 0 10f

C17 19 0 10f

C18 20 0 0.1f

C19 21 0 0.1f

.IC V(8)=0

.IC V(10)=0

* [9] MODELOS DOS TRANSISTORES

simulator lang=spice

.model TN bsim3	type=n capmod=bsim	noisemod=1	subthmod=3.000e00
+satmod=2.000e00	bulkmod=1.000e00	TNOM=27 TOX=7.6E-9	XJ=1.5E-7
+NCH=1.7E17	VTH0=0.5710859	K1=0.878501	K2=-3.00243000E-02
+K3=11.3113085	K3B=-3.96583300E-01	W0=1E-5	NLX=1.457884E-7
+DVT0W=0	DVT1W=5.3E6	DVT2W=-3.20000000E-02	DVT0=7.4122244
+DVT1=0.8466786	DVT2=-4.31829000E-02	U0=392.1337916	
+UA=2.772806E-10	UB=1.277294E-18	UC=5.063058E-11	VSAT=1.232875E5
+A0=0.900086	AGS=0.2495782	B0=3.808501E-8	B1=1.022E-6
+KETA=-9.35000000E-02	A1=0	A2=1	RDSW=832.2247571
+PRWG=-1.12780000E-03	PRWB=-1.03500000E-03	WR=1	
+WINT=1.074592E-7	LINT=4.844866E-8	DWG=-1.07645700E-08	DWB=5.072102E-9
+VOFF=-1.50000000E-01	NFACTOR=2	CIT=0	CDSC=2.4E-4
+CDSCD=0	CDSCB=0	ETA0=0.023341	ETAB=0
+DSUB=0.3151379	PCLM=0.7954879	PDIBLC1=2.0677E-3	PDIBLC2=1.499374E-3
+PDIBLCB=0	DROUT=0.0263371	PSCBE1=6.472592E9	PSCBE2=5.003116E-9

```

+PVAG=0.1858763      DELTA=0.01      MOBMOD=1      PRT=0
+UTE=-1.50000000E+00  KT1=-1.10000000E-01  KT1L=0
+KT2=0.022          UA1=4.31E-9      UB1=-7.61000000E-18  UC1=-5.60000000E-11
+AT=3.3E4           WL=0  WLN=1      WW=0  WWN=1      WWL=0
+LL=0  LLN=1        LW=0           LWN=1  LWL=0
+CAPMOD=2           CGDO=4.7E-10     CGSO=4.7E-10     CGB0=0
+CJ=9.3406E-4       PB=0.83492       MJ=0.3779        CJSW=2.0983E-10
+PBSW=0.83492       MJSW=0.39887     PVTH0=-7.59409200E-03  PRDSW=-8.36700093E+01
+PK2=-2.42866800E-03  WKETA=-2.03354000E-02  LKETA=-1.56490000E-02

.model TP bsim3      type=p  capmod=bsim      noisemod=1      subthmod=3.000e00
+satmod=2.000e00    bulkmod=1.0      TNOM=27  TOX=7.6E-9      XJ=1.5E-7  NCH=1.7E17
+VTH0=-6.33791900E-01  K1=0.9029167    K2=-3.46870000E-02    K3=15.6544439
+K3B=-4.14614000E-01  W0=1E-5         NLX=8.659181E-8       DVT0W=0  DVT1W=5.3E6
+DVT2W=-3.20000000E-02  DVT0=2.2415808  DVT1=0.4774944       DVT2=-1.49997600E-01
+U0=126.7415765      UA=1.546932E-9  UB=3.574984E-19      UC=-9.25937000E-11
+VSAT=1.400982E5     A0=0.9155035    AGS=0.2126518        BO=3.11251E-8
+B1=-5.65055700E-07   KETA=-1.39270000E-01  A1=0  A2=1          RDSW=1.833498E3
+PRWG=-4.47905300E-03  PRWB=-5.00000000E-03  WR=1                WINT=1.06155E-7
+LINT=6.896986E-8    DWG=-1.05646200E-08  DWB=2.438224E-9      VOFF=-1.50000000E-01
+NFACTOR=2           CIT=0            CDSC=6.593084E-4     CDSCD=0  CDSCB=0
+ETA0=0.0492433     ETAB=0  DSUB=0.5    PCLM=2.0919478       PDIBLC1=2.247498E-3
+PDIBLC2=1.238699E-3  PDIBLCB=0       DR0UT=0.0580951     PSCBE1=4.785273E9
+PSCBE2=5.406486E-9  PVAG=1.8146291  DELTA=0.01  MOBMOD=1      PRT=0
+UTE=-1.50000000E+00  KT1=-1.10000000E-01  KT1L=0              KT2=+0.00000000E+00
+UB1=-7.61000000E-18  UC1=-5.60000000E-11  AT=3.3E4  WL=0  WLN=1      WW=0  WWN=1
+WWL=0  LL=0  LLN=1  LW=0  LWN=1  LWL=0     CAPMOD=2  CGDO=4.5E-10  CGSO=4.5E-10  CGB0=0
+CJ=8.6341E-4  PB=0.99  MJ=0.56727  CJSW=1.8343E-10  PBSW=0.99  MJSW=0.36665
+PVTH0=1.840766E-3  PRDSW=-1.65474955E+02  PK2=-5.73267500E-03
+WKETA=-1.57284000E-03  LKETA=5.75928E-3

```

* [10] OUTRAS CONFIGURACOES DO SPECTRE

SAVE 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21

*.OPTIONS

* rawfmt=psfbin rawfile="simulator lang=spice

modelParameter info what=models where=rawfile

* .TRAN 2e-10 120e-9

.TRAN 1e-9 8e-7

element info what=inst where=rawfile

outputParameter info what=output where=rawfile

simulator lang=spice

.end

Referências Bibliográficas

- [1] ABIDI, A. A., “Direct-Conversion Radio Transceivers for Digital Communications”, *IEEE Journal of Solid-State Circuits*, v. 30, n. 12, pp. 1399–1410, December 1995.
- [2] CROLS, J., STEYAERT, M. S. J., “A Single-Chip 900 MHz CMOS Receiver Front-End with a High Performance Low-IF Topology”, *IEEE Journal of Solid-State Circuits*, v. 30, n. 12, pp. 1483–1492, December 1995.
- [3] SAMUELI, H., LIN, T.-J., HAWLEY, R., *et al.*, “VLSI Architectures for a High-Speed Tunable Digital Modulator / Demodulator / Bandpass-Filter Chip Set”. In: *Proceedings of the IEEE International Symposium on Circuits and Systems*, pp. 1065–1068, May 1992.
- [4] HAWLEY, R. A., LIN, T., SAMUELI, H., “A 300 MHz digital double-sideband to single-sideband converter in 1 μm CMOS”, *IEEE Journal on Solid-State Circuits*, v. 30, pp. 4–10, January 1995.
- [5] WEAVER, D. K., “A Third Method of Generation and Detection of Single-Sideband Signals”, *Proc. IRE*, v. 44, n. 12, pp. 1703–1705, 1956.
- [6] GOLD, B., OPPENHEIM, A. V., RADER, C. M., “Theory and implementation of discrete hilbert transform”. In: *Proceedings of the IEEE Symposium on Comput. Process. Commun.*, pp. 235–250, Polytechnic Press, Brooklyn, NY, USA, 1970.
- [7] HARTLEY, R. V. L., “Modulation system”, *U.S. Patent*, , n. 1656206, April 17th, 1928.

- [8] TOMIYAMA, H., OKANOBU, T., ARIMOTO, H., “Advanced low voltage single chip radio IC”, *IEEE Transactions on Consumer Electronics*, v. 38, n. 3, pp. 465–475, August 1992.
- [9] SEMICONDUCTOR, P., *Philips RF/wireless communications data handbook*, 1996.
- [10] GRANLUND, J., ARCHER, J. W., MAUZY, R. E., “A broad-band UHF mixer exhibiting high image rejection over a multidecade baseband frequency range”, *IEEE Journal on Solid-State Circuits*, v. SC-16, n. 4, pp. 385–392, August 1981.
- [11] WEB, J. A., KELLY, M. W., “Delay line helps generate quadrature voice for SSB”, *Electronics*, pp. 115–117, April 13th, 1978.
- [12] TSUI, J. B. Y., *Digital Techniques for Wideband Receivers*. Norwood, MA, USA, Artech House, 1995.
- [13] STEYAERT, M., ROOVERS, R., “A 1-GHz single-chip quadrature modulator”, *IEEE Journal on Solid-State Circuits*, v. 30, pp. 4–10, January 1995.
- [14] PETRAGLIA, A., BARUQUI, F. A. P., MITRA, S. K., “Recursive switched-capacitor hilbert transformers”. In: *Proceedings of the IEEE International Symposium on Circuits and Systems*, v. I, pp. 496–499, Monterrey, CA, USA, May 1998.
- [15] PUN, K. P., FRANCA, J. E., LEME, C. A., “Basic principles and new solutions for analog sampled-data image-rejection mixers”. In: *Proceedings of the International Conference on Electronics, Circuits and Systems*, v. 3, pp. 165–168, Lisboa, Portugal, September 1998.
- [16] STRANG, G., NGUYEN, T., *Wavelets and Filter Banks*. Wellesley-Cambridge Press, 1996.
- [17] PETRAGLIA, A., MANDARANO, M. A. M., “A switched-capacitor filter having very low sensitivity to capacitance ratio errors and to finite amplifier gains”, *IEEE Transactions on Circuits and Systems - II Analog and Digital Signal Processing*, v. 45, n. 7, pp. 890–894, July 1998.

- [18] SCHÜSSLER, H. W., WEIGTH, J., “On the design of recursive hilbert-transformers”. In: *Proceedings of the IEEE International Conference on Acoustics, Speech and Signal Processing*, v. 21, pp. 2.1–2.4, Dallas, TX, EUA, April 1987.
- [19] CANIVE, J. M., GOMES, J. G. R. C., PETRAGLIA, A., “A CMOS low sensitivity switched-capacitor video filter”. In: *2000 IEEE International Symposium on Circuits and Systems*, Geneve, Switzerland, May 2000.
- [20] JACKSON, L. B., “On the relationship between digital hilbert transformers and certain low-pass filters”, *IEEE Transactions on Acoustics, Speech and Signal Processing*, pp. 381–383, August 1975.
- [21] ANSARI, R., “IIR hilbert transformers”, *IEEE Transactions on Acoustics, Speech and Signal Processing*, v. 35, pp. 1116–1119, August 1987.
- [22] REGALIA, P. A., “Special filter designs”. In: *Handbook for digital signal processing*, S. K. Mitra e J. F. Kaiser, Ed. John Wiley & Sons, 1993.
- [23] LESSING, L., *Man of High Fidelity: Edwin Howard Armstrong, A Biography*. New York, Bantam Books, 1969.
- [24] ABIDI, A. A., “Noise in Active Resonators and the Available Dynamic Range”, *IEEE Transactions on Circuits and Systems*, v. 39, n. 4, pp. 296–299, 1992.
- [25] MIN, J., LIU, H. C., ROFOUGARAN, A., *et al.*, “Low Power Correlation Detector for Binary FSK Direct-Conversion Receivers”, *Electronics Letters*, v. 31, n. 13, pp. 1030–1032, 1995.
- [26] YAMASAKI, K., YOSHIZAWA, S., MINAMI, Y., *et al.*, “Compact Size Numeric Display Pager with New Receiving System”, *NEC Research & Development*, v. 33, n. 1, pp. 73–81, January 1992.
- [27] TSURUMI, H., MAEDA, T., “Design Study on a Direct Conversion Receiver Frond-End for 280 MHz, 900 MHz and 2.6 GHz Band Radio Communication Systems”. In: *IEEE Veh. Technology Conference*, pp. 457–462, St. Louis, MO, 1991.

- [28] GINGELL, M. J., “Single Sideband Modulation Using Sequence Asymmetric Polyphase Networks”, *Electronics Communications*, v. 48, pp. 21–25, 1973.
- [29] CROLS, J., STEYAERT, M., “An Analog Integrated Polyphase Filter for a High Performance Low-IF Receiver”. In: *Proceedings VLSI Circuits Symposium*, pp. 87–88, Kyoto, June 1995.
- [30] NEGUS, K., KOUPAL, B., WHOLEY, J., *et al.*, “Highly Integrated Transmitter RF IC with Monolithic Narrowband Tuning for Digital Cellular Handsets”. In: *International Solid-State Circuits Conference*, pp. 38–39, California, CA, USA, 1994.
- [31] KOULLIAS, I. A., HAVENS, J. H., POST, I. G., *et al.*, “A 900 MHz Transceiver Chip Set for Dual-Mode Cellular Radio Terminals”. In: *International Solid-State Circuits Conference*, pp. 140–141, California, CA, USA, 1993.
- [32] VAIDYANATHAN, P. P., NGUYEN, T. Q., “A trick for the design of FIR half-band filters”, *IEEE Transactions on Circuits and Systems*, v. 34, pp. 297–300, March 1987.
- [33] SAMUELI, H., LIN, T.-J., “A VLSI Architecture for a Universal High-Speed Multirate FIR Digital Filter with Selectable Power-of-Two Decimation/Interpolation Ratios”. In: *Proceedings of the 1991 IEEE International Conference on Acoustics, Speech and Signal Processing*, pp. 1813–1816, May 1991.
- [34] MITRA, S. K., *Digital Signal Processing – A Computer-Based Approach*. Mc.Graw-Hill, 1998.
- [35] QUEIROZ, A. C. M. D., PINHEIRO, P. R. M., CALÔBA, L. P., “Nodal Analysis of Switched-Current Filters”, *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, v. 40, n. 1, pp. 10–18, January 1993.
- [36] REGALIA, P. A., MITRA, S. K., “Quadrature-mirror hilbert transformers”. In: *Digital Signal Processing – 87*, Elsevier Science Publishers B.V., North-Holland, 1987.

- [37] SHYU, J. B., TEMES, G. C., KRUMMENACHER, F., “Random error effects in matched MOS capacitors and current sources”, *IEEE Journal of Solid-State Circuits*, v. 19, pp. 948–955, December 1984.
- [38] MCNUTT, M. J., LEMARQUIS, S., DUNKLEY, J. L., “Systematic capacitance matching errors and corrective layout procedures”, *IEEE Journal of Solid-State Circuits*, v. 29, pp. 611–616, May 1994.
- [39] JOHNS, D. A., MARTIN, K., *Analog Integrated Circuit Design*. University of Toronto, John Wiley and Sons, Inc., 1997.
- [40] WESTE, N. H. E., ESHRAGHIAN, K., *Principles of CMOS VLSI Design – A Systems Perspective*. TLW, Inc.; University of Adelaide.
- [41] WILLINGHAM, S. D., MARTIN, K. W., “Effective Clock-Feedthrough Reduction in Switched Capacitor Circuits”. In: *Proceedings of the IEEE International Symposium on Circuits and Systems*, v. 3, pp. 2821–2824, USA, 1990.
- [42] PUN, K. P., FRANCA, J. E., LEME, C. A., “Polyphase SC IIR Hilbert Transformers”, *Electronics Letters*, v. 35, n. 9, pp. 689–690, April 29th, 1999.
- [43] PUN, K. P., FRANCA, J. E., LEME, C. A., “Polyphase SC IIR Hubert transformer with reduced sensitivity to finite gain and bandwidth”, *Electronics Letters*, v. 35, n. 19, pp. 1602–1603, September 16th, 1999.